

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-215871
(P2008-215871A)

(43) 公開日 平成20年9月18日(2008.9.18)

(51) Int.Cl.

GO 1 R	19/00	(2006.01)
HO 1 M	10/48	(2006.01)
HO 2 J	7/02	(2006.01)
GO 1 R	31/36	(2006.01)

F 1

GO 1 R	19/00
HO 1 M	10/48
HO 2 J	7/02
GO 1 R	31/36

B	2 G 0 1 6
P	2 G 0 3 5
H	5 G 0 0 3
A	5 H 0 3 0

テーマコード(参考)

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号

特願2007-50150 (P2007-50150)

(22) 出願日

平成19年2月28日 (2007.2.28)

(71) 出願人

000006895

矢崎総業株式会社

東京都港区三田1丁目4番28号

(74) 代理人

100060690

弁理士 瀧野 秀雄

(74) 代理人

100108017

弁理士 松村 貞男

(74) 代理人

100075421

弁理士 垣内 勇

(74) 代理人

100134832

弁理士 瀧野 文雄

(72) 発明者

大石 学

静岡県牧之原市布引原206-1 矢崎部品株式会社内

最終頁に続く

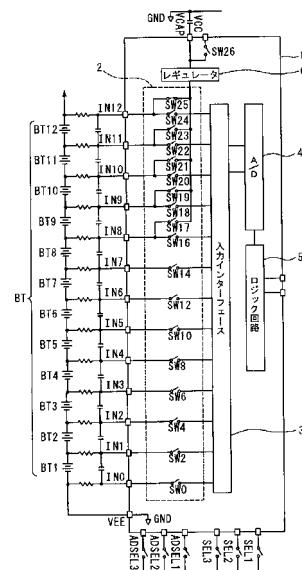
(54) 【発明の名称】電圧検出装置および電圧検出システム

(57) 【要約】

【課題】車両に搭載する単位セルが直列接続されたバッテリの電圧を検出する電圧検出装置において、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる電圧検出装置および電圧検出システムを提供する。

【解決手段】電圧検出装置1において、検出セル数設定入力端子SEL1, SEL2, SEL3の設定に応じてロジック回路5が単位セルが接続されているスイッチ回路2内のスイッチのみを動作させて単位セルの両端電圧を検出する。

【選択図】図1



1...電圧検出装置
2...スイッチ回路(接続手段、電圧切替手段)
3...入力インターフェース(電圧検出手段)
4...ロジック回路(開閉手段)
5...GND...地
6...VEE...高圧バッテリ
SEL1～SEL3...検出セル数設定入力端子(設定手段)
ADSEL1～ADSEL3...プロックアドレス設定入力端子(アドレス設定手段)
BT1～BT12...単位セル

【特許請求の範囲】**【請求項 1】**

単位セルが複数直列接続された車載高圧バッテリの前記単位セルを少なくとも一つ以上有したブロックの各単位セルの両端電圧を検出する電圧検出手段と、前記各単位セルに対応して設けられ、前記各単位セルを前記電圧検出手段に接続する接続手段と、を備えた電圧検出装置において、

前記接続手段が前記電圧検出手段に接続する前記単位セルの数を設定する設定手段と、

前記設定手段が設定した前記単位セルの数に基づいて前記接続手段を前記電圧検出手段に接続させる制御手段とを備えたことを特徴とする電圧検出装置。

【請求項 2】

10
入力された電圧から所定の電圧を生成し供給する電源生成手段を備え、

前記ブロック内の単位セルのうち最上位電圧となる単位セルを前記電源生成手段に入力し、前記電源生成手段が、該最上位電圧から前記所定の電圧を生成し出力することを特徴とする請求項 1 に記載の電圧検出装置。

【請求項 3】

前記設定手段により設定された単位セルの数に基づいて前記最上位電圧を前記電源生成手段に入力する電圧切替え手段を備えたことを特徴とする請求項 2 に記載の電圧検出装置。

【請求項 4】

前記ブロック固有のアドレスを設定するアドレス設定手段を備えたことを特徴とする請求項 1 乃至 3 のうちいずれか一項に記載の電圧検出装置。

【請求項 5】

前記単位セルが複数直列接続された車載高圧バッテリを、前記単位セルを少なくとも一つ以上有した二つ以上のブロックに分割し、請求項 1 乃至 4 のうちいずれか一項に記載の電圧検出装置を前記ブロック各々に対応して設けたことを特徴とする電圧検出システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電圧検出装置に係り、特に、互いに直列接続された複数の単位セルからなる車載高圧バッテリの電圧を検出する電圧検出装置に関するものである。

【背景技術】**【0002】**

近年、エンジンと電動モータとを併用して走行するハイブリッド自動車（以下 H E V）が普及してきている。この H E V は、上記エンジン始動用の 12 V 程度の低圧バッテリと、上記電動モータ駆動用の高圧バッテリとの 2 種類のバッテリを備えている。上述した高圧バッテリは、ニッケル - 水素電池やリチウム電池といった二次電池を単電池または二次電池を少なくとも 1 つ以上含む単位セルとして、これらを複数直列接続して高電圧を得ている。

【0003】

上述した H E V に用いられる高圧バッテリは、各単位セル毎の充電状態を確認するため、各単位セル毎に両端電圧を検出する必要がある。近年、H E V の性能向上に伴い高圧バッテリのセル数が増加し、電圧検出に用いられる検出スイッチ等が増加することを考慮して、検出スイッチなどを含む電圧検出装置を I C (Integrated Circuit) 化して部品点数を削減している。

【0004】

電圧検出装置を I C 化した場合、特許文献 1 に記載されているように複数個の単位セルを 1 ブロックとし、ブロック毎に I C を設けて I C が切替回路等を内蔵することでブロック内の各単位セルの両端電圧を検出する方法が知られている。

【特許文献 1】特開 2004-135037 号公報**【発明の開示】**

10

20

30

40

50

【発明が解決しようとする課題】**【0005】**

しかしながら、上述したブロック毎にICを設け各単位セルの両端電圧を検出する場合、高圧バッテリ内の単位セル数はIC1つ当たりの単位セルの検出数の倍数にする必要があるが、電池の容量や車両の要求性能によって高圧バッテリの単位セル数がIC1つ当たりの単位セルの検出数の倍数と一致しないことがある。例えば、高圧バッテリの単位セル数が50で、IC1つ当たりの単位セルの検出数が4とすると、50は4の倍数ではなく、単位セルが2つ余ってしまう。この場合、高圧バッテリの単位セル数を増やして4の倍数とするか、IC1つ当たりの単位セルの検出数が2のICを1つだけ用意するか、単位セル2つの電圧検出装置をディスクリートで構成するなどの対策が必要となる。

10

【0006】

単位セル数を増やすと、高圧バッテリの電圧を搭載する車両に最適な電圧とすることができなくなってしまう。また、1つだけ種類の異なるICを用いたり、ディスクリートで構成したりすると、システムとして実装面積や部品点数の増加となってしまうため、いずれの対策にしてもコストアップとなってしまうという問題があった。

【0007】

そこで、本発明は、上記のような問題点に着目し、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる電圧検出装置および電圧検出システムを提供することを課題とする。

20

【課題を解決するための手段】**【0008】**

上記課題を解決するためになされた請求項1に記載の発明は、単位セルが複数直列接続された車載高圧バッテリの前記単位セルを少なくとも一つ以上有したブロックの各単位セルの両端電圧を検出する電圧検出手段と、前記各単位セルに対応して設けられ、前記各単位セルを前記電圧検出手段に接続する接続手段と、を備えた電圧検出装置において、前記接続手段が前記電圧検出手段に接続する前記単位セルの数を設定する設定手段と、前記設定手段が設定した前記単位セルの数に基づいて前記接続手段を前記電圧検出手段に接続させる制御手段とを備えたことを特徴としている。

【0009】

請求項2に記載の発明は、入力された電圧から所定の電圧を生成し供給する電源生成手段を備え、前記ブロック内の単位セルのうち最上位電圧となる単位セルを前記電源生成手段に入力し、前記電源生成手段が、該最上位電圧から前記所定の電圧を生成し出力することを特徴としている。

30

【0010】

請求項3に記載の発明は、前記設定手段により設定された単位セルの数に基づいて前記最上位電圧を前記電源生成手段に入力する電圧切替え手段を備えたことを特徴としている。

。

【0011】

請求項4に記載の発明は、前記ブロック固有のアドレスを設定するアドレス設定手段を備えたことを特徴としている。

【0012】

請求項5に記載の発明は、前記単位セルが複数直列接続された車載高圧バッテリを、前記単位セルを少なくとも一つ以上有した二つ以上のブロックに分割し、請求項1乃至4のうちいずれか一項に記載の電圧検出装置を前記ブロック各々に対応して設けたことを特徴としている。

40

【発明の効果】**【0013】**

以上説明したように請求項1に記載の発明によれば、電圧検出装置において、設定手段で接続手段が電圧検出手段に接続する単位セルの数を設定し、制御手段が設定手段が設定した単位セルの数に基づいて接続手段を電圧検出手段に接続させるように制御している

50

で、接続手段が電圧検出手段に接続する単位セルの数を可変にすることができ、高圧バッテリの単位セル数に合わせて単位セルの接続数を設定できることから、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる。

【0014】

請求項2に記載の発明によれば、入力された電圧から所定の電圧を生成し供給する電源生成手段に、複数直列接続された単位セルのうちの最上位電圧を入力し、電源生成手段が、該最上位電圧から所定の電圧を生成しているので、外部から電源電圧の供給を別途受ける必要無く、接続された高圧バッテリから電圧検出装置内部に供給する電源電圧を生成することができる。また、電源生成手段が最上位電圧から内部に供給する所定の電圧を生成するので、接続する単位セル数によって最上位電圧が変わっても一定電圧を内部に供給することができる。

10

【0015】

請求項3に記載の発明によれば、可変手段により変更された単位セルの数に基づいて最上位電圧を電源供給手段に与える電圧切替え手段を備えたため、可変手段を設定するだけで、単位セル数に応じた最上位電圧を電源生成手段に与えることができる。

【0016】

請求項4に記載の発明によれば、ブロック固有のアドレスを設定するアドレス設定手段を備えたので、高圧バッテリを複数のブロックに分割して検出する場合でも、検出する単位セルをブロックで指定することで容易に検出することができる。

20

【0017】

請求項5に記載の発明によれば、高圧バッテリを二つ以上のブロックに分割した電圧検出システムに各ブロックに対応して請求項1乃至4のうちいずれか一項に記載の電圧検出装置を設けたので、高圧バッテリの単位セル数に関係無く、一種類の電圧検出装置を複数設ければ対応できるために、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる。

【発明を実施するための最良の形態】

【0018】

(第1実施形態)

以下、本発明の第1実施形態を図面に基づいて説明する。図1は本発明の第1実施形態にかかる電圧検出装置を示すブロック図である。図2は、図1に示された電圧検出装置の検出セル数設定入力端子の対応表である。図3は、ブロックアドレス設定入力端子の対応表である。

30

【0019】

本発明の第1実施形態にかかる電圧検出装置1は図1に示すように高圧バッテリBTが接続されている。高圧バッテリBTは、エンジンと電動モータを走行駆動源として併用するHEVにおいて図示しない電動モータの電源として用いられ、その両端には電動モータが必要に応じて負荷として接続されると共に図示しないオルタネータ等が必要に応じて充電器として接続される。

【0020】

高圧バッテリBTは複数の単位セルが直列に接続されており、本実施形態においては、電圧検出装置1は、一つ当たり直列に接続された単位セルBT1～BT12まで最大12個が入力端子IN0～IN12に接続可能となっている。すなわち、図1に示すように単位セルBT1の-側がIN0に接続され+側がIN1に接続されている。単位セルBT2の-側がIN1に接続され+側がIN2に接続されている。BT3～BT12も同様にIN2～IN12に接続されている。

40

【0021】

本発明の第1実施形態にかかる電圧検出装置1は、スイッチ回路2と、入力インターフェース3と、A/Dコンバータ4と、ロジック回路5と、レギュレータ6と、を備えてワンチップ化(ISC化)されている。

50

【0022】

接続手段、電圧切替手段としてのスイッチ回路2は、スイッチSW0, SW2, SW4, SW6, SW8, SW10, SW12, SW14, SW16, SW17, SW18, SW19, SW20, SW21, SW22, SW23, SW24, SW25を備え、スイッチSW0, SW2, SW4, SW6, SW8, SW10, SW12, SW14, SW16, SW18, SW20, SW22, SW24はロジック回路5の制御により単位セルBT1～BT12のいずれかの両端を入力インタフェース3に接続する。SW17, SW19, SW21, SW23, SW25は検出セル数設定入力端子SEL1, SEL2, SEL3の設定に基づいて最上位電圧となる単位セルをレギュレータ6に接続する。

【0023】

設定手段としての検出セル数設定入力端子SEL1, SEL2, SEL3は、図2に示すように各端子をGNDに接地またはOPENとすることで検出セル数を設定する。本実施形態においては、検出セル数は8～12まで可変としている。

【0024】

電圧検出手段としての入力インタフェース3は、スイッチ回路2が接続した単位セルの両端の電圧を検出する。検出した電圧はA/Dコンバータ4へ出力する。

【0025】

A/Dコンバータ4は、入力インタフェース3から入力された検出した電圧値をアナログ値からデジタル値に変換しロジック回路5へ出力する。

【0026】

制御手段としてのロジック回路5は、A/Dコンバータ4から入力された検出した電圧値を図示しない制御CPUなどへ出力する。ロジック回路5は図示しない制御CPUなどからの指定されるロックアドレスとロックアドレス設定入力端子ADSEL1, ADSEL2, ADSEL3に設定された自アドレスとを比較して、一致した場合（自分が指定された場合）は、入力インタフェース3に対して電圧検出を指示する。

【0027】

アドレス設定手段としてのロックアドレス設定入力端子ADSEL1, ADSEL2, ADSEL3は、図3に示すように各端子をGNDに接地またはOPENとすることで自アドレスを設定する。

【0028】

電源生成手段としてのレギュレータ6は、検出セル数設定入力端子SEL1, SEL2, SEL3の設定に基づいてスイッチ回路2が接続した最上位電圧となる単位セルの+側が入力され、該最上位電圧から電圧検出装置1内に供給する所定の電圧（例えば5V）を生成し電源電圧として供給する。

【0029】

ここで、上述した電圧検出装置1における設定及び動作を説明する。まず、検出セル数設定入力端子SEL1, SEL2, SEL3を設定する。図1では、BT1～BT12まで12個の単位セルが接続されているので、検出セル数設定入力端子SEL1, SEL2, SEL3は図2より検出セル数を12となるように全てOPENとする。検出セル数が設定されると、スイッチSW17, SW19, SW21, SW23, SW25が設定に合わせて切替る。図1では入力端子IN12に接続された単位セルBT12の+側（12個目の単位セル）が最上位電圧となるので、この電圧をレギュレータ6の入力とするためにスイッチSW25が閉じられる。すなわち、設定手段により設定された単位セルの数に基づいて最上位電圧を電源生成手段に入力している。レギュレータ6は、入力された最上位電圧（すなわちBT1～BT12まで直列した総電圧値）から電圧検出装置1内に供給する所定の電圧（例えば5V）を生成する。なお、本実施形態は電圧検出装置1を1チップのICとしているので、各スイッチはトランジスタ（例えばFETなど）で形成されており、スイッチを閉じるとは、例えば、FETのゲートに電圧を印加してソース-ドレイン間を導通させることをいう。

【0030】

10

20

30

40

50

次に、ブロックアドレス設定入力端子 A D S E L 1 , A D S E L 2 , A D S E L 3 を設定する。図 1 では全て O P E N としているので図 3 によりブロックアドレスは 8 に設定される。したがって、図示しない制御 C P U などからブロックアドレスとして 8 を受信した場合のみ電圧検出動作を行う。

【 0 0 3 1 】

このように検出セル数設定入力端子 S E L 1 , S E L 2 , S E L 3 およびブロックアドレス設定入力端子 A D S E L 1 , A D S E L 2 , A D S E L 3 が設定された電圧検出装置 1 は、図示しない制御 C P U などからブロックアドレスとして 8 を受信した場合にロジック回路 5 がスイッチ回路 2 内の各スイッチを切替えて接続された単位セル各々の両端電圧を入力インターフェース 3 に検出させ、A / D コンバータ 4 でデジタル値に変換後ロジック回路 5 が制御 C P U などに出力する。例えば単位セル B T 1 の電圧を検出する場合はスイッチ回路 2 のスイッチ S W 0 と S W 2 を閉じるようにロジック回路 5 が制御して、入力インターフェース 3 で両端電圧を検出し、A / D コンバータ 4 でデジタル値に変換後制御 C P U などに出力する。

10

【 0 0 3 2 】

ここで、別の設定例として検出セル数が 8 だった場合、すなわち単位セル B T 1 ~ B T 8 までが電圧検出装置 1 に接続されている場合を説明すると、まず、検出セル数設定入力端子 S E L 1 , S E L 2 , S E L 3 を図 2 から全て G N D に接続するように設定する。検出セル数が設定されると、スイッチ S W 1 7 , S W 1 9 , S W 2 1 , S W 2 3 , S W 2 5 が設定に合わせて切替る。検出セル数が 8 の場合は入力端子 I N 8 に接続された単位セル B T 8 の + 側 (8 個目の単位セル) が最上位電圧となるので、この電圧をレギュレータ 6 の入力とするためにスイッチ S W 1 7 を閉じる。ロジック回路 5 はスイッチ回路 2 内の各スイッチのうちスイッチ S W 0 , S W 2 , S W 4 , S W 6 , S W 8 , S W 1 0 , S W 1 2 , S W 1 4 , S W 1 6 のみを動作させて接続された単位セル各々の両端電圧を入力インターフェース 3 に検出させ、A / D コンバータ 4 でデジタル値に変換後ロジック回路 5 が制御 C P U などに出力する。すなわち、設定手段が設定した単位セルの数に基づいて制御手段が接続手段を電圧検出手段に接続させている。

20

【 0 0 3 3 】

以上の電圧検出装置 1 によれば、検出セル数設定入力端子 S E L 1 , S E L 2 , S E L 3 の設定に応じてロジック回路 5 が単位セルが接続されているスイッチ回路 2 内のスイッチのみを動作させて単位セルの両端電圧を検出するので、検出する単位セルの数を可変にでき、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる。

30

【 0 0 3 4 】

また、検出セル数設定入力端子 S E L 1 , S E L 2 , S E L 3 の設定に応じて S W 1 7 , S W 1 9 , S W 2 1 , S W 2 3 , S W 2 5 のうちいずれかを接続することで、直列接続された単位セルの最上位電圧をレギュレータ 6 の入力として電圧検出装置 1 内に供給する電圧を生成しているので、外部から電源電圧の供給を別途受ける必要無く、接続された高圧バッテリ B T から内部に供給する電源電圧を生成することができる。また、内部で最上位電圧を切替えているのでノイズ等の影響を受けにくくなる。さらに、レギュレータ 6 が最上位電圧から内部に供給する電圧を生成するので、接続する単位セル数によって最上位電圧が変わっても一定の電圧を内部に供給することができる。

40

【 0 0 3 5 】

(第 2 実施形態)

次に、本発明の第 2 実施形態にかかる電圧検出装置 1 を図 4 を参照して説明する。なお、前述した第 1 実施形態と同一部分には、同一符号を付して説明を省略する。

【 0 0 3 6 】

本実施形態においては、スイッチ回路部 2 に第 1 実施形態にあったスイッチ S W 1 7 , S W 1 9 , S W 2 1 , S W 2 3 , S W 2 5 を削除している。そして検出セル数設定入力端子 S E L 1 , S E L 2 , S E L 3 の設定に基づいて最上位電圧となる単位セルの + 側が基

50

板上の回路配線パターンで電圧検出装置1の入力端子VPPからレギュレータ6に入力されている。図4は検出セル数が8の場合の例である。この場合、検出セル数設定入力端子SEL1, SEL2, SEL3を全てGNDに接地されるようにして検出セル数を8に設定する。そうすると、ロジック回路5はスイッチ回路2内の各スイッチのうちSW0, SW2, SW4, SW6, SW8, SW10, SW12, SW14, SW16のみを動作させて接続された単位セル各々の両端電圧を入力インターフェース3に検出させ、A/Dコンバータ4でデジタル値に変換後ロジック回路5が制御CPUなどに出力する。

【0037】

以上の電圧検出装置1によれば、検出セル数設定入力端子SEL1, SEL2, SEL3の設定に応じてロジック回路5が単位セルが接続されているスイッチ回路2内のスイッチを動作させて単位セルの両端電圧を検出するので、検出する単位セルの数を可変にでき、コストアップなど無く、搭載する車両に最適な高圧バッテリの単位セル数に対応した最適な設計を行うことができる。

10

【0038】

また、検出セル数設定入力端子SEL1, SEL2, SEL3の設定に応じて基板の回路配線パターンで直列接続された単位セルの最上位電圧をレギュレータ6の入力としているので、最上位電圧接続用のスイッチを省略できる分電圧検出装置1の回路規模が小さくできることからICのチップサイズを小さくすることができる。また、検出セル数設定入力端子SEL1, SEL2, SEL3を誤って設定した場合でも、レギュレータ6には確実に最上位電圧を供給することができる。

20

【0039】

ここで、上述した第1または第2実施形態の電圧検出回路1を用いた本発明の一実施形態にかかる電圧検出システムのブロック図を図5ないし図7を参照して説明する。

【0040】

図5は、高圧バッテリBTに単位セルが50個直列に接続されており、それを5つのブロックに分割して各ブロックに対応して電圧検出装置1を設けた電圧検出システムである。ブロック1は電圧検出装置1のIN0～IN10までの入力端子に単位セルが接続されている。つまりブロック1には10個の単位セルが接続されている。したがって検出セル数設定入力端子SEL1, SEL2, SEL3は図2よりセル数が10の設定であるGNDに接地、OPEN, GNDに接地と設定する。ブロックアドレス設定入力端子ADSEL1, ADSEL2, ADSEL3は図3よりブロックアドレスが1の設定である全てGNDに接地するように設定する。ブロック2～ブロック5も検出セル数は10なので検出セル数設定入力端子SEL1, SEL2, SEL3はブロック1と同様にGNDに接地、OPEN, GNDに接地と設定する。ブロックアドレスはそれぞれに対応するブロックアドレスを設定する。

30

【0041】

電圧検出時には、図示しない制御CPUなどにより検出するブロックアドレスを各電圧制御装置1に入力して検出を指示し、当該ブロックアドレスに設定させた電圧検出装置1のみが接続されている各単位セルの両端電圧を検出して制御CPUなどに出力する。

40

【0042】

このような電圧検出システムでは、最大12個の単位セルの検出ができる電圧検出装置1の検出セル数を10に設定した電圧検出装置1を5つ設け、検出する単位セルをブロックで指定することで容易に検出することができる。また、同じ電圧検出装置1を複数設ければよいので電圧検出システムの構成が簡単になりコストダウンができる。

【0043】

図6は、高圧バッテリBTに単位セルが60個直列に接続されている場合である。この場合は、5つのブロックに分割して検出セル数を12に設定した電圧検出装置1を5つ備えればよい。このように、図5と図6では、単位セルの個数が変化しても電圧検出装置1の設定を変更するだけで良い場合は接続される高圧バッテリBTの変更に対して容易に対応が可能となる。

50

【0044】

図7は、高圧バッテリBTに単位セルが70個直列に接続されている場合である。この場合は、6つのブロックに分割して、ブロック1～5は電圧検出装置1の検出セル数を12に設定し、ブロック6のみ電圧検出装置1の検出セル数を10に設定している。このように、高圧バッテリBTの単位セルが電圧検出装置1の最大検出セル数の倍数でなくても、余りの部分に別のICやディスクリートなどで回路を構成する必要が無く、同じIC(電圧検出装置1)を用いることができる。

【0045】

なお、検出セル数設定入力端子やブロックアドレス設定入力端子の設定方法は実施形態のようにOPENまたはGNDによる判別以外に、例えばOPENまたはVCC(所定の電圧)による判別やGNDまたはVCCによる判別あるいは制御CPUなどがロジック回路5に設定情報を示す信号を入力して設定する方式でもよい。

【0046】

また、電圧検出装置1一つ当たりの検出数や検出数の設定範囲およびブロック分割は一例であり、上述した実施形態に限定されない。すなわち、本発明の骨子を逸脱しない範囲で種々変形して実施することができる。

【図面の簡単な説明】

【0047】

【図1】本発明の第1実施形態にかかる電圧検出装置を示す回路図である。

【図2】図1に示された電圧検出回路の検出セル数設定入力端子の設定を示した対応表である。

【図3】図1に示された電圧検出回路のブロックアドレス設定入力端子の設定を示した対応表である。

【図4】本発明の第2実施形態にかかる電圧検出装置を示す回路図である。

【図5】本発明の一実施形態にかかる電圧検出システムを示すブロック図である。

【図6】本発明の他の実施形態にかかる電圧検出システムを示すブロック図である。

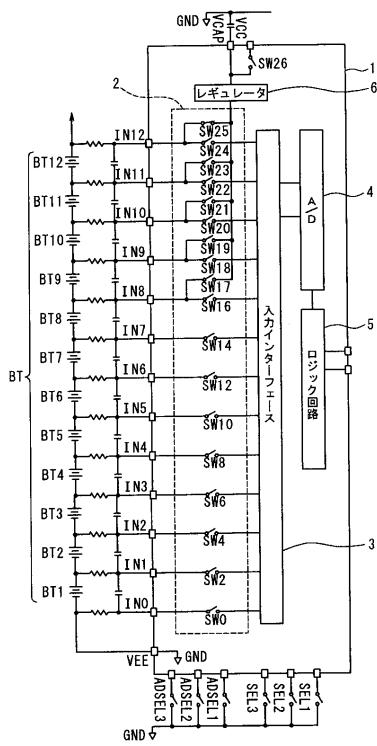
【図7】本発明の他の実施形態にかかる電圧検出システムを示すブロック図である。

【符号の説明】

【0048】

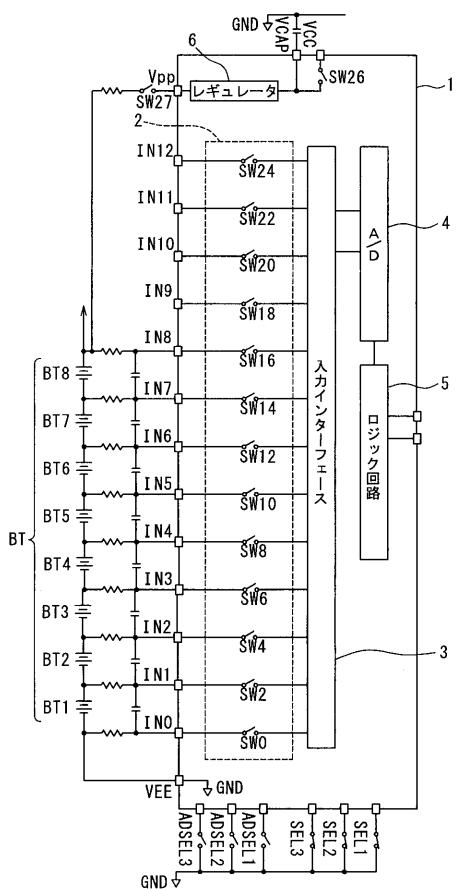
1	電圧検出装置	30
2	スイッチ回路(接続手段、電圧切替手段)	
3	入力インターフェース(電圧検出手段)	
5	ロジック回路(制御手段)	
6	レギュレータ(電源生成手段)	
S E L 1 ~ S E L 3	検出セル数設定入力端子(設定手段)	
A D S E L 1 ~ A D S E L 3	ブロックアドレス設定入力端子(アドレス設定手段)	
B T	高圧バッテリ	
B T 1 ~ B T 1 2	単位セル	

【図1】



1…電圧検出装置
2…スイッチ回路（接続手段、電圧切替手段）
3…入力インターフェース（電圧検出手段）
5…ロジック回路（制御手段）
6…レギュレータ（電源生成手段）
SEL1～SEL3…検出セル数設定入力端子（設定手段）
ADSEL1～ADSEL3…ブロックアドレス設定入力端子（アドレス設定手段）
BT…高圧バッテリ
BT1～BT12…単位セル

【図4】



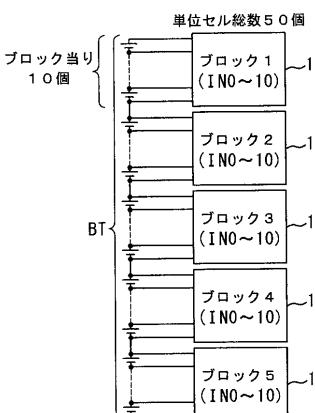
【図2】

セル数	SEL1	SEL2	SEL3	使用端子
8	GND	GND	GND	1NO～8
9	GND	GND	OPEN	1NO～9
10	GND	OPEN	GND	1NO～10
11	GND	OPEN	OPEN	1NO～11
12	OPEN	GND	GND	1NO～12
	OPEN	GND	OPEN	
	OPEN	OPEN	GND	
	OPEN	OPEN	OPEN	

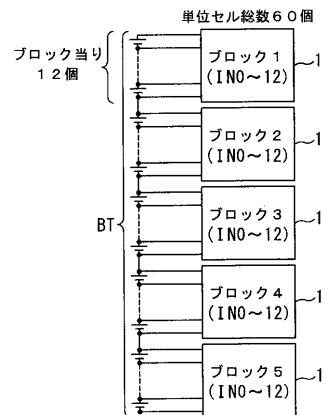
【図3】

ブロックアドレス	ADSEL1	ADSEL2	ADSEL3
1	GND	GND	GND
2	GND	GND	OPEN
3	GND	OPEN	GND
4	GND	OPEN	OPEN
5	OPEN	GND	GND
6	OPEN	GND	OPEN
7	OPEN	OPEN	GND
8	OPEN	OPEN	OPEN

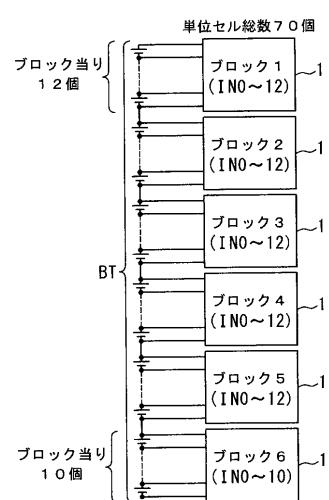
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 石川 聰

静岡県牧之原市布引原206-1 矢崎部品株式会社内

Fターム(参考) 2G016 CA03 CB12 CC01 CC02 CC03 CC04 CC07 CC12 CC16 CC27

CC28

2G035 AB03 AC01 AD10 AD14 AD24 AD47 AD56 AD65

5G003 BA03 FA06

5H030 AS08 FF44