

公告本

297936

申請日期	85.4.11
案 號	85104293
類 別	Int. Cl. 6 H01L 23/50

A4
C4

297936

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	積體電路及其製造方法
	英 文	Integrated circuit and its production method
二、發明 人創作	姓 名	布雷特A. 驕生 (Bret A. Johnson)
	國 籍	德國
	住、居所	德國慕尼黑 D-81737 亞費德-努曼-安格 15 號
三、申請人	姓 名 (名稱)	西門斯股份有限公司 SIEMENS AKTIENGESELLSCHAFT
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 80333 威田巴契廣場 2 號
	代 表 人 姓 名	1. 戴特克里斯特 (Dieter Christ) 2. 哈多諾德曼 (Hardo Nordman)

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

歐洲^註國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
1995年 5月 5日 95106850.1

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明()

本發明係關於一種具有接觸位置之積體電路，此接觸位置可經由導線而與積體電路之外部接點連接。

這種接觸位置通常以"連結墊(pad)"表示，其必須具有足夠之大小，使導線可固定在其上。在積體電路之佈局中，此種接觸位置佔有可使用面積之重要部份。

為了組構積體電路，即，設定在不同之操作狀態，使用組態信號已為人所知。一種這樣的組態信號可利用組態信號產生器產生，其輸出信號將由其輸入端之電位所決定。

本發明之目的為提供一種較小空間需求之積體電路。

此目的利用申請專利範圍第1項之積體電路而得以解決。

依據本發明之積體電路允許製造相同佈局之積體電路時可有兩種變化且具有相同之光罩，其中第一種變化為可使用組態信號產生器，第二種變化為可使用緩衝電路，但在沒有變化之情況下，仍然可使用此二者。為了進行第一種變化，則共同之接觸位置經由連結導線與供應電位之接點相連，為了進行第二種變化，則共同之接觸位置經由連結導線與資料接點相連。以此方式，則在積體電路之製造過程結束時，利用接觸位置之連結方式以確定已進行何種變化是可能的。

此積體電路具有較其它可相比較之電路為少之接觸位置，此乃因對組態信號產生器及緩衝電路而言，只需唯一之共同接觸位置，因此可以較少之空間需求來製造。

因此本發明特別適用於積體電路已固定之佈局的事後

五、發明說明(>)

所需的變化中，這是因為通常幾乎沒有空位可用於安裝其它之組件，在此情況下，另外使用額外之組態信號產生器或額外之緩衝電路只需另一共同之接觸位置，而不需兩個接觸位置。

假若例如在其它情況下已經有組態信號產生器（其在積體電路之第一種變化中是可使用的），且在第二種變化中應另有一緩衝電路可供使用，則只需補充此緩衝電路即可，此時根本不需要另外之接觸位置，當緩衝電路已經存在時，則相對地應該補充另一可供使用之組態信號產生器。

若已經存在多個組態信號產生器及緩衝電路，則至少對每一組態信號產生器和緩衝電路使用共同之接觸位置時，可以產生多於二個變化之積體電路。

本發明之實施形式在以下敘述中顯示。

若組態信號產生器可被驅動或不受驅動，則當進行積體電路之第二種變化時，其能以不受驅動之方式進行連接，此乃因這時並不需要組態信號，其優點為，連接在其上之其它積體電路元件不受組態信號所產生之改變所影響。同理，當緩衝電路可被驅動或不受驅動時，上述情況適用於積體電路之第一種變化和連接於緩衝電路之後的電路元件。

同一接觸位置可和積體電路之其它供應電位之接點相連。對組態信號產生器之使用而言，這可經由同一接觸位置選擇式地和供應電位（例如，VDD）或其它供應電

五、發明說明()

位(例如, VSS)相連。組態信號之狀態因此依據接觸位置和那一供應電位相連接而定。組態信號之狀態可和各自之供應電位相一致。

本發明將依據圖式說明於下。其中:

圖1和圖2 本發明之實施例。

圖3和圖5 組態信號產生器之實施例。

圖4 第一驅動裝置之實施例。

圖6 輸入緩衝電路之實施例。

在這些圖中, 只有對本發明重要之組件才顯示在圖中。

圖1顯示積體電路之接觸位置(連結墊)4, 其可經由連結導線7和資料接點5相連以及和供應電位接點6相連, 接點5, 6是積體電路之外部接點。接觸位置4和組態信號產生器1之輸入IN1及緩衝電路2之接點A2相連。這並不顯示在一般現有之ESD保護電路(和本發明不相關)中。緩衝電路2之另一接點B2和組態信號產生器1之輸出OUT1以及積體電路之其它未顯示在圖中之電路組件相連接。

現在假設在積體電路之第一種變化中需要組態信號產生器1, 在第二種變化期間需要緩衝電路2。為了起動組態信號產生器1(第一種變化), 則接觸位置4不可與外部接點5, 6相連或應與供應電位接點6相連, 為了起動緩衝電路2(第二種變化), 則接觸位置4經由導線7和資料接點5相連, 這樣就能以同一佈局(layout)來製造可組構之積體電路, 其中藉由製造過程結束時之

五、發明說明(4)

連結狀態首先即可確定積體電路之那一種變化已被建立。

資料接點5是否為資料輸入或資料輸出，這需依緩衝電路2是輸入緩衝電路2a或輸出緩衝電路2b而定。

組態信號產生器1在其輸出OUT1依據其輸入IN1上之電位值而產生組態信號PGM，其可具有兩個不同之電位值。當接觸位置4不連接任何物件時，組態信號PGM具有第一電位值。當接觸位置4和供應電位接點6相連時，則組態信號PGM具有第二電位值。組態信號產生器1之實施形式顯示在圖3和圖5中且將再說明於下。

圖2顯示本發明另一實施例，其中在組態信號產生器1之輸入IN1之外部，輸入緩衝電路2a之輸入IN2a和輸出緩衝電路2b之輸出OUT2b與同一接觸位置4相連。輸出緩衝電路2b具有輸出驅動器之功能。此處除了使用組態信號產生器1之積體電路的變化外，另外亦可完成一種資料接點5可作為其它之資料輸入和資料輸出的變化。

組態信號產生器1具有第一驅動裝置G，其上可設置第一驅動信號EN1以作為其驅動之用。圖4顯示具有第一驅動裝置G之組態信號產生器1的可能實施形式。此外，在組態信號產生器1上亦可設置第三驅動信號EN3，其功能將依據圖5再說明於下。

圖2之輸入緩衝電路2a具有兩個驅動裝置TEN1，TEN2，其可經由所設置之第二驅動信號EN2而受控制。此二驅動裝置TEN1，TEN2之實施例將依據圖6再說明於下。

利用第一驅動信號EN1和第二驅動信號EN2(圖2)，

五、發明說明(5)

則在可使用組態信號產生器1之積體電路的變化中，可達到組態信號產生器1可受驅動而輸入緩衝電路2a不受驅動之情況。相反地，對其它之變化而言，這亦可對應地適用。

使用第一驅動裝置G使組態信號產生器1不受驅動時，則此時在使用經由接觸位置4與資料接點5相連之輸入緩衝電路2a之情況下，可防止接觸位置4之電位改變對積體電路（此積體電路在此種變化中與不可使用之組態信號產生器）之輸出OUT1相連接）之電路組件產生影響。當組態信號產生器1可使用且接觸位置4完全未連結或與供應電位接點6相連時，則對此二驅動裝置TEN1，TEN2而言，可對應地適用於輸入緩衝電路2a不受驅動之情況。

若組態信號產生器1和輸入緩衝電路2可受互補之邏輯位準所驅動，則第一驅動信號EN1可和第二驅動信號EN2相一致。

圖2之輸出緩衝電路2b具有驅動裝置TEN，其可經由此驅動裝置TEN藉驅動信號EN而受驅動或不受驅動。輸出緩衝電路2b之輸出OUT2b在不受驅動狀態具有高歐姆值。在使用組態信號產生器1時，則接觸位置4所受電位的影響可利用輸出緩衝電路2b之輸入IN2b上之干擾而被排除。輸入IN2b係與積體電路之未示於圖中之組件相連。

圖6顯示輸入緩衝電路2a的一種可能實施形式，這將

五、發明說明 (b)

再作說明。緩衝電路 2 之其它實施可能性，特別是具有輸出驅動器功能之輸出緩衝電路 2b，以及對應之驅動裝置 TEN1，TEN2 是這行之專家所熟悉的，因此這裡不再作說明。

圖 3 顯示圖 1 中組態信號產生器 1 之實施例，其上並無驅動裝置 G，其輸入 IN1 和其輸出 OUT1 相連。此外，輸入 IN1 經由電阻元件 R 和第一電位 V_x 相連， V_x 和供應電位接點 6 上之供應電位不同。第一電位 V_x 可以例如是積體電路之其它供應電位。

電阻元件 R 可以例如是歐姆性電阻或連接成電阻作用之電晶體。第一電位 V_x 可以大於或小於供應電位接點 6 上之電位，使電阻元件 R 具有增 (pull-up) 減 (pull-down) 電阻之功能。

圖 4 顯示圖 2 所示組態信號產生器 1 中之第一驅動裝置 G 的實施例，其在此以一反及開構成。開 G 之輸出為組態信號產生器 1 之輸出 OUT1，開 G 之一輸入為組態信號產生器 1 之輸入 IN1。第一驅動信號 EN1 可經由開 G 之另一輸入進入。若不用反及開構成第一驅動裝置 G，則亦可使用其它之開（例如反或開）。第一驅動信號 EN1 必須相對應地調整，以便可以進行驅動與去除驅動狀態。

圖 5a，5b，5c 顯示不具有第一驅動裝置 G 之組態信號產生器 1 的另一實施例。在這些實施例中，利用位於驅動電晶體 T1 閘極之第三驅動信號 EN3，則組態信號產生器 1 之輸入 IN1 可自第一電位 V_x 隔離，此種隔離應藉第

五、發明說明(7)

一驅動信號 EN1 與組態信號產生器 1 不受驅動之狀態同時發生。若藉同一邏輯位準之第一驅動信號 EN1 和第三驅動信號 EN3 而產生驅動，則此二驅動信號 EN1，EN3 相一致。

圖 5a 顯示在輸入 IN1 和第一電位 V_x 之間與電阻元件 R 串聯之驅動電晶體 T1，這是 p 通道型式之電晶體。

在圖 5b 和 5c 中，電阻元件 R 利用兩個串聯之場效電晶體構成，其閘極和第二電位 VA 相連。圖 5b 中，構成電阻元件 R 之此二場效電晶體以及驅動電晶體 T1 是 p 通道之型式，在圖 5c 中是 n 通道之型式。這些實施形式特別適用於佈局之事後需要改變時，其中電阻元件 R 之形式為多個電晶體所構成之串聯電路，因此只需經由很少之佈局變化，這些電晶體中之一即可用作驅動電晶體 T1。

依據圖 5a 和 5b 之實施形式適用於使用第一電位 V_x 之情況，此時第一電位 V_x 較組態信號產生器 1 輸入 IN1 端上之可能電位還高。依據圖 5c 之實施形式適用於第一電位 V_x 小於輸入 IN1 端上之可能電位的情況。

利用第三驅動信號 EN3，則當緩衝電路 2 受驅動而組態信號產生器 1 不受驅動時，可防止電流在接觸位置 4 和第一電位 V_x 之間流動，因此可使輸入緩衝電路 2a 之輸入信號或輸出緩衝電路 2b 之輸出信號不受影響，可避免漏電流由第一電位 V_x 流出或流至第一電位 V_x ，因此可防止接觸位置 4 之其它電容性負載，這對輸入緩衝電路 2a 特別重要，此乃因其大部份情況只需具有很小之電容性

五、發明說明 (8)

輸入負載。

圖 6 顯示輸入緩衝電路 2a 之實施形式，其具有一包含 p 通道電晶體 T2 和 n 通道電晶體 T3 之 CMOS 反相器。此二電晶體之閘極互相連接且形成輸入緩衝電路 2a 之輸入 IN2a。n 通道電晶體 T3 之源極和積體電路之較小供應電位（接地）相連。n 通道電晶體 T3 及 p 通道電晶體 T2 之汲極互相連接且形成輸入緩衝電路 2a 之輸出 OUT2a。

此外，輸入緩衝電路 2a 具有兩個驅動裝置 TEN1，TEN2。p 通道電晶體 T2 之源極經由 p 通道第一驅動電晶體 TEN1 和積體電路之高供應電位 V_y 相連。輸入緩衝電路 2a 之輸出 OUT2a 經由 n 通道第二驅動電晶體 TEN2 與較小之供應電位（接地）相連。此二個驅動電晶體 TEN1，TEN2 之閘極和第二驅動信號 EN2 相連。

當輸入緩衝電路 2a 需要經常利用第二驅動信號 EN2 驅動時（此種情況例如利用時鐘輸入），則此驅動信號可和第一驅動信號 EN1 相等或互補，同時第一驅動信號 EN1 必須將組態信號產生器 1 切換成不受驅動狀態。若輸入緩衝電路 2a 只依時間而受驅動，其中第二驅動信號 EN2 改變其符號，則此二驅動信號必須互相獨立。

四、中文發明摘要(發明之名稱： 積體電路及其製造方法)

一種積體電路，包括資料接點(5)，供應電位接點(6)，具有輸入(IN1)之組態信號產生器(1)，具有接點(A2)之緩衝電路(2)，及接觸位置(4)。此接觸位置(4)與輸入(IN1)和接點(A2)相連，具有下列特性：

若此積體電路可利用緩衝電路(2)來驅動，則接觸位置(4)資料接點(5)相連；

若此積體電路可利用組態信號產生器(1)來驅動，則接觸位置(4)和供應電位接點(6)相連。

英文發明摘要(發明之名稱：Integrated circuit and its production method)

An integrated circuit includes a data-connection (5), a supply-potential-connection (6), a configuration-signal generator (1) with an input (IN1), a buffer-circuit (2) with a connection (A2), and a contact-position (4) that is connected with the input (IN1) and the connection (A2).

It is characterized in that:

if the integrated circuit is drivable by the use of the buffer-circuit (2), the contact-position (4) is connected with the data-connection (5),

if the integrated circuit is drivable by the use of the configuration-signal generator (1), the contact-position (4) is connected with the supply-potential-connection (6).

六、申請專利範圍

1. 一種積體電路，其特徵為：

有一資料接點(5)和供應電位接點(6)；

有一組態信號產生器(1)，其具有輸入(IN1)；

有一緩衝電路(2)，其具有接點(A2)；

有一接觸位置(4)，其和輸入(IN1)及接點(A2)相連；

若此積體電路可利用緩衝電路(2)來驅動，則接觸位置(4)和資料接點(5)相連；

若此積體電路可利用組態信號產生器(1)來驅動，則接觸位置(4)和供應電位接點(6)相連。

2. 如申請專利範圍第1項之積體電路，其中組態信號產生器(1)具有第一驅動裝置(G)，藉此驅動裝置(G)，則組態信號產生器(1)可利用所引入之第一驅動信號(EN1)來驅動或去除驅動狀態。

3. 如申請專利範圍第1或第2項之積體電路，其中緩衝電路(2)具有兩個驅動裝置(TEN1, TEN2)，藉此二驅動裝置(TEN1, TEN2)，則緩衝電路(2)可利用所引入之第二驅動信號(EN2)來驅動或去除驅動狀態。

4. 如申請專利範圍第1或第2項之積體電路，其中緩衝電路(2)是輸入緩衝電路(2a)，且接點(A2)是其輸入(IN2a)。

5. 如申請專利範圍第1或第2項之積體電路，其中緩衝電路(2)是輸出緩衝電路(2b)，且接點(A2)是其輸出(OUT2b)。

六、申請專利範圍

6. 如申請專利範圍第1或第2項之積體電路，其中組態信號產生器(1)之輸入(IN1)經由電阻元件(R)和第一電位(V_x)相連，第一電位(V_x)和供應電位接點(6)上之供應電位不同，且此輸入(IN1)和其輸出(OUT1)相連。
7. 如申請專利範圍第6項之積體電路，其中在組態信號產生器(1)之輸入(IN1)和第一電位(V_x)之間，除了電阻元件(R)之外，至少有一驅動電晶體(T1)與其串聯，第三驅動信號(EN3)可輸入至驅動電晶體(T1)之閘極。
8. 如申請專利範圍第1或第2項之積體電路，其中組態信號產生器(1)之輸入(IN1)經由第一驅動裝置(G)與其輸出(OUT2)相連。
9. 如申請專利範圍第8項之積體電路，其中第一驅動裝置(G)是一種邏輯閘，此邏輯閘具有一輸入，此輸入是組態信號產生器(1)之輸入(IN1)，此邏輯閘另有一輸入，第一驅動信號(EN1)可設置在此輸入上，且此邏輯閘有一輸出，此輸出為組態信號產生器(1)之輸出(OUT1)。
10. 如申請專利範圍第9項之積體電路，其中此邏輯閘是反及閘。
11. 如申請專利範圍第9項之積體電路，其中此邏輯閘是反或閘。
12. 如申請專利範圍第7項之積體電路

六、申請專利範圍

，其中第一驅動信號(EN1)與第三驅動信號(EN3)相一致。

13. 如申請專利範圍第8項之積體電路，其中第一驅動信號(EN1)與第三驅動信號(EN3)相一致。

14. 如申請專利範圍第3項之積體電路，其中第一驅動信號(EN1)與第二驅動信號(EN2)相一致。

15. 如申請專利範圍第8項之積體電路，其中第一驅動信號(EN1)與第二驅動信號(EN2)相一致。

16. 一種積體電路之製造方法，此積體電路包括組態信號產生器(1)，緩衝電路(2)，接觸位置(4)，資料接點(5)和供應電位接點(6)，其特徵為：

組態信號產生器(1)之輸入(IN1)和緩衝電路(2)之接點(A2)各與接觸位置(4)相連；

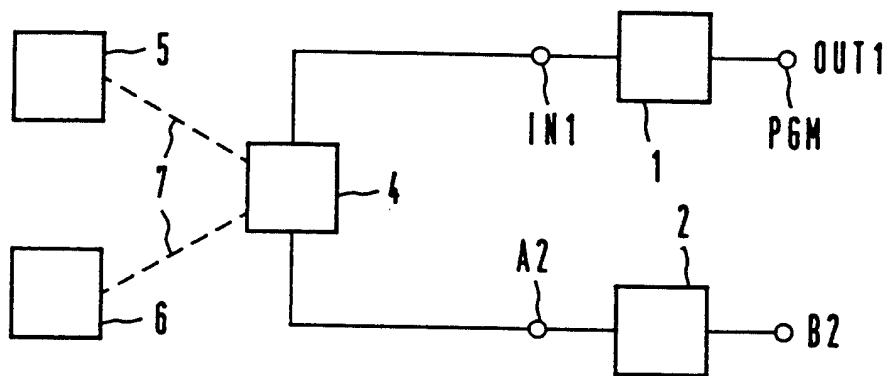
接觸位置(4)與供應電位接點(6)相連，以便可以使用組態信號產生器(1)來驅動已完成之積體電路；
或

接觸位置(4)與資料接點(5)相連，以便可以使用緩衝電路(2)來驅動已完成之積體電路。

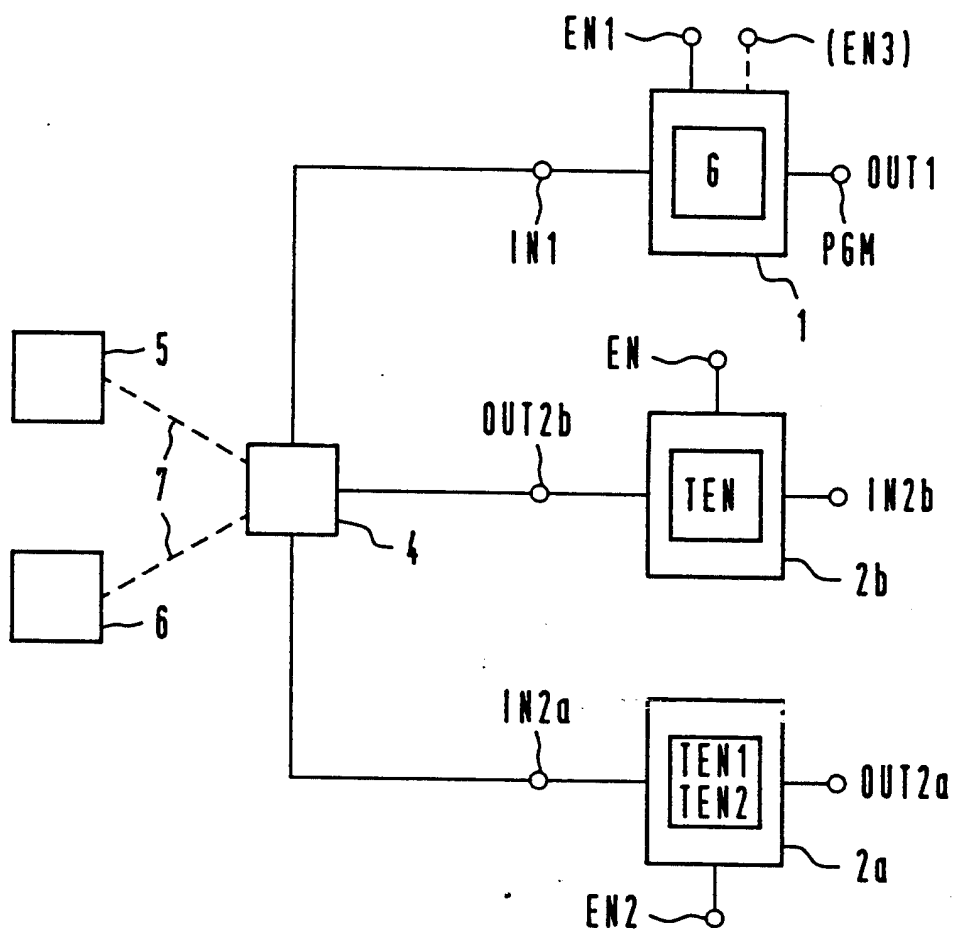
(請先閱讀背面之注意事項再填寫本頁)

訂

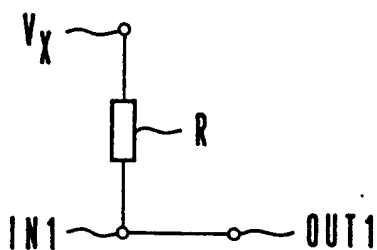
線



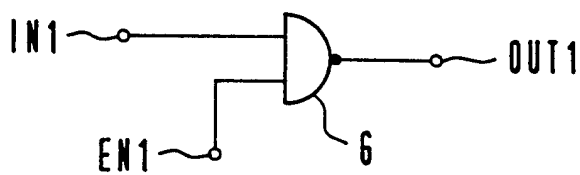
第 1 圖



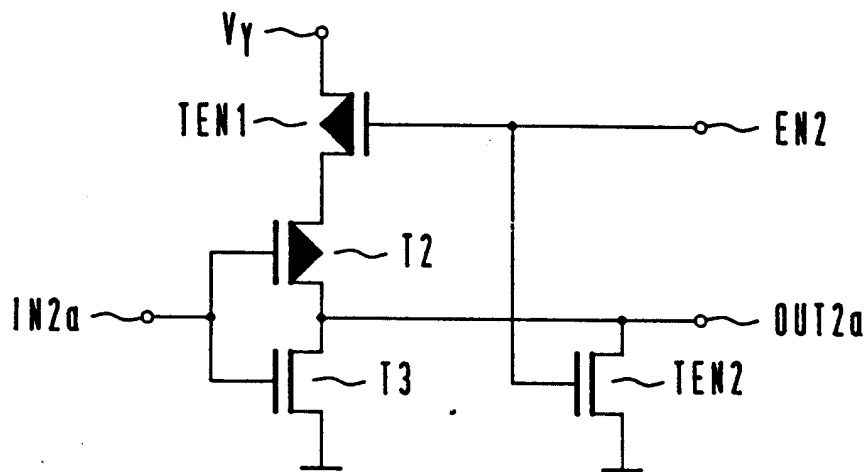
第 2 圖



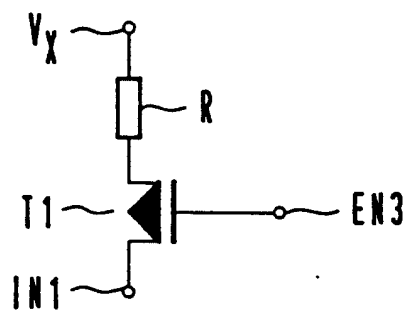
第 3 圖



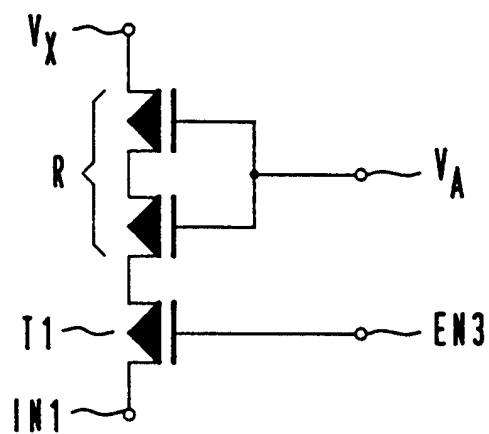
第 4 圖



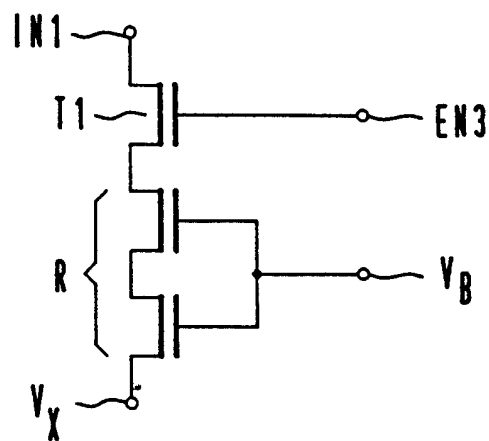
第 6 圖



第 5a圖



第 5b圖



第 5c圖