



(12)实用新型专利

(10)授权公告号 CN 209014942 U

(45)授权公告日 2019.06.21

(21)申请号 201821877783.1

(22)申请日 2018.11.14

(73)专利权人 上海英恒电子有限公司

地址 201203 上海市浦东新区张衡路1000弄68号

(72)发明人 冯雷 陈文杰 邬良 陈永丰 蔡峰

(74)专利代理机构 北京品源专利代理有限公司 11332

代理人 孟金喆

(51)Int.Cl.

G05B 19/042(2006.01)

(ESM)同样的发明创造已同日申请发明专利

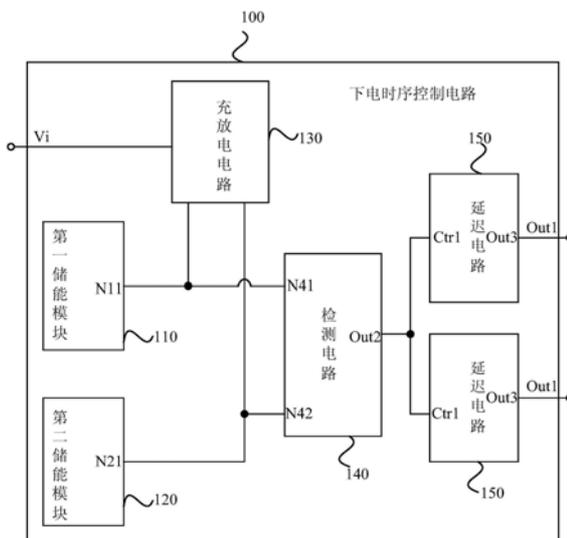
权利要求书2页 说明书8页 附图7页

(54)实用新型名称

一种下电时序控制电路及电源电路

(57)摘要

本实用新型实施例公开了一种下电时序控制电路及电源电路。其中,该下电时序控制电路包括:第一储能模块;第二储能模块;充放电电路,与下电时序控制电路的供电端电连接,与第一储能模块的第一端电连接,与第二储能模块的第一端电连接,用于在供电端断电时,控制第一储能模块的第一端放电时的电压下降速率大于第二储能模块的第一端放电时的电压下降速率;检测电路,其第一端与第一储能模块的第一端电连接,其第二端与第二储能模块的第一端电连接;至少两个延迟电路,任一延迟电路的控制端与检测电路的输出端电连接,任一延迟电路的输出端与下电时序控制电路的对应的输出端电连接。本实用新型实施例的技术方案可以在系统断电时满足下电时序要求。



1. 一种下电时序控制电路,其特征在于,包括:

第一储能模块;

第二储能模块;

充放电电路,与下电时序控制电路的供电端电连接,与所述第一储能模块的第一端电连接,与所述第二储能模块的第一端电连接,用于在所述供电端断电时,控制所述第一储能模块的第一端放电时的电压下降速率大于所述第二储能模块的第一端放电时的电压下降速率;

检测电路,所述检测电路的第一端与所述第一储能模块的第一端电连接,所述检测电路的第二端与所述第二储能模块的第一端电连接;

至少两个延迟电路,与所述下电时序控制电路的至少两个输出端一一对应,任一所述延迟电路的控制端与所述检测电路的输出端电连接,任一所述延迟电路的输出端与所述下电时序控制电路的对应的输出端电连接;

所述检测电路用于当监测到所述第二储能模块的第一端与所述第一储能模块的第一端的压差达到预设阈值时,输出控制信号;

所述延迟电路用于在所述控制信号的作用下,延迟预设时间后,输出禁止使能信号。

2. 根据权利要求1所述的下电时序控制电路,其特征在于,所述检测电路包括:第一开关管和第一电阻,

其中,所述第一开关管的控制端与所述检测电路的第一端电连接,所述第一开关管的第一端与所述检测电路的第二端电连接;

所述第一电阻的第一端,以及所述第一开关管的第二端均与所述检测电路的输出端电连接,所述第一电阻的第二端接地。

3. 根据权利要求1所述的下电时序控制电路,其特征在于,所述充放电电路包括第二电阻,其中,所述第二电阻的第一端,以及所述第一储能模块的第一端均与所述下电时序控制电路的供电端电连接;所述第二电阻的第二端与所述第二储能模块的第一端电连接;所述第一储能模块的第二端,以及第二储能模块的第二端均接地。

4. 根据权利要求1所述的下电时序控制电路,其特征在于,所述充放电电路包括第一二极管,所述第一二极管的阳极,所述第一储能模块的第一端与所述下电时序控制电路的供电端电连接;第一二极管的阴极与所述第二储能模块的第一端电连接;所述第一储能模块的第二端,以及第二储能模块的第二端均接地。

5. 根据权利要求4所述的下电时序控制电路,其特征在于,所述充放电电路还包括第三电阻,所述第三电阻与所述第二储能模块并联。

6. 根据权利要求2所述的下电时序控制电路,其特征在于,所述检测电路还包括第四电阻,所述第一开关管的控制端经所述第四电阻与所述检测电路的第一端电连接。

7. 根据权利要求2所述的下电时序控制电路,其特征在于,所述检测电路还包括第五电阻,所述第一电阻的第一端经所述第五电阻与所述第一开关管的第二端电连接。

8. 根据权利要求2所述的下电时序控制电路,其特征在于,所述第一开关管为PNP三极管或PMOS管。

9. 根据权利要求1所述的下电时序控制电路,其特征在于,所述第一储能模块为第一电容,所述第二储能模块为第二电容。

10. 根据权利要求1所述的下电时序控制电路,其特征在于,任一所述延迟电路包括第三电容、第二开关管和第六电阻,

其中,所述第二开关管的第一端经所述第六电阻接地;所述第二开关管的第二端,以及所述第三电容的第一端均与所述延迟电路的输出端电连接;所述第二开关管的控制端与所述延迟电路的控制端电连接;所述第三电容的第二端接地。

11. 根据权利要求10所述的下电时序控制电路,其特征在于,还包括第一电源转换电路和至少两个第七电阻,其中,所述第一电源转换电路的供电端与所述下电时序控制电路的供电端电连接;所述至少两个第七电阻与所述至少两个延迟电路一一对应,任一所述延迟电路的第三电容的第一端经对应的第七电阻与所述第一电源转换电路的输出端电连接。

12. 一种电源电路,其特征在于,包括至少两个电源转换电路和权利要求1-11任一所述的下电时序控制电路,所述下电时序控制电路的至少两个输出端与所述至少两个电源转换电路一一对应,所述下电时序控制电路的输出端与对应的电源转换电路的使能端电连接;所述第一储能模块的第一端与所述至少两个电源转换电路的供电端电连接,该电源电路的供电端与所述下电时序控制电路的供电端电连接。

13. 根据权利要求12所述的电源电路,其特征在于,还包括第三开关,所述电源电路的供电端通过所述第三开关与所述下电时序控制电路的供电端电连接。

一种下电时序控制电路及电源电路

技术领域

[0001] 本实用新型涉及电源管理技术领域,尤其涉及一种下电时序控制电路及电源电路。

背景技术

[0002] 随着电子技术日新月异的发展,应用于电子设备中的电路控制系统的功能日趋丰富和复杂,采用的电路和负载日趋多样化,而各种电路或负载要求的供电电压各不相同,因此往往一个电路控制系统中存在多种供电模块,这就要求各个供电模块需要有严格的下电时序,若下电时序不当,不仅会影响电路控制系统的可靠性,甚至会造成电路控制系统器件的永久性损坏。例如,信号处理器可对各种控制信号进行计算和处理,通常信号处理器的内核和外设的工作需要多个不同的电源转换芯片供电,且各电源转换芯片的输出电压等级不尽相同。该电源转换芯片可以是开关电源转换芯片或线性电源转换芯片。

[0003] 目前,电路控制系统中各供电模块的下电时序在电路控制系统正常关机时是由电路控制系统中的逻辑电路实现的。然而在现有的电路控制系统中,当电路控制系统的外接电源突然异常断电时,电路控制系统基本处于不可控的状态,电路控制系统中各供电模块几乎同时断电或不能按照预期的时序下电,导致信号处理器锁死等不可逆的失效。

实用新型内容

[0004] 本实用新型实施例提供一种下电时序控制电路及电源电路,可以在系统断电时满足下电时序要求。

[0005] 第一方面,本实用新型实施例提供了一种下电时序控制电路,包括:

[0006] 第一储能模块;

[0007] 第二储能模块;

[0008] 充放电电路,与下电时序控制电路的供电端电连接,与第一储能模块的第一端电连接,与第二储能模块的第一端电连接,用于在供电端断电时,控制第一储能模块的第一端放电时的电压下降速率大于第二储能模块的第一端放电时的电压下降速率;

[0009] 检测电路,检测电路的第一端与第一储能模块的第一端电连接,检测电路的第二端与第二储能模块的第一端电连接;

[0010] 至少两个延迟电路,与下电时序控制电路的至少两个输出端一一对应,任一延迟电路的控制端与检测电路的输出端电连接,任一延迟电路的输出端与下电时序控制电路的对应的输出端电连接;

[0011] 检测电路用于当监测到第二储能模块的第一端与第一储能模块的第一端的压差达到预设阈值时,输出控制信号;

[0012] 延迟电路用于在控制信号的作用下,延迟预设时间后,输出禁止使能信号。

[0013] 进一步地,控制电路包括:第一开关管和第一电阻,

[0014] 其中,第一开关管的控制端与检测电路的第一端电连接,第一开关管的第一端与

检测电路的第二端电连接；

[0015] 第一电阻的第一端，以及第一开关管的第二端均与检测电路的输出端电连接，第一电阻的第二端接地。

[0016] 进一步地，充放电电路包括第二电阻，其中，第二电阻的第一端，以及第一储能模块的第一端均与下电时序控制电路的供电端电连接；第二电阻的第二端与第二储能模块的第一端电连接；第一储能模块的第二端，以及第二储能模块的第二端均接地。

[0017] 进一步地，充放电电路包括第一二极管，第一二极管的阳极，第一储能模块的第一端与下电时序控制电路的供电端电连接；第一二极管的阴极与第二储能模块的第一端电连接；第一储能模块的第二端，以及第二储能模块的第二端均接地。

[0018] 进一步地，充放电电路还包括第三电阻，第三电阻与第二储能模块并联。

[0019] 进一步地，检测电路还包括第四电阻，第一开关管的控制端经第四电阻与检测电路的第一端电连接。

[0020] 进一步地，检测电路还包括第五电阻，第一电阻的第一端经第五电阻与第一开关管的第二端电连接。

[0021] 进一步地，第一开关管为PNP三极管或PMOS管。

[0022] 进一步地，第一储能模块为第一电容，第二储能模块为第二电容。

[0023] 进一步地，任一延迟电路包括第三电容、第二开关管和第六电阻，

[0024] 其中，第二开关管的第一端经第六电阻接地；第二开关管的第二端，以及第三电容的第一端均与延迟电路的输出端电连接；第二开关管的控制端与延迟电路的控制端电连接；第三电容的第二端接地。

[0025] 进一步地，还包括第一电源转换电路和至少两个第七电阻，其中，第一电源转换电路的供电端与下电时序控制电路的供电端电连接；至少两个第七电阻与至少两个延迟电路一一对应，任一延迟电路的第三电容的第一端经对应的第七电阻与第一电源转换电路的输出端电连接。

[0026] 第二方面，本实用新型实施例还提供了一种电源电路，包括至少两个电源转换电路和本实用新型任意实施例提供的下电时序控制电路，下电时序控制电路的至少两个输出端与至少两个电源转换电路一一对应，下电时序控制电路的输出端与对应的电源转换电路的使能端电连接；第一储能模块的第一端与至少两个电源转换电路的供电端电连接，该电源电路的供电端与下电时序控制电路的供电端电连接。

[0027] 进一步地，还包括第三开关，电源电路的供电端通过第三开关与下电时序控制电路的供电端电连接。

[0028] 本实用新型实施例的技术方案通过设置第一储能模块、第二储能模块、充放电电路、检测电路和至少两个延迟电路，其中，充放电电路与下电时序控制电路的供电端电连接，充放电电路与第一储能模块的第一端电连接，充放电电路与第二储能模块的第一端电连接，用于在供电端断电时，控制第一储能模块的第一端放电时的电压下降速率大于第二储能模块的第一端放电时的电压下降速率；检测电路的第一端与第一储能模块的第一端电连接，检测电路的第二端与第二储能模块的第一端电连接；至少两个延迟电路与下电时序控制电路的至少两个输出端一一对应，任一延迟电路的控制端与检测电路的输出端电连接，任一延迟电路的输出端与下电时序控制电路的对应的输出端电连接；检测电路用于当

监测到第二储能模块的第一端与第一储能模块的第一端的压差达到预设阈值时,输出控制信号;延迟电路用于在控制信号的作用下,延迟预设时间后,输出禁止使能信号,以使在系统断电时满足下电时序要求。

附图说明

- [0029] 图1为本实用新型实施例提供的一种下电时序控制电路的结构示意图;
- [0030] 图2为本实用新型实施例提供的又一种下电时序控制电路的结构示意图;
- [0031] 图3为本实用新型实施例提供的又一种下电时序控制电路的结构示意图;
- [0032] 图4为本实用新型实施例提供的又一种下电时序控制电路的结构示意图;
- [0033] 图5为本实用新型实施例提供的一种下电时序信号波形示意图;
- [0034] 图6为本实用新型实施例提供的一种电源电路的结构示意图;
- [0035] 图7为本实用新型实施例提供的又一种电源电路的结构示意图。

具体实施方式

[0036] 下面结合附图和实施例对本实用新型作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本实用新型,而非对本实用新型的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本实用新型相关的部分而非全部结构。

[0037] 本实用新型实施例提供一种下电时序控制电路。图1为本实用新型实施例提供的一种下电时序控制电路的结构示意图。该下电时序控制电路100包括:第一储能模块110、第二储能模块120、充放电电路130、检测电路140和至少两个延迟电路150。

[0038] 其中,充放电电路130与下电时序控制电路100的供电端 V_i 电连接,充放电电路130与第一储能模块110的第一端N11电连接,充放电电路130与第二储能模块120的第一端N21电连接,充放电电路130用于在供电端 V_i 断电时,控制第一储能模块110的第一端N11放电时的电压下降速率大于第二储能模块120的第一端N21放电时的电压下降速率;检测电路140的第一端N41与第一储能模块110的第一端N11电连接,检测电路140的第二端N42与第二储能模块120的第一端N21电连接;至少两个延迟电路150与下电时序控制电路100的至少两个输出端Out1一一对应,任一延迟电路150的控制端Ctr1与检测电路140的输出端Out2电连接,任一延迟电路150的输出端Out3与下电时序控制电路100的对应的输出端Out1电连接;检测电路140用于当监测到第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差达到预设阈值时,输出控制信号;延迟电路150用于在控制信号的作用下,延迟预设时间后,输出禁止使能信号。

[0039] 其中,第一储能模块110可包括电容。第二储能模块120可包括电容。该检测电路130可包括开关管或继电器。至少两个延迟电路150延迟的起始时刻相同,但延迟的预设时间不完全相同,以使与下电时序控制电路的至少两个输出端Out1一一对应电连接的至少两个电源转换电路的下电时刻不同,以满足所需的下电时序。充放电电路130还用于在供电端 V_i 正常供电时,控制第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差小于预设阈值,例如可以为零。该控制信号可为高电平信号或低电平信号。检测电路140用于当监测到第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差小于预设阈值时,输出与控制信号逻辑相反的第二控制信号。延迟电路150还用于在第二控制信号

的作用下,停止输出禁止使能信号。该禁止使能信号可以是高电平信号或低电平信号。第一储能模块110的第一端可与至少两个电源转换电路的供电端电连接,以使在下电时序控制电路的供电端 V_i 断电时,第一储能模块110向至少两个电源转换电路供电,以完成下电过程。

[0040] 具体工作原理:在下电时序控制电路100的供电端 V_i 正常供电时,第一储能模块110通过充放电电路130充电,且第一储能模块110的第一端N11的电压稳定至下电时序控制电路的供电端 V_i 的供电电压值;第二储能模块120通过充放电电路130充电,且第二储能模块120的第一端N21的电压稳定至下电时序控制电路的供电端 V_i 的供电电压值,故此时第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差为零,检测电路140将输出与控制信号逻辑相反的第二控制信号,延迟电路150在第二控制信号的作用下,停止输出禁止使能信号。在下电时序控制电路100的供电端 V_i 断电时,第一储能模块110通过充放电电路130开始放电,且第二储能模块120通过充放电电路130开始放电,并控制第一储能模块110的第一端N11放电时的电压下降速率大于第二储能模块120的第一端N21放电时的电压下降速率,则第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差将逐渐增大,直至达到预设阈值,检测电路140将输出控制信号,延迟电路150在控制信号的作用下,延迟预设时间后,输出禁止使能信号,进而使至少两个电源转换电路的使能端在按照下电顺序依次接收到禁止使能信号后停止工作,即下电,以满足所需的下电时序。

[0041] 本实施例的技术方案通过设置第一储能模块、第二储能模块、充放电电路、检测电路和至少两个延迟电路,其中,充放电电路与下电时序控制电路的供电端电连接,充放电电路与第一储能模块的第一端电连接,充放电电路与第二储能模块的第一端电连接,用于在供电端断电时,控制第一储能模块的第一端放电时的电压下降速率大于第二储能模块的第一端放电时的电压下降速率;检测电路的第一端与第一储能模块的第一端电连接,检测电路的第二端与第二储能模块的第一端电连接;至少两个延迟电路与下电时序控制电路的至少两个输出端一一对应,任一延迟电路的控制端与检测电路的输出端电连接,任一延迟电路的输出端与下电时序控制电路的对应的输出端电连接;检测电路用于当监测到第二储能模块的第一端与第一储能模块的第一端的压差达到预设阈值时,输出控制信号;延迟电路用于在控制信号的作用下,延迟预设时间后,输出禁止使能信号,以使在系统断电时满足下电时序要求。

[0042] 本实用新型实施例提供又一种下电时序控制电路。图2为本实用新型实施例提供的又一种下电时序控制电路的结构示意图。在上述实施例的基础上,充放电电路130包括第二电阻R2,其中,第二电阻R2的第一端,以及第一储能模块110的第一端N11均与下电时序控制电路的供电端 V_i 电连接;第二电阻R2的第二端与第二储能模块120的第一端N21电连接;第一储能模块110的第二端N12,以及第二储能模块120的第二端N22均接地。

[0043] 其中,图2示例性的画出第一储能模块110为第一电容C1的情况。图2示例性的画出第二储能模块120为第二电容C2的情况。图2示例性的画出下电时序控制电路100的供电端 V_i 与至少两个电源转换电路200的供电端 V_2 电连接的情况。该至少两个电源转换电路200可等效于一个较大的电阻。

[0044] 需要说明的是,在下电时序控制电路100的供电端 V_i 正常供电时,第一储能模块110的第一端N11的电压,以及第二储能模块120的第一端N21的电压,均稳定至下电时序控

制电路的供电端Vi的供电电压值,故此时第二储能模块120的第一端N21与第一储能模块110的第一端N11的电压相等,其压差为零。在下电时序控制电路100的供电端Vi断电时,第一储能模块110和第二储能模块120均开始放电,第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差为 $V_2 - V_1 \approx V_s * (e^{-\frac{t}{R_2 * C_2}} - e^{-\frac{t}{R_{load} * C_1}})$,其中, V_1 为第一储能模块110的第一端N11的对地电压, V_2 为第二储能模块120的第一端N21的对地电压, C_1 为第一电容C1的容值, C_2 为第二电容C2的容值, R_2 为第二电阻R2的阻值, R_{load} 为至少两个电源转换电路200的等效阻抗, V_s 为下电时序控制电路的供电端Vi正常供电时的供电电压值,第一储能模块110的第一端N11的电压下降速率由至少两个电源转换电路200的等效阻抗和第一电容C1共同决定,时间常数为 $R_{load} * C_1$;第二储能模块120的第一端N21的电压下降速率主要由第二电阻R2和第二电容C2决定,当第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差增大到预设阈值后,检测电路140的输出端Out2将输出控制信号;延迟电路150在控制端Ctr1输入的控制信号的作用下,延迟预设时间后,输出禁止使能信号。其中,可根据需要设置第二电阻R2的阻值,以调整第二储能模块120的第一端N21的电压下降速率,以防止电路受外界干扰误触发。

[0045] 本实用新型实施例提供又一种下电时序控制电路。图3为本实用新型实施例提供的又一种下电时序控制电路的结构示意图。在上述实施例的基础上,充放电电路130包括第一二极管D1,第一二极管D1的阳极,第一储能模块110的第一端N11与下电时序控制电路的供电端Vi电连接;第一二极管D1的阴极与第二储能模块120的第一端N21电连接;第一储能模块110的第二端N12,以及第二储能模块120的第二端N22均接地。

[0046] 其中,在下电时序控制电路100的供电端Vi由断电变为正常供电时,第一二极管D1导通,第一储能模块110的第一端N11的电压,以及第二储能模块120的第一端N21的电压,均逐渐稳定至下电时序控制电路100的供电端Vi的供电电压值,故此时第二储能模块120的第一端N21与第一储能模块110的第一端N11的电压近似相等,其压差近似为零。在下电时序控制电路100的供电端Vi断电时,第一储能模块110向至少两个电源转换电路200提供电能,即放电,而第一二极管D1将关断,第二储能模块120几乎不放电,第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差为 $V_2 - V_1 \approx V_s * (1 - e^{-\frac{t}{R_{load} * C_1}})$,其中, V_1 为第一储能模块110的第一端N11的对地电压, V_2 为第二储能模块120的第一端N21的对地电压, C_1 为第一电容C1的容值, R_{load} 为至少两个电源转换电路200的等效阻抗, V_s 为下电时序控制电路的供电端Vi正常供电时的供电电压值,第一储能模块110的第一端N11的电压下降速率由至少两个电源转换电路200的等效阻抗和第一电容C1共同决定,时间常数为 $R_{load} * C_1$;第二储能模块120的第一端N21的电压下降速率近似为零,当第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差增大到预设阈值后,检测电路140的输出端Out2将输出控制信号;延迟电路150在控制端Ctr1输入的控制信号的作用下,延迟预设时间后,输出禁止使能信号。可选的,充放电电路还可包括第八电阻,与第一二极管并联,可根据需要设置第八电阻的阻值,以调整第二储能模块的第一端的电压下降速率,以防止电路受外界干扰误触发。

[0047] 本实用新型实施例提供又一种下电时序控制电路。图4为本实用新型实施例提供的又一种下电时序控制电路的结构示意图。在上述实施例的基础上,充放电电路130还包括

第三电阻R3,第三电阻R3与第二储能模块120并联。

[0048] 其中,在下电时序控制电路的供电端Vi正常供电时,第一二极管D1导通,第一储能模块110的第一端N11的电压,以及第二储能模块120的第一端N21的电压,均稳定至下电时序控制电路的供电端Vi的供电电压值,故此时第二储能模块120的第一端N21与第一储能模块110的第一端N11的电压近似相等,其压差近似为零,此时第三电阻R3流过的电流不为零(即存在额外的静态电流损耗)。在下电时序控制电路的供电端Vi断电时,第一储能模块110和第二储能模块120均开始放电,第一二极管D1关断,第二储能模块120的第一端N21与第一

储能模块110的第一端N11的压差为 $V_2 - V_1 \approx V_s * (e^{-\frac{t}{R_3 * C_2}} - e^{-\frac{t}{R_{load} * C_1}})$,其中, V_1 为第一储能模块110的第一端N11的对地电压, V_2 为第二储能模块120的第一端N21的对地电压, C_1 为第一电容C1的容值, C_2 为第二电容C2的容值, R_3 为第三电阻R3的阻值, R_{load} 为至少两个电源转换电路200的等效阻抗, V_s 为下电时序控制电路的供电端Vi正常供电时的供电电压值,第一储能模块110的第一端N11的电压下降速率由至少两个电源转换电路200的等效阻抗和第一电容C1共同决定,时间常数为 $R_{load} * C_1$;第二储能模块120的第一端N21的电压下降速率主要由第三电阻R3和第二电容C2决定,当第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差增大到预设阈值后,检测电路140的输出端Out2将输出控制信号;延迟电路150在控制端Ctrl1输入的控制信号的作用下,延迟预设时间后,输出禁止使能信号。其中,可根据需要设置第三电阻R3的阻值,以调整第二储能模块120的第一端N21的电压下降速率,以防止电路受外界干扰误触发。

[0049] 需要说明的是,图2和图3中提供的充放电电路130在下电时序控制电路的供电端Vi正常供电时,无额外的静态电流损耗,即流过第二电阻R2或第一二极管D1的电流为零。

[0050] 本实用新型实施例提供又一种下电时序控制电路。在上述实施例的基础上,继续参见图2,检测电路140包括:第一开关管Q1和第一电阻R1。

[0051] 其中,第一开关管Q1的控制端与检测电路140的第一端N41电连接,第一开关管Q1的第一端与检测电路140的第二端N42电连接;第一电阻R1的第一端,以及第一开关管Q1的第二端均与检测电路140的输出端Out2电连接,第一电阻R1的第二端接地。

[0052] 其中,可选的,第一开关管Q1为PNP三极管或PMOS管。图2示例性的画出第一开关管Q1为PNP三极管的情况。在下电时序控制电路的供电端Vi正常供电时,第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差很小,小于预设阈值,小于第一开关管Q1的导通阈值电压的绝对值,故第一开关管Q1的第一端和第二端之间为关断状态,第一电阻R1的第一端的对地电压为零,故检测电路140的输出端Out2将输出一低电平信号,相当于第二控制信号,延迟电路150在第二控制信号的作用下,停止输出禁止使能信号;图5为本实用新型实施例提供的一种下电时序信号波形示意图。其中,横轴表示时间t,纵轴分别表示检测电路140的输出端Out2输出的信号s1,以及两个延迟电路150的输出端Out3输出的信号s2和信号s3,信号s2对应的延迟电路的延迟时间大于信号s3对应的延迟电路的延迟时间。如图5所示,在t1时刻下电时序控制电路的供电端Vi断电时,第二储能模块120的第一端N21与第一储能模块110的第一端N11的压差逐渐增大,在t2时刻达到预设阈值,大于或等于第一开关管Q1的导通阈值电压的绝对值,故第一开关管Q1将导通,第一电阻R1的第一端的对地电压接近第二储能模块120的第一端N21的电压,故检测电路140的输出端Out2将输出一高

电平信号(参见图5中信号s1),相当于控制信号,延迟电路150在控制信号的作用下,输出禁止使能信号(参见图5中信号s2和信号s3,以使与两个延迟电路对应的两个电源转换电路分别在t4时刻和t3时刻下电)。

[0053] 可选的,在上述实施例的基础上,继续参见图3或图4,检测电路140还包括第四电阻R4,第一开关管Q1的控制端经第四电阻R4与检测电路140的第一端N41电连接。其中,第四电阻R4起限流作用。

[0054] 可选的,在上述实施例的基础上,继续参见图3或图4,检测电路140还包括第五电阻R5,第一电阻R1的第一端经第五电阻R5与第一开关管Q1的第二端电连接。其中,第一电阻R1和第五电阻R5构成分压网络,以在第一开关管Q1导通时,降低检测电路140的输出端Out2的电压,以满足后级电路所需的电压等级范围。

[0055] 本实用新型实施例提供又一种下电时序控制电路。在上述实施例的基础上,继续参见图2、图3或图4,任一延迟电路150包括第三电容C3、第二开关管Q2和第六电阻R6。

[0056] 其中,可选的,如图2所示,第二开关管Q2的第一端经第六电阻R6接地;第二开关管Q2的第二端,以及第三电容C3的第一端均与延迟电路150的输出端Out3电连接;第二开关管Q2的控制端与延迟电路150的控制端Ctr1电连接;第三电容C3的第二端接地。可选的,如图3所示,第二开关管Q2的第一端接地;第二开关管Q2的第二端经第六电阻R6与延迟电路150的输出端Out3电连接,延迟电路150的输出端Out3经第三电容C3接地;第二开关管Q2的控制端与延迟电路150的控制端Ctr1电连接。第二开关管Q2可以是MOS管或三极管。图2和图3示例性的画出第二开关管Q2为NMOS管的情况。需要说明的是,具有相同标记的电气节点之间为电性连接,如N1、N2和N3,例如标有N1标记的端子之间为电性连接,标有N2标记的电气节点之间为电性连接,标有N3标记的电气节点之间为电性连接。

[0057] 其中,第二开关管Q2在控制信号(例如可以是高电平信号)的作用下导通,以使第三电容C3开始放电(则延迟电路150的输出端Out3的电压将逐渐降低,参见图5,信号s2和信号s3在t2时刻后开始下降),放电速度由第三电容C3和第六电阻R6决定,即决定延迟时间,直至第三电容C3放电至低于第二预设阈值(相当于一低电平信号)时,即输出禁止使能信号。延迟时间常数(即第三电容C3的容值与第六电阻R6的阻值的乘积)越大,延迟时间越长。第二开关管Q2在与控制信号逻辑相反的第二控制信号的作用下关断,即第三电容C3不放电,第三电容C3两端的电压高于第二预设阈值(相当于一高电平信号),即停止输出禁止使能信号。可将各延迟电路150的第六电阻值R6设置为相等,根据延迟时间的要求,设置第三电容C3的容值。

[0058] 可选的,在上述实施例的基础上,继续参见图2,该下电时序控制电路还包括第一电源转换电路160和至少两个第七电阻R7,其中,第一电源转换电路160的供电端V1与下电时序控制电路100的供电端Vi电连接;至少两个第七电阻R7与至少两个延迟电路150一一对应,任一延迟电路150的第三电容C3的第一端经对应的第七电阻R7与第一电源转换电路160的输出端Out4电连接。

[0059] 其中,在下电时序控制电路100的供电端Vi正常供电时,第二开关管Q2关断,第三电容C3两端电压稳定至第一电源转换电路160的输出端Out4的输出电压,即高于第二预设阈值(相当于一高电平信号),即停止输出禁止使能信号。第六电阻R6的阻值远小于第七电阻R7的阻值。在下电时序控制电路100的供电端Vi断电时,第二开关管Q2导通,无论第一电

源转换电路160停止工作与否,由于第六电阻R6的阻值小于第七电阻R7的阻值,故第三电容C3放电结束时的电压为第六电阻R6的分压,其值很小,小于第二预设阈值即可(相当于一低电平信号),以保证该延迟电路150延迟预设时间后输出禁止使能信号。需要说明的是,第一电源转换电路可以是至少两个电源转换电路中的一个。

[0060] 需要说明的是,本实用新型实施例提供的下电时序控制电路仅需信号级别MOS管、三极管和阻容器件,成本低。

[0061] 本实用新型实施例提供一种电源电路。图6为本实用新型实施例提供的一种电源电路的结构示意图。该电源电路10包括至少两个电源转换电路200和本实用新型任意实施例提供的下电时序控制电路100,下电时序控制电路100的至少两个输出端Out1与至少两个电源转换电路200一一对应,下电时序控制电路100的输出端Out1与对应的电源转换电路200的使能端EN电连接;第一储能模块110的第一端N11与至少两个电源转换电路200的供电端V2电连接,该电源电路10的供电端V3与下电时序控制电路的供电端Vi电连接。

[0062] 其中,任一电源转换电路200可以是开关电源电路或线性电源电路。当电源转换电路200的使能端EN接收到使能信号时,则开始工作,将供电端V2输入的电压经升压或降压作用,转换成所需的电压,以为后级电路供电。该后级电路可以包括信号处理器内核及其外设电路等,例如该信号处理器可以是现场可编程门阵列(Field-Programmable Gate Array, FPGA)或微控制单元(Microcontroller Unit, MCU),该外设电路可以包括下述至少一种:模数转换器、数模转换器和快闪存储器等。当电源转换电路200的使能端EN接收到禁止使能信号时,则停止工作,输出电压为零。

[0063] 本实用新型实施例提供的电源电路包括上述实施例中的下电时序控制电路,因此本实用新型实施例提供的电源电路也具备上述实施例中所描述的有益效果,此处不再赘述。

[0064] 本实用新型实施例提供又一种电源电路。图7为本实用新型实施例提供的又一种电源电路的结构示意图。在上述实施例的基础上,该电源电路10还包括第三开关300,电源电路的供电端V3通过第三开关300与下电时序控制电路100的供电端Vi电连接。

[0065] 其中,该第三开关300可以是自锁按钮开关。当下电时序控制电路的供电端Vi正常供电时,即使将第三开关300断开,该电源电路能满足下电时序要求。

[0066] 注意,上述仅为本实用新型的较佳实施例及所运用技术原理。本领域技术人员会理解,本实用新型不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整、相互结合和替代而不会脱离本实用新型的保护范围。因此,虽然通过以上实施例对本实用新型进行了较为详细的说明,但是本实用新型不仅仅限于以上实施例,在不脱离本实用新型构思的情况下,还可以包括更多其他等效实施例,而本实用新型的范围由所附的权利要求范围决定。

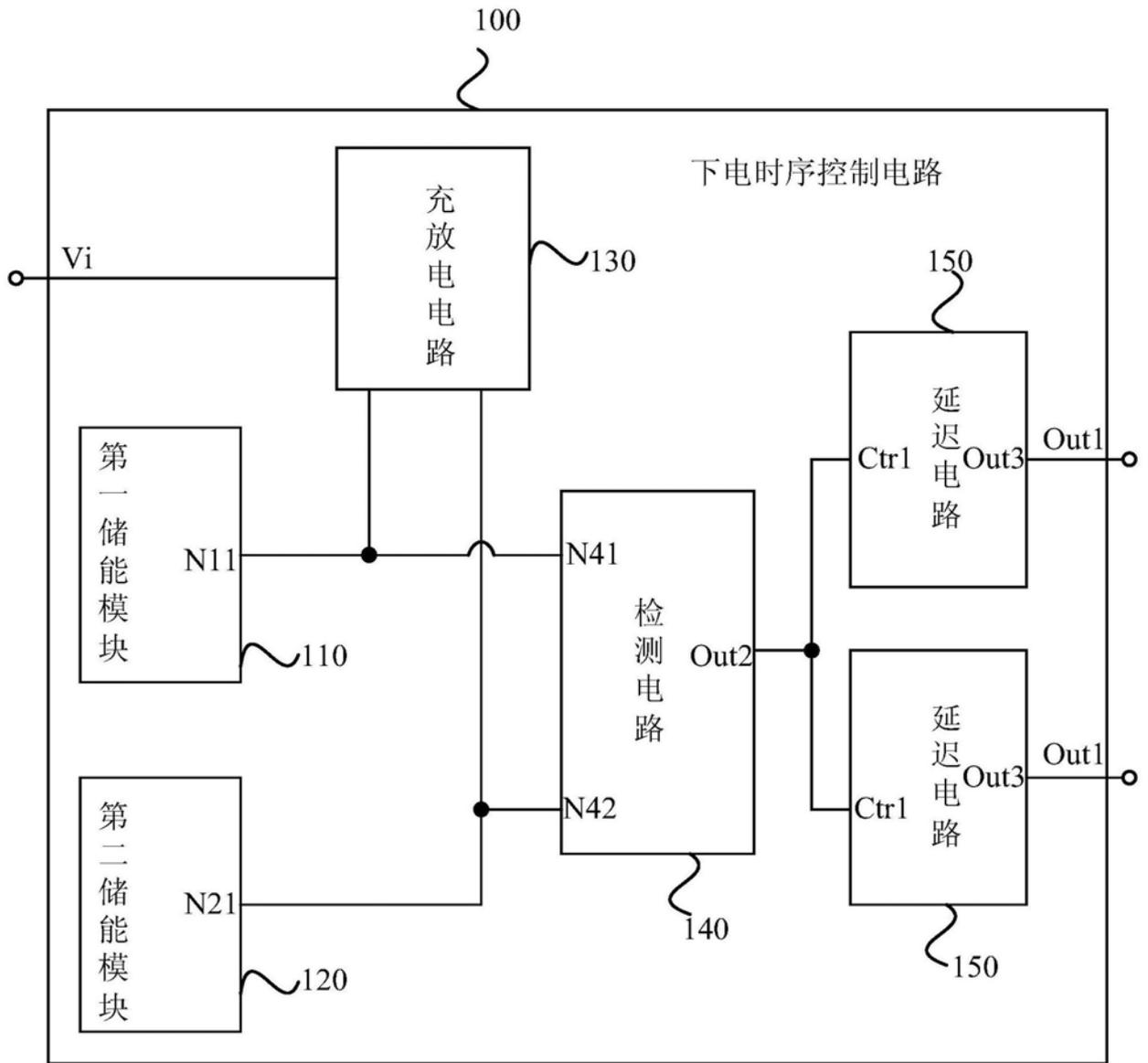


图1

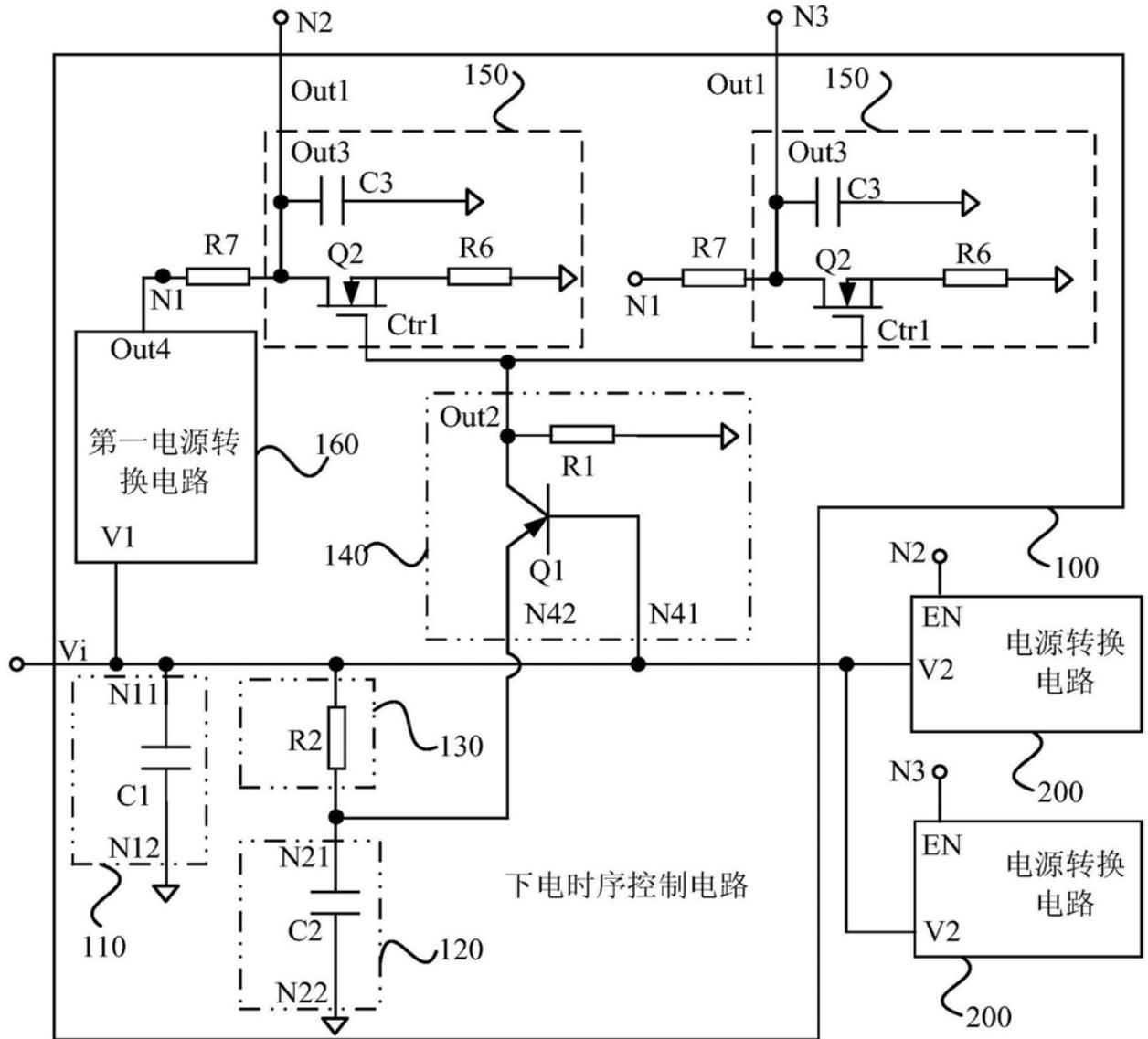


图2

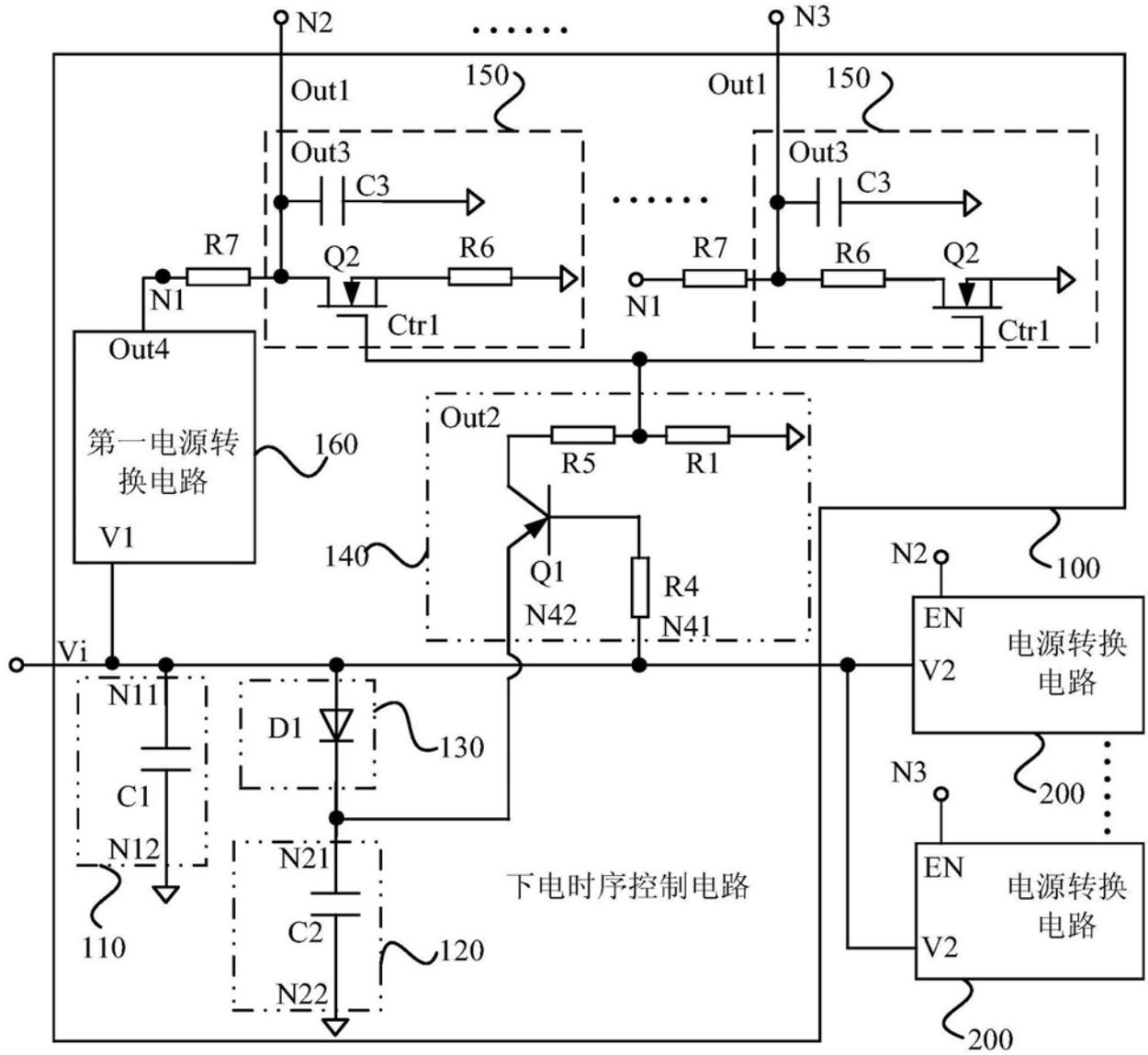


图3

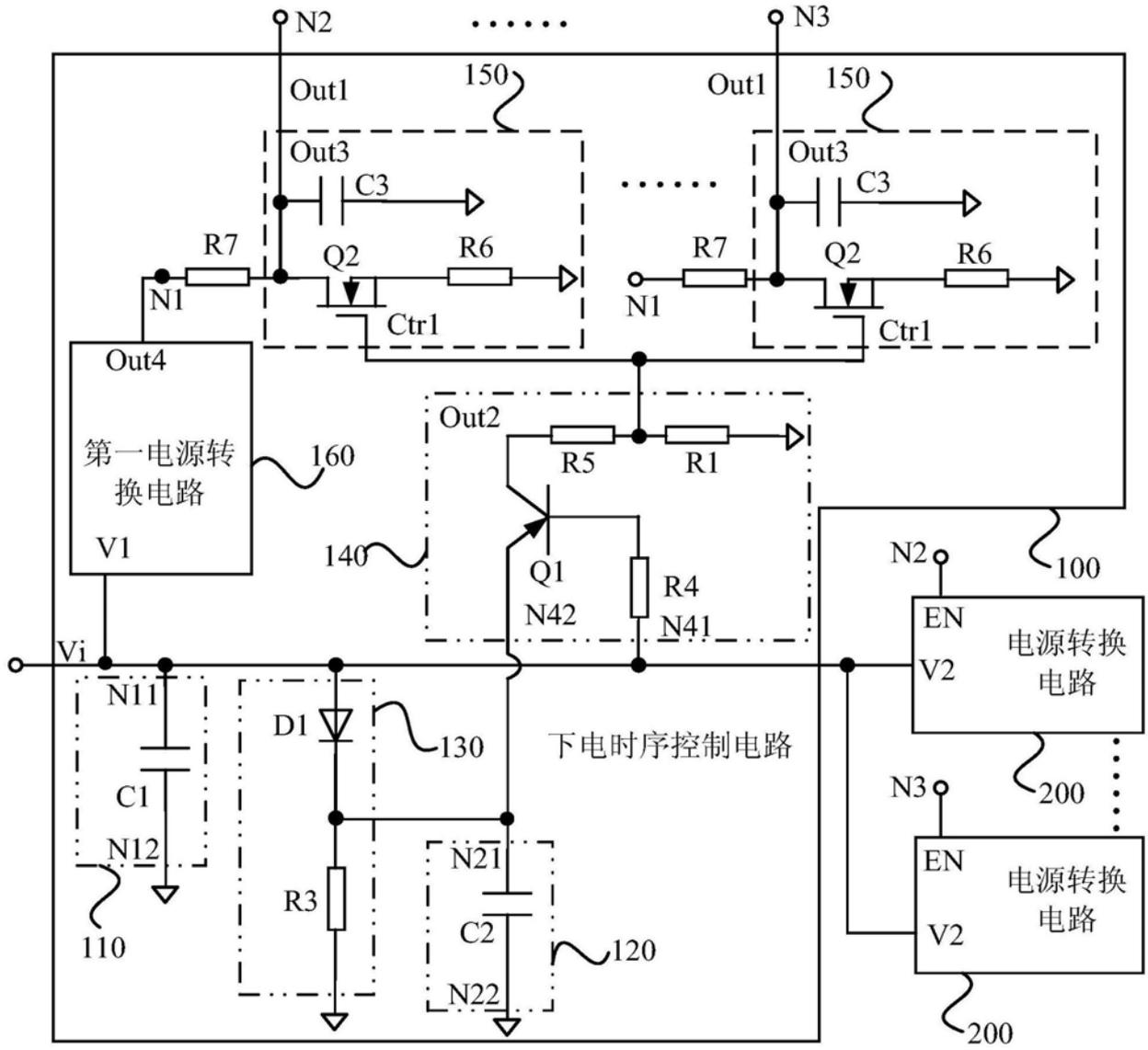


图4

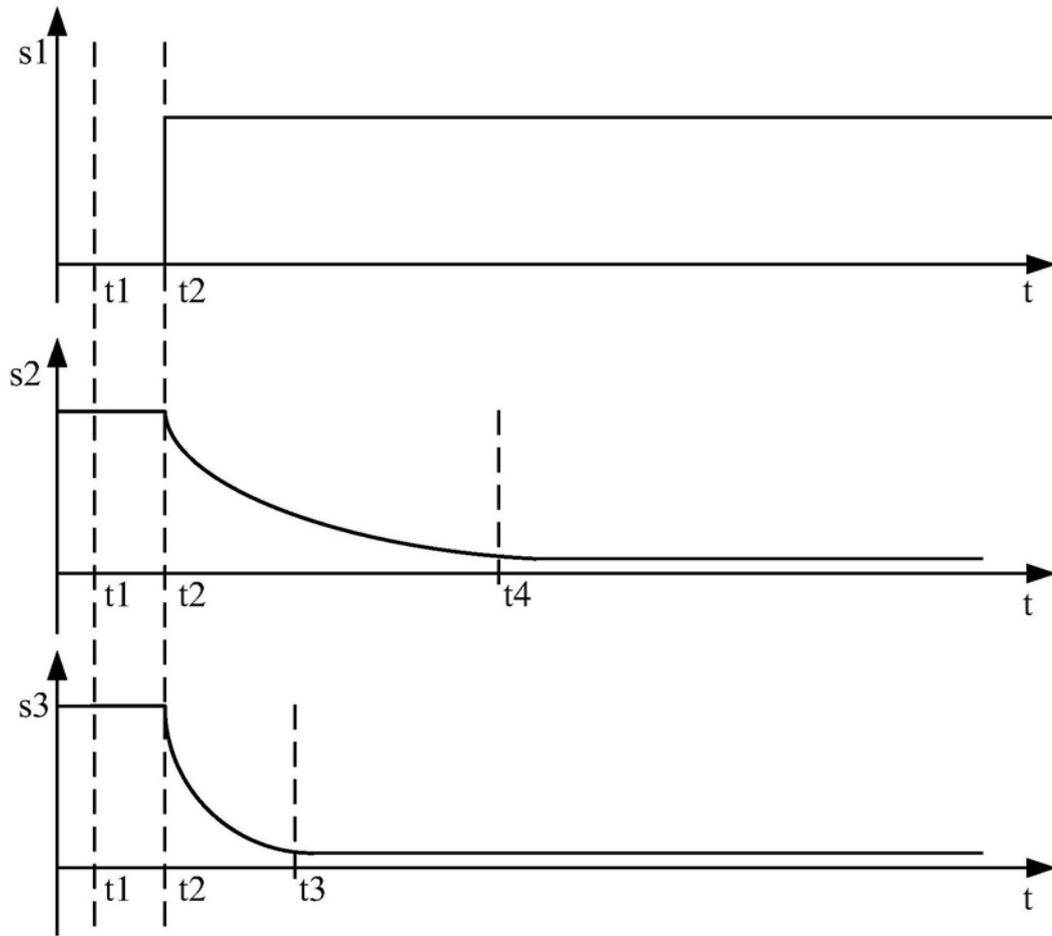


图5

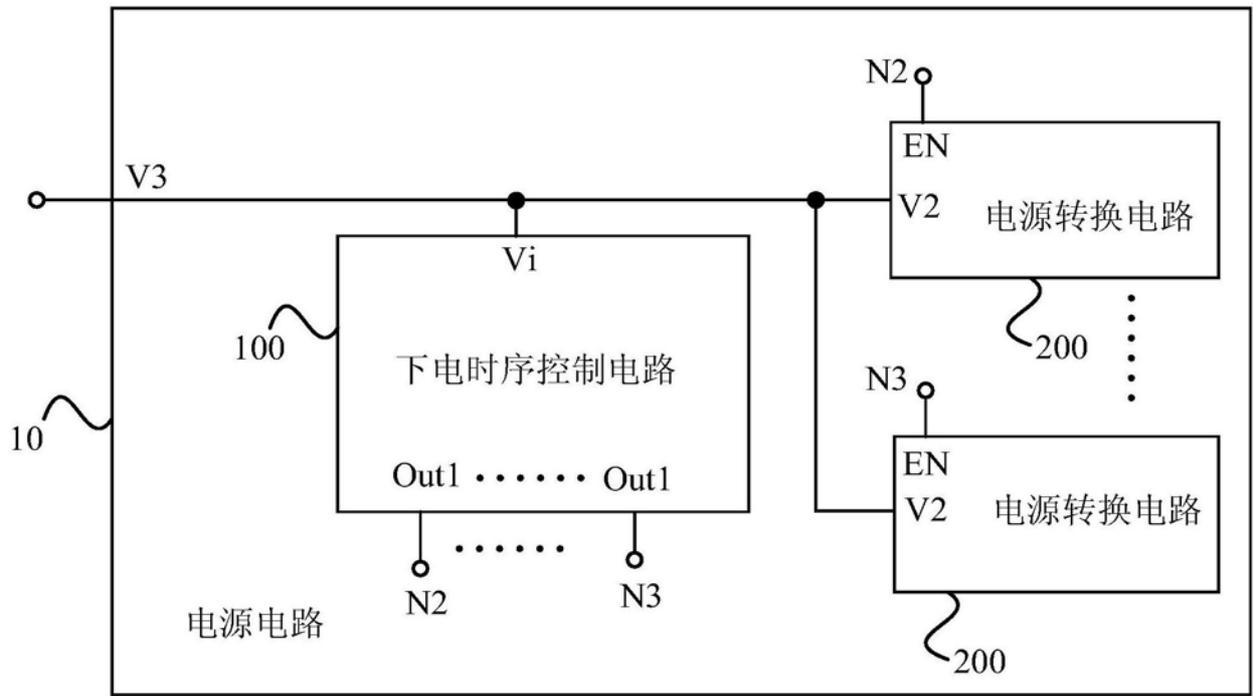


图6

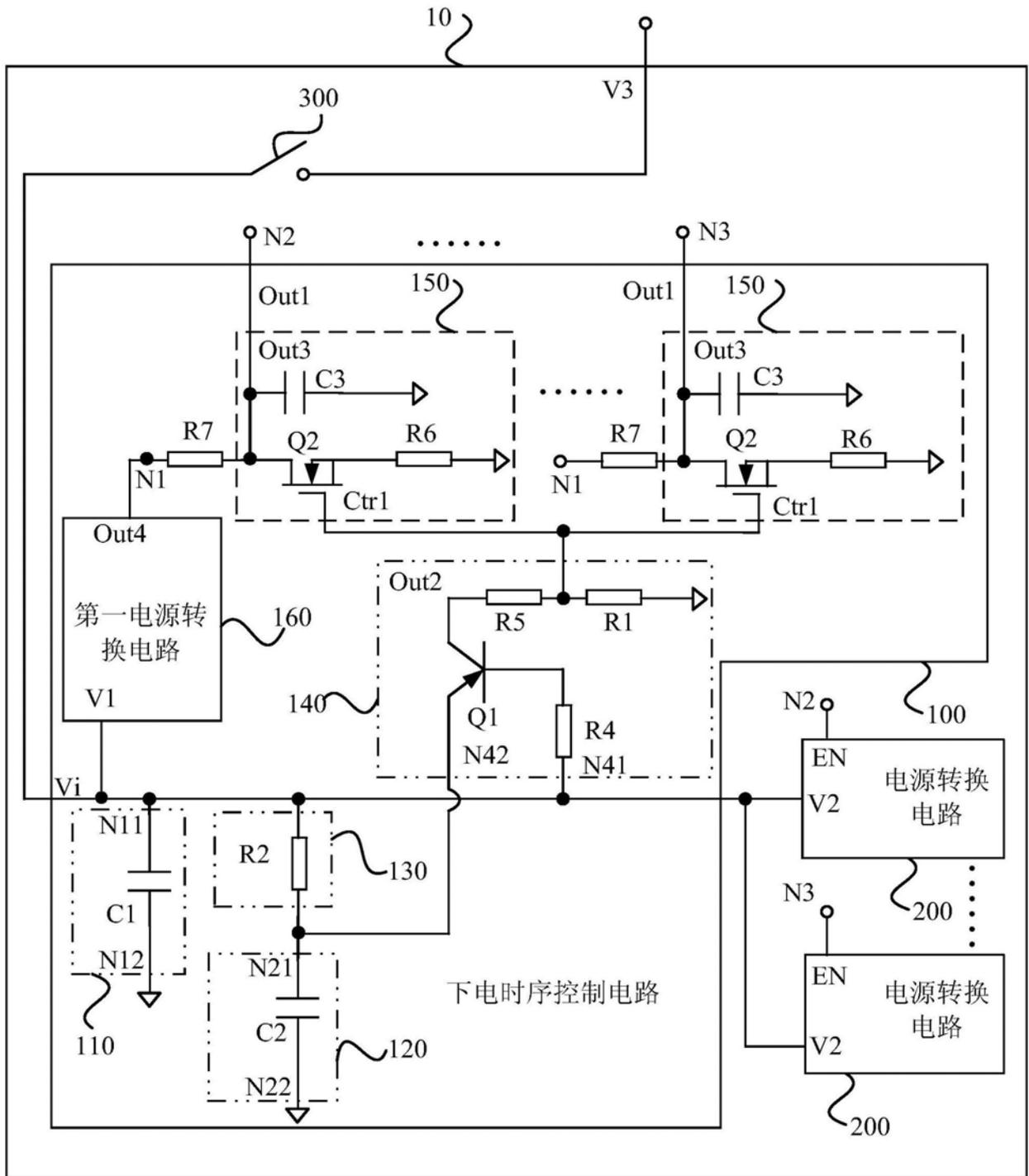


图7