(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2005 年2 月3 日 (03.02.2005)

PCT

(10) 国際公開番号
WO 2005/010957 A1

(51) 国際特許分類[7]: H01L 21/02, 33/00, H01S 5/30

(21) 国際出願番号: PCT/JP2004/009721

(22) 国際出願日: 2004 年7 月8 日 (08.07.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2003-201005 2003 年7 月24 日 (24.07.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.) [JP/JP]; 〒1000005 東京都千代田区丸の内１丁目４番２号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 萩本 和徳 (HAGIMOTO, Kazunori) [JP/JP]; 〒3790196 群馬県安中市磯部二丁目１３番１号 信越半導体株式会社 半導体磯部研究所内 Gunma (JP).

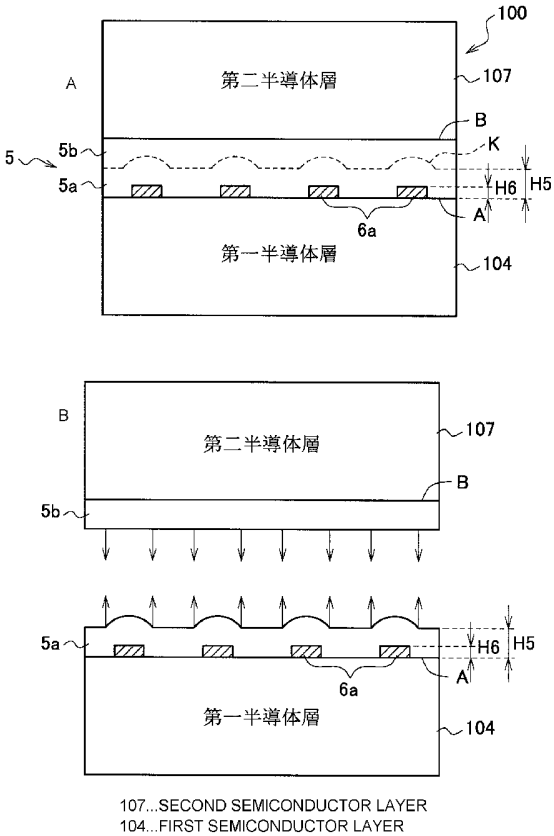
(74) 代理人: 菅原 正倫 (SUGAWARA, Masatsune); 〒4600008 愛知県名古屋市中区栄二丁目９番３０号 栄山吉ビル 菅原国際特許事務所 Aichi (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: SEMICONDUCTOR PASTED BONDING BODY AND PRODUCTION METHOD THEREFOR, AND LIGHT EMITTING ELEMENT AND PRODUCTION METHOD THEREFOR

(54) 発明の名称: 半導体貼り合わせ結合体及びその製造方法、並びに発光素子及びその製造方法



107...SECOND SEMICONDUCTOR LAYER
104...FIRST SEMICONDUCTOR LAYER

(57) Abstract: A semiconductor pasted bonding body (100) bonded via a first bonding metal layer (5a) formed on the pasting surface A of a first semiconductor layer (104) and a second bonding metal layer (5b) formed on the pasting surface B of a second semiconductor layer (107), characterized in that first protrusions (6a) harder than the second bonding metal layer (5b) are formed on the pasting surface A of the first semiconductor layer (104) to form an undulation on the bonding interface between the first bonding metal layer (5a) and the second bonding metal layer (5b) based on the first protrusions (6a). Accordingly, a semiconductor pasted body, especially a light emitting element, having a sufficient bonding strength despite a low pasting heat-treatment temperature and formed by pasting a plurality of semiconductor layers via bonding metal layers, as well as the production methods for them, can be provided.

(57) 要約: 第一半導体層１０４の貼り合わせ面Ａ上に形成された第一結合金属層５ａと、第二半導体層１０７の貼り合わせ面Ｂ上に形成された第二結合金属層５ｂとを介して結合された半導体貼り合わせ結合体１００において、第一半導体層１０４の貼り合わせ面Ａに、第二結合金属層５ｂよりも硬質の第一凸部６ａが形成され、第一結合金属層５ａと第二結合金属層５ｂとの結合界面に、当該第一凸部６ａに基づく起伏が生じてなることを特徴とする。これにより、貼り合わせ熱処理温度が低くとも十分な貼り合わせ強度を有する、複数の半導体層が結合金属層を介して貼り合わされた半導体貼り合わせ体、特に発光素子、及びそれらの製造方法を提供することができる。

WO 2005/010957 A1

SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

半導体貼り合わせ結合体及びその製造方法、並びに発光素子及びその製造方法

技術分野

[0001] 本発明は、半導体貼り合わせ結合体及びその製造方法、並びに発光素子及びその製造方法に関する。

背景技術

[0002] 近年、半導体素子では、小型化及び高性能化に伴い、複数の素子部同士または素子部と基板とを金属層を介して貼り合わせる技術が求められている。このような貼り合わせは、例えば、第一の半導体層及び第二の半導体層の貼り合わせ面全体に、それぞれ結合金属層を蒸着して、それらを互いに密着させるとともに温度を加えることによって行われる(以下、このように貼り合わされたものを半導体貼り合わせ結合体という)。発光素子を例に挙げると、III−V族化合物半導体、例えば、AlGaInP混晶により発光層部(第一半導体層)が形成された発光素子は、AlGaInP混晶がGaAsと格子整合することを利用して、GaAs単結晶基板上にAlGaInP混晶からなる発光層部をエピタキシャル成長させることにより形成できる。しかしながら、発光層部を構成するAlGaInP混晶はGaAsよりもバンドギャップが大きいため、発光した光がGaAs基板に吸収されて十分な光取出し効率が得られにくい難点がある。この問題を解決するために、特開2001−339100号公報をはじめとする種々の公報には、発光層部成長用のGaAs基板を除去する一方、補強用の素子基板(第二半導体層)を、反射層を介して発光層部(第一半導体層)に貼り合わせる技術が開示されている。

[0003] しかしながら、上記の半導体貼り合わせ結合体では、貼り合わせ強度の確保が十分でなく、剥離等の不具合が生じることがある。また、貼り合わせ強度を高めるために貼り合わせの熱処理温度を高くすると、素子部に悪影響を及ぼしてしまうという問題もある。

[0004] また、上記の貼り合わせの発光素子では、そのような問題に加え、良好な貼り合わせ状態が得られない場合に反射率の低下が避けがたく、さらには、貼り合わせ強度

を高めるために貼り合わせの熱処理温度を高くすると、素子基板（特にシリコン基板）と反射層（特にAu層）との冶金的な反応が顕著となり、貼り合わせにより得られる反射面の状態が悪化して反射率の低下を一層招きやすくなるなどの問題がある。

[0005] そこで、本発明の課題は、貼り合わせ熱処理温度が低くとも十分な貼り合わせ強度を有することが可能となる、複数の半導体層が金属層を介して貼り合わされた半導体貼り合わせ結合体、特には発光素子、及びそれらの製造方法を提供することにある。

特許文献1：特開2001−339100号公報

発明の開示

[0006] 上記課題を解決するため、本発明の半導体貼り合わせ結合体では、

第一半導体層の貼り合わせ面上に形成された第一結合金属層と、第二半導体層の貼り合わせ面上に形成された第二結合金属層とを介して結合された半導体貼り合わせ結合体において、

第一半導体層の貼り合わせ面に、第二結合金属層よりも硬質の第一凸部が形成され、第一結合金属層と第二結合金属層との結合界面に、当該第一凸部に基づく起伏が生じてなることを特徴とする。

当該本発明を以下、「第一発明」とする。

[0007] 上記本第一発明によると、第一半導体層の貼り合わせ面に、第二結合金属層よりも硬質の第一凸部が形成されることで、第一結合金属層と第二結合金属層との結合界面に、第一凸部に基づく起伏が生じている。これによって、結合金属層の結合面積が大きくなるので、貼り合わせ強度を向上させることができる。

[0008] 次に、本発明の半導体貼り合わせ結合体では、

第一半導体層の貼り合わせ面上に形成された第一結合金属層と、第二半導体層の貼り合わせ面上に形成された第二結合金属層とを介して結合された半導体貼り合わせ結合体において、

第一半導体層の貼り合わせ面に、第二結合金属層よりも硬質の第一凸部が形成され、

第二半導体層の貼り合わせ面に、第一結合金属層よりも硬質の第二凸部が形成され、

第一凸部と第二凸部とが互い違いに配されてなることを特徴とする。

当該本発明を以下、第二発明とする。

[0009] 上記本第二発明によると、第一凸部及び第二凸部は、互い違いとなるように配されているため、第一結合金属層及び第二結合金属層を介して嵌合状態となっている。このように嵌合状態で結合されることにより、貼り合わせ強度を向上させることができる。

[0010] 上記第一発明に係る半導体貼り合わせ結合体を製造するため、本発明の半導体貼り合わせ結合体の製造方法では、

第一半導体層の貼り合わせ面に、第二結合金属層よりも硬質の金属層で第一凸部を形成する凸部形成工程と、

第一半導体層の貼り合わせ面上に第一結合金属層を形成するとともに、第二半導体層の貼り合わせ面上に第二結合金属層を形成する結合金属層形成工程と、

第一結合金属層と第二結合金属層とを密着させるとともに、第一凸部に基づく起伏を有する第一結合金属層を、当該第一凸部の位置にて第二結合金属層へ食い込ませて貼り合わせる結合工程と、

をこの順に行うことを特徴とする。

[0011] また、上記第二発明に係る半導体貼り合わせ結合体を製造するには、上記第一凸部に加え、第二半導体層の貼り合わせ面に、第一結合金属層よりも硬質の第二凸部を第一凸部と互い違いになるように形成し、結合工程において、第二凸部に基づく起伏を有する第二結合金属層を、当該第二凸部の位置にて第一結合金属層へ食い込ませる。

[0012] 上記本発明によると、第一半導体層及び第二半導体層の少なくともいずれか一方の貼り合わせ面に、対向する貼り合わせ面上に形成された結合金属層よりも硬質の凸部を形成することで、結合工程において、凸部に基づく起伏を有する結合金属層を、他方の結合金属層へ食い込ませて結合させている。これにより、第一結合金属層と第二結合金属層とは嵌合した状態で結合することとなり、結合面積が大きくなるので、貼り合わせ強度を向上させることができ、さらに貼り合わせの熱処理温度を低くしても十分な貼り合わせ強度を得ることが可能となる。

[0013] 次に、第一結合金属層及び第二結合金属層は、それぞれAuを主成分とすることができる。この場合、結合工程において、第一結合金属層と第二結合金属層との貼り合わせを180℃よりも高温かつ360℃以下の温度範囲にて行うことができる。Au系の金属層同士は比較的低温でも容易に一体化するので、貼り合わせの熱処理温度が低くとも十分な貼り合わせ強度が得ることができる。また、Auは化学的に安定であるため、劣化や腐食が生じ難く、良好な結合状態を維持できる。

[0014] 次に、凸部が配された貼り合わせ面上に形成される結合金属層の厚さは、凸部の貼り合わせ面からの形成高さに対して1倍以上10倍以下の範囲にて設定することが好ましい。結合金属層同士を良好に結合させるためには、結合金属層の厚さが凸部の形成高さに対して1倍以上であることが好ましく、また10倍を超えると結合金属層で凸部に基づく起伏が生じ難くなって、他方の結合金属層に食い込ませて結合させることが困難となる惧れがある。

図面の簡単な説明

[0015] [図1A]図1Aは、本発明の半導体貼り合わせ結合体の第二実施形態の概略を表す第1の図。

[図1B]図1Bは、本発明の半導体貼り合わせ結合体の第二実施形態の概略を表す第2の図。

[図2A]図2Aは、本発明の半導体貼り合わせ結合体の第一実施形態の概略を表す第1の図。

[図2B]図2Bは、本発明の半導体貼り合わせ結合体の第一実施形態の概略を表す第2の図。

[図3A]図3Aは、図2A、図2Bの半導体貼り合わせ結合体における凸部の配置形態を表す第1の図。

[図3B]図3Bは、図2A、図2Bの半導体貼り合わせ結合体における凸部の配置形態を表す第2の図。

[図4A]図4Aは、3層構造の半導体貼り合わせ結合体の概略を表す第1の図。

[図4B]図4Bは、3層構造の半導体貼り合わせ結合体の概略を表す第2の図。

[図5A]図5Aは、選択的に結合金属層が形成された半導体貼り合わせ結合体の概

略を表す第1の図。

[図5B]図5Bは、選択的に結合金属層が形成された半導体貼り合わせ結合体の概略を表す第2の図。

[図6]図6は、本発明の発光素子の第一実施形態の概略を表す図。

[図7]図7は、図6の発光素子の製造工程を表す図。

[図8]図8は、本発明の発光素子の第二実施形態の概略を表す図。

符号の説明

[0016] 1 発光素子

2 発光層部

3 電流拡散層

4 化合物半導体層

5 結合金属層

5a 第一結合金属層

5b 第二結合金属層

6a 第一凸部

6b 第二凸部

7 シリコン単結晶基板(素子基板)

8 拡散阻止層

100 半導体貼り合わせ結合体

A、B 貼り合わせ面

発明を実施するための最良の形態

[0017] 以下、本発明の半導体貼り合わせ結合体を実施するための最良の形態を、図面を参照して説明する。

図1A、図1B、図2A及び図2Bは、本発明の半導体貼り合わせ結合体100の第二実施形態及び第一実施形態を示す概念図である。半導体貼り合わせ結合体100は、第一半導体層104と第二半導体層107とが結合金属層5を介して結合されている。また、結合金属層5は、第一半導体層104の貼り合わせ面A上に形成された第一結合金属層5aと、第二半導体層107の貼り合わせ面B上に形成された第二結合金属

層5bとが結合して形成されている。

[0018] 図1Aの半導体貼り合わせ結合体100では、第一半導体層104の貼り合わせ面Aに、第二結合金属層5bよりも硬質の第一凸部6aが形成され、第一結合金属層5aと第二結合金属層5bとの結合界面Kに、当該第一凸部6aに基づく起伏が生じている。このような状態で結合されることによって、結合金属層5の結合面積が大きくなり、貼り合わせ強度が強固なものとなっている。

[0019] 図2Aの半導体貼り合わせ結合体100では、第一半導体層104の貼り合わせ面Aに配された第一凸部6aと、第二半導体層107の貼り合わせ面Bに配された第二凸部6bと、が互い違いとなるよう配されており、これらが結合金属層5を介して嵌合した状態となっている。また、第一結合金属層5aと第二結合金属層5bとの結合界面Kに、第一凸部6a及び第二凸部6bに基づく起伏が生じている。このような状態で結合されることによって、結合金属層5の結合面積がより大きくなり、貼り合わせ強度が図1Aの場合よりもさらに強固なものとなっている。

[0020] 第一結合金属層5a及び第二結合金属層5bは、それぞれAuを主成分としており、これらは良好に結合して結合金属層5とされている。なお、結合金属層5は、図1B及び図2Bに示すように、第一半導体層104の貼り合わせ面A上に第一結合金属層5aを、第二半導体層107の貼り合わせ面B上に第二結合金属層5bをそれぞれ形成し、これらを相互に密着させて貼り合わせることにより得られる。そして、第一結合金属層5aと第二結合金属層5bとは、いずれもAu含有率が95質量%以上となることで、180℃よりも高温かつ360℃以下で貼り合わせ熱処理することにより容易に結合する。従って、十分な貼り合わせ強度が簡単に得られる。結合金属層5(第一結合金属層5a及び第二結合金属層5b)の材質としては、より具体的には純Au(ただし、1質量%以内であれば不可避不純物を含有してもよい)を採用することにより、上記の効果は一層高められる。

[0021] 第一凸部6aが配された貼り合わせ面A上に形成される第一結合金属層5aの厚さH5は、第一凸部6aの貼り合わせ面Aからの形成高さH6に対して1倍以上10倍以下の範囲にて設定されている。なお、第一結合金属層5aの厚さH5とは、第一結合金属層5aのうち、第一凸部6aが形成されていない領域における高さで定義される。

また、第二結合金属層5bと第二凸部6bの厚さ関係についても同様である。

[0022] 図2Aの半導体貼り合わせ結合体100において、互い違いとなるよう配される第一凸部6a及び第二凸部6bは、例えば図3A及び図3Bに示される形態で構成することができる。なお、各図中左側が第一半導体層104の貼り合わせ面A、右側が第二半導体層107の貼り合わせ面Bを表す。図3Aでは、貼り合わせ面A及びBに、それぞれドット状の凸部6a及び6bが形成されており、図3Bでは、第一半導体層104の貼り合わせ面Aにはドット状の凸部6aが、第二半導体層107の貼り合わせ面Bには格子状の凸部6bが形成されている。そして、このような凸部6a及び6bが結合状態において互い違いとなることで、結合金属層5a、5bの間の結合強度を高めている。

[0023] 図1A、図1Bの半導体貼り合わせ結合体100において、第一凸部6aは、第一半導体層104の貼り合わせ面Aと第一結合金属層5aとの間に介在する介在金属層として構成することができる。また、図2A、図2Bの半導体貼り合わせ結合体100においては、第一凸部6a及び第二凸部6bの少なくとも一方が、貼り合わせ面AまたはBと、該貼り合わせ面AまたはB上に形成された結合金属層5aまたは5bとの間に介在する介在金属層として構成することができる。このような凸部6a、6bは、例えば、真空蒸着やスパッタリング等により形成することが可能である。なお、介在金属層の材料については、特に限定されない。介在金属層を、半導体層と結合金属層との接触抵抗を低減するための接合金属層として構成することもできる。

[0024] 図1A、図1Bの半導体貼り合わせ結合体100において、第一凸部6aは、第一半導体層104の貼り合わせ面Aに刻設して構成することができる。また、図2A、図2Bの半導体貼り合わせ結合体100においては、第一凸部6a及び第二凸部6bの少なくとも一方は、貼り合わせ面AまたはBに刻設して構成することができる。このような凸部6a、6bは、例えば、半導体層の主表面に対し選択エッチング等を施すことで形成することが可能である。この場合、簡便に凸部6a、6bを形成することができる。

[0025] 以上のような半導体貼り合わせ結合体100は、一方の半導体層を素子部、もう一方の半導体層を基板部とした半導体素子、例えば高速スイッチングが可能なGaAs素子と補強のためのシリコン基板とを貼り合わせた半導体素子や、両方の半導体層をそれぞれ異なる素子部とした半導体素子、例えばGaAs素子とシリコン素子等の素子

同士を貼り合わせた複合半導体素子などとして構成することができる。

[0026] また、半導体貼り合わせ結合体は、3層以上の半導体層を貼り合わせた結合体とすることもできる。例えば、図4A、図4Bに示すように、半導体貼り合わせ結合体100を新たな半導体層とし、第二半導体層107において貼り合わせ面B(もしくは第一半導体において貼り合わせ面A)とは反対側の主表面を新たな貼り合わせ面Cとして、該貼り合わせ面Cに第三凸部6c及び第三結合金属層5cを形成し、また第三半導体層111の貼り合わせ面Dに第四凸部6d及び第四結合金属層5dを形成し、これらを密着させ貼り合わせることで、新たな半導体貼り合わせ結合体100´とすることができる。

[0027] また、それぞれの半導体層に設けられた端子間で導通を図る等、半導体層間で選択的に導通を図る場合には、図5A、図5Bに示すように、導通を図りたい領域に対応するよう、第一半導体層104の貼り合わせ面A及び第二半導体層107の貼り合わせ面Bに、第一結合金属層5a及び第二結合金属層5bをそれぞれ選択的に形成し、それらを密着させて貼り合わせる。その際、半導体層の貼り合わせ面と結合金属層との間に凸部6aを形成しておき、凸部6aに基づく起伏を有する第一結合金属層5aを、当該凸部6aの位置にて第二結合金属層5bに食い込ませて結合させる。また、半導体層に凸状の端子が設けられている場合、該端子を凸部6aとして適用することが可能である。

[0028] 以上の半導体貼り合わせ結合体は、第一半導体層もしくは第二半導体層に発光層部を有する発光素子として適用できる。以下、本発明の発光素子の実施形態を図面を参照して説明する。

図6は、本発明の一実施形態である発光素子1を示す概念図である。発光素子1は、n型シリコン単結晶よりなる素子基板としてのシリコン単結晶基板7(第二半導体層)の貼り合わせ面B上に、Auを主成分とする結合金属層5を介して発光層部2(第一半導体層である化合物半導体層4の一部)が貼り合わされた構造を有してなる。このようにして構成される発光素子1では、発光層部2からの光が、光取出面側に直接放射される光に、結合金属層5による反射光が重畳される形で取り出される。

[0029] 発光層部2は、例えば、ノンドープ$(Al_xGa_{1-x})_yIn_{1-y}P$(ただし、0≦x≦0.55、0.4

5≦y≦0．55）混晶からなる活性層21を、第一導電型クラッド層、本実施形態ではp型$(Al_zGa_{1-z})_yIn_{1-y}P$（ただしx＜z≦1）からなるp型クラッド層23と、第一導電型クラッド層とは異なる第二導電型クラッド層、本実施形態ではn型$(Al_zGa_{1-z})_yIn_{1-y}P$（ただしx＜z≦1）からなるn型クラッド層22とにより挟んだ構造を有し、活性層21の組成に応じて、発光波長を、緑色から赤色領域（発光波長（ピーク発光波長）が550nm以上670nm以下）にて調整できる。発光素子1においては、金属電極11側にp型AlGaInPクラッド層23が配置されており、結合金属層5側にn型AlGaInPクラッド層22が配置されている。従って、通電極性は金属電極11側が正である。なお、ここでいう「ノンドープ」とは、「ドーパントの積極添加を行わない」との意味であり、通常の製造工程上、不可避的に混入するドーパント成分の含有（例えば10^{13}ー10^{16}／cm^3程度を上限とする）をも排除するものではない。なお、それとは逆に、p型クラッド層23を結合金属層5側、n型クラッド層22を金属電極11側とすることもできる。その場合、通電極性が反対となり、他の部材も反対の導電型となる。

[0030] また、発光層部2のシリコン単結晶基板7に面しているのと反対側の主表面上には、AlGaAsよりなる電流拡散層3が形成され、その主表面の略中央に、発光層部2に発光駆動電圧を印加するための金属電極（例えばAu電極）11が、該主表面の一部を覆うように形成されている。電流拡散層3の主表面における、金属電極11の周囲の領域は、発光層部2からの光取出領域をなす。なお、第一半導体層をなす、発光層部2と電流拡散層3とからなる層体を、以下化合物半導体層4とする。また、シリコン単結晶基板7の裏面にはその全体を覆うように金属電極（裏面電極：例えばAu電極である）12が形成されている。なお、金属電極12とシリコン単結晶基板7との間には基板側接合金属層として、AuSb接合金属層92が介挿されている。また、AuSb接合金属層92に代えてAuSn接合金属層を基板側接合金属層として用いてもよい。

[0031] 第二半導体層をなすシリコン単結晶基板7は、シリコン単結晶インゴットをスライス・研磨して製造されたものであり、その厚みは例えば100μm以上500μm以下である。そして、発光層部2に対し、結合金属層5を挟んで貼り合わされている。

[0032] 発光層部2を有する第一半導体層である化合物半導体層4の貼り合わせ面Aに隣接して、発光層部2からの発光光束を反射可能な第一結合金属層5aが形成され、か

つ化合物半導体層4の貼り合わせ面Aと第一結合金属層5aとの間に第一凸部6aが介在金属層として形成されている。なお、第一凸部6aは、第一半導体層である化合物半導体層4と第一結合金属層5aとの接触抵抗を低減するためのキャリア源合金成分を含有した接合金属層にて構成されている。具体的には、第一凸部6aは、AuGeNi接合金属層（例えばGe：15質量%、Ni：10質量%）として構成されており、素子の直列抵抗低減に貢献している。AuGeNi接合金属層は、Auを主成分とする第二結合金属層5bよりも硬質であり、化合物半導体層4の貼り合わせ面Aに分散形成され、その形成面積率は1%以上25%以下である。

[0033] また、第二半導体層であるシリコン単結晶基板7の貼り合わせ面Bに、第二凸部6bが、第一凸部6aと互い違いに配されるよう刻設されてなる。そして、第一結合金属層5aと、第二結合金属層5bとが結合して金属層5をなす。また、これらの凸部6a、6bが結合金属層5を介して嵌合状態で結合されることにより、貼り合わせ強度が強固なものとなっている。なお、第一結合金属層5aと第二結合金属層5bとの結合界面には、凸部6a、6bに基づく起伏が生じており、結合面積が増大している。

[0034] また、第一結合金属層5a及び第二結合金属層5bは、それぞれAuを主成分とする。詳しくは、純AuもしくはAu含有率が95質量%以上のAu合金よりなる。そして、第二結合金属層5bとシリコン単結晶基板7との間には、該シリコン単結晶基板7のシリコン成分が第二結合金属層5bへ拡散することを阻止する拡散阻止層8が介挿されてなる。拡散阻止層8は、Tiを主成分として構成されている。なお、Tiに代えてNiまたはCrを主成分としてもよい。また、拡散阻止層8とシリコン単結晶基板7との間には、シリコン単結晶基板7の主表面と接する形で、基板側接合金属層としてのAuSb接合金属層91（例えばSb：5質量%）が形成されている。なお、AuSb接合金属層91に代えてAuSn接合金属層を用いてもよい。

[0035] 凸部6a、6bは、上述の図3A、図3Bに例示した形態にて、互い違いとなるよう配される。例えば、図3Bのように、化合物半導体層4の貼り合わせ面Aには接合金属層からなるドット形状の凸部6aを配し、一方のシリコン単結晶基板7の貼り合わせ面Bにはシリコン単結晶基板7に刻設された格子形状の凸部6bを配すことができる。また、凸部6a、6bの形成高さH6は、それぞれ例えば50ー500nmで構成されており、結

合金属層5a、5bの厚さH5は、その形成高さH6に対して1倍以上10倍以下の範囲となるように設定される。なお、結合金属層5の厚さ(第一結合金属層5a及び第二結合金属層5bの合計の厚さ)は、反射効果を十分に確保するため、80nm以上とすることが望ましく、また上限は特に制限はないが、反射効果が飽和するため、コストとの兼ね合いにより適当に定める(例えば1μm以下)。

[0036] 上述の半導体貼り合わせ結合体の製造方法は、第一半導体層に発光層部2を有する発光素子1の製造方法として適用できる。以下、その詳細について説明する。

まず、図7の工程1に示すように、発光層成長用基板をなす半導体単結晶基板であるGaAs単結晶基板30の主表面に、p型GaAsバッファ層31を例えば0.5μm、AlAsからなる剥離層32を例えば0.5μm、さらにp型AlGaAsよりなる電流拡散層3を例えば5μm、この順序にてエピタキシャル成長させる。また、その後、発光層部2として、1μmのp型AlGaInPクラッド層23、0.6μmのAlGaInP活性層(ノンドープ)21、及び1μmのn型AlGaInPクラッド層22を、この順序にエピタキシャル成長させる。

[0037] 次に、工程2に示すように、発光層部2の主表面に、AuGeNiよりなる第一凸部6aを分散形成する(凸部形成工程)。AuGeNi第一凸部6aを形成後、次に、350℃以上500℃以下の温度域で合金化熱処理を行う。その後、AuGeNi第一凸部6aを覆うように第一結合金属層5aを形成する。この際、第一結合金属層5aは、AuGeNi第一凸部6aに基づく起伏を有する。また、発光層部2とAuGeNi第一凸部6aとの間には、上記合金化熱処理により合金化領域が形成され、直列抵抗が大幅に低減される。

[0038] 他方、工程3に示すように、別途用意した一方の主表面に第二凸部6bが刻設されたシリコン単結晶基板7(n型)の両主表面に基板側接合金属層となるAuSb接合金属層91、92(前述の通りAuSn接合金属層でもよい)を形成し、100℃以上500℃以下の温度域で合金化熱処理を行う。そして、AuSb接合金属層91上には、Tiを主成分とする拡散阻止層8(厚さ:例えば200nm)を形成する。次に、その上に第二結合金属層5bを形成する。ここで、第二結合金属層5bは、第二凸部6bに基づく起伏を有する(以上までが、結合金属層形成工程)。また、AuSb接合金属層92上には裏面電極層12(例えばAu系金属よりなるもの)を形成する。以上の工程で各金属層の

形成は、スパッタリングあるいは真空蒸着等を用いて行うことができる。

[0039] 上記のように、第二凸部6bを、第二半導体層であるシリコン単結晶基板7の貼り合わせ面Bに刻設して形成した後、工程4に示すように、それぞれAuを主成分とする第一結合金属層5a及び第二結合金属層5bの結合工程を180℃よりも高温かつ360℃以下で行う。詳しくは、シリコン単結晶基板7側の第二結合金属層5bを、発光層部2上に形成された第一結合金属層5aに重ね合わせて、180℃よりも高温かつ360℃以下、例えば200℃にて貼り合わせ熱処理することにより、基板貼り合わせ体50を作る(結合工程)。この際、第一結合金属層5aと第二結合金属層5bとの界面において、第一凸部6aに基づく起伏を有する第一結合金属層5aを当該第一凸部6aの位置にて第二結合金属層5bへ、第二凸部6bに基づく起伏を有する第二結合金属層5bを当該第二凸部6bの位置にて第一結合金属層5aへ、互い違いに食い込ませるようにして重ね合わせる。このようにして、シリコン単結晶基板7は、第一結合金属層5a及び第二結合金属層5bを介して発光層部2に貼り合わせられる。また、第一結合金属層5aと第二結合金属層5bとは上記貼り合わせ熱処理により一体化して結合金属層5となる。第一結合金属層5a及び第二結合金属層5bが、いずれも酸化しにくいAuを主体に構成されているため、上記貼り合わせ熱処理は、例えば大気中でも問題なく行うことができる。

[0040] さらに、第二結合金属層5bとシリコン単結晶基板7(AuSb接合金属層91)との間には、Tiを主成分とする拡散阻止層8が介挿されている。上記貼り合わせ熱処理時にシリコン単結晶基板7から第二結合金属層5bに向けたシリコン成分の拡散が上記拡散阻止層8によりブロックされ、第二結合金属層5bひいては貼り合わせにより一体化した結合金属層5側へのシリコン成分の染み出しが効果的に抑制される。その結果、最終的に得られる結合金属層5の反射面が、Au−Siの共晶反応により乱れたりする不具合が防止され、良好な反射率を実現することができる。また、結合金属層5によるシリコン単結晶基板7と化合物半導体層4との貼り合わせ強度も高く維持できる。

[0041] 次に、工程5に進み、上記基板貼り合わせ体50を、例えば10%フッ酸水溶液からなるエッチング液に浸漬し、バッファ層31と発光層部2との間に形成したAlAs剥離

層32を選択エッチングすることにより、GaAs単結晶基板30（発光層部2からの光に対して不透明である）を、化合物半導体層4とこれに接合されたシリコン単結晶基板7との積層体50aから除去する。なお、AlAs剥離層32に代えてAlInPよりなるエッチストップ層を形成しておき、GaAsに対して選択エッチング性を有する第一エッチング液（例えばアンモニア／過酸化水素混合液）を用いてGaAs単結晶基板30をGaAsバッファ層31とともにエッチング除去し、次いでAlInPに対して選択エッチング性を有する第二エッチング液（例えば塩酸：Al酸化層除去用にフッ酸を添加してもよい）を用いてエッチストップ層をエッチング除去する工程を採用することもできる。

[0042] そして、工程6に示すように、GaAs単結晶基板30の除去により露出した電流拡散層3の主表面の一部を覆うように、ワイヤボンディング用の電極11（ボンディングパッド）を形成する。以下、通常の方法によりダイシングして半導体チップとし、これを支持体に固着してリード線のワイヤボンディング等を行った後、樹脂封止をすることにより最終的な発光素子が得られる。

[0043] なお、上記実施形態においては、貼り合わせ面A、Bにそれぞれ凸部6a、6bを配していたが、例えば図8に示すように、化合物半導体層4（第一半導体層）の貼り合わせ面Aのみに第一凸部6aを形成した発光素子1（半導体貼り合わせ結合体）とすることもできる。

請求の範囲

[1] 第一半導体層の貼り合わせ面上に形成された第一結合金属層と、第二半導体層の貼り合わせ面上に形成された第二結合金属層とを介して結合された半導体貼り合わせ結合体において、

前記第一半導体層の貼り合わせ面に、前記第二結合金属層よりも硬質の第一凸部が形成され、前記第一結合金属層と前記第二結合金属層との結合界面に、当該第一凸部に基づく起伏が生じてなることを特徴とする半導体貼り合わせ結合体。

[2] 前記第一凸部は、前記第一半導体層の貼り合わせ面と前記第一結合金属層との間に介在する介在金属層であることを特徴とする請求の範囲第1項に記載の半導体貼り合わせ結合体。

[3] 前記第一凸部は、前記第一半導体層の貼り合わせ面に刻設されてなることを特徴とする請求の範囲第1項に記載の半導体貼り合わせ結合体。

[4] 第一半導体層の貼り合わせ面上に形成された第一結合金属層と、第二半導体層の貼り合わせ面上に形成された第二結合金属層とを介して結合された半導体貼り合わせ結合体において、

前記第一半導体層の貼り合わせ面に、前記第二結合金属層よりも硬質の第一凸部が形成され、

前記第二半導体層の貼り合わせ面に、前記第一結合金属層よりも硬質の第二凸部が形成され、

前記第一凸部と前記第二凸部とが互い違いに配されてなることを特徴とする半導体貼り合わせ結合体。

[5] 前記第一凸部及び前記第二凸部の少なくとも一方が、前記貼り合わせ面と、該貼り合わせ面上に形成された結合金属層との間に介在する介在金属層であることを特徴とする請求の範囲第4項に記載の半導体貼り合わせ結合体。

[6] 前記第一凸部及び前記第二凸部の少なくとも一方が、前記貼り合わせ面に刻設されてなることを特徴とする請求の範囲第4項に記載の半導体貼り合わせ結合体。

[7] 前記第一結合金属層及び前記第二結合金属層は、それぞれAuを主成分とすることを特徴とする請求の範囲第1項ないし第6項のいずれか1項に記載の半導体貼り合

わせ結合体。

[8] 請求の範囲第1項ないし第7項のいずれか1項に記載の半導体貼り合わせ結合体であって、前記第一半導体層もしくは前記第二半導体層が発光層部を有することを特徴とする発光素子。

[9] 前記第一半導体層が発光層部を有するとともに、

該第一半導体層の貼り合わせ面に隣接して、前記発光層部からの発光光束を反射可能な前記第一結合金属層が形成され、かつ前記第一半導体層の貼り合わせ面と前記第一結合金属層との間に前記第一凸部が前記介在金属層として形成されてなることを特徴とする請求の範囲第8項に記載の発光素子。

[10] 前記第一凸部は、前記第一半導体層と前記第一結合金属層との接触抵抗を低減するためのキャリア源合金成分を含有した接合金属層にて構成されてなることを特徴とする請求の範囲第9項に記載の発光素子。

[11] 前記第二半導体層がシリコン単結晶基板であり、該シリコン単結晶基板の貼り合わせ面に、前記第二凸部が、前記第一凸部と互い違いに配されるよう刻設されてなることを特徴とする請求の範囲第9項または第10項に記載の発光素子。

[12] 前記第一結合金属層及び前記第二結合金属層は、それぞれAuを主成分とし、前記第二結合金属層と前記シリコン単結晶基板との間に、該シリコン単結晶基板のシリコン成分が前記第二結合金属層へ拡散することを阻止する拡散阻止層が介挿されてなることを特徴とする請求の範囲第11項に記載の発光素子。

[13] 第一半導体層の貼り合わせ面上に形成された第一結合金属層と、第二半導体層の貼り合わせ面上に形成された第二結合金属層とを介して結合された半導体貼り合わせ結合体の製造方法において、

前記第一半導体層の貼り合わせ面に、前記第二結合金属層よりも硬質の金属層で第一凸部を形成する凸部形成工程と、

前記第一半導体層の貼り合わせ面上に前記第一結合金属層を形成するとともに、前記第二半導体層の貼り合わせ面上に前記第二結合金属層を形成する結合金属層形成工程と、

前記第一結合金属層と前記第二結合金属層とを密着させるとともに、前記第一凸

部に基づく起伏を有する前記第一結合金属層を、当該第一凸部の位置にて前記第二結合金属層へ食い込ませて貼り合わせる結合工程と、

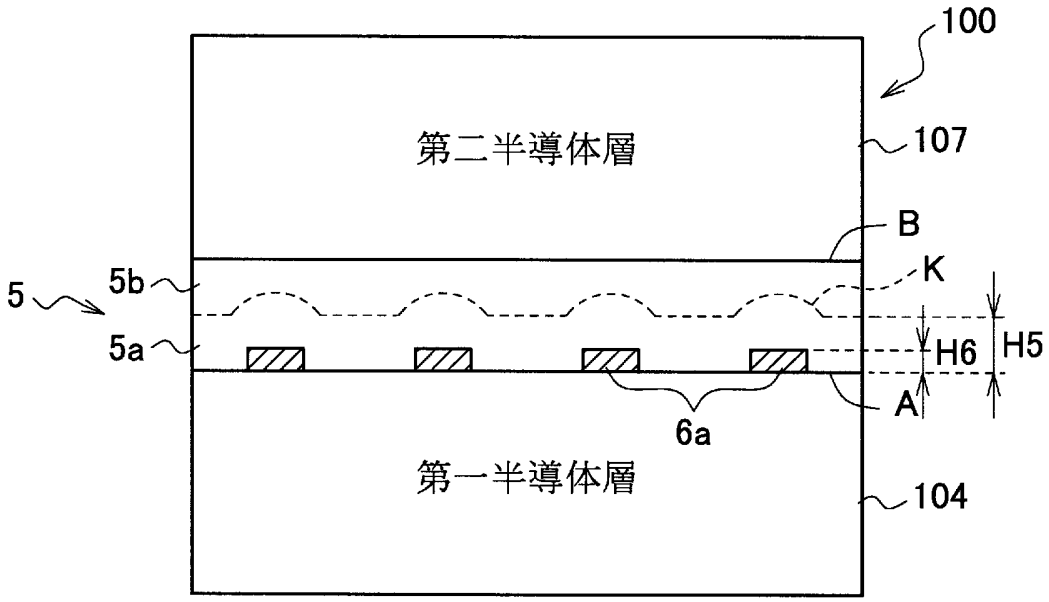
をこの順に行うことを特徴とする半導体貼り合わせ結合体の製造方法。

[14] 前記第二半導体層の貼り合わせ面に、前記第一結合金属層よりも硬質の第二凸部を前記第一凸部と互い違いになるように形成し、前記結合工程において、前記第二凸部に基づく起伏を有する第二結合金属層を、当該第二凸部の位置にて前記第一結合金属層へ食い込ませることを特徴とする請求の範囲第13項に記載の半導体貼り合わせ結合体の製造方法。

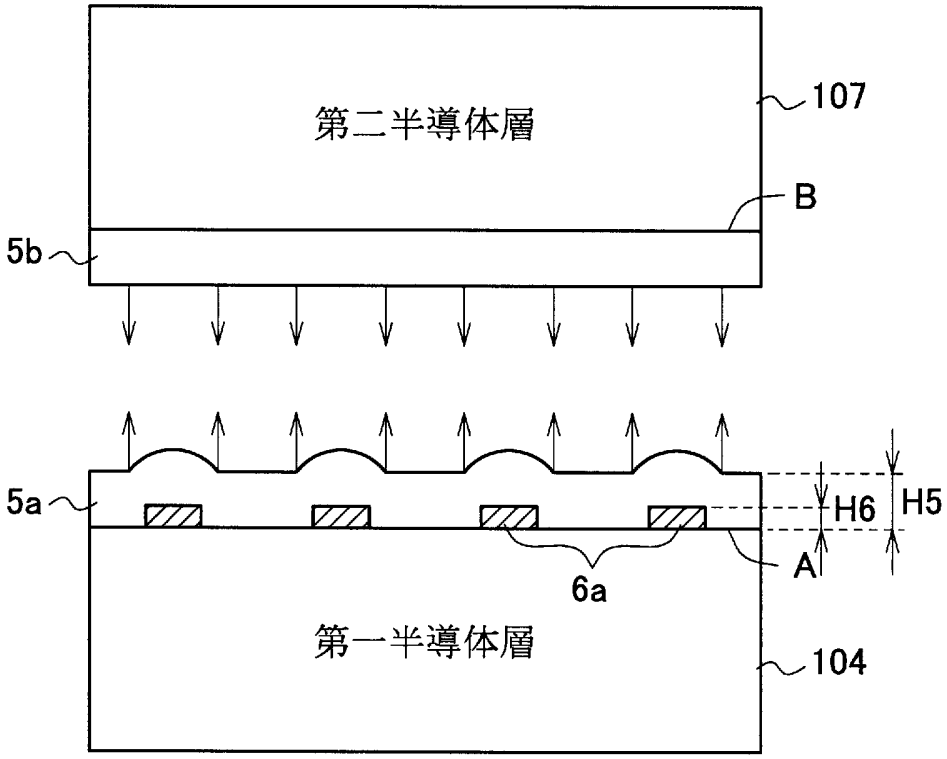
[15] 請求の範囲第13項または第14項に記載の半導体貼り合わせ結合体の製造方法であって、前記第一半導体層が発光層部を有することを特徴とする発光素子の製造方法。

[16] 前記第二半導体層がシリコン単結晶基板であり、前記第二凸部を、該シリコン単結晶基板の貼り合わせ面に刻設して形成した後に、それぞれAuを主成分とする前記第一結合金属層及び前記第二結合金属層の結合工程を180℃よりも高温かつ360℃以下で行うことを特徴とする請求の範囲第15項に記載の発光素子の製造方法。

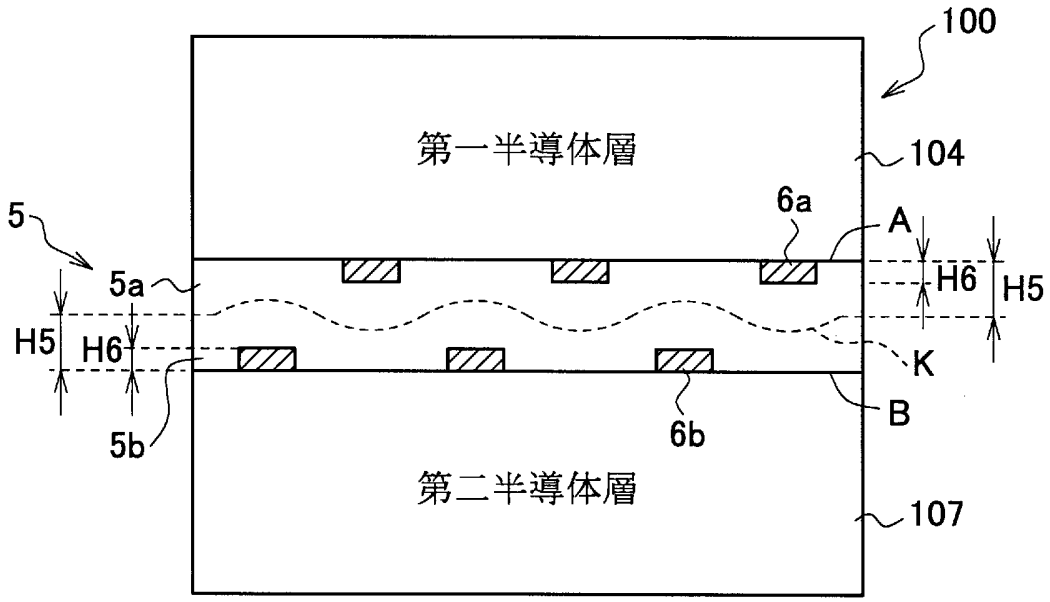
[図1A]


100
第二半導体層
107
B
K
5
5b
5a
H6
H5
A
6a
第一半導体層
104

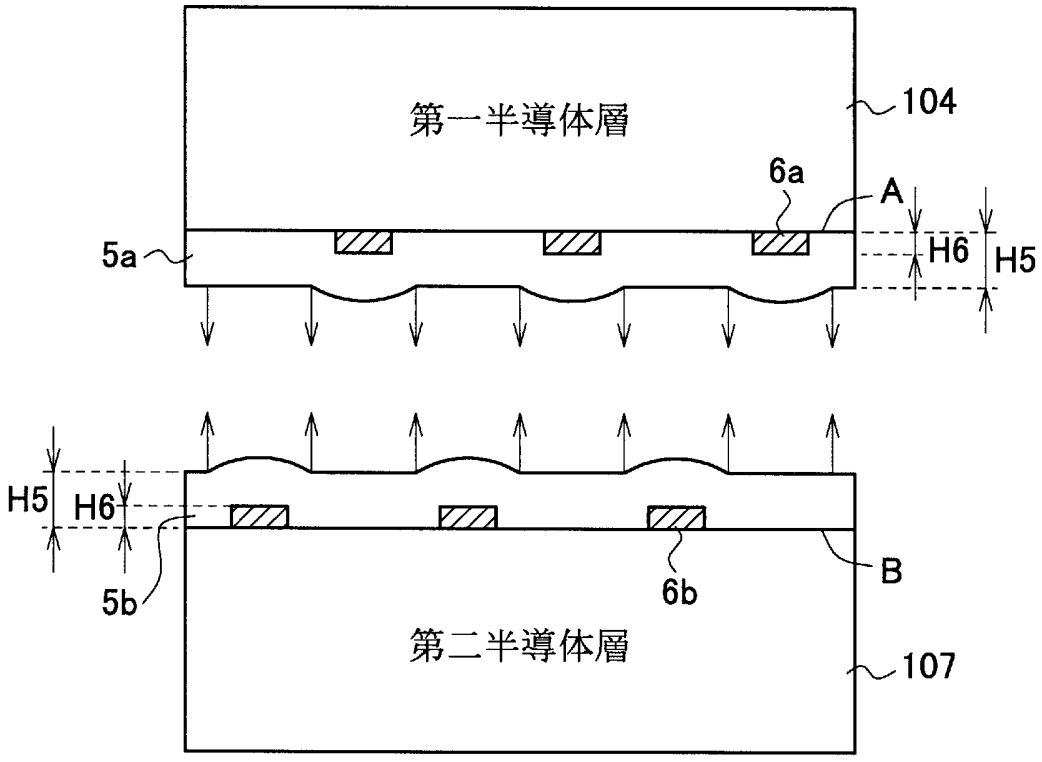
[図1B]


第二半導体層
107
B
5b
5a
H6
H5
A
6a
第一半導体層
104

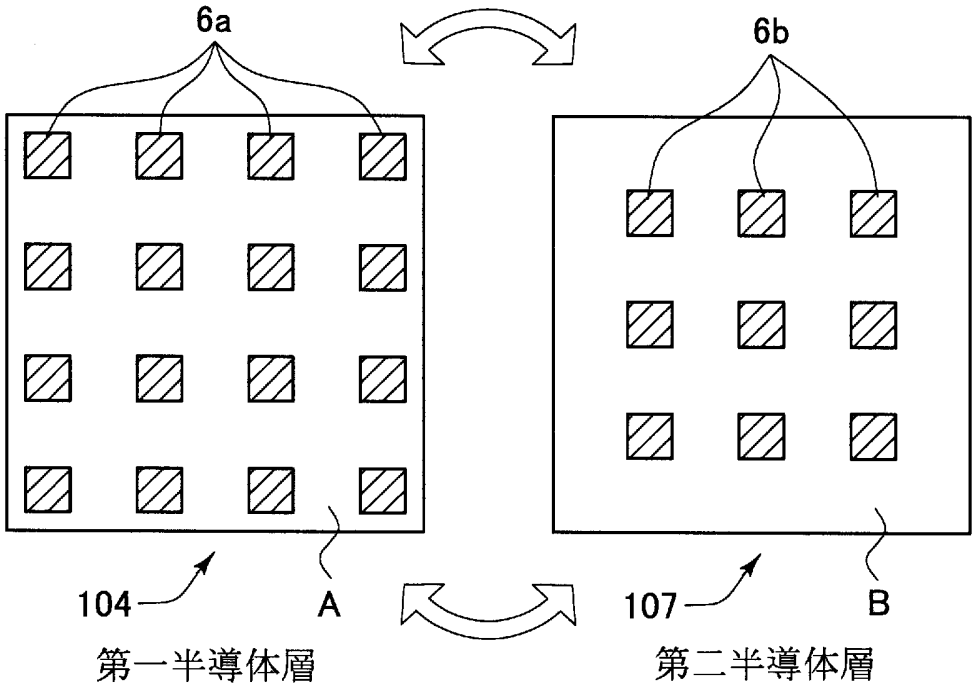
[図2A]


100
第一半導体層
104
6a
A
5
5a
H6
H5
H5
H6
K
B
6b
5b
第二半導体層
107

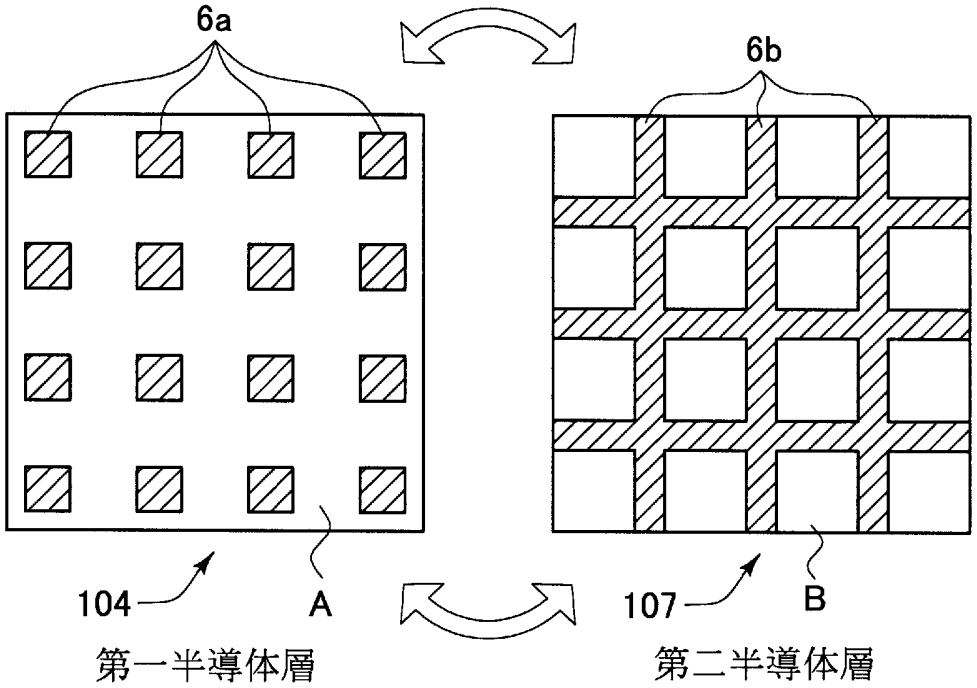
[図2B]


第一半導体層
104
6a
A
5a
H6
H5
H5
H6
B
6b
5b
第二半導体層
107

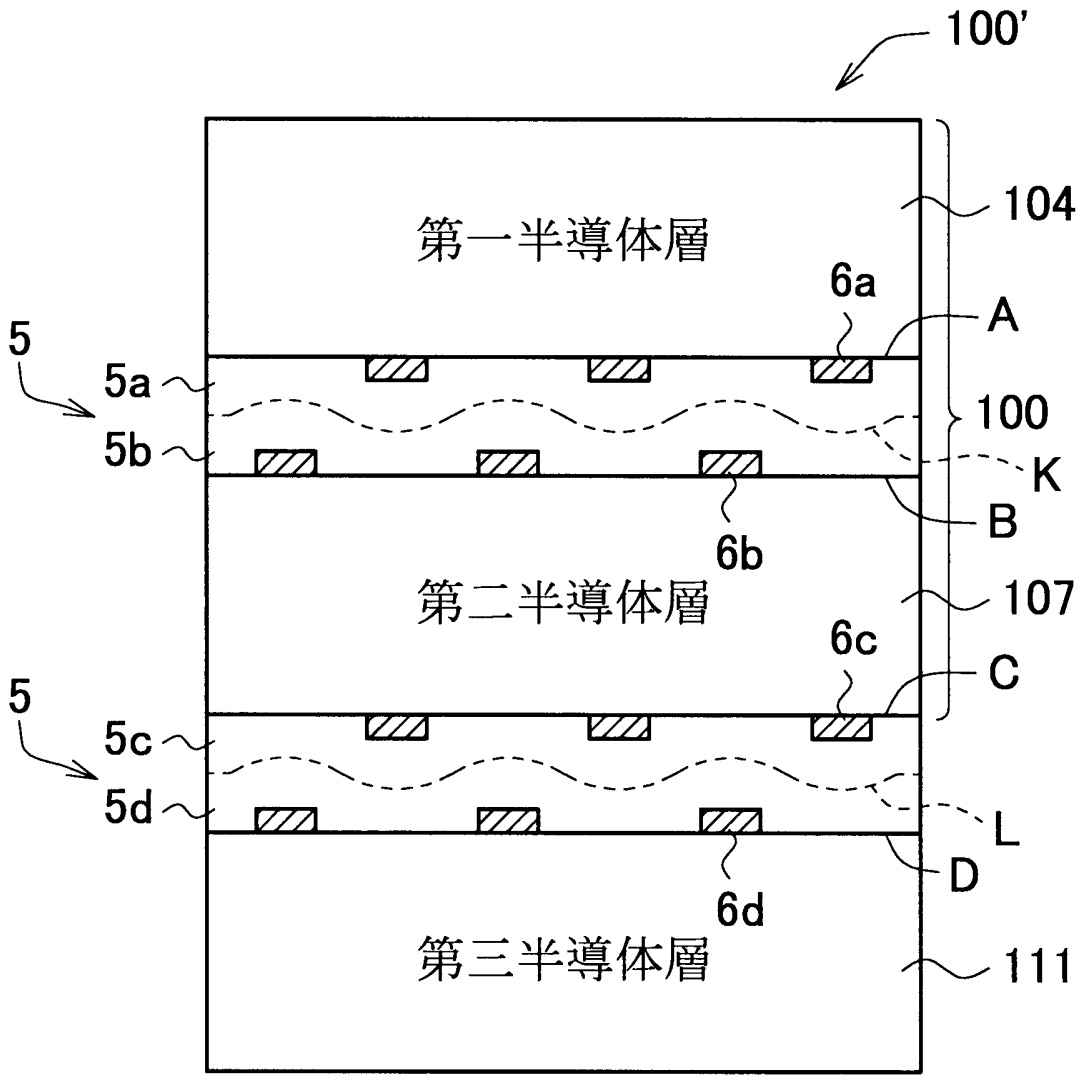
[図3A]



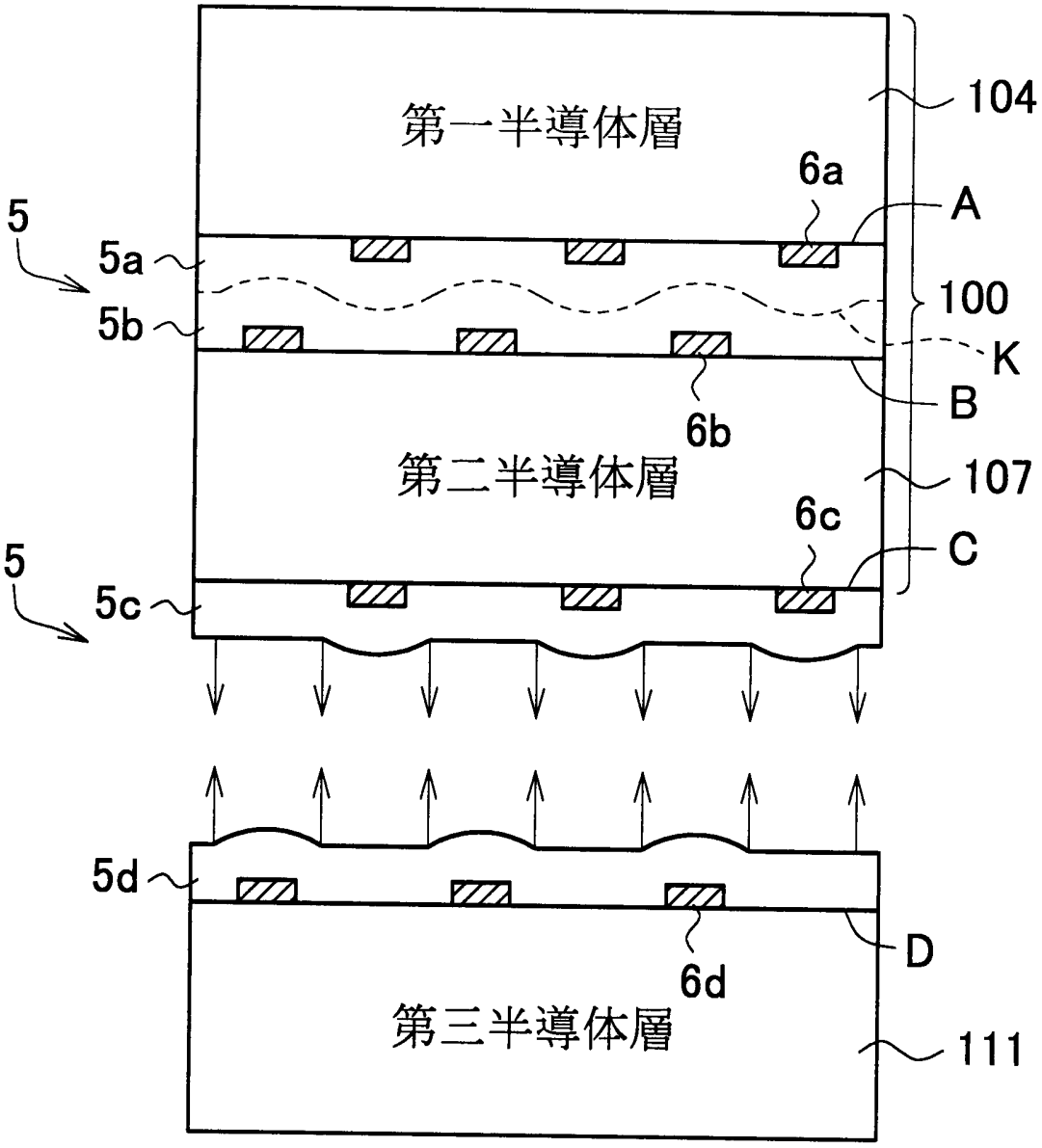
[図3B]



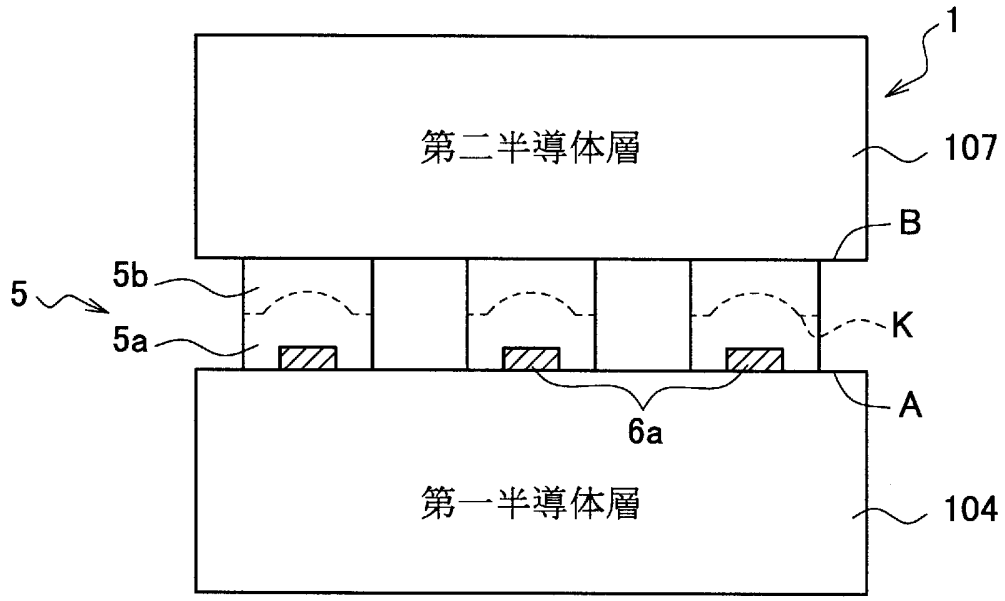
[図4A]


100'
第一半導体層
104
6a
A
5
5a
5b
100
K
B
6b
第二半導体層
107
6c
C
5
5c
5d
L
D
6d
第三半導体層
111

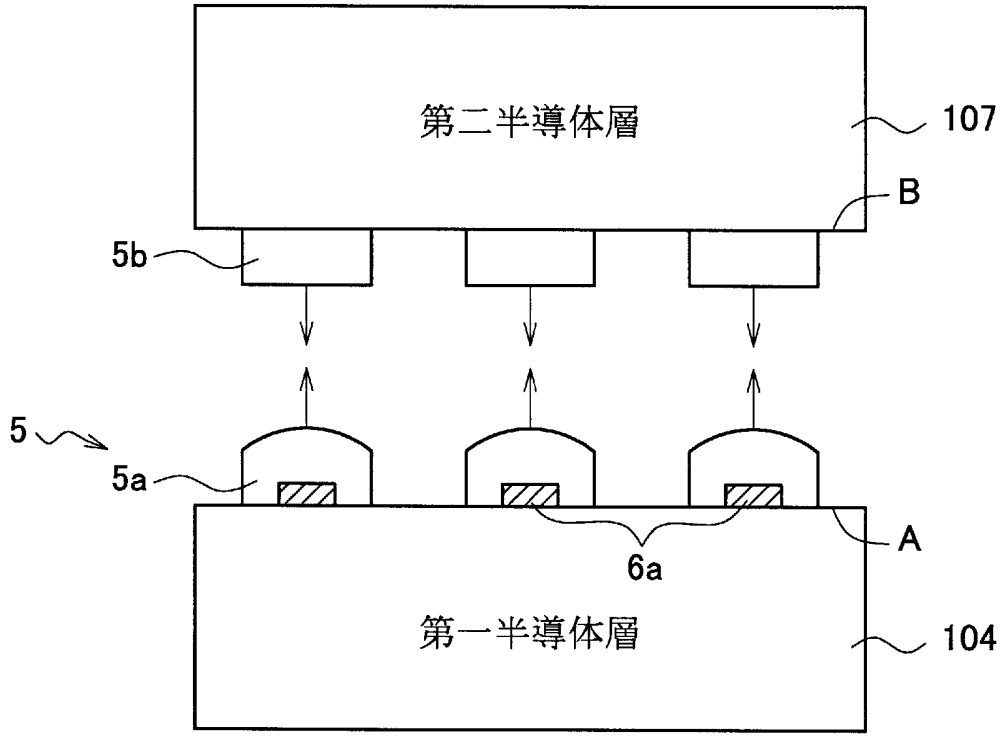
[図4B]


第一半導体層
104
6a
A
5
5a
5b
100
K
B
6b
第二半導体層
107
6c
C
5
5c
5d
D
6d
第三半導体層
111

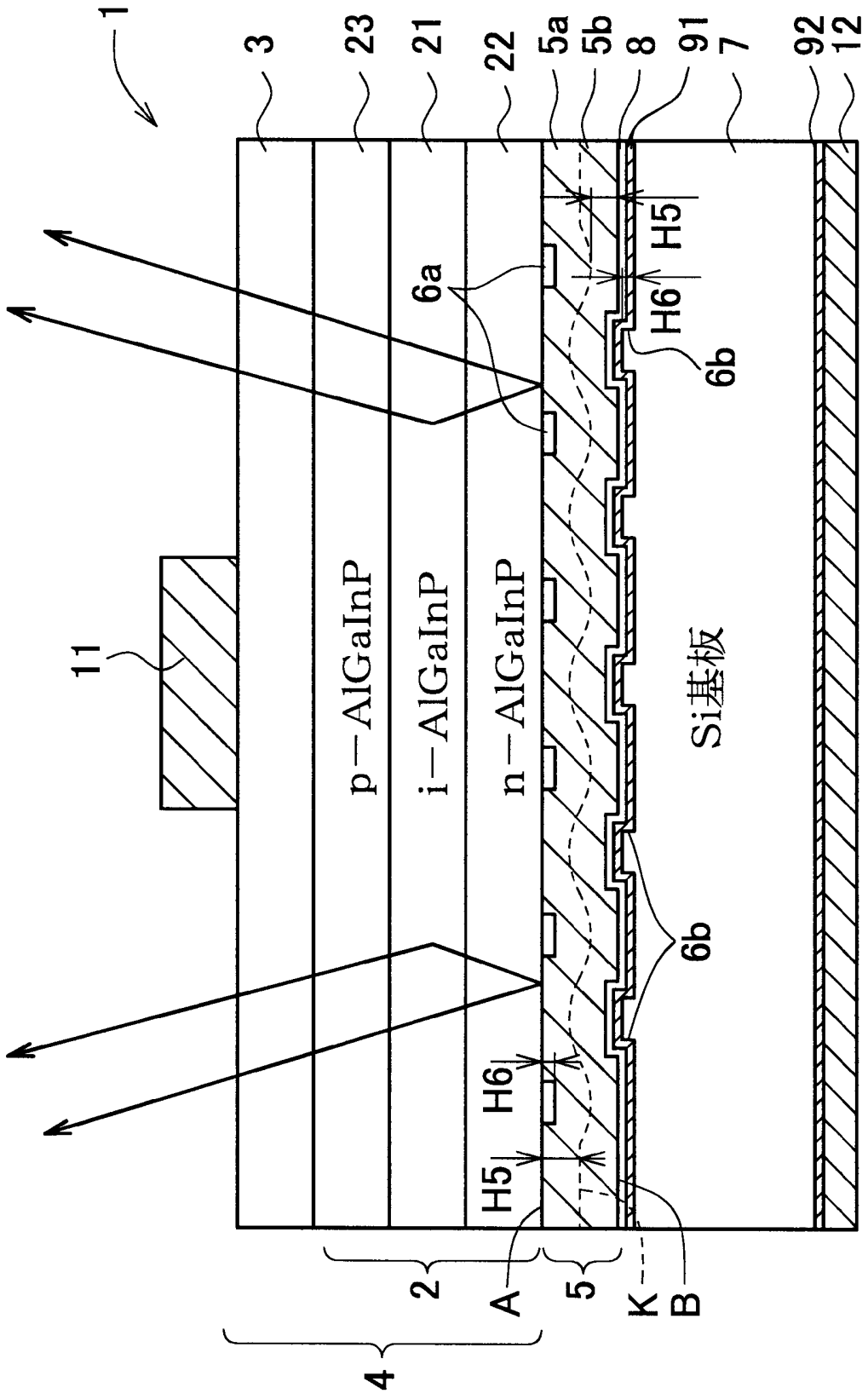
[図5A]


1
第二半導体層
107
B
5
5b
5a
K
A
6a
第一半導体層
104

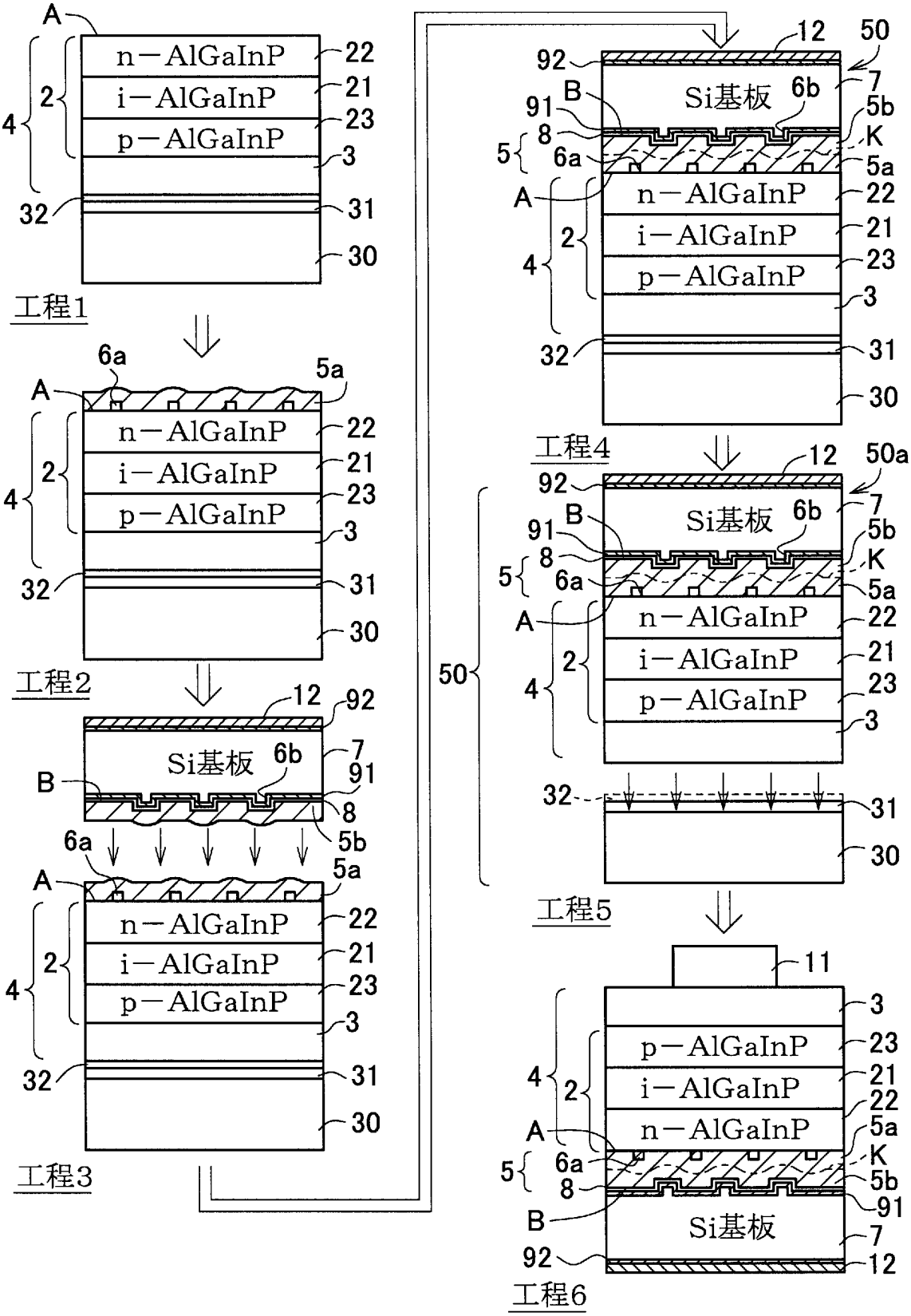
[図5B]


第二半導体層
107
B
5b
5
5a
A
6a
第一半導体層
104

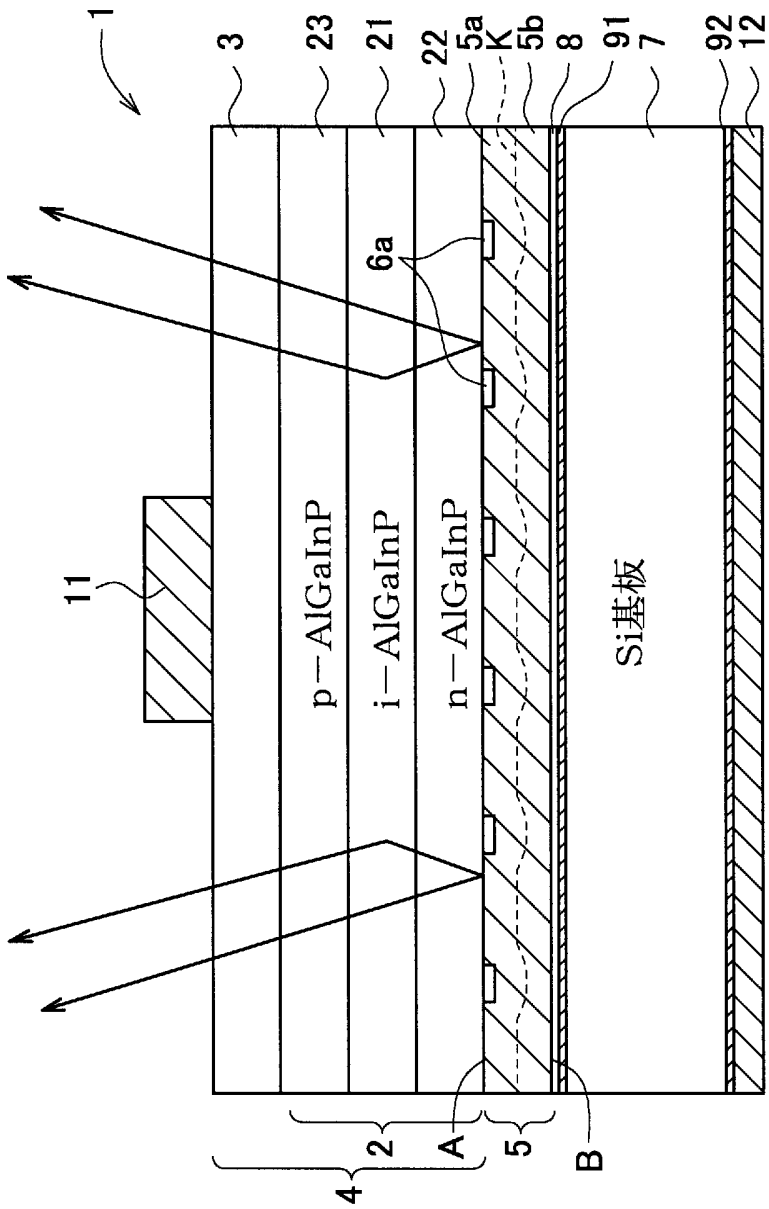
[図6]


1
3
23
21
22
5a
5b
8
91
7
92
12
11
p−AlGaInP
i−AlGaInP
n−AlGaInP
Si基板
6a
6b
H5
H6
2
4
5
A
B
K

[図7]


A
n－AlGaInP
i－AlGaInP
p－AlGaInP
22
21
23
3
31
30
32
2
4
工程1
6a
5a
工程2
12
92
Si基板
6b
7
B
91
8
5b
工程3
50
50a
5
6a
K
工程4
工程5
11
工程6

[図8]


1
3
23
21
22
5a
K
5b
8
91
7
92
12
6a
11
p－AlGaInP
i－AlGaInP
n－AlGaInP
Si基板
2
A
5
4
B

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/009721

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] H01L21/02, H01L33/00, H01S5/30

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] H01L21/02, H01L33/00, H01S5/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-314644 A (Canon Inc.), 08 November, 1994 (08.11.94), Full text; Fig. 1 (Family: none)	1-16
A	JP 11-186120 A (Canon Inc.), 09 July, 1999 (09.07.99), Full text; Figs. 1 to 2 (Family: none)	1-16
A	JP 2002-185080 A (Fujitsu Ltd.), 28 June, 2002 (28.06.02), Full text; Figs. 1 to 6 & US 2002/0074546 A1 Full text; Figs. 1 to 6	1-16

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
29 September, 2004 (29.09.04)	12 October, 2004 (12.10.04)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

Form PCT/ISA/210 (second sheet) (January 2004)

国際調査報告

国際出願番号　PCT／JP2004／009721

A.　発明の属する分野の分類（国際特許分類（IPC））
Int. Cl[7]　H01L21／02, H01L33／00, H01S5／30

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
Int. Cl[7]　H01L21／02, H01L33／00, H01S5／30

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報　1922－1996年
日本国公開実用新案公報　1971－2004年
日本国実用新案登録公報　1996－2004年
日本国登録実用新案公報　1994－2004年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	JP　6－314644　A（キヤノン株式会社） 1994．11．08，全文，第1図（ファミリーなし）	1－16
A	JP　11－186120　A（キヤノン株式会社） 1999．07．09，全文，第1－2図（ファミリーなし）	1－16
A	JP　2002－185080　A（富士通株式会社） 2002．06．28，全文，第1－6図 & US　2002／0074546　A1，全文，第1－6図	1－16

☐ C欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
29．09．2004	12.10.2004

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	4L	9170
日本国特許庁（ISA／JP） 郵便番号100－8915 東京都千代田区霞が関三丁目4番3号	大嶋　洋一 電話番号　03－3581－1101　内線　6764		