

申請日期	10.5.8
案 號	10110PP1
類 別	H01L21/05

A4
C4

(以上各欄由本局填註)

584902

發明專利說明書

一、發明 名稱	中 文	以氫、氮及矽烷氣體進行氮化矽之電漿處理的方法
	英 文	METHOD OF PLASMA PROCESSING SILICON NITRIDE USING ARGON, NITROGEN AND SILANE GASES
二、發明 人	姓 名	1. 譚正泉 2. 卡思拉海勒尼
	國 籍	1. 中華人民共和國 2. 美國
	住、居所	1. 美國加州卡柏帝諾克里夫登路 20306 號 2. 美國加州聖荷 西市耶魯大道 5554 號
三、申請人	姓 名 (名稱)	美商·應用材料股份有限公司
	國 籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道 3050 號
	代 表 人 姓 名	瓊西 J. 史維尼

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ☒有 ☐無主張優先權

本案已向美國申請專利；申請日：2000 年 6 月 19 日 案號：09/596,833 號

有關微生物已寄存於： 寄存日期： 寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

發明領域：

本發明大體上係關於一種半導體晶圓製程的方法。特別是本發明係有關於一種沉積氮化矽層的方法。

發明背景：

積體電路已逐步發展成為複雜的物件，可以於一單晶片上包含數百萬個電晶體、電容器以及電阻器。在晶片設計的發展中，持續地需要更快的電路以及更高的線路密度。當線路密度降低，則介電質層(dielectric layer)的絕緣效能(insulating performance)就變得更为重要。

氮化矽即是一種已經被採用的介電質原料。氮化矽廣泛地被使用為鄰近層間以及線路結構上的介電質絕緣原料。通常，氮化矽是利用矽烷(SiH_4)、二氯矽烷(SiH_2Cl_2)、以及四氯化矽(SiCl_4)摻和氮及氬所形成。在氮化矽的沉積製程中，薄膜內的氬含量可能隨著沉積製程週期中溫度、功率密度以及頻率的改變而不同。通常氮化矽薄膜內的氬含量會高於 13 原子百分比。例如，利用電漿促進化學氣相沉積(於大約攝氏 400 度下沉積)的氮化矽典型地氬含量即約為 25 原子百分比。增加溫度通常可以降低氬含量(換句話說，於大約攝氏 550 度下沉積將可降低氬含量到大約 13 百分比)。

該氮化矽薄膜典型地用以作為金屬層間(intermetal)介電質(IMD)或金屬前(premetal)介電質(PMD)層的蝕刻終止層。有關金屬層間介電質或金屬前介電質層的蝕刻選擇

五、發明說明()

性是一種關鍵性的效能因子。而高蝕刻選擇性是令人滿意的。氮化矽的另一種用途為銅阻障(copper barrier)的應用，以避免銅擴散進入金屬層間介電質層。滲入氮化矽層的銅減少到最低，在避免電子飄移(electron migration)及保持氮化矽薄膜介電質完整性(dielectric integrity)上就很令人滿意。氮化矽薄膜中其他令人滿意的特性包括低漏電流(leakage current)以及高介電質擊穿電壓(breakdown voltage)。

滲入的氫以許多不同的方式不利於氮化矽層的介電質效能。例如，氫鍵常於後續的製程中打斷，諸如漏電流的增加以及介電質擊穿電壓的降低，都造成了介電質完整性的降級。較先進的半導體物件，其用於銅阻障的氮化矽薄膜厚度必須很薄(通常為 300 至 500 埃)，介電質完整性可能因此而降級。高氫含量的氮化矽薄膜更將導致其蝕刻選擇性較低於氧化矽。

因此，有需要有一種技術，以利氮化矽沉積製程形成介電質性質改良的薄膜。

發明目的及概述：

本發明的一個方向是提供一種沉積氮化矽而氫原子百分比低於 13 左右的方法。在一個實施例中，本發明提供一種在電漿製程處理室內以一至少包含氬(Ar)、氮(N₂)以及矽烷(SiH₄)的氣體(或混和氣體)所形成的電漿沉積氮化矽的方法。

五、發明說明()

圖式簡單說明：

結合隨附的圖式一起思考下一節本發明的詳細說明，本發明的講授將可以很容易地被瞭解，圖式中：

第 1 圖描繪出一電漿製程設備示意圖，該設備即是本發明用以實習沉積製程的類型。

第 2 圖描繪出本發明製程的流程圖；且

第 3 圖為一表格，總結利用第 1 圖之設備實習本發明方法時的製程參數。

為了幫助瞭解，使用了相同的參考號碼，使得可以在這幾張圖上標明出對應的共用元件。

圖號對照說明：

100	HDP-CVD 系統	112	處理室主體
114	組合蓋	116	基板支撐架組件
140	處理室	102	控制器
106	中央處理器	108	記憶體
110	相關支援電路	118	側壁
120	製程區	122	排氣通道
124	基板入口	144	入口閥門
132	圓頂蓋	138	氣體分配環
120	電漿製程範圍	190	氣體控制面板
192	蓮蓬頭	172	上部線圈
174	周圍線圈		

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

五、發明說明()

175	176,178	無線電頻率交流電電源	
104	基板	150	外壁
152	內壁	154	排氣口
156	節流閥組	158	閘閥
160	渦輪式分子泵	157	前級
400	沉積製程	402	軟體例行程序
406	供應氬	408	供應氮
410	供應矽烷	412	調整處理室壓力
414	施加無線電頻率交流電功率		
416	控制晶圓的溫度	418	沉積氮化矽
502	沉積製程參數	504	製程範圍

發明詳細說明：

本發明提供一種形成氮化矽而含有氬原子百分比低於 13 的方法。在一個實施例中，本發明提供一種利用一至少包含氬(Ar)、氮(N₂)以及矽烷(SiH₄)的氣體(或混和氣體)所形成之電漿沉積氮化矽的方法。本發明的沉積製程可以於電漿促進化學氣相沉積中進行出來，例如，美國加州聖克拉拉(Santa Clara, California)應用材料公司(Applied Materials Inc.)的 Ultima[®]高密度化學氣相沉積系統(HDP-CVD)。

第 1 圖描繪出一套 HDP-CVD 系統 100，在這套系統中本發明的沉積方法得以實習。該系統 100 通常包括一處理室主體 112、一組合蓋(lid assembly)114、以及一基板

五、發明說明()

(substrate)支撐架組件 116，該組件界定出一個處理室(evacuatable enclosure(chamber))140 的空間以利基板製程的施行。該系統 100 耦合一控制器 102，該控制器至少包含一中央處理器(CPU)106、記憶體 108、以及相關支援電路 110。該控制器 102 耦合 HDP-CVD 系統 100 中各式各樣的元件以增進沉積製程的控制。

該處理室主體 112 以單元化、而側壁 118 界定出一內部環狀製程區 120 以及同心圓狀地向底部漸漸縮小界定出排氣通道 122 的機械結構為最佳。該處理室主體 112 界定出許多艙口(port)包含至少一個基板入口(entry port)124，可以選擇性地藉由入口閘門(slit valve)144 封閉。

處理室側壁 118 較上面的表面界定出一寬廣平坦，用以支撐組合蓋 114 的降落區(landing area)。該艙壁較上面的表面造型成一或更多個 O 環溝槽，以承接一或更多個 O 環，在處理室本體 112 與該組合蓋 114 之間，形成一氣密式封閉區。

該處理室組合蓋 114 通常至少包含一能源傳送圓頂蓋(energy transmitting dome)132 以及一氣體分配環(gas distribution ring)138。該組合蓋 114 既提供了電漿製程範圍 120 的實體圍場(enclosure)，也同時提供驅動製程的能源遞送系統。該圓頂蓋 132 乃由介電質原料所製成，一個例子如陶瓷之類的氧化鋁(Al_2O_3)，可以傳導無線電頻率交流電能源(RF energy)。該圓頂蓋 132 的溫度被調整於各

五、發明說明()

式各樣的製程中，例如，沉積循環及清理循環(clean cycle)。典型的情形是，圓頂蓋 132 於清理循環期間被加熱，而於製程期間被冷卻。

該氣體分配環 138 被置於圓頂蓋 132 以及該處理室主體 112 之間。O 環溝槽則形成於氣體分配環 138 的上部(top)以承接 O 環來封閉圓頂蓋 132 以及氣體分配環 138 的上部。典型的氣體分配環 138 至少包含一鋁或其他適合材質所製成的環狀圓環(annular ring)，環上有許多用來承接噴嘴(nozzle)以及連結氣體控制面板 190 的艙口。氣體控制面板 190 也可能藉由一蓮蓬頭 192 與處理室 140 接合。視需要，蓮蓬頭 192 與氣體分配環 138 兩者都可能會彼此接合在一起。氣體控制面板 190 提供製程以及其他氣體進入該處理室 140 中。

兩組分離的功率無線電頻率交流電線圈(coil)，上部線圈 172 以及周圍線圈 174，纏繞於介電質圓頂蓋 132 的外面。無線電頻率交流電線圈 172 及 174 由兩組不同頻率的無線電頻率交流電功率來源 176 及 178 提供。每一個功率來源(176 及 178)包含一控制回路以及一與無線電頻率交流電相配合的網路(RF matching network)以轉換功率提供給電漿。

基板支撐架組件 116 架設於處理室側壁 118 之上，於處理室 140 中間，提供廣泛的環狀基板承接面(receiving surface)。基板支撐架組件 116 亦包含一溫度控制系統，用以於製程期間維持該基板 104 的溫度。控制器 102 則被

五、發明說明 ()

耦合到支撐組件 116 上，以感應基板 104 的溫度。控制器 102 改變熱流(thermal fluid)的溫度以維持基板 104 於預先指定的溫度。另外，其他加熱以及冷卻的方法，如電阻式加熱(resistive heating)，亦可能於製程期間用於基板 104 的溫度控制。

當支撐架組件 116 定位於處理室 140 中時，環狀支撐架組件 116 的外壁(outer wall)150 及處理室 140 的內壁 152 界定出一環狀的排氣通道(exhaust passage)122，以支撐架組件 116 整個圓周為準，使該環狀通道實質地一致。排氣通道 122 終止於排氣口 154，該排氣口與支撐架組件 116 實質地同心圓。排氣口 154 位於支撐架組件 116 承接基板的部分很中心點的下方，以利均勻地由通道 122 抽離氣體到處理室 140 之外。這使得更均勻一致的氣體大約流過整個圓周的基板表面，由此，且放射狀地由處理室 140 向下，以及向外通過排氣口 154，集中於處理室 140 的底部。

一至少包含一節流閥組(throttle assembly)156、一閘閥(gate valve)158 以及一渦輪式分子泵(turbomolecular pump)160 的泵機架(pumping stack)則架設於處理室主體 112 漸漸縮小的底部，以提供系統 100 內的壓力控制。該節流閥組 156 以及閘閥 158 則架設於處理室主體 112 於渦輪式分子泵 160 之間，以容許藉由閘閥 158 以及/或壓力控制，區隔出不同的壓力。一前級(foreline)157 連結到排氣口 154，位於渦輪式分子泵 160 的上游以及下游處。提供了後抽泵(backing pump)的功能。該前級 157 連結到一遠

五、發明說明()

端的主系(未繪出)上，一般是粗抽系(roughing pump)。

於處理室 140 處理基板的製程中，真空泵抽空處理室 140 到大約 2 至 15 毫托耳的壓力範圍，且讓計量過的製程氣體流或利用氣體分配組件供應的氣體進入到處理室 140 中。處理室的壓力以直接量測處理室內壓力以及輸入這些資料到控制器中，藉由控制器控制各個閥門開、關調整泵速(pumping speed)的方式控制。氣體流量以及濃度，則直接以質量流率控制器(mass flow controller)藉由一套製程秘訣(process recipe)為中心的軟體控制。量測氣體被泵抽離處理室 140 經排氣口 154 的流率，利用一位於氣體供應口的質量流率控制器(未繪出)也可以被用來維持處理室 140 中需求的壓力以及氣體濃度。

運轉過程中，第 1 圖描繪出的半導體基板 104 將被置於基板支撐架 116 上，且一些氣態化合物將利用一氣體控制面板(gas panel)藉由入口 124 供應到製程處理室中，形成一混和氣體。該氣態混和物運用無線電頻率交流電來源分別提供無線電頻率交流電功率到上部線圈 172、周圍線圈 174 以及基板支撐架 116 以在製程區 120 中點燃電漿。另外，該氣體混和物也有可能以其他的方法點燃。處理室 140 內部的壓力乃利用介於處理室 140 以及真空泵之間的節流閥控制。處理室艙壁表面的溫度則以系統 100 艙壁內的含液體導熱管(未繪出)控制。

基板 104 的溫度係藉由穩定支撐架組件 116 及流動的氮氣溫度所達成。該氮氣乃由一來源(未繪出)流入基板後

五、發明說明 ()

面及基板支撐架表面溝槽(未繪出)所形成的通道。該氮氣被用來促進基板 104 以及基板支撐架組件 116 之間的熱傳。在沉積製程中，基板 104 將被加熱到一穩定狀態(steady state)的溫度。藉由圓頂蓋 132 以及基板支撐架組件 116 的熱控制，該基板 104 將維持在攝氏 250 至 500 的溫度下。

施加到上部感應線圈 172 的無線電頻率交流電頻率，將介於 50 千赫至 13.56 百萬赫之間，且功率可能由幾百瓦特變化到幾千瓦特。施加到周圍感應線圈 174 的無線電頻率交流電頻率，將介於 50 千赫至 13.56 百萬赫之間，且功率可能由幾百瓦特變化到幾千瓦特。施加到基板支撐架組件 116 的功率，則有可能是直流電或無線電頻率交流電，常用於改良覆蓋率(step coverage)。小到幾乎沒有的偏壓功率(bias power)將可能被使用。在本發明的一個實施例中，當偏壓功率的頻率為 13.56 百萬赫，功率達到大約 5000 瓦特時，上部線圈的功率頻率 12.56 百萬赫，功率則介於大約 1000 至大約 4800 瓦特之間，且周圍線圈功率頻率 12.56 百萬赫，功率則介於大約 1000 至大約 4800 瓦特之間。

如上所述，為了促進幫助系統 100 的控制，中央處理器 106 可能為任何廣泛用途的電腦處理器之一，可以用在工業上的設定以控制各種不同的處理器以及次處理器(subprocessor)。記憶體 108 接合於中央處理器 106。該記憶體 108，或電腦可讀取媒介，可能為一或更多及時可得的記憶體，例如隨機存取記憶體(RAM)、唯讀記憶體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明()

(ROM)、軟碟、硬碟或任何其他形式近端或遠端的數位儲存庫(storage)。相關支援電路 110 亦耦合於中央處理器 106 以習知的方式支援處理器。這些電路包含快取(cache)、電源供應(power supply)、時鐘電路、輸入輸出電路以及次系統等。本發明的沉積製程 400，如部分的軟體例行程序 402，即典型地由中央處理器 106 實作，且廣泛地儲存在記憶體 108 之中。軟體例行程序 402 將參照第 2 圖於下面討論。軟體例行程序 402 也可能被儲存且/或以遠於中央處理器 106 所控制的硬體的第二個中央處理器(未繪出)執行。

沉積製程 400 於第 2 圖中詳細的被描述。該沉積製程 400 至少包含供應氫到系統 100(步驟 406)的步驟、供應氮到系統 100(步驟 408)的步驟、供應矽烷到系統 100(步驟 410)的步驟、調整系統 100 中氫、氮以及矽烷的壓力(步驟 412)、施加無線電頻率交流電功率到系統 100 以形成及維持一電漿(步驟 414)、控制晶圓的溫度(步驟 416)、以及沉積氮化矽(步驟 418)。在一個實施例中，沒有偏壓功率應用到沉積製程之間。

同時參考第 1 圖以及第 2 圖，當軟體例行程序 402 以中央處理器 106 執行時，則轉換了該一般用途的電腦為特殊用途的電腦(控制器)102 以控制處理室的操作，諸如沉積製程的進行。雖然本發明的製程以一軟體例行程序的實作討論，這裡揭露的一些方法步驟可能如同此軟體控制器一般於硬體之中進行。因而，本發明的實作，可能以軟體

五、發明說明()

於一電腦系統上執行，以硬體如特殊的積體電路應用系統或其他型式硬體的實作，或一種軟體與硬體的組合。

更明確的說，例如，氮化矽於晶圓 104 之上沉積，首先分別供應至少包含大約 200 sccm 的氫、大約 200 sccm 的氮以及大約 20 sccm 矽烷的混和氣體至處理室中如步驟 406、408 以及 410。在步驟 412 中，該混和氣體在系統 100 中的壓力，被調整到大約 6 毫托耳。

當該混和氣體出現於晶圓 104 之上時，步驟 414 施加大約 1500 瓦特的無線電頻率交流電功率到上部線圈，且施加大約 3000 瓦特的無線電頻率交流電功率到周圍線圈，形成以及維持一電漿。晶圓 104 則於步驟 416 中被加熱到大約攝氏 400 度。在步驟 418 中，晶圓上的氮化矽沉積將含有低於或相等於 8 原子百分比的氫。

氫含量取得於製程 400 的氮化矽層，非常有利於與利用先前技術沉積而成的氮化矽比較。這項氮化矽層間的比較顯示，應用製程 400 沉積的薄膜，其物理性質顯得較佳於一起比較的由先前技術所沉積的薄膜。舉例來說，製程 400 的氮化矽薄膜典型地於 6:1 BOE(buffered oxide etcher)溶液中的濕蝕速率(wet etch rate)為每分鐘 6.5 埃，且氫含量大約 8 原子百分比(利用 hydrogen forward scattering 技術量測)。利用先前技術電漿促進化學氣相沉積的薄膜通常於 6:1 BOE 中的濕蝕速率為每分鐘 65 埃，且氫含量大約 14 原子百分比。

此外，在與應用技術領域熟知的技術所沉積的氮化矽

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明()

薄膜比較之後，製程 400 的氮化矽薄膜仍擁有較佳的阻障(barrier)性質。當製程 400 被應用時， 10^{-4} 原子百分比的銅擴散長度(diffusion length)或銅滲入氮化矽薄膜的深度大大的有所改善。先前技術的電漿促進化學氣相沉積薄膜的擴散長度通常大約為 300 埃。利用製程 400 所沉積的薄膜的擴散長度則大約為 150 埃。擁有較短擴散長度的薄膜可能有利於應用在薄膜(thin film)的積體電路構裝上，以將電子偏移減到最低。

本發明實施例揭露如上的沉積製程參數都已總結於第 3 圖的 502 欄中。第 3 圖 504 的欄位中，則包含了製程範圍，由此某人可以利用 Ultima[®] HDP-CVD 實習本發明。

此外，利用本發明在此所揭露的講授，本發明可能被實習於其他沉積設備中，其中的這些製程參數，可能藉由熟悉此領域技藝者而調整到足以達成可接受的蝕刻選擇性以及銅阻障特性，均不脫離本發明的精神。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱:)

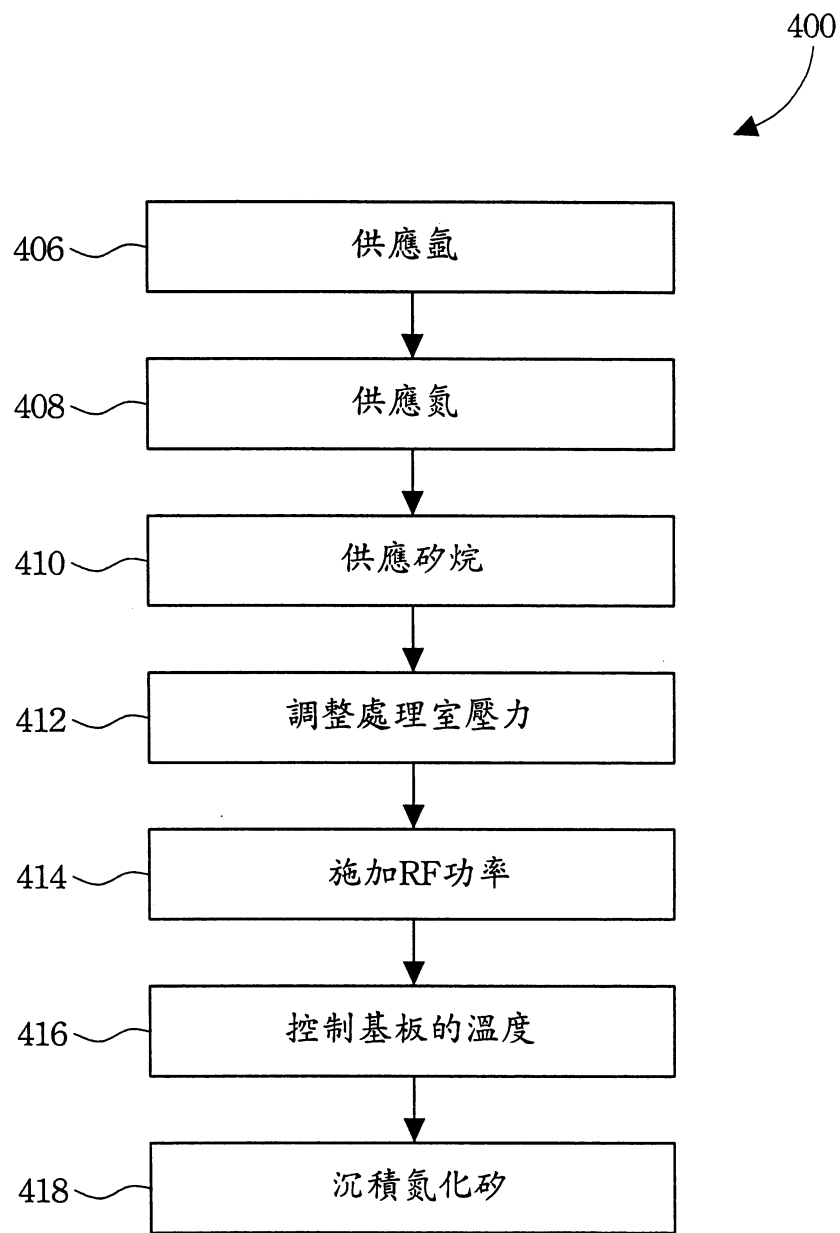
以氬、氮及矽烷氣體進行氮化矽之電漿處理的方法

一種利用氬(Ar)、氮(N₂)以及矽烷(SiH₄)氣體形成氮化矽內含氬低於 13 原子百分比的方法。在一個實施例中，氮化矽藉由一混和氣體所形成的電漿沉積，而該電漿中的混和氣體至少包含大約 100 至大約 250 sccm 的氬、大約 100 至大約 500 sccm 的氮以及大約 10 至大約 80 sccm 的矽烷。

英文發明摘要(發明之名稱:)

METHOD OF PLASMA PROCESSING SILICON NITRIDE USING
ARGON, NITROGEN AND SILANE GASES

A method of forming silicon nitride having less 13 atomic percent hydrogen using an argon (Ar), nitrogen (N₂) and a silane (SiH₄) gas chemistry. In one embodiment, silicon nitride is deposited by forming a plasma from a gas mixture comprising about 100 to about 250 sccm of Ar, about 100 to about 500 sccm of N₂, and about 10 to about 80 sccm of SiH₄ in a plasma.



第 2 圖

本發明利用 HDP-CVD 處理室的製程				
參數	單位	範圍		範例設定
		最低	最高	
氫		100	250	200
氮	SCCM	100	500	200
矽烷	SCCM	10	80	20
總壓力	毫托耳	4	15	6
上部線圈功率	瓦特	1000	4800	1500
周圍線圈功率	瓦特	1000	4800	3000
晶圓溫度	攝氏溫度	250	500	400

第 3 圖

六、申請專利範圍

92.12.29 修正
年 月 日 補充

1. 一種在一電漿製程處理室內形成氮化矽的方法，該方法至少包含：

結合一 一流率 100 至 250sccm 的氬(Ar)、一流率 100 至 500 sccm 的氮(N₂)以及一流率 10 至 80 sccm 的矽烷(SiH₄)於一電漿中。

2. 如申請專利範圍第 1 項所述之方法，其中該結合步驟更包含：

維持一工作部件於攝氏 250 至 500 度。

3. 如申請專利範圍第 2 項所述之方法，更包含：

施加一 1000 至 4800 瓦特的電感來源功率至一第一個電感耦合線圈。

4. 如申請專利範圍第 3 項所述之方法，更包含：

施加一 1000 至 4800 瓦特的電感來源功率至一第二個電感耦合線圈。

5. 如申請專利範圍第 4 項所述之方法，更包含：

維持一介於 4 至 15 毫托耳的總氣體壓力。

6. 一種儲存有複數個指令於其上的電腦可讀性媒介，該複數個指令包含指令，當指令藉由一處理器執行時，將導致該處理器去控制一半導體晶圓製程處理室，以進行一

(請先閱讀背面之注意事項再填寫本頁)

訂
線

煩請委員明示
有無變更實質內容？
92年12月9日修正
是否准予修正？
本

六、申請專利範圍

操作：

結合氬(Ar)、氮(N₂)以及矽烷(SiH₄)於一電漿中，其中該結合步驟包含：

供應一流率 100 至 250 sccm 的氬(Ar)；

供應一流率 100 至 500 sccm 的氮(N₂)；以及

供應一流率 10 至 80 sccm 的矽烷(SiH₄)。

7.如申請專利範圍第 6 項所述之電腦可讀性媒介，其中更包含：

維持一介於 4 至 15 毫托耳的總氣體壓力。

8.如申請專利範圍第 7 項所述之電腦可讀性媒介，更包含：

維持一工作部件於攝氏 250 至 500 度。

9.如申請專利範圍第 8 項所述之電腦可讀性媒介，更包含：

施加一 1000 至 4800 瓦特的電感來源功率至一第一個電感耦合線圈。

10.如申請專利範圍第 9 項所述之電腦可讀性媒介，更包含：

施加一 1000 至 4800 瓦特的電感來源功率至一第二個電感耦合線圈。

