



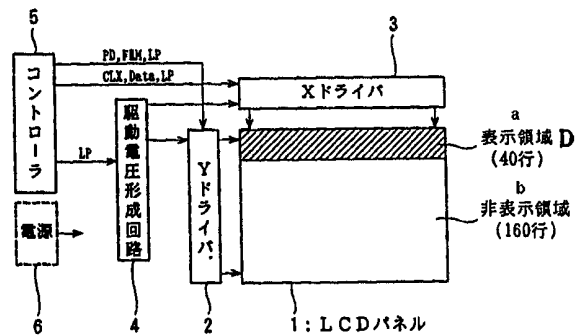
<p>(51) 国際特許分類6 G09G 3/36</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/40561</p> <p>(43) 国際公開日 1999年8月12日(12.08.99)</p>
<p>(21) 国際出願番号 PCT/JP99/00552</p> <p>(22) 国際出願日 1999年2月8日(08.02.99)</p> <p>(30) 優先権データ 特願平10/27665 1998年2月9日(09.02.98) JP 特願平10/291211 1998年10月13日(13.10.98) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-0811 東京都新宿区西新宿二丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 山崎 卓(YAMAZAKI, Suguru)[JP/JP] 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p> <p>(74) 代理人 弁理士 鈴木喜三郎, 外(SUZUKI, Kisaburo et al.) 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社 知的財産部内 Nagano, (JP)</p>		<p>(81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)</p> <p>添付公開書類 国際調査報告書</p>

(54) Title: ELECTRO-OPTICAL DEVICE AND METHOD FOR DRIVING THE SAME, LIQUID CRYSTAL DEVICE AND METHOD FOR DRIVING THE SAME, CIRCUIT FOR DRIVING ELECTRO-OPTICAL DEVICE, AND ELECTRONIC DEVICE

(54) 発明の名称 電気光学装置及びその駆動方法、液晶表示装置及びその駆動方法、電気光学装置の駆動回路、並びに電子機器

(57) Abstract

An electro-optical device having a function that only part of the display screen can be made displayable and the other part can be made nondisplayable, wherein for the nondisplay region, the voltage applied to scanning electrodes is fixed to a nonselection voltage, and the voltage applied to signal electrodes is fixed at a similar level to the one in the case of full-screen on-display or full-screen off-display, thereby lowering the power consumption in a partial display state.



- 1 ... LCD PANEL
- 2 ... Y DRIVER
- 3 ... X DRIVER
- 4 ... DRIVING VOLTAGE GENERATING CIRCUIT
- 5 ... CONTROLLER
- 6 ... POWER SUPPLY
- a ... DISPLAY REGION (40 LINES)
- b ... NONDISPLAY REGION (160 LINES)

(57)要約

表示画面の一部分だけを表示状態とし、他の部分を非表示状態にすることができる機能を有した電気光学装置において、非表示領域に対しては、走査電極への印加電圧を非選択電圧に固定し、信号電極への印加電圧を少なくとも所定期間は、全画面オン表示又は全画面オフ表示の場合と同様な電圧レベルに固定するため、部分表示状態での消費電力を低減することができる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサオ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BJ	ベナン	GR	ギリシャ	ML	マリ	TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	MN	モンゴル	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MR	モーリタニア	UG	ウガンダ
CA	カナダ	ID	インドネシア	MW	マラウイ	US	米国
CF	中央アフリカ	IE	アイルランド	MX	メキシコ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	NE	ニジェール	VN	ヴェトナム
CH	スイス	IN	インド	NL	オランダ	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NO	ノルウェー	ZA	南アフリカ共和国
CM	カメルーン	IT	イタリア	NZ	ニュージーランド	ZW	ジンバブエ
CN	中国	JP	日本	PL	ポーランド		
CU	キューバ	KE	ケニア	PT	ポルトガル		
CY	キプロス	KG	キルギスタン	RO	ルーマニア		
CZ	チェッコ	KP	北朝鮮	RU	ロシア		
DE	ドイツ	KR	韓国	SD	スーダン		
DK	デンマーク	KZ	カザフスタン	SE	スウェーデン		
EE	エストニア	LC	セントルシア				

明 細 書

電気光学装置及びその駆動方法、液晶表示装置及びその駆動方法、
電気光学装置の駆動回路、並びに電子機器

5

〔技術分野〕

本発明は、表示画面中の一部だけを表示状態とし他部を非表示状態にすることが
できる機能を有した電気光学装置及びその駆動方法に関する。また、本発
明は、電気光学装置として液晶表示装置を用い、表示に違和感が無く低消費電力
10 の部分表示状態を可能とする液晶表示装置の駆動方法及びそれにより表示される液
晶表示装置に関する。また、本発明の電気光学装置を駆動するに適した駆動回路に
関する。

さらに、これらの電気光学装置及び液晶表示装置を表示装置に用いる電子機器に
関する。

15

〔背景技術〕

携帯電話等の携帯型電子機器に用いられている表示装置にあつては、より多くの
情報が表示できるように表示ドット数が年々増加して来ており、それに伴い表示装
置による消費電力も増大して来ている。携帯型電子機器の電源は一般には電池であ
20 るため、電池寿命が長くできるように表示装置には低消費電力であることが強く求
められる。そのため、表示ドット数が多い表示装置においては必要な時には全画面
を表示状態とする一方、通常時は消費電力が低減出来るように表示パネルの一部の
領域だけを表示状態とし、他の領域を非表示状態とする方法が検討され始めている。
また、携帯型電子機器の表示装置は、やはり低消費電力の必要性から、表示パネル
25 は反射型または、反射モード時の見栄えを重視した半透過型の液晶表示パネルが用
いられている。

従来の液晶表示装置においては、全画面の表示／非表示が制御できる機能を持つ
ものは多いが、全画面の内の一部だけを表示状態とし、他の部分を非表示状態にす
る機能を持つものはまだ実用化されていない。液晶表示パネルの一部の行だけを表

示状態とし、他の行を非表示状態にすることができる機能を実現する方法としては特開平6-95621号及び特開平7-281632号が提案されている。この2つの提案は共に部分表示の場合と全画面表示の場合とで表示デューティを変えるとともに、各デューティに合った駆動電圧とバイアス比に変えるという方法である。

5 図19～図21を用いて特開平6-95621号の駆動方法を以下に説明する。図19はこの従来例の液晶表示装置のブロック図である。ブロック51は液晶表示パネル(LCDパネル)であり、複数の走査電極を形成した基板と複数の信号電極を形成した基板とが数 μm の間隔で対向して配置され、その間隙には液晶が封入されている。行方向に配置される走査電極と列方向に配置される信号電極の交差部
10 の液晶により、画素(ドット)がマトリクス状に配置される。ブロック52は走査電極を駆動する走査電極用駆動回路(Yドライバ)であり、ブロック53は信号電極を駆動する信号電極用駆動回路(Xドライバ)である。液晶の駆動に必要な複数の電圧レベルはブロック54の駆動電圧形成回路で形成され、Xドライバ53とYドライバ52を經由して液晶表示パネル51に印加される。ブロック57は走査
15 すべき走査電極数を制御する走査制御回路である。ブロック55はそれらの回路に必要な信号を供給するコントローラであり、FRMはフレーム開始信号、CLYは走査信号転送用クロック、CLXはデータ転送用クロック、Dataは表示データ、LPはデータラッチ信号、PDは部分表示制御信号である。ブロック56は以上の回路の電力供給源である。

20 この従来例は部分表示が左半画面の場合と、さらにその内の上半画面分の場合について述べているが、ここでは後者の上半画面分の行を表示状態とし下半画面分の行を非表示状態とするという場合について説明する。走査電極の数は400本とする。コントローラ55は部分表示制御信号PDを“H”レベルにして下半画面を非表示状態とする。制御信号PDが“L”レベルの場合には1/400デューティで
25 全走査電極を走査することにより全画面が表示状態となり、制御信号PDが“H”レベルの場合にはパネルの上半分の走査電極だけを1/200デューティで走査することにより上半画面が表示状態で残りの下半画面が非表示状態という部分表示状態となる。1/200デューティへの切り替えは走査信号転送用クロックCLYの周期を2倍に切り替えて1フレーム期間内のクロック数を半減することによって行

っている。部分表示状態における下半画面の走査電極の走査停止方法の詳細は記載されていないが、走査制御回路ブロック57の内部回路図から判断すると、制御信号PDを“H”レベルにするとYドライバ内のシフトレジスタの200段目から201段目に転送するデータが“L”レベルに固定され、その結果201番目～400番目の走査電極に供給されるYドライバの201番目～400番目の出力が非選択電圧レベルを保つという方法である。

図20はこの従来例の部分表示状態において走査電極1本置きに横線を表示した場合の駆動電圧波形の例である。Aは上半画面のある1つの画素に印加される電圧波形であり、Bは下半画面の全画素に印加される電圧波形である。図中の波形A、
10 Bにおける太線は走査電極駆動波形、細線は信号電極駆動波形を示す。

上半画面の走査電極には選択期間（1水平走査期間：1H）毎に順次1行ずつ選択電圧V0（又はV5）が印加され、その他の行の走査電極には非選択電圧V4（又はV1）が印加される。信号電極には選択されている行の各画素のオン/オフ情報が水平走査期間に同期して順次印加される。より具体的には、選択行の走査電極への印加電圧がV0の間は選択行のオン画素の信号電極にはV5が、オフ画素の信号電極にはV3が印加される。また、選択行の走査電極への印加電圧がV5の間は選択行のオン画素の信号電極にはV0が、オフ画素の信号電極にはV2が印加される。各画素の液晶に加わる電圧は、走査電極に印加される走査電圧（選択電圧及び非選択電圧）と信号電極に印加される信号電圧（オン電圧及びオフ電圧）との差電
15 圧であり、基本的にはこの差電圧の実効電圧が高い画素はオンとなり、低い画素は
20 オフとなる。

一方、下半画面の画素の実効電圧は、図20のBに示すように走査電極に選択電圧が全く加わらないために、上半画面のオフ画素に加わる実効電圧よりもかなり小さくなり、その結果、下半画面は完全に非表示状態となる。

25 液晶交流駆動信号Mで示すように、図20は13行分の選択期間毎に駆動電圧の信号極性切り替えを行う図となっている。ちらつきやクロストークを低減するために高デューティ駆動の場合は、このように十数行分の選択期間毎に駆動電圧の信号極性切り替えを行う必要がある。下半画面は非表示となつてはいるが、非表示領域の走査電極や信号電極に加わる電圧が図20のBに示したように変化しているため

、部分表示状態になっても、ドライバ等の回路は動作し画素の液晶も充放電されており、消費電力がそれほど低減しないという欠点がある。

なお、単純マトリクス方式の液晶表示パネルにおいては、表示デューティを切り替える場合には駆動電圧の設定変更が必要となる。以下にこの点を駆動電圧形成ブロック54の内部回路である図21を用いて説明する。

まず図21の構成と機能について述べる。約1/30デューティよりも高デューティの液晶表示パネルを駆動するにはV0~V5の6レベルの電圧が必要になる。液晶に印加される最大電圧はV0-V5であり、V0には+5Vの入力電源電圧をそのまま用いる。コントラスト調整用の可変抵抗RV1とトランジスタQ1とにより0Vと-24Vの入力電源からコントラストが最適となる電圧V5を取り出す。抵抗R1~R5によりV0-V5の電圧を分圧して中間電圧を形成し、それらの中間電圧をオペアンプOP1~OP4で駆動能力を上げV1~V4を出力する。スイッチS2aとS2bは連動スイッチであり信号PDのレベルに応じてR3aとR3bのどちらか一方がR2・R4と直列接続状態となる。R3aとR3bの抵抗値を異ならせておくことにより、PDのレベルに応じて異なる分圧比のV0~V5を形成することができる。

V0~V5の間には $V0 - V1 = V1 - V2 = V3 - V4 = V4 - V5$ という関係があり、電圧分割比 $(V0 - V1) / (V0 - V5)$ をバイアス比と呼ぶ。デューティを $1/N$ とする時、好ましいバイアス比は $1 / (1 + \sqrt{N})$ であることが特公昭57-57718号において開示されている。従ってR3aとR3bの抵抗値を各々 $1/400$ デューティ用と $1/200$ デューティ用に設定しておけば、各デューティにおいて好ましいバイアス比で駆動することができる。

デューティを切り替える場合には、バイアス比の切り替えだけでなく同時に駆動電圧(V0-V5)の変更も必要である。駆動電圧を固定したままデューティを $1/400$ から $1/200$ に切り替えると、バイアス比を好ましい値に切り替えてもコントラストが著しく悪い表示となってしまう。これは選択電圧が液晶に加わっている時間が2倍になるために液晶に加わる実効電圧が高くなりすぎてしまうことによる。従来例ではバイアス比の切り替えの必要性とその実現手段については詳細に記載されているのに対して、駆動電圧切り替えの必要性とその実現手段については

詳細な記載が無い。

具体的にはデューティを $1/N$ とすると、 $N \gg 1$ の場合は $(V_0 - V_5)$ をほぼ \sqrt{N} に比例して調整する必要がある。たとえば $1/400$ デューティの場合の最適な $(V_0 - V_5)$ を仮に $28V$ とすると、 $1/200$ デューティの場合には $(V_0 - V_5)$ を $28V/\sqrt{2} \doteq 20V$ に調整する必要がある。この電圧調整は全画面表示状態と上半画面表示状態とを切り替える都度にコントラスト調整用可変抵抗 R_{V1} を装置使用者が調整することによって行うことになるが、それは装置使用者にとっては大変不便なことである。駆動電圧自動設定手段の追加が必須であるが、バイアス比切り替え手段ほど容易ではないため駆動電圧形成回路は大幅に複雑化することになる。なお、この従来刊行物には半画面表示においては駆動電圧が小さくて済むのでさらに低消費電力化できると記載されているが、下がる電圧 $8V$ はコントラスト調整用トランジスタ Q_1 を発熱させるのにかなりの部分が費やされてしまうため、消費電力はそれほどには下がらない。

部分表示が十数行～20行前後とかなり小さい場合は、それに合わせてデューティを切り替えると、好ましいバイアス比が $1/3$ や $1/4$ となる。液晶の駆動に必要な電圧は6レベルではなく $1/4$ バイアスの場合は5レベル、 $1/3$ バイアスの場合には4レベルとなる。5レベルの電圧が必要な場合は抵抗 R_{3a} と R_{3b} の内の部分表示時に接続される側の抵抗値を 0Ω にしておけばよいが、4レベルの電圧が必要な場合には抵抗 R_{3a} 又は R_{3b} ではなく、抵抗 R_2 及び R_4 を 0Ω にする手段が必要となる。特開平7-281632号はこうした場合のバイアス比の切り替え手段及び駆動電圧の切り替え手段について述べているが、ここではその構成についてこれ以上の説明は省略する。

前述したこれまでに提案されている方法により、液晶表示パネルの一部の行だけを表示状態とし、他の行を非表示状態にする機能自体は可能となり、消費電力もある程度まで下げることは出来る。但し、駆動電圧形成回路がかなり複雑化したり、部分表示できる行数がハード的に限定されてしまったり、低消費電力化がまだ不十分であるという問題がある。

また、前者の特開平6-95621号は透過型の液晶表示パネルに関するものであり、後者の特開平7-281632号は部分表示の方法を述べているのみであ

って表示形態については開示していない。しかし、透過型であれ反射型であれ液晶表示装置において高コントラストであることを重視する場合には、従来ではノーマリーブラック型の表示パネルを採用していた。この理由は次の通りである。

5 ノーマリーホワイト型の場合には電圧が印加されないドット間の間隙が白くなるので、画面内の白表示部は十分に白くなるが、黒表示部は十分に黒くはならないのに対し、ノーマリーブラック型の場合には電圧が印加されないドット間の間隙が黒くなるので、黒表示部は十分に黒くなるが、白表示部は十分に白くはならない。白表示部が十分に白であるよりも黒表示部が十分に黒である方がコントラストの高い表示になるので、ノーマリーブラック型の表示パネルを採用した方が高いコントラスト
10 トが得られることになる。

なお、ノーマリーブラック型とは、液晶に印加する実効電圧が液晶の閾値より低いオフ電圧であった場合に黒表示となり、印加電圧を大きくして液晶の閾値より高いオン電圧を印加すると白表示となるモードである。一方、ノーマリーホワイト型
15 示となり、実効電圧を大きくして液晶の閾値より高いオン電圧を印加すると黒表示となるモードである。たとえば、ほぼ90度ねじれのツイステッドネマチック型液晶を用いた場合、液晶表示パネルは一对の偏光板をパネルの両面側に有しており、一对の偏光板の透過軸を略平行に配置するとノーマリーブラック型、略直交させて配置するとノーマリーホワイト型となる。

20 図18はノーマリーブラック型の液晶表示パネル107を用いた場合の部分表示状態を示す図である。非表示領域の液晶にはオフ電圧あるいはそれ以下の実効電圧が印加されるため、図の様に非表示領域が黒の表示になる。一方、反射型液晶表示パネルにおいては、入射光を反射して明るく見易い表示にするために文字を黒表示とし、背景を白表示にする必要がある。しかしながら、ノーマリーブラック型の反
25 射型液晶表示パネルでは、表示領域の背景が白であるのに対して非表示領域が黒という違和感のある部分表示状態となる。更に、表示画面上の表示領域と非表示領域との境界に位置する表示ドットでは、表示領域側の文字を構成するドットの黒表示と非表示領域側のドットの黒表示とが隣接ドットとなって、視認する上ではつながってしまうため、表示領域における非表示領域との境界部分の表示ドットに表示された文字が非常に読みづらいという問題もある。違和感が無いように非表示領域を
30

白表示にするためには非表示領域の液晶にオン電圧を印加する必要があるが、それでは基本的に非表示であるべき領域が非表示状態とは言えない。仮に非表示領域を白表示にしようとした場合には、それを実現するための回路の消費電力が低減できないだけでなく、ネマチック液晶のようにオフ状態で液晶分子が水平方向に配列し

5 オン状態で立ち上がるケースでは、オン状態の液晶の誘電率がオフ状態の液晶の誘電率の2～3倍も大きいので、非表示領域を白表示しようとして液晶をオン状態に駆動すると、液晶層の交流駆動に伴う充放電電流が大きくなり、表示装置全体としての消費電力は全画面表示状態の時と比べてそれほど低減しないか、逆に大きくなってしまおうという問題が発生する。

10 前述したように、コントラスト向上のために単純にノーマリーブラック型の表示パネルを採用すると、部分表示状態では非表示領域が黒という違和感のある表示になってしまう。また、非表示領域を違和感の無い白表示にしようとした場合には、基本的に部分表示機能が実現されているとは言い難い上に、消費電力低減という目的も果たせない。

15

そこで本発明は、以上の従来技術における課題を解消し、部分表示時に消費電力が大幅に低減する電気光学装置を提供することを目的とする。また、部分表示機能のために駆動電圧形成回路を複雑化させること無く、かつ、部分表示の大きさや位置がソフト的に設定できる汎用性の高い電気光学装置を提供することを目的とする

20

また、電気光学装置として液晶表示装置を用いた場合において、部分表示状態において違和感の無い表示を実現すると同時に消費電力を著しく低減することが可能な液晶表示装置を提供することを目的とする。

また、本発明の電気光学装置を駆動するに適した駆動回路の構成を提供することを目的とする。

25

また、これらの部分表示機能を有する電気光学装置や液晶表示装置を表示装置に用いることによって、低消費電力化した電子機器を提供することを目的とする。

〔発明の開示〕

本発明は、複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動方法において、前記表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ前記表示領域の走査電極の選択期間以外の期間には、全ての走査電極への印加電圧を固定すると共に全ての信号電極への印加電圧を少なくとも所定期間は固定することにより、前記表示画面を部分表示状態とすることを特徴とする。本発明によれば、一部領域のみを表示領域とする部分表示の場合には、全走査電極及び全信号電極の電位が少なくとも所定期間は固定されるため、電気光学材料である液晶層や電極の駆動回路等での充放電がなされない期間が発生し、その分、低消費電力となる。

さらに、上記本発明の電気光学装置の駆動方法において、全ての走査電極への印加電圧を固定した期間における走査電極の電圧を前記非選択電圧とすることが好ましい。部分表示の場合に固定する走査電極の電圧は非選択電圧であるので、簡単な回路で駆動回路を構成することができる。

さらに、上記本発明の電気光学装置の駆動方法において、前記非選択電圧は1レベルであることが好ましい。非表示領域のアクセス期間中は、非選択電圧を1レベルに固定できるので電圧変化が無く、低消費電力とすることができる。

さらに、上記本発明の電気光学装置の駆動方法において、前記走査電極及び前記信号電極に印加される駆動電圧の形成回路は、全ての走査電極及び全ての信号電極に対するそれぞれの印加電圧を固定する期間には、動作停止することが好ましい。さらに具体的には、前記駆動電圧形成回路は、複数のコンデンサの接続をクロックに応じて切り替えて昇圧電圧又は降圧電圧を生成するチャージ・ポンプ回路を有し、該チャージ・ポンプ回路は、全ての走査電極及び全ての信号電極に対するそれぞれの印加電圧を固定する期間には、動作停止されることが好ましい。そうすることにより、部分表示状態の期間では、駆動電圧形成回路での消費電力を低減することができる。電圧の昇圧/降圧にチャージ・ポンプ回路を用いている場合には、コンデンサを切り替えるタイミングクロックを停止するなどして、無駄な消費電力を低減することができる。

以上の本発明に関し、非選択電圧が1レベルのみという単純マトリクス型液晶表

示装置の駆動方法の1つは、複数行の走査電極が同時に選択されるMLS (Multi-Line-Selection) 駆動と呼ばれている方法であり、他の1つは走査電極が1行ずつ選択されるSA (Smart-Addressing) 駆動と呼ばれている方法である。こうした駆動方法とチャージ・ポンプ回路で構成された駆動電圧形成回路とを組み合わせることによって、液晶表示装置の消費電力を著しく低減できることを国際特許公開公報
5 WO 96/21880で提案した。本発明はWO 96/21880の方法をもとに、部分表示機能にも対応できるように発展させて、より低消費電力化を図ったものである。

表示領域の走査電極における選択期間以外の期間とは、表示行に選択電圧が印加
10 されている期間以外の期間（以下、この期間のことを非表示行アクセス期間と表す）であり、このとき、全走査電極と全信号電極の電位を固定することで、この期間の駆動回路の消費電力を極めて小さくすることができ、電気光学装置が低消費電力となる。さらに、この期間に駆動電圧形成回路のチャージ・ポンプ回路を動作停止すれば、そこでのコンデンサの充放電が無くなり、さらに低消費電力となる。この
15 期間は駆動回路の消費電力が極めて小さいため駆動電圧を保持するコンデンサはほとんど放電せず、チャージ・ポンプ回路が動作停止しても駆動電圧の変動は実用上問題の無い程度に納まる。

さらに、上記本発明の電気光学装置の駆動方法において、前記表示画面の全体を表示状態とする第1の表示モードと、前記表示画面の一部の領域を表示状態、他の
20 領域を非表示状態とする第2の表示モードとを有し、前記第1の表示モード時と前記第2の表示モード時とで前記表示領域の各走査電極に選択電圧を印加する期間は変えないことが好ましい。本発明によれば、全画面表示の場合と部分表示の場合とで表示領域の走査電極に選択電圧を印加する時間が同じ、すなわち、デューティが同じである。そのため、部分表示時にバイアス比や駆動電圧の変更が不要となり、
25 駆動回路や駆動電圧形成回路を複雑化させずに済む。

さらに、上記本発明の電気光学装置の駆動方法において、前記第1の表示モード時と前記第2の表示モード時とで、表示状態にある前記表示領域における画素の液晶に印加される実効電圧が同じになるように、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位を設定することが好ましい。本発明によ

れば、全画面表示の場合と部分画面表示の場合とで、表示領域の電気光学材料である液晶に加わる実効電圧が2つの場合で同じになるように信号電極の電位を設定するので、表示領域のコントラストが変わらないようにできる。

さらに、上記本発明の電気光学装置の駆動方法において、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位は、前記第1の表示モード時のオン表示或いはオフ表示の場合の前記信号電極への印加電圧と同一に設定することが好ましい。全画面表示状態での信号電圧をそのまま利用するので、駆動回路及び駆動制御が簡単となる。

さらに、上記本発明の電気光学装置の駆動方法において、前記複数の走査電極は、所定数単位毎に同時選択し、所定単位数毎に順次選択するように駆動され、前記第2の表示モード時におけるオン表示或いはオフ表示の場合の前記信号電極への印加電圧は、前記第1の表示モードにおける全画面オン表示或いは全画面オフ表示の場合に前記信号電極へ印加する電圧と同一であることが好ましい。こうすることで、M L S 駆動法において、全画面表示の場合と部分画面表示の場合とで表示領域の表示領域の液晶に加わる実効電圧を同じにすることが出来るとともに、部分画面表示の場合の画質を良好に保つことが出来る。回路規模の増加もごく僅かで済む。

さらに、上記本発明の電気光学装置の駆動方法において、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位は、一画面走査する前記所定期間毎に、全画面表示状態においてオン表示させる場合の印加電位とオフ表示させる場合の印加電位とを交互に切り替えて設定することが好ましい。さらに、上記本発明の電気光学装置の駆動方法において、前記第2の表示モード時における前記表示領域の走査電極の選択期間以外の期間では、前記走査電極と前記信号電極との電圧差の極性はフレーム毎に反転してなることが好ましい。そうすることで、非表示行アクセス期間の消費電力を大幅に低減できる。部分表示行が少ない（例えば60行以下程度）場合には、非表示行での画素の液晶駆動電圧を固定しても画面全体の画質は悪化しない。

また、本発明は、複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動方法において、前記表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期

間に非選択電圧を印加し、且つ前記表示画面の他の領域の走査電極には、前記選択電圧を印加せずに前記非選択電圧を印加すると共に、全ての信号電極については、全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間は印加電圧を固定することにより、前記表示画面を部分表示状態とすることを特徴とする。本発明によれば、一部領域のみを表示領域とする部分表示の場合には、全走査電極及び全信号電極の電位が所定期間は固定されるため、電気光学材料である液晶層や電極の駆動回路等での充放電がなされない期間が発生し、その分、低消費電力となる。

さらに、上記本発明の電気光学装置の駆動方法において、前記全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間毎に、前記信号電極への印加電圧を、全画面表示状態においてオン表示させる場合の電位とオフ表示させる場合の電位に交互に切り替えることが好ましい。非表示行アクセス期間であっても、周期的に駆動電圧を極性反転させるので、液晶への直流電圧印加やクロストークを防止できる。

以上の電気光学装置の駆動方法は、単純マトリクス型液晶表示装置やアクティブマトリクス型液晶表示装置によって実現できる。

さらに、本発明の電気光学装置は、以上の電気光学装置の駆動方法を用いて駆動されることを特徴とし、これにより低消費電力化された電気光学装置を提供することができる。

また、本発明の電気光学装置は、複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置において、前記複数の走査電極に、選択期間に選択電圧を印加し、非選択期間に非選択電圧を印加する走査電極用駆動回路と、前記複数の信号電極に、表示データに応じた信号電圧を印加する信号電極用駆動回路と、表示画面内の部分表示領域の位置情報を設定する設定手段と、該設定手段に設定された位置情報に基づき、前記走査電極用駆動回路及び前記信号電極用駆動回路を制御する部分表示制御信号を出力する制御手段とを備え、前記走査電極用駆動回路及び前記信号電極用駆動回路は、前記部分表示制御信号に応じて、表示画面内の表示領域の前記走査電極及び前記信号電極は、表示データに応じた表示となるように駆動し、表示画面内の非表示領域の

前記走査電極には非選択電圧を印加し続けて非表示状態とすることを特徴とする。
本発明によれば、部分表示用にハード的な回路でデューティ、バイアス比、液晶駆
動電圧等を変更するということが不要であるため、表示行あるいは非表示行の行数
5 分表示の行数や位置がソフト的に設定できる汎用性の高い電気光学装置を提供する
ことができる。

上記の電気光学装置は、単純マトリクス型液晶表示装置やアクティブマトリクス
型液晶表示装置として実現することができる。

また、本発明の電気光学装置の駆動回路は、複数の走査電極と複数の信号電極と
10 が交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気
光学装置の駆動回路において、前記複数の走査電極に電圧印加する第1の駆動手段
と、表示データの記憶回路を具備し、ここから読み出された該表示データに応じて
選択された電圧を前記複数の信号電極に電圧印加する第2の駆動手段とを有し、前
15 記第1の駆動手段は、前記表示領域の走査電極には、選択期間に選択電圧を印加す
ると共に非選択期間に非選択電圧を印加し、且つ前記表示画面の他の領域の走査電
極には、前記非選択電圧のみを印加する機能を有し、前記第2の駆動手段は、前記
表示領域の走査電極の選択期間に対応する期間には前記記憶回路から表示データを
読み出し、それ以外の期間には前記記憶回路の表示データ読み出しアドレスを固定
20 する機能を有することを特徴とする。本発明によれば、信号電極用駆動回路に内蔵
されている記憶回路から表示データを読み出す動作を停止することにより、非表示
行アクセス期間の信号電極用駆動回路の消費電流を0近くまで低減することができ
る。この時、読み出し表示情報を1または0に固定すれば、信号電極用駆動回路の
出力を全画面オン表示または全画面オフ表示の場合と同じ電位に固定できる。

さらに、上記本発明の電気光学装置において、前記表示領域の走査電極の選択期
25 間以外の期間には、前記第1の駆動手段内のシフトレジスタのシフト動作を停止し
てなることが好ましい。本発明によれば、この期間は走査電極用駆動回路は選択電
圧を出力しないため、走査電極用駆動回路内部のシフトレジスタが動作している必
要は無い。シフトクロックを停止させることによりシフトレジスタの動作を停止す
れば、この期間の走査電極用駆動回路の消費電力をほぼ0に低減できる。

また、本発明の電気光学装置の駆動回路は、複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動回路において、シフトレジスタのシフト動作に応じて、前記複数の走査電極に順次選択電圧を印加する走査電極用駆動回路を有し、前記走査電極用駆動回路は、表示画面を部分的に表示領域とする際には、前記シフトレジスタのシフト動作に応じて前記表示画面の表示領域の走査電極には選択期間に選択電圧を印加し、前記表示画面の他の領域の走査電極には前記シフトレジスタのシフト動作を途中で停止して、前記非選択電圧のみを印加してなり、前記走査電極用駆動回路は、表示画面を部分的に表示領域とする状態から全画面表示状態へ移行する際に、前記シフトレジスタを初期状態とする初期設定手段を有することを特徴とする。本発明によれば、部分表示状態から全画面表示状態への移行時に、途中の走査電極から走査が開始されることなく、最初の行から走査電極の走査を始めることができる。

また、本発明の電気光学装置は、上記の電気光学装置の駆動回路と、それにより駆動される走査電極及び信号電極とを有することを特徴とし、これにより部分表示が可能で、低消費電力化された電気光学装置を提供することができる。

また、本発明の電気光学装置は、複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置において、前記複数の走査電極に電圧印加する第1の駆動手段と、表示データの記憶回路を具備しここから読み出された該表示データに応じて選択された電圧を前記複数の信号電極に電圧印加する第2の駆動手段とを有し、前記第1の駆動手段は、前記表示画面の表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ前記表示画面の他の領域の前記走査電極には、前記非選択電圧のみを印加する機能を有し、前記第2の駆動手段は、前記複数の信号電極に対して、前記表示領域の走査電極の選択期間には前記記憶回路から読み出した表示データに基づく電圧を印加し、それ以外の期間には同一の表示データに基づく電圧を印加する機能を有することを特徴とする。本発明によれば、信号電極用駆動回路に内蔵されている記憶回路から表示データを読み出す動作を停止することにより、非表示行アクセス期間の信号電極用駆動回路の消費電流を0近くまで低減することができる。

さらに、上記本発明の電気光学装置において、前記表示領域の走査電極の選択期間以外の期間には、前記第2の駆動手段は、全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間毎に、前記信号電極への印加電圧を、全画面表示状態においてオン表示させる場合の電位とオフ表示させる場合の電位に交互に切り替えることが好ましい。非表示行アクセス期間であっても、周期的に駆動電圧を極性反転させるので、液晶への直流電圧印加やクロストークを防止できる。

さらに、上記本発明の電気光学装置において、前記走査電極又は前記信号電極への印加電圧を形成して前記駆動手段へ供給する駆動電圧形成回路を有し、該駆動電圧形成回路は、前記印加電圧の電圧を調整するコントラスト調整回路を含み、前記表示領域の走査電極の選択期間以外の期間には、前記コントラスト調整回路の動作を停止してなることが好ましい。本発明の電気光学装置は非表示行アクセス期間の駆動回路での消費電力が極めて小さいため、駆動電圧をコンデンサで保持しておけばこの間はコントラスト調整回路を停止しても駆動電圧の変動は小さく実用上の問題は無い。コントラスト調整回路を停止することで駆動回路の消費電力をさらに低減することができる。

また、本発明の液晶表示装置の駆動方法は、液晶表示パネルの全画面のうちの一部領域を表示状態とし、他の領域を非表示状態とする部分表示状態が可能な反射型あるいは半透過型の液晶表示装置の駆動方法において、前記液晶表示パネルをノーマリーホワイト型とするとともに、前記部分表示状態では前記非表示領域の液晶にはオフ電圧以下の実効電圧を印加することを特徴とする。ノーマリーホワイト型を採用することにより部分表示状態において非表示領域が白となるので違和感の無い表示を実現することができる。また、非表示領域の液晶にオフ電圧以下の実効電圧を印加する回路手段として消費電力が小さく容易な手段を用いることができ、更に、非表示領域の液晶の誘電率が小さいので液晶の交流駆動に伴う充放電電流が小さくなり、全画面が表示状態の時と比べて表示装置全体としての消費電力を著しく低減することが可能となる。

さらに、上記液晶表示装置の駆動方法において、前記液晶表示パネルは単純マトリクス方式液晶パネルであって、前記部分表示状態において前記非表示領域の走査

電極に非選択電圧のみを印加することが好ましい。さらに、前記液晶表示パネルは単純マトリクス方式液晶パネルであって、前記部分表示状態において前記非表示領域の信号電極にオフ表示となる電圧のみを印加することが好ましい。

さらに、上記液晶表示装置の駆動方法において、前記液晶表示パネルはアクティブマトリクス方式液晶パネルであって、前記部分表示状態に移行する少なくとも1フレーム目には前記非表示領域の画素の液晶にオフ電圧以下の電圧を印加し、続くフレームから前記非表示領域の走査電極に非選択電圧のみを印加することが好ましい。さらに、前記液晶表示パネルはアクティブマトリクス方式液晶パネルであって、前記部分表示状態に移行する少なくとも1フレーム目には前記非表示領域の画素の液晶にオフ電圧以下の電圧を印加し、続くフレームから前記非表示領域のアクセス期間はオフ電圧以下の電圧のみを前記信号電極に印加することが好ましい。

このようにすれば、表示画面の行方向及び列方向に部分表示領域を設け、それ以外を非表示とすることができる。また、ノーマリーホワイト型の液晶表示パネルであるため、非表示領域は白表示となって表示の違和感が少なく、また非表示領域の画素に高電圧印加を印加しないため、低消費電力化することができる。

また、本発明の液晶表示装置は、上記液晶表示装置の駆動方法を用いて駆動されることを特徴とし、それにより部分表示状態となっても表示の違和感が少なく、低消費電力な液晶表示装置を提供することができる。

また、本発明の電子機器は、上記本発明の電気光学装置や上記の液晶表示装置を表示装置として用いた電気光学装置を提供することができる。特に、電子機器が電池を電源とするものであれば、表示装置での消費電力を低減することにより、電池寿命を大きく延ばすことができる。

〔図面の簡単な説明〕

- 25 図1は本発明の実施形態における液晶表示装置のブロック図。
図2は本発明の実施形態で用いる駆動電圧形成回路のブロック図。
図3は本発明の実施形態におけるタイミング図。
図4は本発明の実施形態における液晶駆動電圧波形を説明するための図であって、Aは選択電圧 v_s フィールド（Comパターン）を示す図、Bは表示パターンを

示す図、Cは信号電極駆動電圧 v_s 表示パターンを示す図である。

図中Aにおいて、 $Y_{4n+1} \sim Y_{4n+4}$ は選択されている1～4行目を意味する($n=0, 1, 2, \dots, 49$)。1はVH、-1はVLを意味する。Aの行列は液晶交流駆動信号Mが“L”の場合であり、Mが“H”の場合には±が逆転する。

- 5 図中Bにおいて、 $d_1 \sim d_4$ は選択されている1～4行目にある画素のオン/オフ状態を示す。オン画素を-1、オフ画素を1で表す。

図中Cにおいて、演算結果における、0はVC、±2は±V1、±4は±V2を意味する。Cの行列は液晶交流駆動信号Mが“L”の場合であり、Mが“H”の場合には±が逆転する。

- 10 図5は本発明の実施形態における制御回路の部分図。

図6は図5の回路の動作を示すタイミング図。

図7は本発明の他の実施形態におけるタイミング図。

図8は本発明の他の実施形態で用いる液晶駆動電圧形成回路のブロック図。

図9は本発明の他の実施形態におけるタイミング図。

5 図10は本発明の他の実施形態におけるタイミング図。

図11は本発明の実施形態における信号電極用駆動回路の部分ブロック図。

図12は本発明の実施形態における走査電極用駆動回路のブロック図。

図13は本発明の実施形態におけるコントラスト調整回路の回路図。

図14は本発明の液晶表示装置における部分表示状態を説明するための図。

10 図15は本発明の液晶表示装置の構成例を示した図。

図16は図15の液晶表示装置の動作を示すタイミング図。

図17は図15の液晶表示装置における全画面表示状態から部分表示状態への移行を説明するための図。

図18は従来の液晶表示装置における部分表示状態を説明するための図。

15 図19は部分表示機能を有した従来の液晶表示装置のブロック図。

図20は図19の液晶表示装置の駆動電圧波形図。

図21は図19における駆動電圧作成回路の詳細回路図。

図22は二端子型非線形素子を画素に有するアクティブマトリクス型液晶表示パネルの画素の等価回路図。

20 図23はトランジスタを画素に有するアクティブマトリクス型液晶表示パネルの画素の等価回路図。

図24は本発明の電気光学装置や液晶表示装置を表示装置として用いた電子機器の概観図。

図25は本発明の電子機器の回路ブロック図。

- 25
- 1, 51 … 液晶表示パネル
 - 2, 52 … 走査電極用駆動回路 (Yドライバ)
 - 3, 53 … 信号電極用駆動回路 (Xドライバ)
 - 4, 54 … 液晶駆動電圧形成回路
 - 5, 55 … LCDコントローラ

- 6, 56 ... 電源
- 7, 17 ... 昇圧/降圧用クロック形成回路
- 8 ... 負方向6倍昇圧回路
- 9, 20 ... 2倍昇圧回路
- 5 10 ... 負方向2倍昇圧回路
- 11, 12, 19 ... 1/2降圧回路
- 13, 21 ... コントラスト調整回路
- 14 ... レジスタ
- 15 ... 部分表示制御信号形成部
- 10 16 ... ANDゲート
- 18 ... 負方向8倍昇圧回路
- 22 ... プリチャージ信号発生回路
- 23 ... 行アドレス発生回路
- 24, 31 ... Comパターン発生回路
- 15 25 ... 表示データRAM
- 26 ... 読み出し表示データ制御回路
- 27 ... Xドライバ用MLSデコーダ
- 28, 34 ... レベルシフタ
- 29, 35 ... 電圧セレクタ
- 20 30 ... 初期設定信号発生回路
- 32 ... シフトレジスタ
- 33 ... Yドライバ用MLSデコーダ
- 57 ... 走査制御回路
- 107 ... ノーマリーブラック型の液晶表示パネル
- 25 FRM ... フレーム開始信号 (画面走査開始信号)
- CA ... フィールド開始信号
- CLY ... 走査信号転送用クロック
- CLX ... データ転送用クロック
- Data, Dn ... 表示データ

- LP, LPI ... データラッチ信号
PD, CNT, PDH ... 部分表示制御信号
Don ... 表示制御信号
Vcc ... 入力電源電圧
5 GND ... グランド電位
VEE ... 負側高電圧
VH ... 正側選択電圧
VL ... 負側選択電圧
VC ... 非選択電圧 (中央電位)
10 $\pm V1, \pm V2, \pm VX$ (, VC) ... 信号電圧
V0~V5 ... 液晶駆動電圧
f1~f4 ... フィールド区分記号
M ... 液晶交流駆動信号
Xn ... 信号電極
15 Y1~Y200, Y4n+1~Y4n+4 ... 走査電極
RV, RV1 ... 可変抵抗
Qb, Q1 ... バイポーラ・トランジスタ
Qn ... nチャンネルMOSトランジスタ
R1, R2, R3a, R3b, R4, R5 ... 抵抗
20 S2a, S2b ... スイッチ
OP1~OP4 ... オペアンプ
D ... 部分表示領域
VS ... 正側選択電圧
MVS ... 負側選択電圧
25 VX ... 正側信号電圧
MVX ... 負側信号電圧

〔発明を実施するための最良の形態〕

以下、本発明の好適な実施形態を図面に基づいて説明する。

図1は本発明による電気光学装置の実施形態の一例としての液晶表示装置を示すブロック図である。まずその構成を説明する。ブロック1はスーパーツイステッドネマチック（STN）型の液晶を用いた単純マトリクス型液晶表示パネル（LCDパネル）であり、複数の走査電極を形成した基板と複数の信号電極を形成した基板とが数 μm の間隔で対向して配置され、その間隙に上述の液晶が封入されている。複数の走査電極と複数の信号電極の交差部の液晶により、画素（ドット）がマトリクス状に配置される。また、基板の外面側に必要に応じて位相差板や偏光板のような偏光素子を配置してなる。

なお、液晶は、本実施形態で用いるSTNだけでなく、液晶分子がねじれ配向したタイプ（TN型など）、ホメオトロピック配向したタイプ、垂直配向したタイプや、強誘電などのメモリー型など、種々用いることができる。また、高分子分散型液晶のように光散乱型の液晶でもよい。液晶表示パネルは、透過型でも反射型でも半透過型でも構わないが、低消費電力化のためには反射型や半透過型が好ましい。液晶表示パネル1をカラー化する場合には、基板内面にカラーフィルタを形成する、照明装置の発光する3色を時系列で切り替える、などの方法が考えられる。

ブロック2は液晶表示パネルの走査電極を駆動する走査電極用駆動回路（Yドライバ）であり、ブロック3は液晶表示パネルの信号電極を駆動する信号電極用駆動回路（Xドライバ）である。液晶の駆動に必要な複数の電圧レベルはブロック4の駆動電圧形成回路で形成され、Xドライバ3とYドライバ2を經由して液晶表示パネル1に印加される。ブロック5はそれらの回路に必要な信号を供給するコントローラであり、PDは部分表示制御信号、FRMはフレーム開始信号、CLXはデータ転送用クロック、Dataは表示データである。LPはデータラッチ信号であるが、走査信号転送用クロック及び駆動電圧形成回路用クロックを兼ねている。ブロック6は以上の回路の電力供給源である。

コントローラ5、駆動電圧形成回路4、Xドライバ3及びYドライバ2を個別のブロックとして図示してあるが、これらは別々のICになっている必要は無く、コントローラ5をYドライバ2又はXドライバ3に内蔵させたり、駆動電圧形成回路をYドライバ2又はXドライバ3に内蔵させてもかまわず、XとYのドライバを1チップICにしてもかまわず、さらには、これらの回路をすべてを1チップICに

まとめてもかまわない。また、これらの回路ブロックは、液晶表示パネル1とは別基板に配置しても、液晶表示パネル1を構成する基板上にICとして載置したり、基板に回路を作り込んで配置してもよい。

5 本発明の液晶表示装置は、単純マトリクス型であるため、非選択行の走査電極に印加する電圧が1レベルのみの駆動方法を用いているので、駆動回路が簡単になり、消費電力も小さくできる。なお、非選択電圧は液晶への印加電圧の極性に対応して2電圧レベル用意して、それを極性反転に応じて交互に選択する駆動方法を採用しても構わない。特に、後述する2端子型非線形素子を画素に有するアクティブマトリクス型液晶表示装置においては、そのような駆動方法が従来から用いられる。

10 また、図1の駆動電圧形成回路ブロック4は主要部が電圧を昇圧又は降圧するチャージ・ポンプ回路で構成されている。ただし、チャージ・ポンプ回路以外の昇圧/降圧回路を用いてもよい。

液晶表示パネル1は1例として行数(走査電極数)が全部で200あり、必要な時は全画面が表示状態(全画面表示モード)となるが、待機時等には200行の内
15 の40行だけが表示状態となり、残りの160行が非表示状態(部分表示モード)となる。具体的な駆動方法については以下の個別の実施形態において説明する。

(第1の実施形態)

ここでは図2~4を用いて、4行の走査電極が同時に選択され、順次4行の走査電極単位で同時選択がなされるという駆動方法(以下では4MLS(Multi-Line-Selection)駆動法と表す)を用いて部分表示を行った場合の例について述べる。まず4MLS駆動用の駆動電圧形成回路4の例をそのブロック図である図2を用いて説明する。

25 MLS駆動法では走査信号電圧(Yドライバ2が出力する走査電圧)として非選択電圧VC、正側選択電圧VH(VCを基準とした正側電圧)、負側選択電圧VL(VCを基準とした負側電圧)の3つの電圧レベルが必要である。ここに、VHとVLはVCを中心として対称である。4MLS駆動法では信号電圧(Xドライバ3が出力する信号電圧)として±V2、±V1、VCの5つの電圧レベルが必要であり、±V2、±V1の対応する電圧どうしはそれぞれVCを中心として対称である。図2の回路は(Vcc-GND)を入力電源電圧とし、データラッチ信号LPを

チャージ・ポンプ回路のクロック源として、以上の電圧を出力する。以下特記しない限り、GNDを基準(0V)とし、 $V_{cc} = 3V$ として説明する。液晶駆動電圧の内のV_CとV₂には各々GNDと V_{cc} をそのまま用いる。

- 5 ブロック7は昇圧/降圧用クロック形成回路であり、データラッチ信号LPからチャージ・ポンプ回路を動作させるための狭い時間間隔を持つ2相クロックを形成する。ブロック8は負方向6倍昇圧回路であり、($V_{cc} - GND$)を入力電源電圧として V_{cc} を基準として負方向に入力電源電圧の6倍の電圧である $V_{EE} \doteq -1.5V$ を形成する。なお、以下、負方向とは所定の電圧を基準とした負側電圧の方向を示し、正方向とは同じく正側電圧の方向を示す。ブロック13は必要な負側選
- 10 択電圧V_L(たとえば-1.1V)をV_{EE}から取り出すためのコントラスト調整回路であり、バイポーラ・トランジスタと抵抗により構成される。ブロック9は正側選択電圧V_Hを形成する2倍昇圧回路であり、($GND - V_L$)を入力電圧としてV_Lを基準に正方向に入力電圧の2倍の電圧であるV_H(たとえば1.1V)を形成する。
- 15 ブロック10は負方向2倍昇圧回路であり、($V_{cc} - GND$)を入力電源電圧として V_{cc} を基準に負方向に入力電源電圧の2倍の電圧である $-V_2 \doteq -3V$ を形成する。ブロック11は1/2降圧回路であり、($V_{cc} - GND$)を入力電源電圧としてこれを1/2に降圧した電圧である $V_1 \doteq -1.5V$ を形成する。ブロック12も1/2降圧回路であり、($GND - (-V_2)$)を入力電源電圧として
- 20 これを1/2に降圧した電圧である $-V_1 \doteq 1.5V$ を形成する。

- 以上で4ML S駆動法に必要な電圧が形成できる。ブロック8~12はいずれもチャージ・ポンプ方式の昇圧/降圧回路である。こうしたチャージ・ポンプ方式の昇圧/降圧回路による駆動電圧形成回路は電力供給効率が高いため、4ML S駆動法によって液晶表示装置を低消費電力で駆動することができる。なお、ブロック8
- 25 ~12のチャージ・ポンプ回路のそれぞれは周知の構成であって、昇圧回路の場合は一例として、コンデンサをN個並列に接続して入力電圧を充電した後に、N個のコンデンサを直列接続すれば入力電圧のN倍の昇圧電圧が得られ、降圧回路であれば同一容量のコンデンサをN個直列接続して両端から入力電圧を充電した後に、N個のコンデンサを並列にすれば1/Nの降圧電圧が得られる。クロック形成回路7

が形成する2相のクロックは、これらのコンデンサを直列と並列に切り替え接続するスイッチの制御クロックとなる。

5 なお、駆動電圧形成回路4における回路ブロック8~12の全てまたはその内の幾つかは、チャージ・ポンプ回路ではなく、コイルとコンデンサを利用した周知のスイッチングレギュレータに置き換えて構成しても構わない。

図3は液晶駆動電圧波形を含んだ、図1及び図2に示す液晶表示装置のタイミング図の例であり、図4は液晶駆動電圧波形例を説明するための図である。図3は全画面で走査電極が200行あり、その内の40行だけが表示状態となっており、表示状態の領域に走査電極1本置きに横線を表示している場合の例である。フレーム
10 開始信号FRMのパルスとパルスの間は、一画面を走査する1フレーム期間であり、その長さは200H(1Hは1選択期間又は1水平走査期間)とする。

CAはフィールド開始信号で、1フレームは50Hずつの4つのフィールドf1~f4に分割される。データラッチ信号LPの周期は1Hであり、信号LPの1クロック毎に4行の走査電極が同時に選択される。選択されている行の走査電極には
15 選択電圧VHあるいはVLが印加され、その他の行の走査電極には非選択電圧VCが印加される。Y1~Y40, Y41~Y200の波形は、1~200行の走査電極に印加される走査電圧駆動波形を示す。信号LPの1クロック目でY1~Y4、2クロック目でY5~Y8、…、10クロック目でY37~Y40の走査電極が
20 順次選択され、10Hの間に40行の選択が一巡する。この40行の内のある4行が選択されている間は部分表示制御信号PDは“H”レベルとなっており、40行の選択期間中10HはPDは“H”レベルを継続する。40行の選択が終わるとPDは“L”レベルとなり、1フィールド50Hの残りの期間40Hは“L”レベルを継続する。通常、Yドライバ2はすべての出力を制御信号の入力により非同期で
25 非選択電圧VCに固定する制御端子を有している。部分表示制御信号PDをYドライバ2のそうした制御端子に入力することにより、信号PDが“L”の期間となる1フィールドfの50Hの内の非表示行アクセス期間40Hは、200行の全走査電極が非選択レベルVCに固定された状態となる。

なお、Mは液晶交流駆動信号であり、“H”レベルと“L”レベルとで画素の液晶に印加する駆動電圧(走査電圧と信号電圧の差)の極性を切り替えている。また

、 X_n は1～40行だけが表示状態、41～200行が非表示状態で、表示状態の部分に走査電極1本置きに横線を表示している場合における、 n 番目の信号電極に印加する信号電極駆動波形を示している。

各フィールドとも以上の動作の繰り返しであるが、選択されている4行の走査電極へ印加する選択電圧 V_H 、 V_L の与え方が各々のフィールド f_1 ～4において異なる。この様子を図4Aに示す。選択されている4行の走査電極へ印加する選択電圧が、フィールド f_1 においては1行目から4行目に順番に V_H 、 V_L 、 V_H 、 V_H であるが、フィールド f_2 においては1行目から4行目に順番に V_H 、 V_H 、 V_L 、 V_H という具合である。各フィールドにおける選択電圧の組み合わせ方をComパターンと表す。図4Aは、 V_H を1、 V_L を-1で表した行列式を示すもので、このComパターンはある正規直交行列に従っている。

信号電圧は表示パターンとComパターンとによって決まる。オン画素を-1、オフ画素を1として表示パターンを図4Bのように4行1列の行列式で表すと、各フィールド f_1 ～ f_4 のそれぞれにおいて、 n 番目の信号電極 X_n の走査電極 Y_{4n+1} ～ Y_{4n+4} 行目の画素に印加する信号電圧は、図4Cに示すようにComパターン行列と表示パターン行列との積で表すことができる。積の行列の各行が4つの行の画素の表示に合わせて信号電極に印加する信号電圧となる。たとえば、図4Cによれば、信号電極 X_n にはフィールド f_1 では $(d_1 - d_2 + d_3 + d_4)$ の演算結果に基づく信号電圧が印加され、フィールド f_2 では $(d_1 + d_2 - d_3 + d_4)$ の演算結果に基づく信号電圧が印加され、フィールド f_3 、 f_4 でも図4Cに示す演算結果に基づき信号電圧が決まる。なお、演算結果において、0は V_C 、 ± 2 は $\pm V_1$ 、 ± 4 は $\pm V_2$ を意味する。

具体的には、たとえば全画面がオン表示(d_1 ～ d_4 が全て-1)の場合には演算結果は全ての行が-2となるので信号電圧はどのフィールドも $-V_1$ となり、全画面がオフ表示(d_1 ～ d_4 が全て1)の場合には演算結果は全ての行が2となるので信号電圧はどのフィールドも V_1 となる。走査電極1本置きに横線表示($d_1 = d_3 = -1$ 、 $d_2 = d_4 = 1$)の場合には演算結果はフィールド f_1 と f_4 が-2となるので信号電圧は $-V_1$ となり、フィールド f_2 と f_3 が2となるので信号電圧は V_1 となる。

図3において、表示領域の走査電極に選択電圧が印加されている間は、信号電極 X_n へは前述したように表示パターンに応じて演算された結果として選択された駆動電圧が印加される。非表示行アクセス期間40Hの信号電圧をVCに固定することは好ましくない。全画面表示状態と部分表示状態とを切り替えた時に表示されている領域1行～40行のコントラストが変わらないように、非表示行アクセス期間40Hの信号電圧は、2つの状態で表示領域の液晶に加わる実効電圧が同じになることが必要であるからである。そのため、ここではその間の信号電圧を表示領域の最後の4行(Y37～Y40)の走査電極を選択している時の電圧 $-V_1$ をそのまま継続させている。非表示行アクセス期間40Hの信号電圧はそれぞれ1フィールド内では一定電圧に固定されているが、各フィールド間では必ずしも同一電圧にはなっていない。信号電極 X_n の駆動電圧は、フィールド毎の非表示行アクセス期間は $-V_1$, V_1 , V_1 , $-V_1$ と変化する。このように、非表示行アクセス期間40Hの信号電圧は各フィールド間で同一電圧に固定する必要は無く、また、次に述べる液晶駆動電圧の極性反転に伴っても変化する。

Mは液晶交流駆動信号で、図3は液晶駆動電圧の極性を1フレーム毎に反転する場合を示している。液晶交流駆動信号Mのレベルが反転すると前述した図4AのComパターンの極性が反転(1は -1 、 -1 は1に反転)し、それに応じて走査電極と信号電極に印加される選択電圧と信号電圧のVCを基準とした極性も反転する。全画面表示状態においては、液晶交流駆動信号Mを11H毎に反転させ、液晶に印加する選択電圧の極性を11H毎に反転して、表示クロストークの発生を低減している。一方、部分表示状態では、表示領域Dについては全画面表示の場合と同様に同じ期間(11H)毎に極性反転駆動するが、非表示領域においては11Hより長い期間で、液晶への印加電圧は極性反転させる。部分表示領域が小さいと非表示行アクセス期間が長くなってしまい、表示領域Dが高デューティで駆動された後の長い期間に信号電極及び走査電極の電位が固定し、極性反転はフレーム毎になってしまうが、実験の結果、画質面では問題が無かった。また非表示アクセス期間には液晶駆動電圧が固定されることにより、液晶層や、Yドライバ2及びXドライバ3や、コントローラ5等において電圧変化に伴い発生する充放電電流や貫通電流による消費電力が大幅に少なくなるので、低消費電力化の面でも好ましい。消費電力

は、非表示領域が大きくなるほど、非表示アクセス期間が長くなって走査電圧及び信号電圧の固定期間が長くなることにより、液晶や回路の充放電が抑えられより低減することができる。

5 以上の方法により、4 M L S 駆動法の場合の部分表示機能を実現できる。こうした方法により部分表示状態での消費電力を表示行数にほぼ比例するところまで低減することができる。

10 なお、液晶表示パネル 1 が全画面表示状態のときは、制御信号 P D は常時 “H” レベルで、データラッチ信号 L P は連続供給されて走査電極 Y 1 ~ Y 2 0 0 が 4 行毎に同時選択され 4 行単位で順次選択される。また、全画面表示状態では液晶駆動電圧の極性反転は、所定期間毎に行うことが必要である。たとえば 1 1 H 毎に選択電圧及び信号電圧の極性を切り替えて、極性反転を行う必要がある。この他、フレーム期間毎に液晶駆動電極の極性反転を行ったり、これに加えて、フレーム内で所定期間毎に極性反転するようにしてもよい。

15 また、全画面表示の場合と一部の行だけに部分表示する場合とで、表示領域にある各走査電極に選択電圧を印加する時間と電圧は同じである。従って、部分表示機能のために駆動電圧形成回路 4 に追加が必要な要素は無い。

20 なお、以上の実施形態では 4 ライン同時選択の場合の M L S 駆動法について述べてきたが、同時選択ライン数は 4 に限定されるものではなく、2 や 7 等々、複数のラインの同時選択であれば構わない。同時選択ライン数が異なれば 1 フィールドの期間も異なることになる。また、選択電圧の印加を 1 フレーム内で均等分散させる場合について述べてきたが、均等分散させない場合（たとえば、Y 1 ~ Y 4 の選択を 4 H に連続して行い、Y 5 ~ Y 8 の選択を次の 4 H に連続して行うように、選択をフレーム内でまとめる方法など）にも適用可能である。また、実施形態では全画面を 2 0 0 行とし部分表示行数を 4 0 行としたが、これに限られるものではなく、
25 さらに部分表示の箇所もこれに限られるものではない。

さらに、上記実施形態においては 1 フィールド毎のデータラッチ信号 L P のクロック数を（表示行数 / 同時選択ライン数）として説明したが、ドライバの制約等を考慮してクロック数を 1 0 H の前後に少し追加する場合も本発明の趣旨に含まれるものである。

(第2の実施形態)

次に図5と図6を用いて本実施形態を説明する。図5は図1におけるコントローラ5の中の一部を示した回路図であり、部分表示状態を制御する回路ブロックである。また、図6は図5の回路の動作を説明するタイミング図であり、第1の実施形態の図3のタイミング図の一部を拡大及び追加した図である。本発明の液晶表示装置の構成及び動作は、第1の実施形態での説明と同様である。そのため、第1の実施形態と同じ部分については説明を省略する。

まず、図5の回路の構成を説明する。14は8ビット程度のレジスタであり、部分表示状態か否かの情報と部分表示する行数に対応した情報とが設定される。行数10の設定を7ビットで行えば、1行ずつの線順次駆動のパネルでは $2^7 = 128$ 行までの部分表示が1行単位で設定でき、4行同時選択駆動(4MLS駆動法)のパネルでは $2^7 \times 4 = 512$ 行までの部分表示が4行単位で設定できることになる。

15はカウンタを主体とする回路ブロックで、フィールド開始信号CA、データラッチ信号LPIといったタイミング信号とレジスタ14の設定値とを基に、部分表示を制御するタイミング信号PDとCNTを形成する。LPIはLPの基になる信号であり、図6に示したように、PDが“L”レベルの非表示行アクセス期間においても一定周期のクロックが存在する信号である。16はANDゲートである。

部分表示制御信号形成ブロック15は図6に示すように、フィールド開始信号CA、データラッチ信号LPI及びレジスタ設定値を基にして、部分表示制御信号PDより1H先行する信号CNTをまず形成する。回路ブロック15では、たとえば、LPIを入力して行数を計数するカウンタとレジスタ14の設定値により得られる行の値との一致検出によりCNTのレベルを切り替えるなどにより、CNTを形成することができる。CNTとLPIとのAND出力がLPとなる。PDはCNTをLPIで1H遅延させて形成する。全画面表示状態においてはCNTは定常的に25 “H”レベルであって、ANDゲート16が開いたままとなり、LPにはLPIと同じ信号がそのまま送り出される。これにより、200行の全走査電極は所定数の行単位で選択がなされていく。

部分表示の場合は、シフトレジスタ14の設定値に応じて、1フィールド期間中の部分表示期間を示すPDを、設定値により指定された期間に“H”レベルにす

る。そのPDが“H”レベル期間に対応した長さの“H”レベルを有するCNTで、LPの出力を制御することにより、CNTが“H”の期間中にのみデータラッチ信号LPが出力されるようになる。

5 以上の方法により、部分表示の行数に対応する値を制御回路のレジスタ14に設定し、その設定値に従って部分表示の行数をPD(CNT)の調整により可変させることが可能となる。部分表示機能を実現するにあたり、LP周期の変更やバイアス比及び選択電圧の変更といったハード的に制約のある手段を設ける必要が無いため、使用者が好ましい部分表示行数をレジスタのような設定手段にソフト的に設定でき、汎用性の高い部分表示機能を有した液晶表示装置となる。

- 10 なお、以上の例ではパネルの先頭から一定の行数だけ部分表示させる場合について述べてきたが、設定手段のレジスタを2系列用意して各レジスタに部分表示領域の開始行と終了行に対応する値を設定すれば、行数に加えて部分表示領域の位置も可変とすることができる。この場合、回路ブロック15では、上記したカウンタの計数值と第1レジスタに設定される開始行とを比較して一致によりCNTを“H”
- 15 にし、カウンタ計数值と第2レジスタに設定される終了行とを比較して一致によりCNTを“L”にするように制御する。

(第3の実施形態)

- 本実施形態は、非表示行アクセス期間における信号電極の電位が全画面オフ表示の場合と同じレベルに固定されているという点だけが第1の実施形態と異なる場合
- 20 の例である。図4AのComパターンによる選択電圧均等分散型の4MLS駆動法とチャージ・ポンプ回路を主体とする図2のような駆動電圧形成回路4を採用している点、全画面で走査電極が200行あり、その内の40行だけが表示状態となっている点、表示状態の部分に走査電極1本置きに横線を表示している場合の例である点、1フレーム期間の長さが200Hである点、非表示行アクセス期間の走査電
- 25 極への印加電圧を非選択電圧VCに固定している点、液晶駆動電圧の極性を1フレーム毎に反転している点は第1の実施形態と同じである。そのため、第1の実施形態と同じ部分については説明を省略する。

図7は本実施形態におけるタイミング図を示したものであり、第1の実施形態で説明した図3とは信号電極X_nに印加する電圧波形だけが異なっている。走査電極

Y1～Y200に印加する電圧波形は図3と同一であるため、図7への記載は省略してある。

本実施形態においては、非表示行アクセス期間（各フィールドf中の40Hの期間）に信号電極X_nに印加する電位は、全画面オフ表示の場合と同じレベル±V₁に固定している。すなわち、非表示行アクセス期間の信号電圧は、液晶交流駆動信号Mが“L”の時はV₁に固定し、Mが“H”の時は−V₁に固定して、1フレーム毎に反転している。

こうした方法により表示領域の液晶に加わる実効電圧を、全画面表示状態の場合と部分表示状態の場合とで同じにすることができ、全画面表示と部分表示の2つの状態を切り替えた時に表示領域のコントラストが変わらないようにすることができる。非表示行アクセス期間の信号電圧を全画面オフ表示の場合と同じ電圧に固定することは、Xドライバ3にわずかな変更を追加するだけで可能である。その方法の1例については第6の実施形態のところで説明する。

非表示行アクセス期間の信号電圧を、第1の実施形態のように表示領域の最後の4行の走査電極（Y37～Y40）を選択している時の電圧をそのまま継続させるという方法よりも、この実施形態のように全画面オフ表示または全画面オン表示の場合の信号電圧と同じレベルにするという方法の方がフリッカーの発生を抑えることができるという点で好ましい。

その理由を以下に述べる。部分表示領域の最後の4行の表示パターンが、3行がオン表示で残りの1行がオフ表示の場合、あるいはそれとは逆に3行がオフ表示で残りの1行がオン表示の場合は、第1の実施形態では、信号電圧が4フィールドの内の3フィールドはVCとなり、残りの1フィールドは部分表示領域の最後の4行のオン行数に応じて−V₂あるいはV₂となる。従って、非表示行アクセス期間の信号電圧も4フィールドの内の3フィールドはVCとなり、残りの1フィールドは部分表示領域の最後の4行のオン行数に応じて−V₂あるいはV₂となる。

一方、本実施形態の場合には、前述のように、4フィールドとも液晶交流駆動信号Mに応じて、−V₁（全画素オン表示の信号電極電圧）あるいはV₁（全画素オフ表示の信号電極電圧）となる。第1の実施形態の場合の±V₂の電圧は±V₁の2倍と大きいため液晶が応答し易く、フリッカーの要因となる。従って、非表示行

アクセス期間の信号電圧を、全画面オフ表示または全画面オン表示の場合と同じ電圧にする方が画質面で好ましい。

(第4の実施形態)

ここではSA (Smart-Addressing) 駆動方法を用いて部分表示を行った場合の例
5 について述べる。液晶表示装置の構成は、先に説明した図1と同様である、SA駆動方法とは、従来の駆動電圧波形を示した図20において、たとえば液晶交流駆動信号Mが“H”の期間の駆動電位を全体的に($V_1 - V_4$)だけ低くして非選択電圧を1レベルにした駆動方法であり、走査電極は従来駆動と同様に順次1行ずつ選択される。まず、図1のブロック4に相当するSA駆動用の駆動電圧形成回路の例
10 をそのブロック図である図8を用いて説明する。

SA駆動法でもMLS駆動法と同様に走査信号電圧として非選択電圧 V_C 、正側
選択電圧 V_H 、負側選択電圧 V_L の3つの電圧レベルが必要である。ここに、 V_H
と V_L は V_C を中心として対称である。SA駆動法の場合の V_H はMLS駆動法の
場合の V_H よりもかなり高電圧となる。信号電圧としては $\pm V_X$ の2つの電圧レベ
15 ルが必要であり、これらの電圧も V_C を中心として対称である。図8の回路は($V_{cc} - GND$)を
入力電源電圧とし、データラッチ信号LPをチャージ・ポンプ回路のクロック源として以上の電圧を出力する。以下、特記しない限り、 GND を基準($0V$)とし、 $V_{cc} = 3V$ として説明する。

信号電圧の $-V_X$ と V_X には各々 GND と V_{cc} をそのまま用いる。ブロック1
20 7は昇圧/降圧用クロック形成回路であり、入力信号LPからチャージ・ポンプ回路18~20を動作させるための狭い時間間隔を持つ2相クロックを形成する。ブロック19は1/2降圧回路であり、入力電源電圧 V_{cc} を1/2に降圧した電圧である $V_C \div 1.5V$ を形成する。ブロック18は負方向8倍昇圧回路であり、($V_{cc} - GND$)を入力電源電圧として V_{cc} を基準に負方向に
25 入力電源電圧の8倍の電圧である $V_{EE} \div -21V$ を形成する。ブロック21は必要な負側選択電圧 V_L (たとえば $-17V$)を V_{EE} から取り出すためのコントラスト調整回路である。ブロック20は正側選択電圧 V_H を形成する2倍昇圧回路であり、($V_C - V_L$)を入力電圧として V_L を基準に正方向に
入力電圧の2倍の電圧である V_H (たとえば $20V$)を形成する。

以上でSA駆動に必要な電圧が形成できる。ブロック18~20はいずれもチャージ・ポンプ方式の昇圧/降圧回路である。チャージ・ポンプ回路は前述のように2相クロックを用いた複数のコンデンサの直並列スイッチングにより構成される。こうしたチャージ・ポンプ方式の昇圧/降圧回路による駆動電圧形成回路は電力供給効率が高いため、SA駆動法による液晶表示装置を低消費電力で駆動することができる。

図9は液晶駆動電圧波形を含んだタイミング図の例であり、全画面で走査電極が200行あり、その内の40行だけが表示状態となっており、表示状態の部分に走査電極1本置きに横線を表示している場合の例である。

10 1フレーム期間の長さは200Hとする。データラッチ信号LPの周期は1Hであり、LPの1クロック毎に1行の走査電極が順次選択される。選択されている行の走査電極には選択電圧VHあるいはVLが印加され、その他の行の走査電極には非選択電圧VCが印加される。Y1~Y40, Y41~Y200の波形は、1~200行の走査電極に印加される走査電圧駆動波形を示す。LPの1クロック目で
15 Y1、2クロック目でY2、…、40クロック目でY40の走査電極が順次選択され、40Hの間に40行の選択が一巡する。この40行が選択されている間は部分表示制御信号PDは“H”レベルを継続する。40行の選択が終わるとPDは“L”レベルとなり、残りの期間160Hは“L”レベルを継続する。通常、Yドライバ2は非同期で全出力を非選択電圧VCに固定する制御端子を有している。PDを
20 Yドライバ2のそうした制御端子に入力することにより、PDが“L”の期間となる非表示行アクセス期間160Hは全走査電極が非選択レベルに固定された状態となる。

なお、Mは液晶交流駆動信号であり、“H”レベルと“L”レベルとで画素の液晶に印加する駆動電圧（走査電圧と信号電圧の差）の極性を切り替えている。また
25 、Xnは1~40行だけが表示状態、41~200行が非表示状態で、表示状態の部分に走査電極1本置きに横線を表示している場合における、n番目の信号電極に印加する信号電極駆動波形を示している。

また、図9は液晶駆動電圧の極性反転が1フレーム毎に反転する場合の例である。走査電極に印加される選択電圧は液晶交流駆動信号Mが“L”の時はVH、“H

”の時はVLである。信号電圧はMが“L”の時はオン画素では $-V_X$ 、オフ画素では V_X であり、Mが“H”の時はオン画素では V_X 、オフ画素では $-V_X$ である。先の実施形態にて述べたように、部分表示する行数が少なく非表示領域が大きい場合は、表示領域が高デューティで駆動された後に比較的長い非表示行アクセス期間に信号電極及び走査電極の電位が固定し、極性反転はフレーム毎になってしまうが、実験の結果、画質面は問題が無かった。また、非表示アクセス期間には液晶駆動電圧が固定されることにより、液晶層や、Yドライバ2及びXドライバ3や、コントローラ5等において電圧変化に伴い発生する充放電電流や貫通電流による消費電力が大幅に少なくなるので、低消費電力化の面でも好ましい。消費電力は、非表示領域が大きくなるほど、非表示アクセス期間が長くなって走査電圧及び信号電圧の固定期間が長くなることにより、液晶や回路の充放電が抑えられより低減することができる。

非表示行アクセス期間に信号電極 X_n に印加する電圧は、表示領域の最後の行（Y40）の走査電極を選択している時の電圧（図9では V_X ）をそのまま継続させている。非表示行アクセス期間の信号電圧は1フレーム内では一定電圧に固定されているが、1フレーム毎には V_X と $-V_X$ とに切り変わっている。このように、非表示行アクセス期間の信号電圧は各フレーム間では同一電圧である必要は無い。こうした方法で、全画面表示状態と部分表示状態とを切り替えた時に、表示されている領域のコントラストが変わらないように、非表示行アクセス期間の信号電圧を、非選択電圧 V_C を基準に対称となる2つの電位で交互に繰り返すことにより、表示領域の液晶に加わる実効電圧が同じになる電圧に固定することができる。この実施形態において V_X や $-V_X$ は表示の全面オフ表示や全面オン表示の場合の信号電極電圧に相当しているので、先に説明した実施形態と同様に、非表示行アクセス期間においては信号電極の電位が全面オン表示または全面オフ表示の場合と同じレベルに固定される構成になっていることになる。

なお、信号PDやLPの形成には図5と同様な回路を用いればよい。この場合のタイミング図は図6に次のような変更を加えればよい。すなわち、CAをFRMに、fnの長さを1フレーム期間（200H）に、1フレーム期間のLPIのクロック数を200に、CNTが“H”の期間をLPI200クロック目の立ち下がりか

ら40クロック目の立ち下がりまでに、LPのクロックをLP I 1クロック目から40クロック目までに、PDが“H”の期間をLP I 1クロック目の立ち下がりから41クロック目の立ち下がりまでに変更すればよい。

5 以上の方法により、SA駆動法の場合の部分表示機能が実現できる。こうした方法によっても部分表示状態での消費電力を表示行数にほぼ比例するところまで低減することができる。

10 なお、全画面表示状態では制御信号PDは常時“H”で、LPは連続供給されてY1～Y200が順次選択される。また、全画面表示状態では液晶駆動電圧の極性反転は、所定期間毎に行うことが必要である。たとえば13H毎に選択電圧及び信号電圧の極性を切り替えて、極性反転を行う必要がある。この他、フレーム期間毎に液晶駆動電極の極性反転を行ったり、これに加えて、フレーム内で所定期間毎に極性反転するようにしてもよい。

15 なお、全画面表示の場合と一部の行だけに部分表示する場合とで、表示領域にある各走査電極に選択電圧を印加する時間と電圧は同じである。従って、部分表示機能のために駆動電圧形成回路に追加が必要な要素は無く、図5のような回路を用いて部分表示する行数をソフト的に設定することが可能である。

(第5の実施形態)

20 本実施形態は、表示行に選択電圧が印加されている期間の液晶交流駆動信号Mのタイミングが全画面表示の場合と一部の行だけに部分表示する場合とで同じであるという点が第4の実施形態と異なる場合の例である。SA駆動法とチャージ・ポンプ回路を主体とする図8のような駆動電圧形成回路4を採用している点、全画面で走査電極が200行あり、その内の40行だけが表示状態となっており、表示状態の部分に走査電極1本置きに横線を表示している場合の例である点、1フレーム期間の長さが200Hである点、非表示行アクセス期間の走査電極への印加電圧を非
25 選択電圧VCに固定するとともに、信号電極への印加電圧をVCに対して対称なVXあるいは-VXに固定している点、走査電極に印加される選択電圧が液晶交流駆動信号M=“L”の時はVH、M=“H”の時はVLであり、信号電圧がM=“L”の時はオン画素では-VX、オフ画素ではVXであり、M=“H”の時はオン画素ではVX、オフ画素では-VXである点は第4の実施形態と同じである。そのた

め、第4の実施形態と同じ部分については説明を省略する。

図10は本実施形態におけるタイミング図を示したものであり、13H（13行の走査電極の選択期間）毎に液晶駆動電圧の極性を切り替えている。これにより液晶交流駆動信号Mの周期は26Hとなる。200Hが26Hで割り切れないため、

5 フレーム開始信号FRMに対して液晶交流駆動信号Mのタイミングは1フレームにつき8Hずつずれて行き、13フレームで一巡して図10の始めのタイミングに戻る。

部分表示状態において一定周期の信号Mを形成するには、LPの基になっている図5及び図6に示す連続したクロック信号LPIをその半分の周期に分周した後に

10 、さらに1/2に分周すればよい。全画面表示の場合は図示していないが、同様に13H毎に液晶駆動電圧の極性を切り替えているものとする。このようにして、部分表示状態において表示されている部分の液晶に加わる電圧の極性反転のタイミングを、全画面表示状態の場合と同じにすることができる。

そうすることにより、部分表示状態において表示されている部分の画質を全画面

15 表示状態の場合と同じにすることができる。なお、液晶交流駆動信号Mの形成に、連続したクロック信号LPIではなくLPを用いる場合には、駆動電圧の極性反転周期と部分表示行数との関係で、部分表示状態においてフリッカーが発生したり直流電圧が印加して画質が悪化することがある。

（第6の実施形態）

20 図11は、図1における信号電極駆動回路（Xドライバ3）の部分的なブロック図の例である。4MLS駆動法に対応しており、液晶駆動用出力端子数を1例として160とした。以下に図11の構成と各ブロックの動きについて説明する。

ブロック25は表示データを記憶するRAMであり、2値表示（階調表示が無いオン/オフだけの表示）で240行までの液晶表示パネルに対応できるビット数（

25 160×240画素数分）で構成されている。ブロック22はデータラッチ信号LPに応じてRAM25をプリチャージする信号を発生する回路である。ブロック23はどの4行の表示データをRAM25から読み出すのか指定する行アドレス発生回路であり、フレーム開始信号FRMとデータラッチ信号LPに応じて順次指定されるアドレスは同時選択される4行の走査電極に対応し、LPに応じて4行×16

0列分の画素の表示データを一括出力させるように、4行分のアドレスを順次インクリメントする。

行アドレス発生回路23により指定された4行の表示データがRAM25から読み出されて、ANDゲートで構成されるブロック26の読み出し表示データ制御回路に送られる。部分表示制御信号PDが“H”レベルの期間は表示データと同じ内容がブロック26を經由して次のブロック27に送られるが、PDが“L”レベルの期間はRAMからの表示データが無視されて全画素オフのデータ(0)がブロック27に送られる。ここで、PDが“L”レベルの期間は、全画素がオン表示のデータ(1)をブロック27に入力するように、ブロック26を変更しても構わない。

ブロック24はフレームやフィールドや液晶駆動電圧の極性に応じて図4AのようなComパターンを発生する回路であり、ROM等にComパターンが記憶され、それがフレーム開始信号FRM、フィールド開始信号CA、液晶交流駆動信号M等によりアドレスされて、液晶駆動電圧の極性に応じたComパターン(Mのレベルに応じてパターンが反転/非反転する)が選択出力される。ブロック27はComパターンとブロック26経由の4行分の表示データとから駆動電圧選択信号を形成するXドライバ用のMLSデコーダである。MLSデコーダ27からは、1画素に対して5本の160画素分の駆動電圧選択信号が出力される。駆動電圧選択信号はVC、±V1、±V2の5つの電圧からどの電圧を選択するかを指示する5本で1組の信号である。Donは全画面を非表示状態にするための表示制御信号であり、Donを“L”レベルにすると5本の選択信号の内のVCの選択を指示する信号だけがアクティブになる。Donが“H”レベルになると、列方向に4行分の画素に表示する表示データとComパターンに基づき、図4Cの行列式に応じて決まる信号電圧が5つの電圧の中から選択される。

ブロック28は駆動電圧選択信号の電圧振幅をロジック電圧(Vcc-GND)から液晶駆動電圧レベル(V2-[-V2])に拡大するレベルシフタである。ブロック29はVC、±V1、±V2の5つの電圧から実際に1つの電圧を選択する電圧セレクタであり、電圧振幅レベルが増幅された駆動電圧選択信号により5つの電圧の供給線に接続されたスイッチの何れかを閉じ、選択された電圧を各信号電極

X1～X160に出力する。以上が図11のブロック図の構成と各ブロックの働きである。

部分表示状態の非表示行アドレス期間において、図3のようにLP信号のクロックを停止して本実施形態のXドライバ3のLP端子に入力すれば、その間はブロック22のプリチャージ信号発生回路やブロック23の行アドレス発生回路を停止、すなわち、RAM25の読み出し動作を停止させることができる。このとき、行アドレス発生回路23はLPが入力されずアドレスがインクリメントされないため、RAM25は表示領域の最後の4行の表示データを出力し続ける。

従って、ブロック26を除いた場合には、第1の実施形態のように、非表示行アクセス期間の信号電圧は表示領域の最後の4行の走査電極を選択している時の電圧がそのまま継続することになる。しかし、図11のように、ブロック26があることにより、Xドライバ3のPD端子に図3のような非表示行アクセス期間で“L”となる信号PDを入力すれば、第4の実施形態のように、非表示行アクセス期間の信号電圧は全画面オフ表示または全画面オン表示の場合の信号電圧と同じ電圧（V1又は-V1）を保つことになる。

全画面に表示するデータを記憶するRAM内蔵型のドライバは、液晶表示装置の低消費電力化に効果的であるため使用されている。また、第1の実施形態にて説明したような選択電圧均等分散型のMLS駆動法においては、RAM内蔵型ドライバにした方が液晶表示装置の構成が容易となる。これらの理由から画質向上と低消費電力化の両方を狙った液晶表示装置には、MLS駆動法に対応したRAM内蔵型ドライバが採用され始めている。こうした液晶表示装置においては、RAMから表示データを読み出す時のプリチャージ（リフレッシュ）動作に伴う電力消費が全消費電力のかなりの部分を占めている。従って、部分表示機能により低消費電力化を追求するには、本実施形態のようなXドライバを用いて非表示行アクセス期間におけるRAMの読み出し動作を停止することが必要である。

以上の実施形態では4ライン同時選択の場合のMLS駆動法について述べてきたが、同時選択ライン数は4に限定されるものではなく、2や7等々でも構わない。また、選択電圧の印加を1フレーム内で均等分散させる場合について述べてきたが、均等分散させない場合（1本の走査電極に対するフレーム内選択期間を連続した

場合)にも適用可能である。なお、図11ではV2端子とVC端子はロジック部電源電圧端子のVccやGNDと独立させているが、独立させなくても構わない。また、2値表示ではなく階調表示のできる液晶表示装置であって表示データRAMが階調ビット数に対応する記憶容量を持つ場合や、複数画面分の表示データRAMを
5 内蔵して画面の切り替え表示を行うことのできる液晶表示装置の場合にも本発明を適用可能である。

(第7の実施形態)

図12は、図1における本発明の走査電極用駆動回路(Yドライバ2)のブロック図の例であり、第6の実施形態と同様に4MLS駆動法に対応している。液晶駆
10 動用出力端子数を1例として240とした。以下に図12の構成と各ブロックの働きについて説明する。

ブロック32はデータラッチ信号LPをクロックとしてフィールド開始信号CAを順次1ビットずつ転送するシフトレジスタである。60ビットから成り240行の内のどの4行に選択電圧を印加するかを指定する。ブロック30は初期設定信号
15 発生回路で、フレーム開始信号FRMやフィールド開始信号CAが“H”レベルの時のデータラッチ信号LPの立ち下がりのタイミングでシフトレジスタ32の先頭ビットを1にセットし、残りの59ビットを0にクリアするための信号を発生する。ブロック31は図11のComパターン発生回路24と同様に、フィールドや液晶駆動電圧極性に
20 応じてComパターンを発生する回路であり、ROM等にComパターンが記憶され、それがフレーム開始信号FRM、フィールド開始信号CA、液晶交流駆動信号M等によりアドレスされて、液晶駆動電圧の極性に
25 応じたComパターンが選択出力される。Xドライバ3とYドライバ2のComパターン発生回路は兼用しても構わない。ブロック33はシフトレジスタ32で指定された60ビットの選択行情報とComパターンとから3本の駆動電圧選択信号を形成するYドライバ用のMLSデコーダである。MLSデコーダ33からは、1行に対して3本の240行分の駆動電圧選択信号が出力される。駆動電圧選択信号はVH、VC、VLの3つの電圧からどの電圧を選択するかを指示する3本で1組の信号である。

Donは全画面を非表示状態にするための表示制御信号であり、Donを“L”レベルにすると3本の選択信号の内のVCの選択を指示する信号だけがアクティブ

になる。Donが“H”レベルになると、選択行とComパターンに基づき図4Aの行列に応じて決まる走査信号電圧が3つの電圧の中から選択される。

ブロック34は駆動電圧選択信号の電圧振幅をロジック電圧($V_{CC}-GND$)から(V_H-V_L)に拡大するレベルシフタである。ブロック35は V_H 、 V_C 、
5 V_L の3つの電圧から実際に1つの電圧を選択する電圧セクタである。電圧振幅レベルが増幅された駆動電圧選択信号により3つの電圧の供給線に接続されたスイッチの何れかを閉じ、選択された電圧を各走査電極 $Y_1\sim Y_{240}$ に出力する。以上が図12のブロック図の構成と各ブロックの働きである。

部分表示状態の非表示行アドレス期間において、図3のようにクロックが停止されたデータラッチ信号LPを本実施形態のYドライバ2のLP端子に入力すれば、
10 その間のシフトレジスタ32の動作を停止させることができる。Yドライバ2の消費電力は比較的小さいが、低消費電力化を追求する部分表示状態ではこのように非表示行アドレス期間にシフトレジスタ32の動作を停止させることが好ましい。

ブロック30の初期設定信号発生回路を設けたのは、部分表示状態から全画面表示状態に移行するタイミングでの異常表示を防止するためである。このブロック30が無い場合には部分表示状態において、たとえば図3または図7のタイミングで動作させた時にシフトレジスタ32に10ビット置きに“H”レベルが書き込まれる。そうなっても部分表示状態においては信号PDにより10ビットより後のビットが無視されるので問題無いが、この状態から全画面表示状態に移行した時に40
20 行毎に4行、全画面では200行の内の20行に選択電圧が同時に印加されてしまい、瞬間的に異常表示が発生することになる。なお、ブロック30を設ける代わりにPDが“L”の時にシフトレジスタ32をクリアする初期設定回路を付加して、部分表示状態から全画面表示状態への移行した時にシフトレジスタ32内のビットが初期状態になるようにしてもよい。このように、シフトレジスタ32には、部分
25 表示状態から全画面表示状態への移行の際にシフトレジスタを初期設定する手段が必要である。

(第8の実施形態)

図13は、図2や図8における本発明のコントラスト調整回路13の回路図の例である。ここに、RVは可変抵抗、Qbはバイポーラ・トランジスタ、Qnはnチ

チャンネルMOSトランジスタである。Q_nのゲートに入力してある信号PDHは信号PDの電圧振幅をレベルシフタによってロジック電圧(V_{cc}-GND)から(V_{cc}-V_{EE})に拡大した信号である。トランジスタQ_nのオン状態での抵抗値はRVの抵抗値に比較して無視できるほどに小さいものとする。図において、たとえば-V₂は-3V、V_{EE}は-15V、V_Lは-10Vである。

トランジスタQ_nが無ければ従来例である図16のコントラスト調整回路部と基本的に同じである。全画面表示状態ではPDHが常時“H”レベル、すなわち、Q_nが常時オンであり、Q_nの存在は抵抗値的には無視できて従来例のコントラスト調整回路と同様に機能する。可変抵抗により-V₂とV_{EE}の間を分圧した電圧が取り出されてQ_bのベースに供給され、Q_bはベースに供給された電圧よりも0.5V前後高い電圧をエミッターからV_Lとして供給する。可変抵抗RVを調整することにより最適なコントラストになる選択電圧V_Lが得られる。部分表示状態においてもPDHが“H”レベルの期間、すなわち、表示行に選択電圧が印加されている期間は同様である。

部分表示状態においてPDHが“L”レベルの期間、すなわち、非表示行アクセス期間はQ_nがオフしてコントラスト調整回路13の機能が停止する。この期間はQ_bのベースとコレクタは-V₂と同電位となり、Q_bも完全にオフする。この期間は駆動電圧形成回路4のチャージ・ポンプ回路は動作停止状態であり、選択電圧の印加も停止しているため、V_L系の消費電流は0であり、Q_bがオフしてもV_Lの電圧は保持されるので問題無い。このように非表示行アクセス期間にコントラスト調整回路4を停止することにより、コントラスト調整回路によるこの間の消費電力を0にすることができ、液晶表示装置の消費電力を低減することができる。

上記実施形態ではPDをレベルシフトした信号PDHを必要とする例について説明したが、駆動電圧形成回路の構成を工夫すれば、レベルシフトした信号PDHではなく、直接に部分表示制御信号PDを用いてコントラスト調整回路を停止することも可能である。

このように第1～第8の実施形態によれば、駆動電圧形成回路を複雑化させることなく、かつ、部分表示の行数や位置がソフト的に設定できる汎用性の高い電気光

学装置を提供することが可能となる。また、部分表示時の消費電力を大幅に低減した電気光学装置を提供することが可能となる。

5 なお、以上の各実施形態においては、非表示行アクセス期間中の信号電圧を1フィールド内で固定したり、1フレームより短い所定期間に固定したりしているが、
全画面表示状態の時の液晶駆動の極性反転駆動周期における同一極性の駆動期間（
極性反転駆動周期の半周期）よりも少なくとも長い期間に電圧固定されていれば低
消費電力化でき、この場合、非表示行アクセス期間中にこの所定期間に応じて全画
10 面オン表示とオフ表示の時の信号電圧で反転させるようにしてよい。例えば、全画面
表示状態での液晶駆動の極性反転は、上記実施形態に示した単純マトリクス型液
晶表示装置においては11H又は13H毎に行われるから極性反転駆動周期は22
H又は26Hであり、後述するようなアクティブマトリクス型液晶表示装置におい
ては1H又はドット期間（=1H/水平画素数）毎に極性反転するから極性反転駆
15 動周期は2H又は2ドット期間となる。部分表示状態での非表示領域の液晶駆動の
極性反転駆動周期はこれらの全画面表示状態での周期より長くして、単純マトリク
ス型液晶表示装置では少なくとも11H又は13Hより長い期間に印加電圧固定し
、アクティブマトリクス型液晶表示装置では少なくとも1H又はドット期間より長
い期間に印加電圧固定すれば、駆動周波数が低くなって低消費電力となる。

20 なお、以上の説明に係わる第1～第8の実施形態は、単純マトリクス型液晶表示
装置を前提として説明したが、二端子型非線形素子を画素に有するアクティブ型液
晶表示装置のような電気光学装置に本発明を適用することもできる。図22は、こ
のようなアクティブマトリクス型液晶表示装置1の等価回路図を示す図であり、1
12は走査電極、113は信号電極、116は画素、3はXドライバ、2はYドラ
イバを各々示す。各画素116は、走査電極112と信号電極113の間に電氣的
に直列接続される二端子型非線形素子115と液晶層114からなる。二端子型非
25 線形素子115は、液晶層114との接続の順序は図と反対でも構わないが、いず
れにしても薄膜ダイオードのように二端子間の印加電圧に応じて電流特性が非線形
性を有することを利用したスイッチング素子として用いられる。液晶表示パネルの
構成としては、一方の基板上に二端子型非線形素子及び画素電極と、走査又は信号
電極の一方とを形成し、他方の基板上に画素電極と重なるように幅広の、走査又は

信号電極の他方を形成して、一对の基板間に液晶層を挟持してなる。このようなアクティブマトリクス型液晶表示パネルにおいても、上記各実施形態と同様な駆動方法によって、部分表示を行うことができる。なお、アクティブマトリクス型液晶表示パネルの場合は、各画素にスイッチング素子を配置して電圧を保持した駆動方法
5 となるため、全画面表示状態から部分表示状態に移行する際には、後述するように、移行時に非表示領域の画素にオフ表示の電圧を書き込んでから部分表示状態に移行することが好ましい。

(第9の実施形態)

10 本実施形態は、部分表示状態において違和感の無い表示を実現するものである。図14は本発明の液晶表示装置における部分表示状態を説明するための図である。1はノーマリーホワイト型の液晶表示パネルであり、たとえば240行×320列の画素(ドット)を表示できるものとする。必要な場合には全画面を表示状態にすることができ、待機時には全画面中の一部分(たとえば図14のように上40
15 行だけ)を表示状態(表示領域D)とし、残りの領域を非表示状態(非表示領域)にすることができる。ノーマリーホワイト型であるため、非表示領域は白表示となる。

液晶表示パネルの構成は、第1～第8の実施形態と同様であって、一对の基板間に液晶を挟持し、基板内面に液晶層に電圧印加する電極を有しており、基板の外
20 側に必要に応じて偏光素子を配置してなる。偏光素子の透過軸の設定は、液晶の種類によって異なるが、周知のように液晶へ印加する実効電圧が液晶の閾値電圧より低い場合に白表示となるように行われる。なお、偏光素子としては、偏光板に限らず例えばビームスプリッタのように特定の偏光軸の光を透過する偏光素子であれば構わない。液晶は、液晶分子がねじれ配向したタイプ(TN型、STN型など)、
25 ホメオトロピック配向したタイプ、垂直配向したタイプや、強誘電などのメモリー型など、種々用いることができる。また、高分子分散型液晶のように光散乱型の液晶でもよく、その場合には、偏光素子を無くし液晶分子の配向がノーマリーホワイト型となるように設定される。さらに、ノーマリーブラック型の液晶表示パネルの場合と同等以上のコントラストが必要な場合には、一对の基板の一方の内面上のド

ット間に遮光層（隣接する画素の開口部の間の遮光枠）を設ければよい。

また、液晶表示パネル 1 を反射型にする場合には、一方の基板の外側に反射板を配置する、あるいは一方の基板内面に反射電極や反射層を形成する、などの反射部材を配置する構成にし、液晶へ印加する実効電圧を閾値電圧より低いオフ電圧以下にした場合に上記の反射部材で入射光を反射するように液晶分子の配向軸と偏光素子の透過軸とを設定すればよい。なお、STN液晶を用いた液晶表示パネルの場合、偏光素子との間に位相差板を配置することが多いので、その場合は位相差板を考慮して上記透過軸は設定される。半透過型にする場合には、液晶表示パネルを照明する照明装置を有し、照明装置の点灯時には液晶表示パネル 1 を透過型として用い、照明装置の非点灯時には反射型として用いる。半透過型にするための構成は、種々考えられるが、一方の基板の外側に、半透過板を配置したり、所定の偏光軸成分の光を透過しそれとほぼ直交する偏光軸成分の光を反射する反射偏光板を配置したりする方法や、一方の基板内面に形成する電極を光を半透過する構造（たとえば穴を開けるなど）とする方法などが考えられる。

また、液晶表示パネル 1 をカラー化する場合には、反射型や半透過型の場合、基板内面にカラーフィルタを形成する、あるいは半透過型の場合、照明装置の発光する 3 色を時系列で切り替える、などの方法が考えられる。

液晶表示パネル 1 が部分表示状態において、非表示領域の液晶には閾値電圧より低く設定されたオフ電圧以下の実効電圧を印加する。先に述べたように液晶表示パネル 1 はノーマリーホワイト型であるので、それにより、非表示領域は図示したように白表示となり、表示領域 D では白表示の背景上に表示内容に応じた中間階調表示や黒表示の画像が表示されるので、違和感の無い部分表示画面となる。

なお、液晶表示パネル 1 の構造としては上記構造の他に、図 2 2 に説明したような二端子型非線形素子を画素に配置したアクティブマトリクス型液晶表示パネルや、図 2 3 に示すような、一方の基板に走査電極と信号電極の両方がマトリクス状に形成され、各画素毎にトランジスタが形成されたアクティブマトリクス型液晶表示パネルでも構わない。

非表示領域の液晶にオフ電圧以下の実効電圧を印加する方法を、以下に説明する。

図 1 5 に本発明による液晶表示装置の構成例を示す。1 はノーマリーホワイト型の液晶表示パネルであり、複数の走査電極を形成した基板と複数の信号電極を形成

した基板とが数 μm の間隔で対向して配置され、その間隙には先に例示したような液晶が封入され、走査電極と信号電極の交差に応じてマトリクス状に配置される画素（ドット）の液晶に、表示データに応じた電界を印加して表示画面を形成している。例として全画面で240行×320列のドットが表示でき、たとえば左上にある斜線部Dの40行×160列が部分表示している領域とし、それ以外の領域は非表示状態になっているものとする。選択期間中の走査電極には選択電圧が印加され、その走査電極と交差する信号電極に印加されたオン電圧又はオフ電圧（さらに必要に応じてその中間電圧）が上記交差部の液晶に印加され、その部分の液晶分子の配向状態が印加するオン電圧とオフ電圧で変化し、これにより表示がなされる。なお、非選択期間中の走査電極には非選択電圧が印加される。

次に、ブロック2は複数の走査電極に選択的に選択電圧や非選択電圧を印加するYドライバであり、ブロック3は表示データ D_n に応じた信号電圧（オン電圧やオフ電圧、さらにはその中間電圧）を信号電極に印加するXドライバである。ブロック4の駆動電圧形成回路は液晶の駆動に必要な複数の電圧レベルを形成し、Xドライバ3やYドライバ2にそれら複数の電圧レベルを供給する。各ドライバは供給された電圧レベルの中からタイミング信号や表示データに応じて所定の電圧レベルを選択し、液晶表示パネル1の信号電極や走査電極に印加する。ブロック5はそれらの回路に必要なタイミング信号 CLY 、 FRM 、 CLX 、 LP や表示データ D_n 及び制御信号 PD を形成するLCDコントローラであり、本液晶表示装置を含んでいる電子機器のシステムバスに接続されている。ブロック6は液晶表示装置の外部にあって、本液晶表示装置に電力供給している電源である。

このような本実施形態における液晶表示パネルの回路ブロックは、概ね第1～第8の実施形態と同一であり、特に単純マトリクス型液晶表示パネルを用いた場合には、第1～第8の実施形態と同一の駆動方法により、部分表示を行うことができる。

なお、以下の駆動方法の説明では、図9や図10にて説明したような1行毎に走査電極を選択する駆動方法を一例として用いることとするが、先の実施形態で説明したようなMLS駆動法により複数ラインの同時選択でもよい。

図16は図15の液晶表示装置の部分表示状態におけるタイミング図の例であり、単純マトリクス方式の液晶表示パネルを対象としている。 D_n はコントローラ5からXドライバ3に転送される表示データであって、表示データが転送される期間

を斜線ブロックで示してある。この斜線ブロックの部分で1表示行（走査電極）分の表示データD_nを、コントローラ5からXドライバ3に高速転送する。CLXは表示データD_nをコントローラ5からXドライバ3に転送制御する転送用のクロックである。Xドライバ3はシフトレジスタを内蔵し、クロックCLXに同期してシフトレジスタを動作させて、1表示行分の表示データD_nをこのシフトレジスタやラッチ回路に順次一時的に取り込む。Xドライバ3が図11に示すようなRAM内蔵のドライバであれば、表示データD_nはこのRAM25に記憶される。

次に、LPはシフトレジスタやラッチ回路から表示データD_nの1行分を一括してXドライバ3の次段のラッチ回路にラッチするためのデータラッチ信号である。

10 LPに付いている数字はXドライバ3のラッチ回路に取り込んだ表示データD_nの行（走査線）番号である。つまり、Xドライバ3には、表示データD_nに応じた信号電圧を出力するよりも前の選択期間において、コントローラ5から前もって表示データD_nが転送されてくる。例えば、40行目の表示データは、LPの40番目でラッチされるので、その前にクロックCLXに応じて転送される。Xドライバ3
15 はラッチ回路にラッチされた表示データD_nに基づき、駆動電圧形成回路4から供給された複数の電圧レベル（オン電圧及びオフ電圧、必要に応じてその中間電圧）の中から選択した電圧レベルを信号電極に出力する。

次に、CLYは1走査線選択期間毎の走査信号転送用クロック、FRMは1フレーム期間毎の画面走査開始信号である。Yドライバ2は、シフトレジスタを内蔵しており、シフトレジスタは画面走査開始信号FRMを入力して、クロックCLYに応じてFRMを順次転送する。Yドライバ2はこの転送に応じて走査電極に選択電圧（VS又はMVS）を順次出力する。CLYに付与された数字は、選択電圧が印加される走査電極の番号を示す。例えば、CLYの40番目が入力されると、Yドライバ2からは40行目の走査電極に対してCLYの一周期の期間に選択電圧を印
25 加する。なお、PDはYドライバ2を制御する部分表示制御信号である。制御信号PDが“H”レベルの期間にはYドライバ2から選択電圧（VS又はMVS）が順次走査電極に出力されるが、“L”レベルの期間になると全ての走査電極に非選択電圧（VC）が出力される。このような制御は、PDに応じてYドライバ2からの選択電圧の出力を禁止し、全出力を非選択電圧にするゲートをYドライバ2に設ける
30 ことで容易に構成できる。

例として3行目の走査電極をY3、43行目の走査電極をY43、80列目の信号電極をX80、240列目の信号電極をX240として、そこに印加される電圧を図に示した。Y43とX240は各々非表示領域内の走査電極と信号電極である。なお、表示領域の80列目の画素は40行分すべてオン表示としてある。ここに、

5 VSとMVSは各々正側と負側の選択電圧であり、VXとMVXは各々正側と負側の信号電圧である。VSとMVSはVCを中央電位として互いに対称であり、VXとMVXも同様である。選択電圧VSが印加されている行のオン画素の信号電極にはMVXが印加され、オフ画素の信号電極にはVXが印加される。また、選択電圧MVSが印加されている行のオン画素の信号電極にはVXが印加され、オフ画素の

10 信号電極にはMVXが印加される。

PDは表示領域Dの40行が選択されている期間は“H”レベルであり、それ以外の期間は“L”レベルとなる。PDが“H”レベルの期間はYドライバ2は1行目から40行目までを順次1行ずつ選択する電圧VS(MVS)を発生して走査電極を駆動する。走査電極には複数走査電極単位毎にVSとMVSの出力は切り替え

15 られて、ライン反転駆動されている。選択されている1行以外の走査電極には非選択電圧VCが印加される。PDが“L”レベルの期間はYドライバ2の全出力は非選択電圧レベルとなる。選択電圧が印加されない41行目~240行目の液晶に加わる実効電圧は表示領域にあるオフ画素の液晶に加わる実効電圧よりもかなり小さいので、41行目~240行目は完全に非表示状態となる。非表示領域の選択期間

20 中は走査電極には非選択電圧レベルが印加されるが、信号電極にはXドライバ3からPDに応じて所定の電圧レベル、あるいはXドライバ3に記憶した表示データに基づいた電圧レベルを印加し続ける。ただし、非表示領域の非表示行アクセス期間の信号電圧は、VCを基準として周期的に反転しながら印加されることが好ましい。例えば、1フレーム期間毎に信号電圧の極性を反転させたり、或いはそれよりも短い期間であって選択期間よりも長い期間を単位として周期的に反転させたりするこ

25 とが好ましい。

なお、本実施形態においては、図のDn, CLX, LPに示したように、非表示行アクセス期間に対応するデータ転送は、Xドライバ3への表示データ転送は1行目~40行目に表示する分だけ行い、41行目~240行目に表示する分のデータ

30 転送は不要であるため停止している。ここに、マトリクス型液晶表示パネルの場合、

選択されているある行の表示に対応する信号電圧をXドライバ3が出力している間に次に選択される行の表示データの転送を行う必要があるため、データを転送する期間がPDよりも1走査線の選択期間だけ先行するようになっている。

1行目の320ドット分のデータ転送は前半160ドット分の表示データ転送と後半160ドット分のオフ表示データの転送とから成る。2行目～40行目のデータ転送は前半160ドット分の表示データだけの転送で、後半160ドット分のオフ表示データの転送は不要であるため停止している。Xドライバ3には1行分の表示データを記憶するラッチ回路（記憶回路）が内蔵されているため、後半160ドット分のデータ転送が無くてもXドライバ3の右半分は先に転送されていたオフ表示のデータを記憶し続け、Xドライバ3の右半分は表示をオフする信号電圧を出力し続ける。こうして上40行の内の右半画面の液晶には表示がオフとなる実効電圧が印加される。

なお、以上の本実施形態では、説明を簡略化するために、走査電極が1行ずつ順次選択される線順次駆動を採用し、中央電位VCを非選択電圧として液晶駆動電圧の極性反転周期を1フレーム期間とする駆動方法にて説明した。しかし、先の各実施形態にて説明したように、2本や4本等の複数の走査電極を単位として同時選択して単位毎に順次選択し、1フレーム期間中に同じ走査電極を複数回選択するような、いわゆるMLS駆動法を用いても構わない。

以上述べたように、単純マトリクス方式の液晶表示装置において非表示領域の液晶にオフ電圧以下の実効電圧を印加するには、非表示領域が一部の走査電極に対応する場合には非表示状態とすべき領域の走査電極に非選択電圧を常時印加すればよく、また、非表示領域が一部の信号電極に対応する場合には非表示状態とすべき領域の信号電極にオフ表示となる電圧を常時印加すればよい。

（第10の実施形態）

先に述べたように第9の実施形態においては、液晶表示パネル1の構造としては上記のような単純マトリクス構造の他に、アクティブマトリクス型液晶表示装置を用いることができる。本実施形態は、液晶表示パネル1にアクティブマトリクス型液晶パネルとして、第9の実施形態と同様な駆動を行うものである。

アクティブマトリクス型液晶表示パネルとしては、図22にて説明したような、MIMと呼ばれる薄膜ダイオード等の二端子型非線形素子からなるスイッチング素

子を各画素に配置するアクティブマトリクス型液晶表示パネルを用いることができる。この場合、素子基板には走査電極112又は信号電極113の一方と、それに接続された素子115と、素子115に接続された画素電極が形成され、対向する他方の基板には他方の電極が形成されることによって、走査電極112と信号電極113の間に二端子型非線形素子115と液晶層114が電氣的に直列接続されるように構成されてなる。駆動方法としては、走査電極112に図16のY3に示したような選択電圧を印加して素子115を導通状態とし、信号電極113に出力される信号電圧を液晶層114に書き込む。走査電極112に非選択電圧が印加されると素子115の抵抗値が上がって非導通状態となり、液晶層114に印加した電圧が保持される。

また、図23に示す等価回路図のような、トランジスタを画素に有するアクティブマトリクス型液晶表示パネルを液晶表示パネル1として用いてもよい。このパネルは、パネルを構成する一对の基板の一方の基板（素子基板）に、複数の走査電極112と複数の信号電極113の両方がマトリクス状に形成され、さらに、走査電極112と信号電極113との交点近傍に各画素毎にトランジスタ117からなるスイッチング素子が形成され、さらに画素毎にスイッチング素子に接続された画素電極が形成される。この基板と所定の間隔で対向して配置される他方の基板に、共通電位118に接続された共通電極を必要に応じて（共通電極は素子基板に形成する場合もある）配置して構成される。一对の基板間に挟持される液晶層は、画素電極と共通電極に挟まれた部分が各画素の液晶層114として画素毎に駆動される。周知のように、各画素毎に配置されるトランジスタ117のゲートは走査電極112に、ソースは信号電極113に、ドレインは画素電極に接続される。選択期間に印加される選択電圧に応じて導通し、導通したトランジスタ117を介して画素電極にデータ信号を供給する。走査電極112に非選択電圧が印加されるとトランジスタ117は非導通となる。素子基板には画素電極に接続された蓄積容量が必要に応じて接続されて、印加された電圧を蓄積保持する。なお、トランジスタ117は素子基板をガラス基板等の絶縁基板とした場合は薄膜トランジスタ、半導体基板とした場合はMOS型トランジスタとなる。

このようなアクティブマトリクス型液晶表示装置において、表示画面内に定義する非表示領域に位置する画素の液晶にオフ電圧以下の実効電圧を印加する方法は次

の通りである。

図17に示すように、全画面表示状態から部分表示状態へ切り換わる遷移期間において、少なくとも1フレーム期間(1F)には、少なくとも非表示領域の画素の液晶にはオフ電圧以下の電圧を書き込むようにする。すなわち、部分表示状態に移
5 行した1フレーム目(図中の期間T)で非表示状態とすべき画素116にオフ電圧以下の電圧を書き込む。この場合、図に示すように部分制御信号PDを1フレーム目における非表示領域の非表示行アクセス期間中にも“H”レベルとして、非表示領域の走査電極112に選択電圧を印加して各画素のスイッチング素子115, 117を導通し、Xドライバ3から全信号電極113に液晶のオフ電圧以下の電圧を
10 印加すれば、非表示領域の画素の液晶層114にオフ電圧以下の電圧を書き込むことができる。

また、液晶がメモリー液晶の場合には、期間Tにおいては、全走査電極を走査するのではなく、非表示行アクセス期間にのみ制御信号PDを“H”レベルに切り替え、非表示領域の走査電極のみに対して選択電圧を与え、非表示領域に対応する走
15 査電極112のみを順次選択して画素のスイッチング素子を導通し、非表示領域の画素の液晶層114のみにオフ電圧以下の電圧を書き込むようにしてもよい。この場合、期間T中は、表示領域Dに対応する走査電極112には非選択電圧が印加され、その画素の液晶層の電圧は書き換ええないことになる。

次の2フレーム目以降では、非表示領域の走査電極112に非選択電圧を常時印
20 加して、非表示領域の画素のスイッチング素子115, 117を常時非導通状態として、画素電極に印加された電圧を部分表示状態に移行する遷移期間である1フレーム目(期間T)に画素116に書き込んだオフ電圧以下の電圧のままとすればよい。アクティブマトリクス方式の表示パネルでは各画素116は選択期間に印加された電圧を蓄積容量により保持し続けるため、こうした手順が必要である。

また、図15に示すように、部分表示状態において、表示領域Dと同じ行に非表示領域(図15の表示領域Dの右側の非表示領域)を設ける場合や、画面の垂直方向(縦方向)のみに非表示領域を設ける場合には、走査電極に選択電圧が印加され
25 るとしても、非表示状態とすべき領域の信号電極113にオフ表示となるオフ電圧以下の電圧を常時印加すればよい。そうすれば、走査電極112に印加された選択
30 電圧によりスイッチング素子115, 117が導通しても、その画素電極にはオフ

電圧以下の電圧が印加され続け、非表示領域となる。

非表示領域に位置する画素の液晶にオフ電圧以下の実効電圧を印加する上述の方法は容易な回路手段で実現することができる。また、部分表示領域Dが、画面の垂直方向（縦方向）に形成される場合は、部分表示状態においてコントローラ5、駆動電圧形成回路4やXドライバ3及びYドライバ2の多くの部分を非表示行アクセス期間中に停止させることができ、かつノーマリーホワイト型であるとオフ表示の場合は非表示領域の画素に対しては低電圧印加となるので、駆動回路の消費電力を著しく低減することができる。

また、ノーマリーホワイト型であると、水平配向タイプの液晶などでは、非表示領域では液晶分子は水平配向する。液晶分子は水平配向状態では液晶の誘電率が小さいので、非表示領域における液晶による充放電電流も小さくなり、全画面表示状態の時と比べて、表示装置全体の消費電力を著しく低減することができる。

15 以上説明したように第9及び第10の実施形態によれば、全画面の内の一部の領域だけを表示状態とし、他の領域を非表示状態とする部分表示状態が可能な反射型あるいは半透過型の液晶表示装置において、部分表示状態の場合に違和感の無い表示を実現するとともに、消費電力を著しく低減することが可能となる。

20 なお、上記第1～第10の実施形態は、液晶表示装置だけでなく、走査電極と信号電極をマトリクス状に配置して画素を構成してなる他の電気光学装置についても適用することができる。例えば、プラズマディスプレイパネル（PDP）、エレクトロミネッセンス（EL）、フィールドエミッションデバイス（FED）などにも適用することができる。

25 （電子機器の実施形態）

図24は本発明による電子機器の外観を示す図である。221は携帯型の情報機器であって、携帯電話機能を内蔵しており、電池を電源としている。221は以上に説明したいずれかの実施形態によるマトリクス型電気光学装置又は液晶表示装置を用いた表示装置であり、必要な時には図のように全画面表示状態になるが、例え

ば電話の受信待ち時のような待機時には表示装置 221 の一部である 221D の表示領域だけが部分的に表示状態となる。230 は入力手段となるペンであり、表示装置 221 の前面にタッチパネルが配置されているため、表示装置 221 の画面を見ながら、ペン 230 によりその表示部分を押すことによりスイッチ入力することができる。

図 25 は本発明の電子機器の部分的な回路ブロック図の例である。222 は電子機器全体を制御する μ PU (マイクロ・プロセッサ・ユニット)、223 は種々のプログラムや情報及び表示データ等を格納するメモリ、224 は時間標準源となる水晶振動子である。水晶振動子 224 によって μ PU 222 は電子機器 220 内の動作クロック信号を生成して各回路ブロックに供給する。これらの回路ブロックはシステムバス 225 を介して相互に接続され、入出力装置などの他のブロックにも接続されている。またこれらの回路ブロックには電池電源 6 から電源供給されている。表示装置 221 には、例えば図 1 で示したような液晶表示パネル 1、Y ドライバ 2、X ドライバ 3、駆動電圧生成回路 4、コントローラ 5 とが含まれている。コントローラ 5 の機能を μ PU 222 に兼ねさせても構わない。

ここに、表示装置 221 として前述した実施形態による電気光学装置や液晶表示装置を用いることにより、電子機器全体の待機時の消費電力を低減した上で部分表示状態の画面に面白味や独創性を持たせることができる。

さらに、表示装置を、反射型表示装置とした場合や、表示装置のバックライト照明用光源を有しながらも光源不使用時は反射型表示で光源使用時は照明光を透過して透過型表示となる半透過型表示装置とした場合には、消費電力をより抑えて電池寿命を延ばすことができるので好ましい。さらには、本発明の電子機器では、機器が操作されない状態が一定時間経過した後の待機時には、表示装置は部分表示状態となって、ドライバやコントローラでの表示装置の駆動による消費電力を抑えるので、より一層電池寿命を延ばすことができる。

〔産業上の利用可能性〕

本発明は、例えば携帯電話などのスタンバイ時間の長い電子機器において、スタンバイ時における表示装置のモードを、必要な部分のみを表示する部分表示状態と

することにより、電子機器を低消費電力化することができるものである。

請求の範囲

1. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動方法において、

- 5 前記表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ

前記表示領域の走査電極の選択期間以外の期間には、全ての走査電極への印加電圧を固定すると共に全ての信号電極への印加電圧を少なくとも所定期間は固定することにより、

- 10 前記表示画面を部分表示状態とする

ことを特徴とする電気光学装置の駆動方法。

2. 請求項1において、全ての走査電極への印加電圧を固定した期間における走査電極の電圧を前記非選択電圧とすることを特徴とする電気光学装置の駆動方法。

- 15 3. 請求項2において、前記非選択電圧は1レベルであることを特徴とする電気光学装置の駆動方法。

4. 請求項1乃至3のいずれか一項において、前記走査電極及び前記信号電極に印加される駆動電圧の形成回路は、全ての走査電極及び全ての信号電極に対するそれぞれの印加電圧を固定する期間には、動作停止することを特徴とする電気光学

- 20 装置の駆動方法。

5. 請求項4において、前記駆動電圧形成回路は、複数のコンデンサの接続をクロックに応じて切り替えて昇圧電圧又は降圧電圧を生成するチャージ・ポンプ回路を有し、該チャージ・ポンプ回路は、全ての走査電極及び全ての信号電極に対するそれぞれの印加電圧を固定する期間には、動作停止されることを特徴とする電気光

- 25 学装置の駆動方法。

6. 請求項1乃至5のいずれか一項において、前記表示画面の全体を表示状態とする第1の表示モードと、前記表示画面の一部の領域を表示状態、他の領域を非表示状態とする第2の表示モードとを有し、前記第1の表示モード時と前記第2の表示モード時とで前記表示領域の各走査電極に選択電圧を印加する期間は変えない

ことを特徴とする電気光学装置の駆動方法。

7. 請求項6において、前記第1の表示モード時と前記第2の表示モード時とで、表示状態にある前記表示領域における画素の液晶に印加される実効電圧が同じになるように、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位を設定することを特徴とする電気光学装置の駆動方法。

8. 請求項7において、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位は、前記第1の表示モード時のオン表示或いはオフ表示の場合の前記信号電極への印加電圧と同一に設定することを特徴とする電気光学装置の駆動方法。

10 9. 請求項8において、前記複数の走査電極は、所定数単位毎に同時選択し、所定単位数毎に順次選択するように駆動され、

前記第2の表示モード時におけるオン表示或いはオフ表示の場合の前記信号電極への印加電圧は、前記第1の表示モードにおける全画面オン表示或いは全画面オフ表示の場合に前記信号電極へ印加する電圧と同一であることを特徴とする電気光学装置の駆動方法。

15 10. 請求項1乃至9のいずれか一項において、前記表示領域の走査電極の選択期間以外の期間に前記信号電極に印加する電位は、一画面走査する前記所定期間毎に、全画面表示状態においてオン表示させる場合の印加電位とオフ表示させる場合の印加電位とを交互に切り替えて設定することを特徴とする電気光学装置の駆動方法。

20 11. 請求項6乃至10のいずれか一項において、前記第2の表示モード時における前記表示領域の走査電極の選択期間以外の期間では、前記走査電極と前記信号電極との電圧差の極性はフレーム毎に反転してなることを特徴とする電気光学装置の駆動方法。

25 12. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動方法において、

前記表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ

前記表示画面の他の領域の走査電極には、前記選択電圧を印加せずに前記非選択

電圧を印加すると共に、全ての信号電極については、全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間は印加電圧を固定することにより、前記表示画面を部分表示状態とする

ことを特徴とする電気光学装置の駆動方法。

- 5 13. 請求項12において、前記全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間毎に、前記信号電極への印加電圧を、全画面表示状態においてオン表示させる場合の電位とオフ表示させる場合の電位に交互に切り替えることを特徴とする電気光学装置の駆動方法。

- 10 14. 請求項1乃至13のいずれか一項に記載の電気光学装置は、単純マトリクス型液晶表示装置であることを特徴とする電気光学装置の駆動方法。

15. 請求項1乃至13のいずれか一項に記載の電気光学装置は、アクティブマトリクス型液晶表示装置であることを特徴とする電気光学装置の駆動方法。

16. 請求項1乃至15のいずれか一項に記載の電気光学装置の駆動方法によって駆動されることを特徴とする電気光学装置。

- 15 17. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置において、

前記複数の走査電極に、選択期間に選択電圧を印加し、非選択期間に非選択電圧を印加する走査電極用駆動回路と、

- 20 前記複数の信号電極に、表示データに応じた信号電圧を印加する信号電極用駆動回路と、

表示画面内の部分表示領域の位置情報を設定する設定手段と、

該設定手段に設定された位置情報に基づき、前記走査電極用駆動回路及び前記信号電極用駆動回路を制御する部分表示制御信号を出力する制御手段とを備え、

- 25 前記走査電極用駆動回路及び前記信号電極用駆動回路は、前記部分表示制御信号に応じて、表示画面内の表示領域の前記走査電極及び前記信号電極は、表示データに応じた表示となるように駆動し、表示画面内の非表示領域の前記走査電極には非選択電圧を印加し続けて非表示状態とする

ことを特徴とする電気光学装置。

18. 請求項17に記載の電気光学装置は、単純マトリクス型液晶表示装置で

あることを特徴とする電気光学装置。

19. 請求項17に記載の電気光学装置は、アクティブマトリクス型液晶表示装置であることを特徴とする電気光学装置。

20. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動回路において、

前記複数の走査電極に電圧印加する第1の駆動手段と、表示データの記憶回路を具備し、ここから読み出された該表示データに応じて選択された電圧を前記複数の信号電極に電圧印加する第2の駆動手段とを有し、

前記第1の駆動手段は、前記表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ前記表示画面の他の領域の走査電極には、前記非選択電圧のみを印加する機能を有し、

前記第2の駆動手段は、前記表示領域の走査電極の選択期間に対応する期間には前記記憶回路から表示データを読み出し、それ以外の期間には前記記憶回路の表示データ読み出しアドレスを固定する機能を有する

ことを特徴とする電気光学装置の駆動回路。

21. 請求項20において、前記表示領域の走査電極の選択期間以外の期間には、前記第1の駆動手段内のシフトレジスタのシフト動作を停止してなることを特徴とする電気光学装置の駆動回路。

22. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置の駆動回路において、

シフトレジスタのシフト動作に応じて、前記複数の走査電極に順次選択電圧を印加する走査電極用駆動回路を有し、

前記走査電極用駆動回路は、表示画面を部分的に表示領域とする際には、前記シフトレジスタのシフト動作に応じて前記表示画面の表示領域の走査電極には選択期間に選択電圧を印加し、前記表示画面の他の領域の走査電極には前記シフトレジスタのシフト動作を途中で停止して、前記非選択電圧のみを印加してなり、

前記走査電極用駆動回路は、表示画面を部分的に表示領域とする状態から全画面表示状態へ移行する際に、前記シフトレジスタを初期状態とする初期設定手段を有する

ことを特徴とする電気光学装置の駆動回路。

23. 請求項20乃至22のいずれか一項に記載の電気光学装置の駆動回路と、それにより駆動される走査電極及び信号電極とを有することを特徴とする電気光学装置。

5 24. 複数の走査電極と複数の信号電極とが交差配置されて構成され、表示画面を部分的に表示領域とする機能を有する電気光学装置において、

前記複数の走査電極に電圧印加する第1の駆動手段と、表示データの記憶回路を具備しここから読み出された該表示データに応じて選択された電圧を前記複数の信号電極に電圧印加する第2の駆動手段とを有し、

10 前記第1の駆動手段は、前記表示画面の表示領域の走査電極には、選択期間に選択電圧を印加すると共に非選択期間に非選択電圧を印加し、且つ前記表示画面の他の領域の前記走査電極には、前記非選択電圧のみを印加する機能を有し、

前記第2の駆動手段は、前記複数の信号電極に対して、前記表示領域の走査電極の選択期間には前記記憶回路から読み出した表示データに基づく電圧を印加し、それ以外の期間には同一の表示データに基づく電圧を印加する機能を有する

15 ことを特徴とする電気光学装置。

25. 請求項24において、前記表示領域の走査電極の選択期間以外の期間には、前記第2の駆動手段は、全画面表示状態の時の極性反転駆動における同一極性駆動期間よりも少なくとも長い期間毎に、前記信号電極への印加電圧を、全画面表示状態においてオン表示させる場合の電位とオフ表示させる場合の電位に交互に切り替えることを特徴とする電気光学装置。

26. 請求項23乃至25のいずれか一項において、前記走査電極又は前記信号電極への印加電圧を形成して前記駆動手段へ供給する駆動電圧形成回路を有し、該駆動電圧形成回路は、前記印加電圧の電圧を調整するコントラスト調整回路を含み、

前記表示領域の走査電極の選択期間以外の期間には、前記コントラスト調整回路の動作を停止してなることを特徴とする電気光学装置。

27. 液晶表示パネルの全画面のうちの一部領域を表示状態とし、他の領域を非表示状態とする部分表示状態が可能な反射型あるいは半透過型の液晶表示装置の

駆動方法において、

前記液晶表示パネルをノーマリーホワイト型とするとともに、前記部分表示状態では前記非表示領域の液晶にはオフ電圧以下の実効電圧を印加することを特徴とする液晶表示装置の駆動方法。

5 28. 請求項27において、前記液晶表示パネルは単純マトリクス方式液晶パネルであって、前記部分表示状態において前記非表示領域の走査電極に非選択電圧のみを印加することを特徴とする液晶表示装置の駆動方法。

10 29. 請求項27又は28において、前記液晶表示パネルは単純マトリクス方式液晶パネルであって、前記部分表示状態において前記非表示領域の信号電極にオフ表示となる電圧のみを印加することを特徴とする液晶表示装置の駆動方法。

15 30. 請求項27において、前記液晶表示パネルはアクティブマトリクス方式液晶パネルであって、前記部分表示状態に移行する少なくとも1フレーム目には前記非表示領域の画素の液晶にオフ電圧以下の電圧を印加し、続くフレームから前記非表示領域の走査電極に非選択電圧のみを印加することを特徴とする液晶表示装置の駆動方法。

20 31. 請求項27又は30において、前記液晶表示パネルはアクティブマトリクス方式液晶パネルであって、前記部分表示状態に移行する少なくとも1フレーム目には前記非表示領域の画素の液晶にオフ電圧以下の電圧を印加し、続くフレームから前記非表示領域のアクセス期間はオフ電圧以下の電圧のみを前記信号電極に印加することを特徴とする液晶表示装置の駆動方法。

32. 請求項27乃至31のいずれかに記載の液晶表示装置の駆動方法によって表示されることを特徴とする液晶表示装置。

25 33. 請求項16乃至19、請求項23乃至26、請求項32のいずれか一項に記載の電気光学装置或いは液晶表示装置を、表示装置として用いてなることを特徴とする電子機器。

Fig. 1

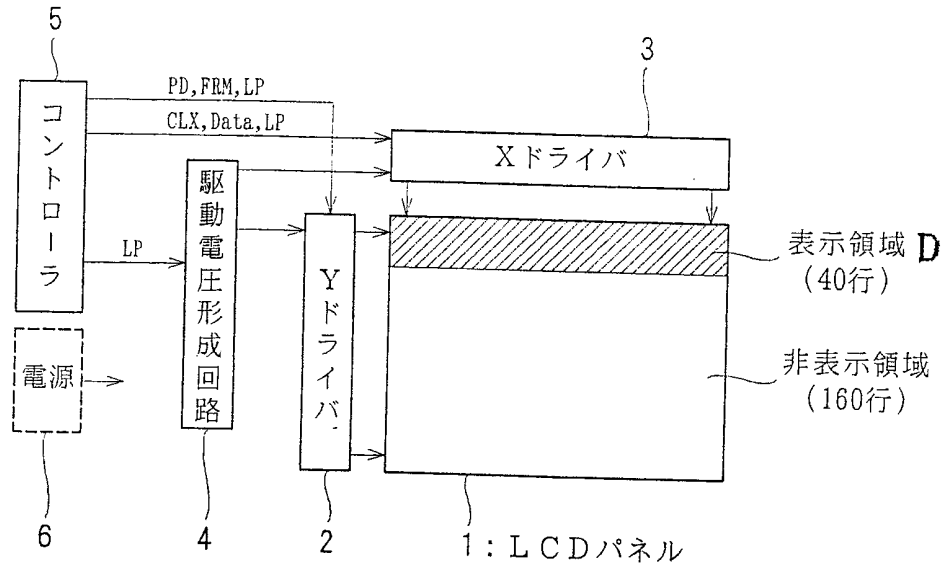


Fig. 2

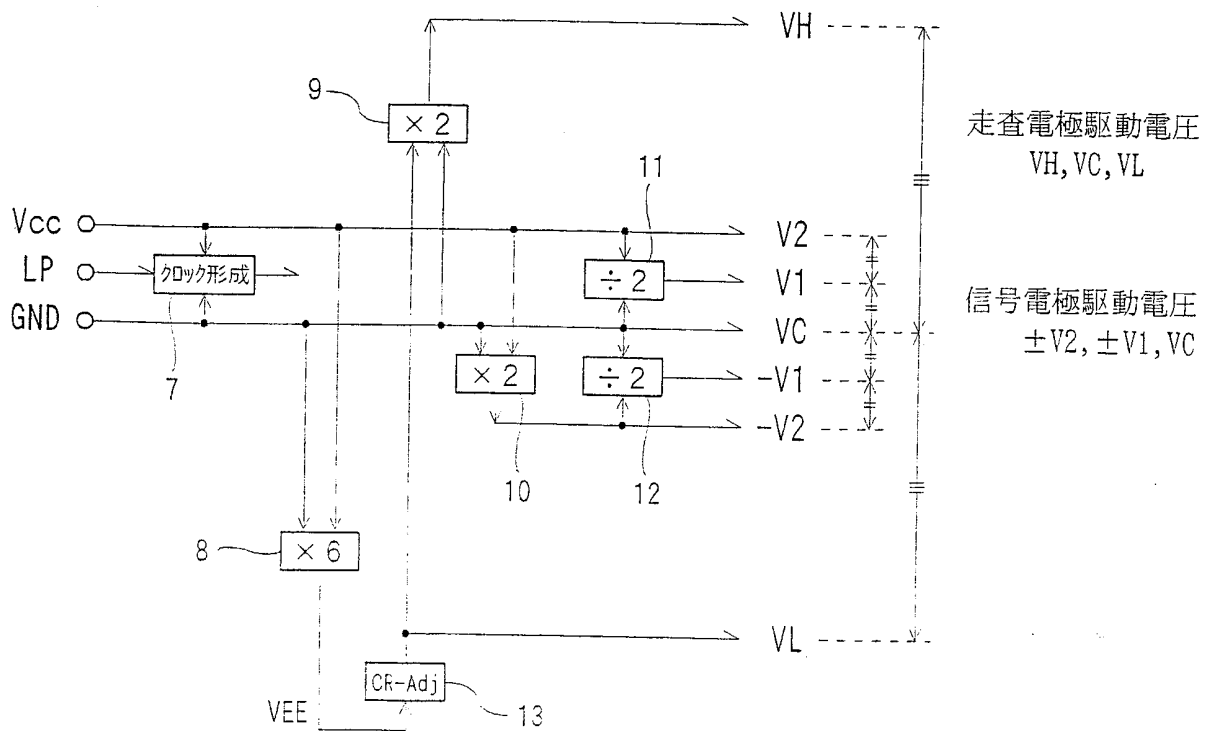


Fig. 3

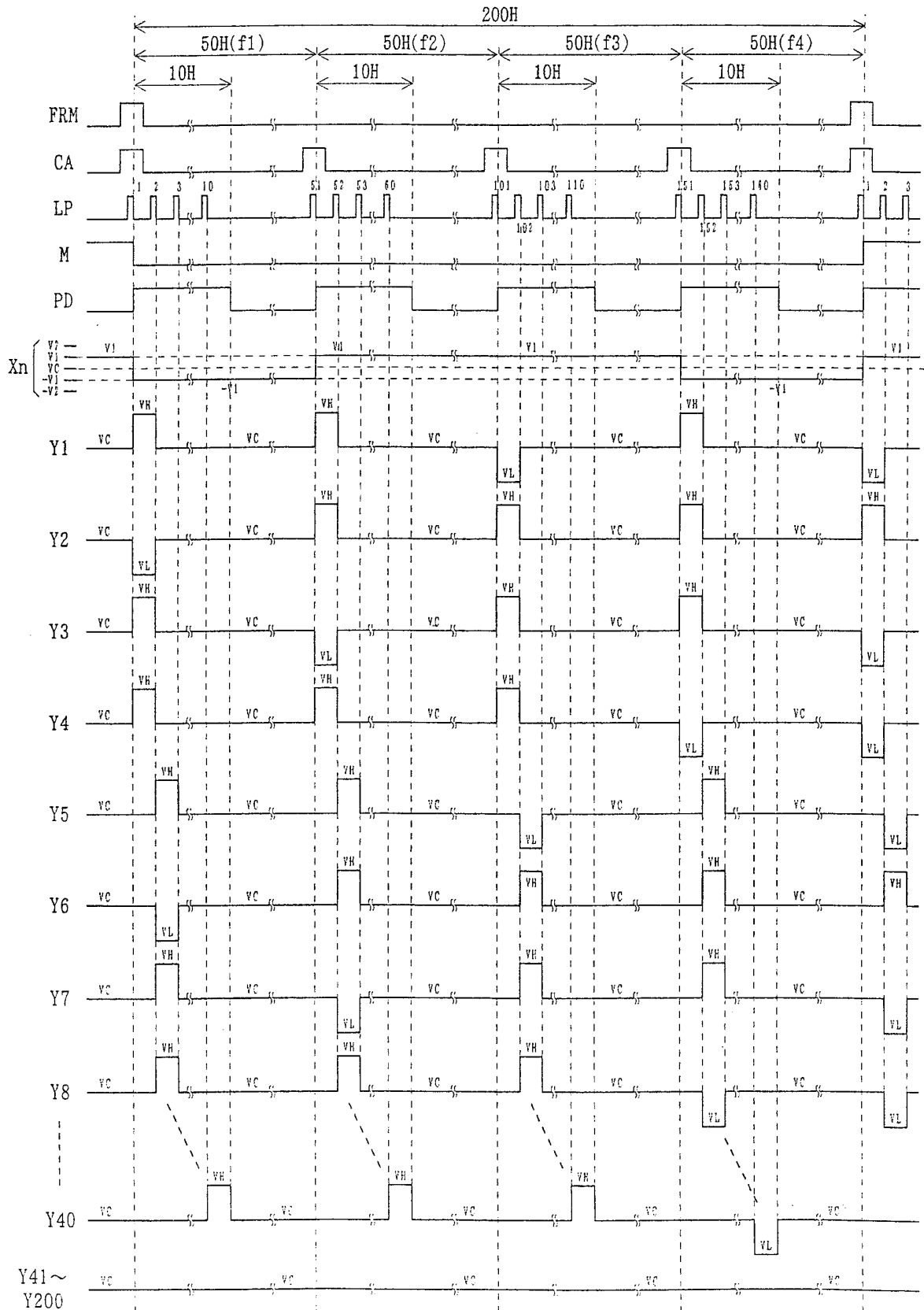


Fig. 4

A.

$$\begin{array}{r}
 \begin{array}{c}
 Y_{4n+1} \quad Y_{4n+3} \\
 \vdots \quad \quad \quad \vdots \\
 Y_{4n+2} \quad Y_{4n+4} \\
 \vdots \quad \quad \quad \vdots
 \end{array} \\
 \begin{array}{l}
 f\ 1 \dots\dots \\
 f\ 2 \dots\dots \\
 f\ 3 \dots\dots \\
 f\ 4 \dots\dots
 \end{array}
 \left(\begin{array}{cccc}
 1 & -1 & 1 & 1 \\
 1 & 1 & -1 & 1 \\
 -1 & 1 & 1 & 1 \\
 1 & 1 & 1 & -1
 \end{array} \right)
 \end{array}$$

B.

$$\begin{array}{l}
 Y_{4n+1} \dots\dots \\
 Y_{4n+2} \dots\dots \\
 Y_{4n+3} \dots\dots \\
 Y_{4n+4} \dots\dots
 \end{array}
 \left(\begin{array}{c}
 d1 \\
 d2 \\
 d3 \\
 d4
 \end{array} \right)$$

C.

$$\begin{array}{l}
 f\ 1 \dots\dots \\
 f\ 2 \dots\dots \\
 f\ 3 \dots\dots \\
 f\ 4 \dots\dots
 \end{array}
 \left(\begin{array}{cccc}
 1 & -1 & 1 & 1 \\
 1 & 1 & -1 & 1 \\
 -1 & 1 & 1 & 1 \\
 1 & 1 & 1 & -1
 \end{array} \right)
 \times
 \left(\begin{array}{c}
 d1 \\
 d2 \\
 d3 \\
 d4
 \end{array} \right)
 =
 \left(\begin{array}{c}
 d1 - d2 + d3 + d4 \\
 d1 + d2 - d3 + d4 \\
 -d1 + d2 + d3 + d4 \\
 d1 + d2 + d3 - d4
 \end{array} \right)$$

Fig. 5

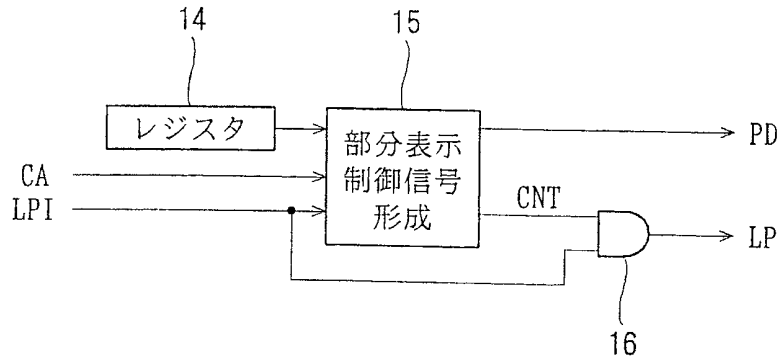


Fig. 6

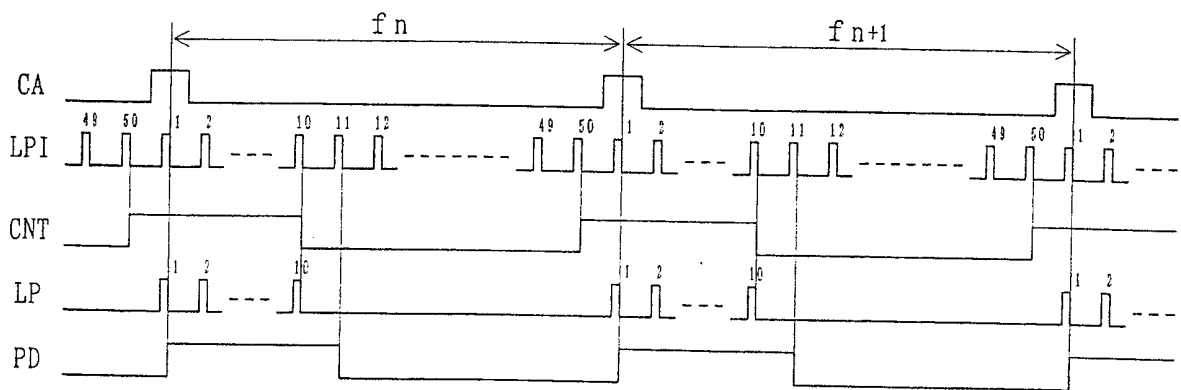


Fig. 7

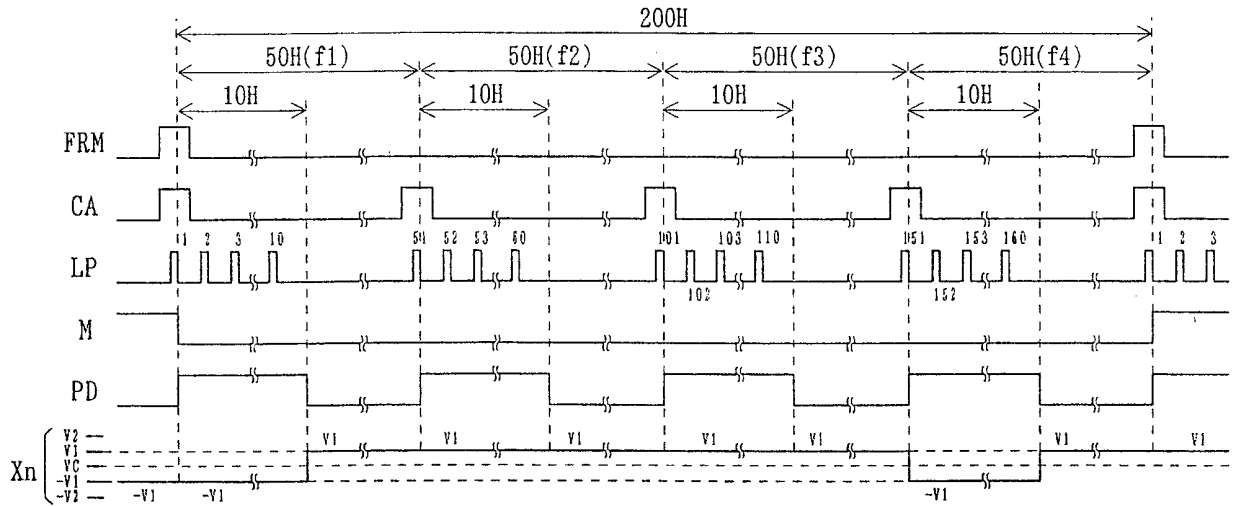


Fig. 8

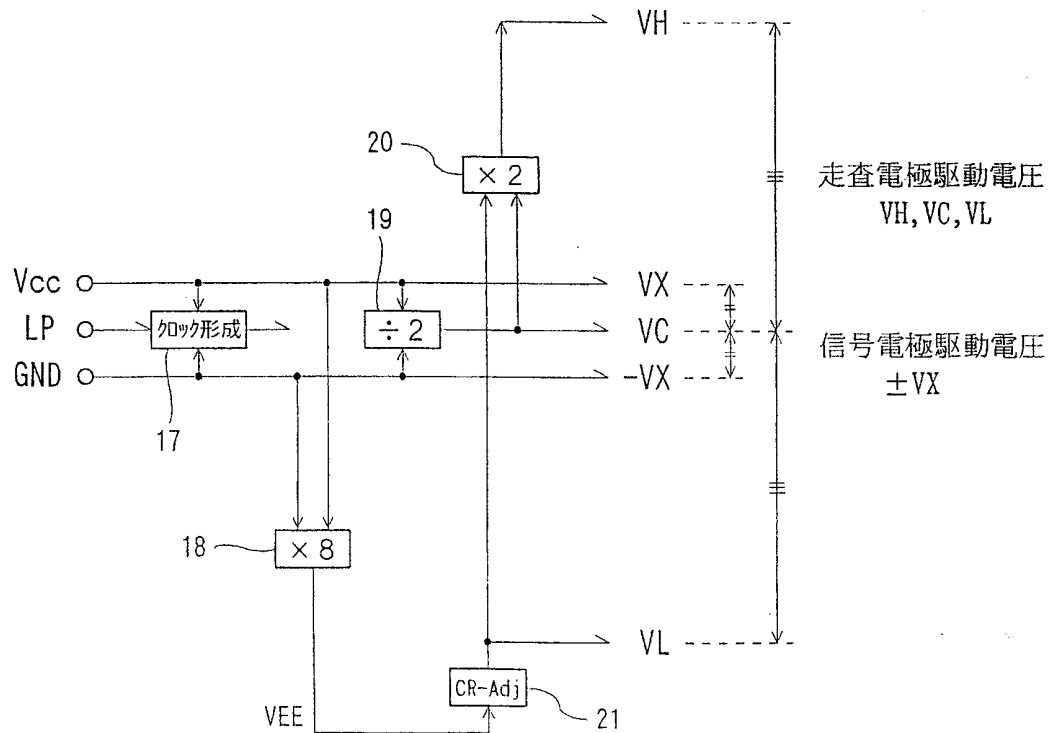


Fig. 9

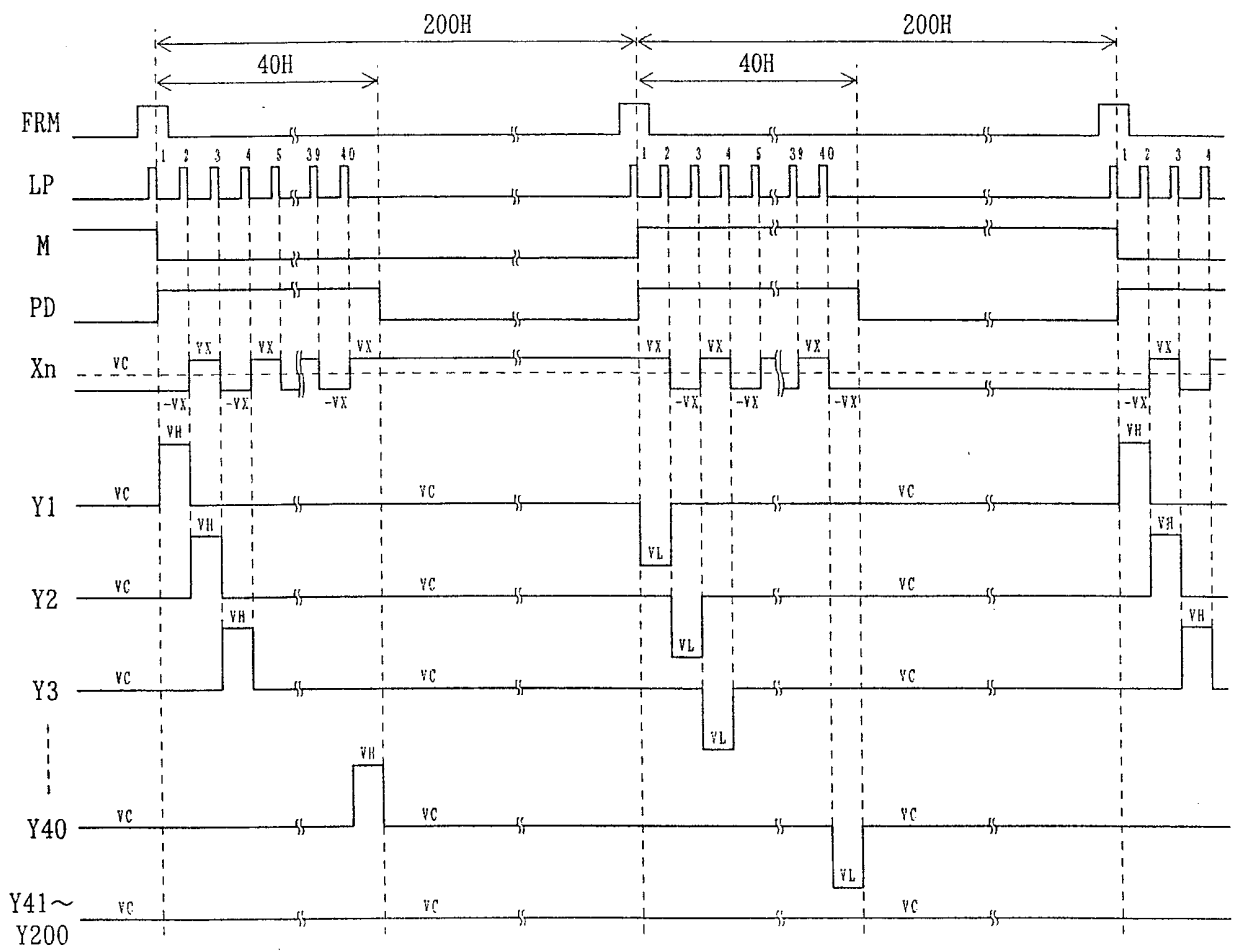


Fig. 10

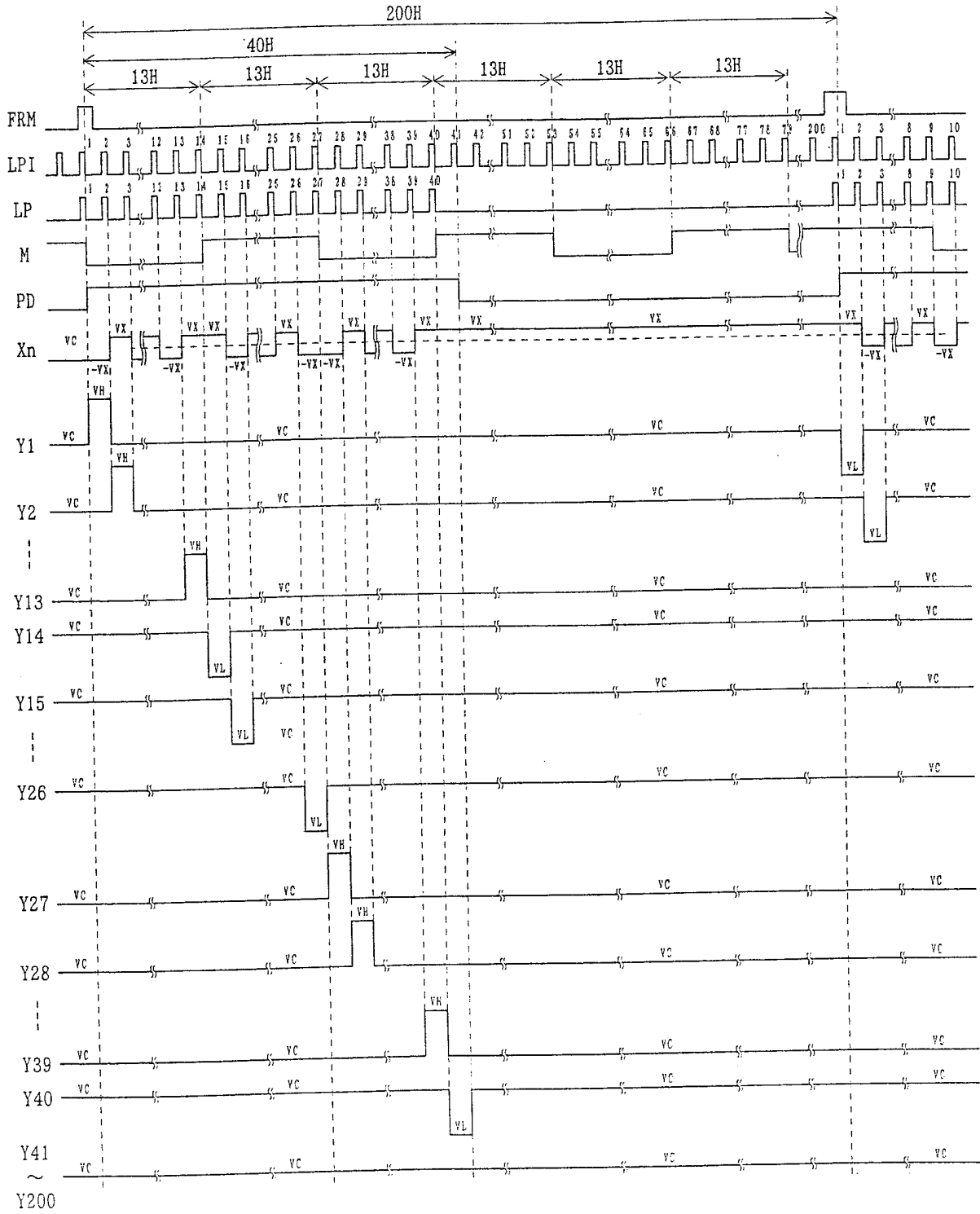


Fig. 11

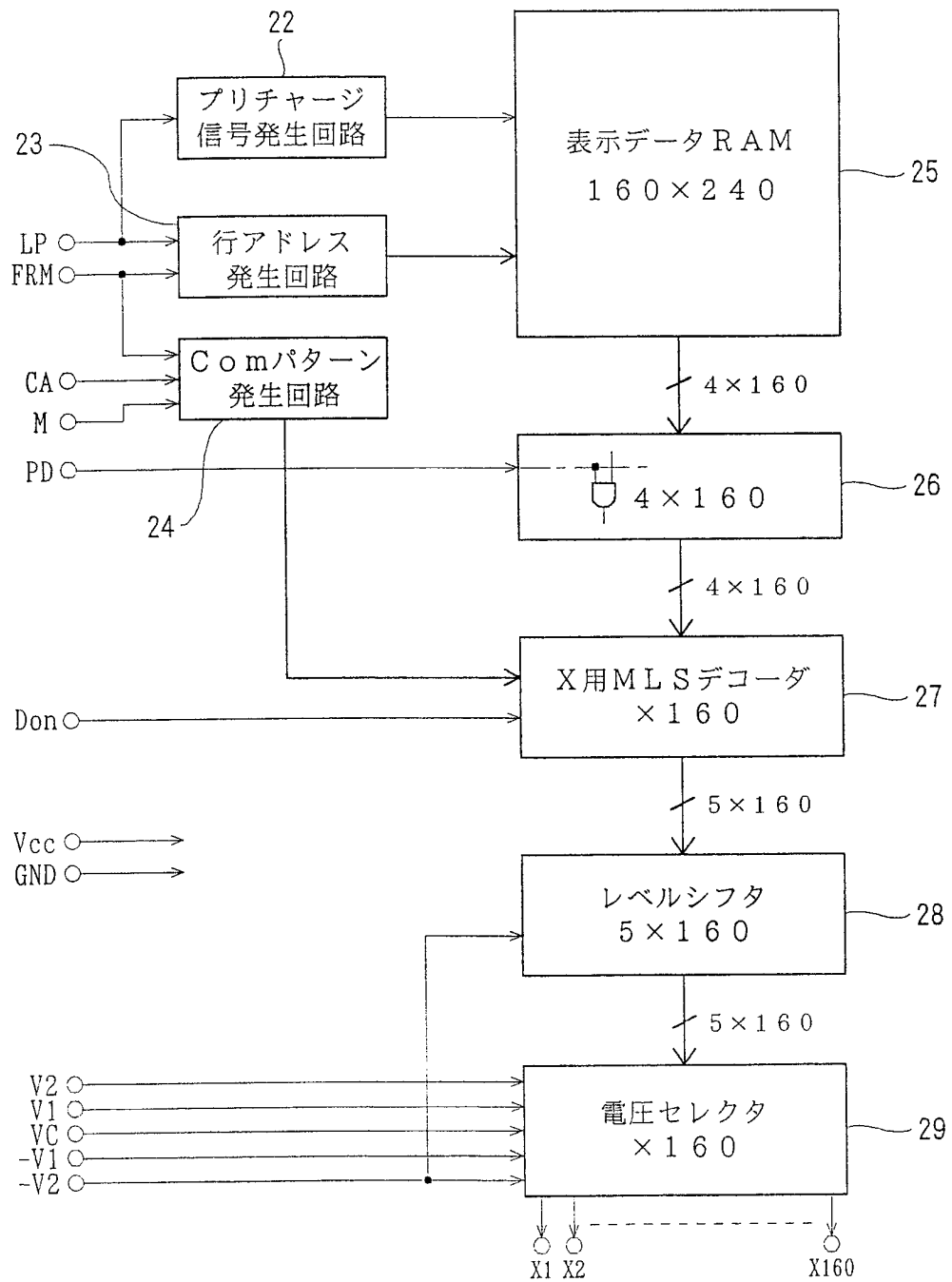


Fig. 12

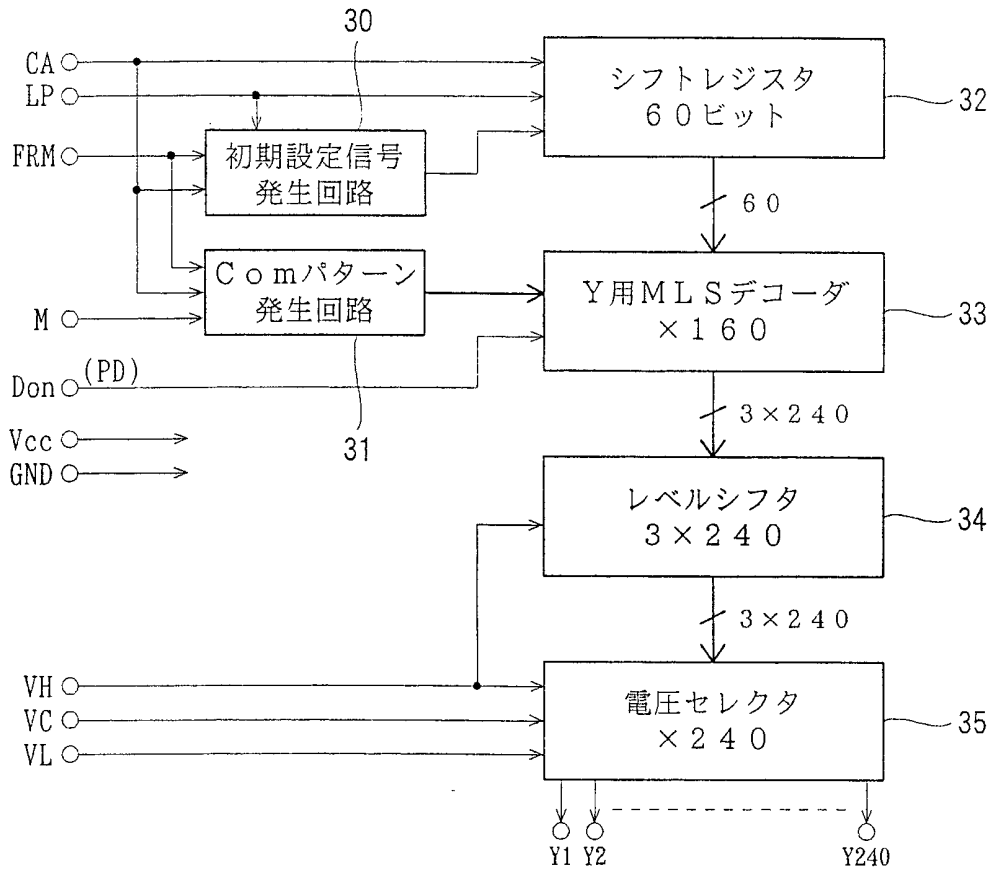


Fig. 13

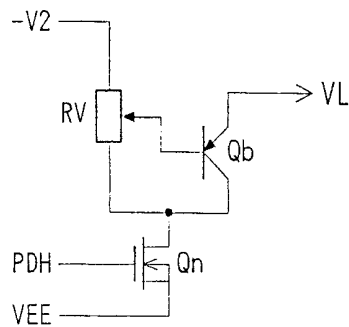


Fig. 14

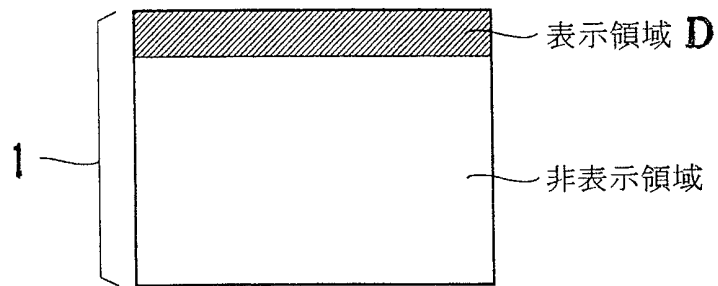


Fig. 15

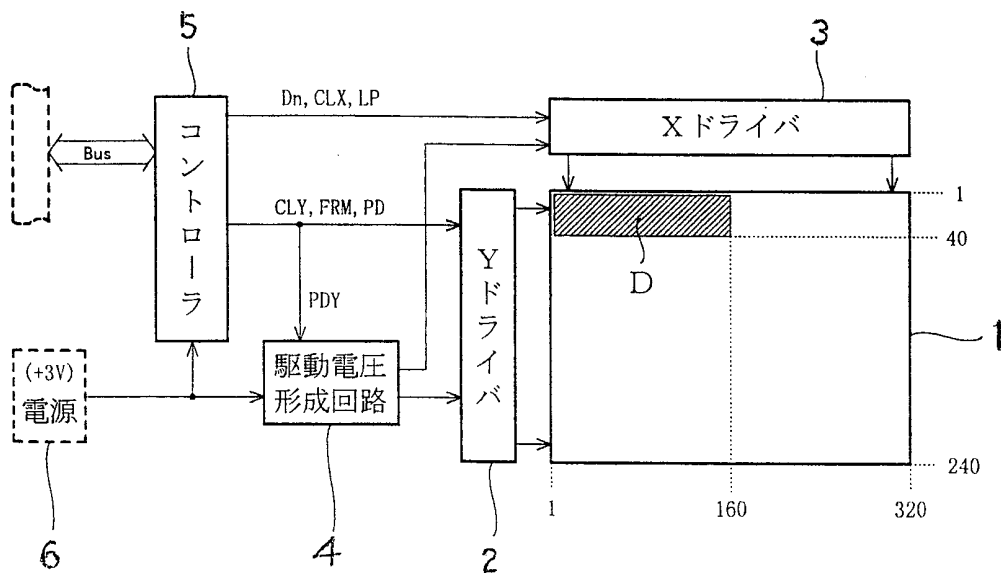


Fig. 16

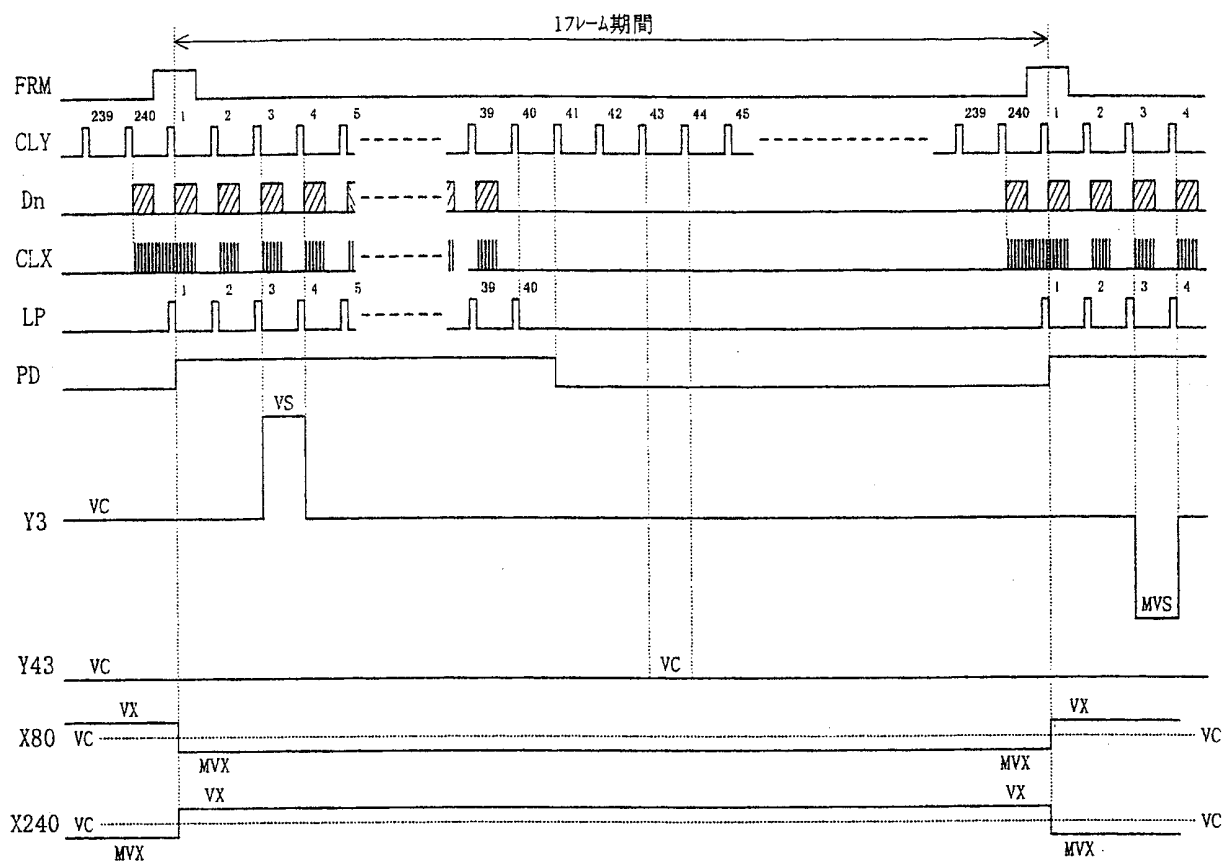


Fig. 17

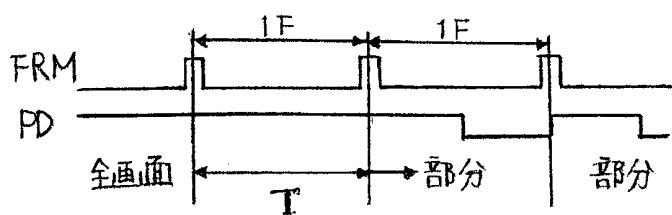


Fig. 18

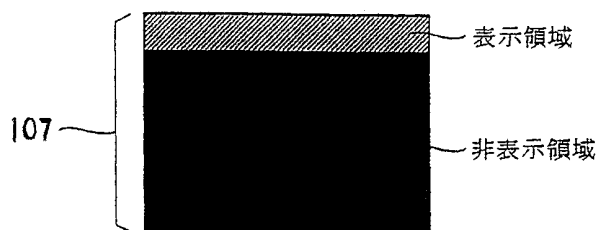


Fig. 19 12/16

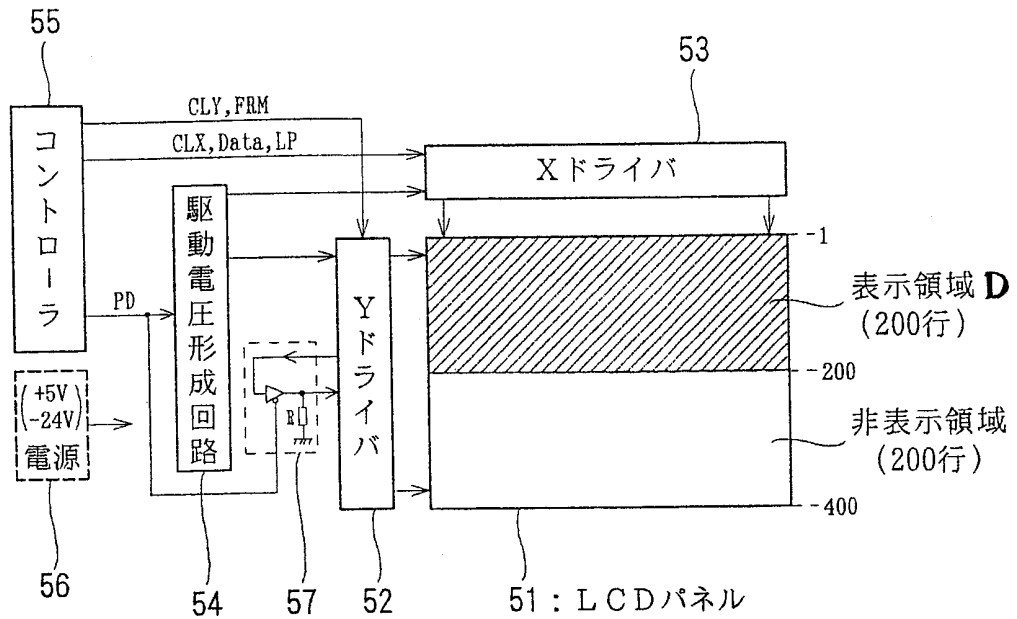


Fig. 20

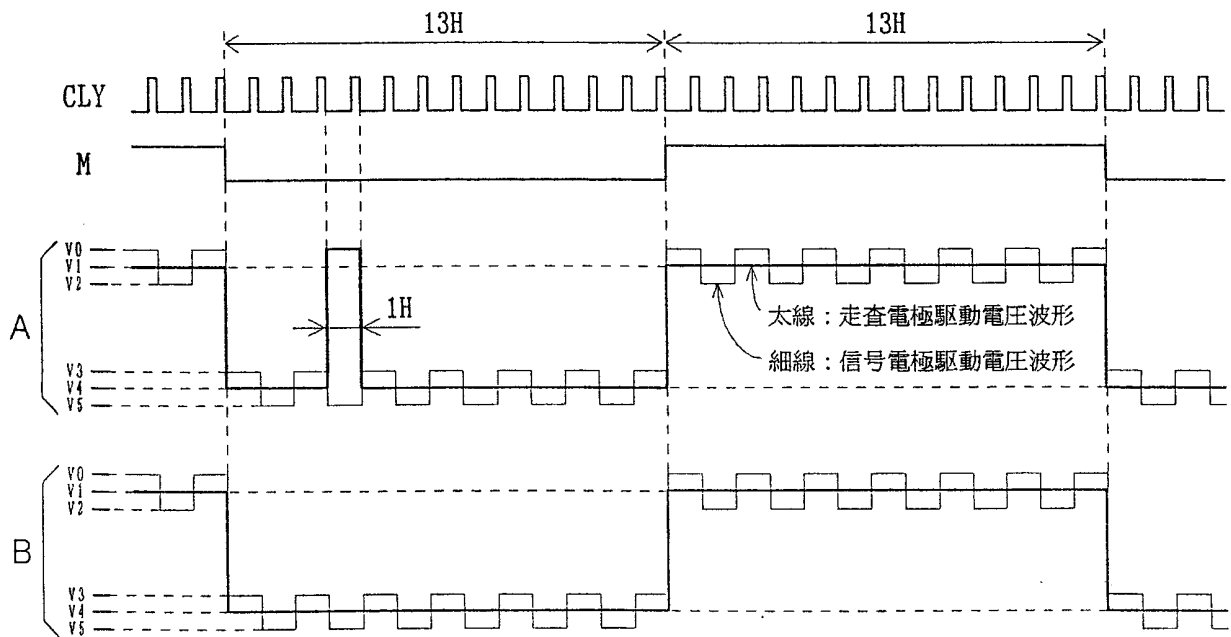


Fig. 21

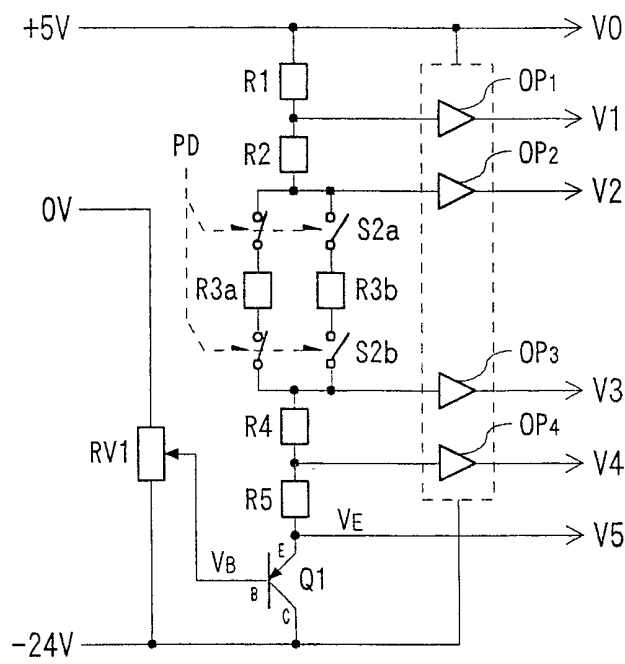


Fig. 22

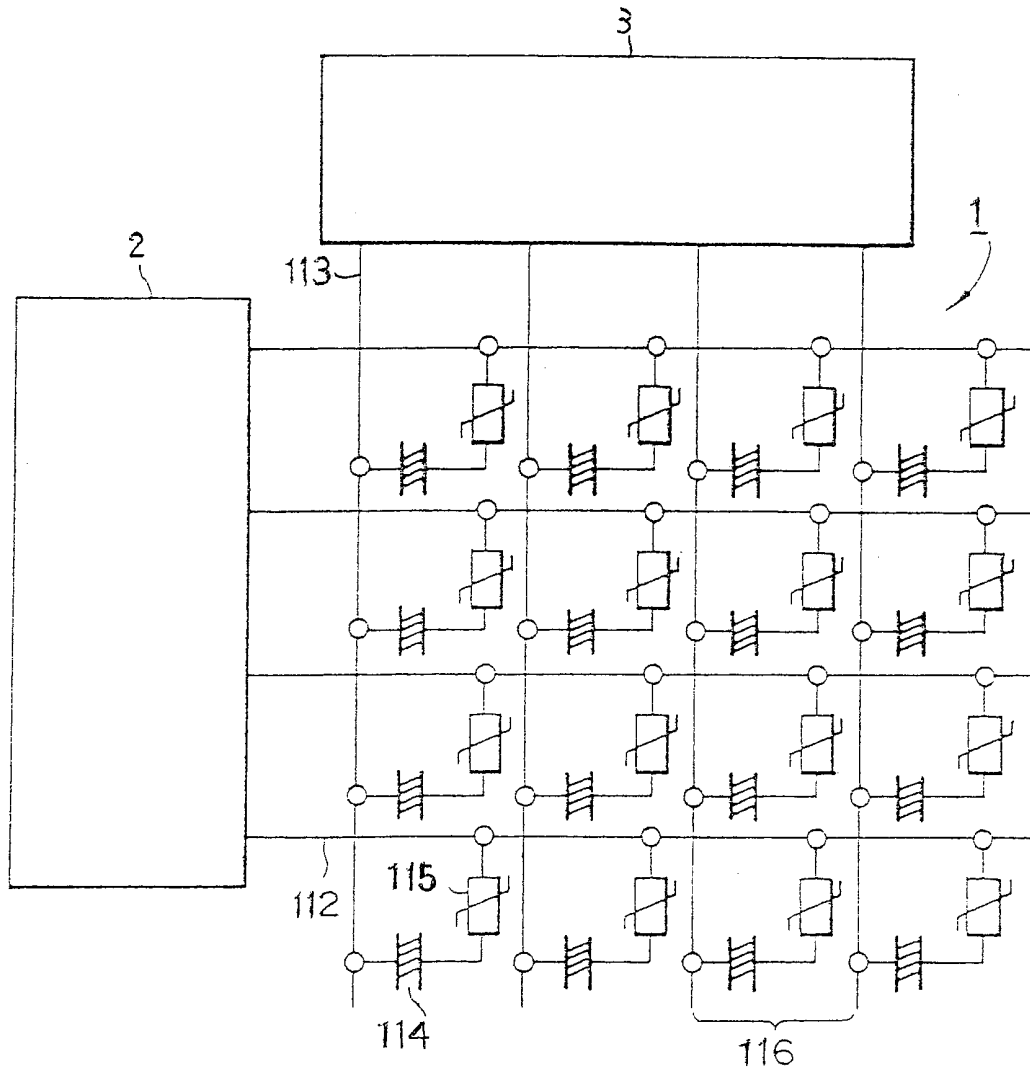


Fig. 23

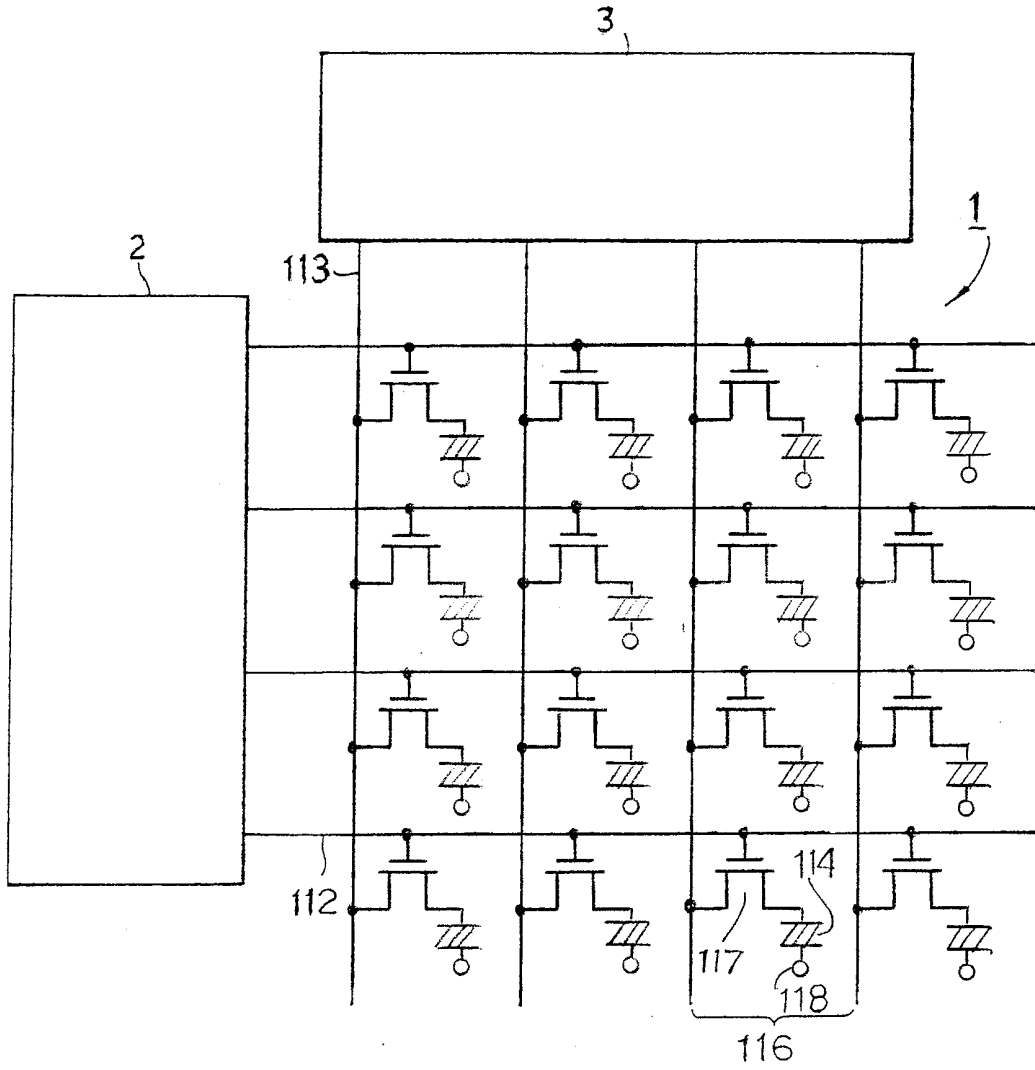


Fig. 24

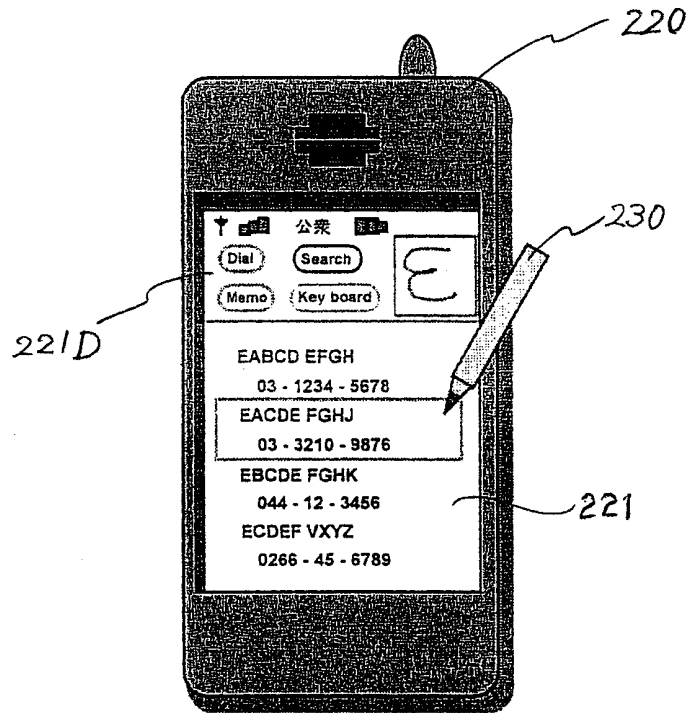
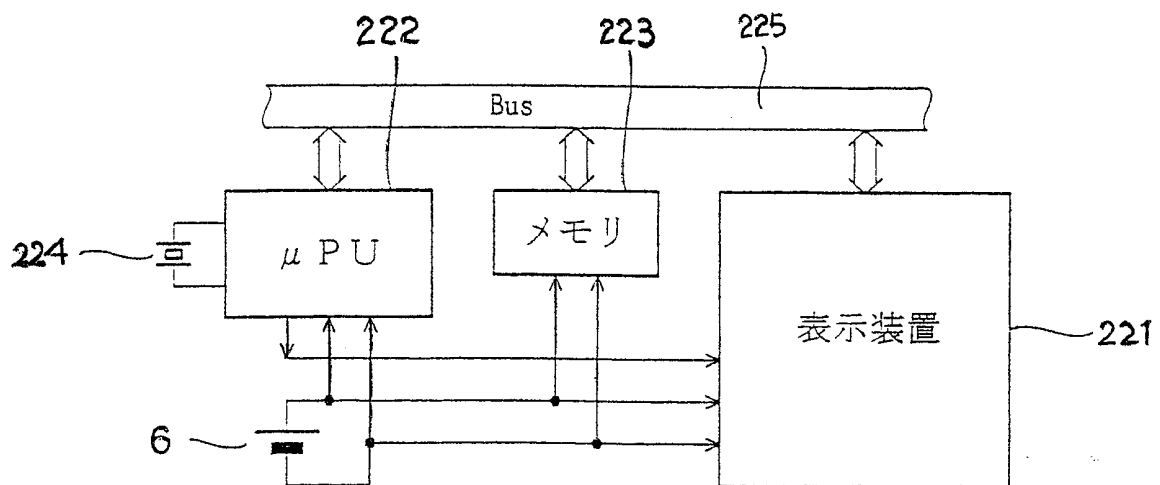


Fig. 25



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00552

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ G09G3/36

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ G09G3/36, 3/18, G02F1/133

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-1999
Kokai Jitsuyo Shinan Koho	1971-1999	Jitsuyo Shinan Toroku Koho	1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X P, Y P, A	JP, 10-214063, A (Hitachi, Ltd., et al), 11 August, 1998 (11. 08. 98), Full text ; Figs. 1 to 16 (Family: none)	17, 18 19 1-16, 20-33
Y A	JP, 4-115288, A (Canon Inc.), 16 April, 1992 (16. 04. 92), Full text ; Figs. 1 to 10 (Family: none)	19 1-18, 20-33
P, A	JP, 10-187106, A (Motorola, Inc.), 14 July, 1998 (14. 07. 98), Full text ; Figs. 1 to 4 & GB, 2319878, A	1-33
A	JP, 7-64512, A (Sharp Corp.), 10 March, 1995 (10. 03. 95), Full text ; Figs. 1 to 4 (Family: none)	1-33

 Further documents are listed in the continuation of Box C.
 See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art


"&" document member of the same patent family

Date of the actual completion of the international search
30 April, 1999 (30. 04. 99)Date of mailing of the international search report
18 May, 1999 (18. 05. 99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
IntCl ⁶ G09G3/36		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
IntCl ⁶ G09G3/36 , 3/18 G02F1/133		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1926-1996 日本国公開実用新案公報 1971-1999 日本国登録実用新案公報 1994-1999 日本国実用新案登録公報 1996-1999		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, X P, Y P, A	JP, 10-214063, A (株式会社日立製作所, 外1名) 11. 8月. 1998 (11. 08. 98) 全文, 第1-16図 (ファミリーなし)	17, 18 19 1-16, 20-33
Y A	JP, 4-115288, A (キャノン株式会社) 16. 4月. 1992 (16. 04. 92) 全文, 第1-10図 (ファミリーなし)	19 1-18, 20-33
<input checked="" type="checkbox"/> C欄の続きにも文献が列举されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	30. 04. 99	国際調査報告の発送日
国際調査機関の名称及びびあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 小松 徹三 
		2G 8326
		電話番号 03-3581-1101 内線 3226

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, A	JP, 10-187106, A (モトローラ・インコーポレイテッド), 14. 7月. 1998 (14. 07. 98) 全文, 第1-4図 & GB, 2319878, A	1-33
A	JP, 7-64512, A (シャープ株式会社) 10. 3月. 1995 (10. 03. 95) 全文, 第1-4図 (ファミリーなし)	1-33