

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6952901号

(P6952901)

(45) 発行日 令和3年10月27日 (2021. 10. 27)

(24) 登録日 令和3年9月30日 (2021. 9. 30)

(51) Int.Cl.

H02M 7/12 (2006.01)

F I

H02M 7/12

K

H02M 7/12

Y

請求項の数 21 (全 36 頁)

(21) 出願番号 特願2020-530827 (P2020-530827)
 (86) (22) 出願日 平成30年7月19日 (2018. 7. 19)
 (86) 国際出願番号 PCT/JP2018/027175
 (87) 国際公開番号 WO2020/017008
 (87) 国際公開日 令和2年1月23日 (2020. 1. 23)
 審査請求日 令和2年6月11日 (2020. 6. 11)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100118762
 弁理士 高村 順
 (72) 発明者 山川 崇
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 有澤 浩一
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 審査官 高野 誠治

最終頁に続く

(54) 【発明の名称】 電力変換装置、モータ駆動装置及び空気調和機

(57) 【特許請求の範囲】

【請求項1】

交流電源から供給される交流電力を直流電力に変換する電力変換装置であって、
 それぞれが前記交流電源に接続される第1の配線及び第2の配線と、
 前記第1の配線上に配置される第1のリアクタと、

第1のスイッチング素子と、第2のスイッチング素子と、第1の接続点を有する第3の
 配線とを備え、前記第1のスイッチング素子及び前記第2のスイッチング素子は前記第3
 の配線により直列に接続され、前記第1の接続点は前記第1の配線により前記第1のリア
 クタに接続される第1のアームと、

前記第1のアームと並列に接続され、第3のスイッチング素子と、第4のスイッチング
 素子と、第2の接続点を有する第4の配線とを備え、前記第3のスイッチング素子及び前
 記第4のスイッチング素子は前記第4の配線により直列に接続され、前記第2の接続点は
 前記第2の配線により前記交流電源に接続される第2のアームと、

前記第2のアームと並列に接続される第1のコンデンサと、

前記第1のスイッチング素子を駆動する第1の駆動信号を出力する第1の駆動回路と、
 前記第1の駆動回路の電源電圧を前記第1の駆動回路に与える第2のコンデンサを有す
 るブートストラップ回路と、

順方向電流が流れ始める電圧である第1の電圧が前記第2のスイッチング素子に形成さ
 れるボディダイオードに順方向電流が流れ始める電圧である第2の電圧よりも低く、前記
 電源電圧を調整するためのダイオードと、

10

20

を備え、

前記ダイオードは、前記第2のスイッチング素子に並列接続される電力変換装置。

【請求項2】

前記ダイオードは、前記ブートストラップ回路に設けられる請求項1に記載の電力変換装置。

【請求項3】

前記第2のスイッチング素子を駆動する第2の駆動信号を出力する第2の駆動回路を備え、

前記第1の電圧は、前記第1の駆動信号の電圧が前記第2の駆動信号の電圧と等しくなる値に設定される請求項1又は2に記載の電力変換装置。

10

【請求項4】

交流電源から供給される交流電力を直流電力に変換する電力変換装置であって、

それぞれが前記交流電源に接続される第1の配線及び第2の配線と、

前記第1の配線上に配置される第1のリアクタと、

第1のスイッチング素子と、第2のスイッチング素子と、第1の接続点を有する第3の配線とを備え、前記第1のスイッチング素子及び前記第2のスイッチング素子は前記第3の配線により直列に接続され、前記第1の接続点は前記第1の配線により前記第1のリアクタに接続される第1のアームと、

前記第1のアームと並列に接続され、第3のスイッチング素子と、第4のスイッチング素子と、第2の接続点を有する第4の配線とを備え、前記第3のスイッチング素子及び前記第4のスイッチング素子は前記第4の配線により直列に接続され、前記第2の接続点は前記第2の配線により前記交流電源に接続される第2のアームと、

20

前記第2のアームと並列に接続される第1のコンデンサと、

前記第1のスイッチング素子を駆動する第1の駆動信号を出力する第1の駆動回路と、

前記第1の駆動回路の電源電圧を前記第1の駆動回路に与える第2のコンデンサを有するブートストラップ回路と、

順方向電流が流れ始める電圧である第1の電圧が前記第2のスイッチング素子に形成されるボディダイオードに順方向電流が流れ始める電圧である第2の電圧よりも低く、前記電源電圧を調整するためのダイオードと、

30

を備え、

前記第1のアームのスイッチング周波数は、前記第2のアームのスイッチング周波数よりも高い電力変換装置。

【請求項5】

前記ダイオードは、前記第2のコンデンサと前記第1の駆動回路との間に設けられる請求項4に記載の電力変換装置。

【請求項6】

前記第1のアームのスイッチング周波数は、前記交流電源の周波数の266倍よりも高い請求項4又は5に記載の電力変換装置。

【請求項7】

前記第1のアームのスイッチング周波数は、16kHzよりも高い請求項4又は5に記載の電力変換装置。

40

【請求項8】

前記第1のスイッチング素子及び前記第2のスイッチング素子は、ワイドバンドギャップ半導体で形成される請求項1から7の何れか一項に記載の電力変換装置。

【請求項9】

前記ワイドバンドギャップ半導体は、炭化珪素又は窒化ガリウム系材料である請求項8に記載の電力変換装置。

【請求項10】

前記第3のスイッチング素子及び前記第4のスイッチング素子は、炭化珪素半導体で形

50

成される請求項8又は9に記載の電力変換装置。

【請求項 1 1】

前記第 3 のスイッチング素子及び前記第 4 のスイッチング素子は、スーパージャンクション金属酸化膜半導体電界効果型トランジスタである請求項8又は9に記載の電力変換装置。

【請求項 1 2】

前記第 1 のアーム及び前記第 2 のアームの少なくとも 1 つが 2 i n 1 モジュールに実装される請求項 1 から 1 1 の何れか一項に記載の電力変換装置。

【請求項 1 3】

前記交流電源から出力される電源電流を検出する電流検出部を備え、

10

前記電源電流に応じて、前記第 3 のスイッチング素子及び前記第 4 のスイッチング素子のオンを許可するか否かを決定する請求項 1 から 1 2 の何れか一項に記載の電力変換装置。

【請求項 1 4】

前記電源電流が閾値以下の場合には、前記第 1 のスイッチング素子及び前記第 2 のスイッチング素子のオンを許可せず、前記電源電流が前記閾値より大きい場合には、前記第 1 のスイッチング素子及び前記第 2 のスイッチング素子のオンを許可する請求項 1 3 に記載の電力変換装置。

【請求項 1 5】

前記電源電流が閾値以下の場合には、前記第 3 のスイッチング素子及び前記第 4 のスイッチング素子のオンを許可せず、前記電源電流が前記閾値より大きい場合には、前記第 3 のスイッチング素子及び前記第 4 のスイッチング素子のオンを許可する請求項 1 3 に記載の電力変換装置。

20

【請求項 1 6】

前記第 1 のアームは、

直列接続される第 5 のスイッチング素子及び第 6 のスイッチング素子を備え、

前記第 5 のスイッチング素子は前記第 1 のスイッチング素子と並列接続され、

前記第 6 のスイッチング素子は前記第 2 のスイッチング素子と並列接続される請求項 1 から 1 5 の何れか一項に記載の電力変換装置。

【請求項 1 7】

30

前記第 1 のスイッチング素子及び前記第 5 のスイッチング素子は同時に駆動され、

前記第 2 のスイッチング素子及び前記第 6 のスイッチング素子は同時に駆動される請求項 1 6 に記載の電力変換装置。

【請求項 1 8】

モータを駆動するモータ駆動装置であって、

請求項 1 から 1 7 の何れか一項に記載の電力変換装置と、

前記電力変換装置から出力される直流電力を交流電力に変換して前記モータへ出力するインバータと、

を備えるモータ駆動装置。

【請求項 1 9】

40

前記モータと、

請求項 1 8 に記載のモータ駆動装置と、

を備える空気調和機。

【請求項 2 0】

前記モータで駆動される送風機を備える請求項 1 9 に記載の空気調和機。

【請求項 2 1】

前記モータで駆動される圧縮機を備える請求項 1 9 に記載の空気調和機。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

50

本発明は、交流電源から供給される交流電力を直流電力に変換する電力変換装置、この電力変換装置を備えるモータ駆動装置及び空気調和機に関する。

【背景技術】

【0002】

電源から供給される電流である電源電流には、高調波電流が含まれる。高調波電流は、基本波の周波数より高い周波数の周波数成分である。高調波電流により生じる障害を抑制するため、高調波電流を発生させる電子機器に対して、国際的に規制が設けられている。この規制を遵守するため、コンバータでは、AC (Alternating Current) 又はDC (Direct Current) でのチョッピングにより、電源電流に含まれる高調波電流を抑制する施策がとられる。

10

【0003】

中でもACでのチョッピング技術による損失低減技術として、整流回路をスイッチング素子により構成したブリッジレスコンバータが盛んに検討されている。ブリッジレスコンバータの一例である特許文献1に開示される直流電源装置は、直列接続される上側ダイオード及び下側ダイオードで構成される第1のアームと、直列接続される上側スイッチング素子及び下側スイッチング素子で構成される第2のアームと、第2のアームを駆動するための直流電源とを備える。また特許文献1に開示される直流電源装置は、当該直流電源から出力される電圧を電源電圧として利用し第2のアームの下側スイッチング素子を駆動する駆動信号を生成する第1のドライブ回路と、当該直流電源から出力される電圧を利用して第2のアームの上側スイッチング素子を駆動するための電圧を生成するブートストラップ回路と、ブートストラップ回路から出力される電圧を電源電圧として利用して第2のアームの上側スイッチング素子を駆動する駆動信号を生成する第2のドライブ回路とを備える。以下では、ドライブ回路を駆動回路と称する。また、以下では、第2のアームの上側スイッチング素子を単に上側スイッチング素子と称し、第2のアームの下側スイッチング素子を単に下側スイッチング素子と称する。

20

【0004】

ブートストラップ回路は、抵抗、ダイオード及びコンデンサで構成される。特許文献1に開示される技術では、下側スイッチング素子がオンしたとき、直流電源とブートストラップ回路と下側スイッチング素子とにより閉回路が形成されるため、直流電源によってブートストラップ回路のコンデンサが充電される。このとき、当該コンデンサには、直流電源の電圧が印加されるだけでなく、第2のアームの下側スイッチング素子に形成されるボディダイオードの順方向電圧が印加される形となる。そして、充電されたコンデンサのコンデンサ電圧が第2の駆動回路の電源電圧として利用されることによって、第2の駆動回路では、上側スイッチング素子を駆動するための駆動信号が生成される。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2016-220378号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0006】

スイッチング素子に、例えばワイドバンドギャップ (Wide Band Gap: WBG) 半導体により形成された金属酸化膜半導体電界効果型トランジスタ (Metal Oxide-Semiconductor Field-Effect Transistor: MOSFET) が用いられている場合、WBG半導体ではPN接合のポテンシャル障壁がシリコン (Silicon: Si) 半導体に比べて高くなる。従って、WBGのMOSFETに形成されるボディダイオードに順方向電流が流れ始める電圧は、Siスイッチング素子に形成されるボディダイオードに順方向電流が流れ始める電圧よりも高い値となる。すなわち、WBGのMOSFETに形成されるボディダイオードの順方向電流-順方向電圧特性は、Siスイッチング素子に形成されるボディダイオードの順方向電流-

50

順方向電圧特性よりも劣ると言える。このようにボディダイオードに順方向電流が流れ始める電圧が相対的に高いスイッチング素子を、特許文献1の下側スイッチング素子に用いている場合、ブートストラップ回路のコンデンサのコンデンサ電圧、すなわち駆動回路の電源電圧は、駆動回路の定格電圧よりも高くなる場合がある。このように駆動回路の定格電圧よりも高い電源電圧が、駆動回路に印加された場合、駆動回路の耐電圧が低下するという課題がある。ここで述べる耐電圧は、駆動回路が絶縁破壊を起こさずに駆動回路へ規定時間印加できる電圧である。また駆動回路の電源電圧が高くなることによって駆動回路で生成される駆動信号の値が大きくなるため、上側スイッチング素子の短絡耐量が低下するという課題がある。短絡耐量は、上側スイッチング素子への短絡電流の流れ始めから上側スイッチング素子が損傷するまでの時間として定義される。

10

【0007】

本発明は、上記に鑑みてなされたものであって、スイッチング素子の駆動回路の電源電圧の上昇を抑制して信頼性を向上できる電力変換装置を得ることを目的とする。

【課題を解決するための手段】**【0008】**

上述した課題を解決し、目的を達成するために、本発明に係る電力変換装置は、交流電源から供給される交流電力を直流電力に変換する電力変換装置であって、それぞれが交流電源に接続される第1の配線及び第2の配線と、第1の配線上に配置される第1のリアクタとを備える。電力変換装置は、第1のスイッチング素子と、第2のスイッチング素子と、第1の接続点を有する第3の配線とを備え、第1のスイッチング素子及び第2のスイッチング素子は第3の配線により直列に接続され、第1の接続点は第1の配線により第1のリアクタに接続される第1のアームを備える。電力変換装置は、第1のアームと並列に接続され、第3のスイッチング素子と、第4のスイッチング素子と、第2の接続点を有する第4の配線とを備え、第3のスイッチング素子及び第4のスイッチング素子は第4の配線により直列に接続され、第2の接続点は第2の配線により交流電源に接続される第2のアームを備える。電力変換装置は、第2のアームと並列に接続される第1のコンデンサと、第1のスイッチング素子を駆動する第1の駆動信号を出力する第1の駆動回路と、第1の駆動回路の電源電圧を第1の駆動回路に与える第2のコンデンサを有するブートストラップ回路と、順方向電流が流れ始める電圧である第1の電圧が第2のスイッチング素子に形成されるボディダイオードに順方向電流が流れ始める電圧である第2の電圧よりも低く、電源電圧を調整するためのダイオードと、を備える。

20

30

【発明の効果】**【0009】**

本発明に係る電力変換装置は、スイッチング素子の駆動回路の電源電圧の上昇を抑制して信頼性を向上できる、という効果を奏する。

【図面の簡単な説明】**【0010】**

【図1】実施の形態1に係る電力変換装置の構成例を示す図

【図2】図1に示すスイッチング素子として利用可能なMOSFETの概略構造を示す模式的断面図

40

【図3】電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が正のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第1の図

【図4】電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が負のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第1の図

【図5】電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が正のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第2の図

【図6】電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が負のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第2の図

【図7】実施の形態1に係る電力変換装置において、交流電源及びリアクタを介したコンデンサ短絡が発生する動作を説明するための第1の図

50

【図 8】実施の形態 1 に係る電力変換装置において、交流電源及びリアクタを介したコンデンサ短絡が発生する動作を説明するための第 2 の図

【図 9】電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が正のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 1 の図

【図 10】電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が負のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 1 の図

【図 11】電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が正のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 2 の図

【図 12】電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が負のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 2 の図

10

【図 13】実施の形態 1 に係る電力変換装置が備える制御部の構成例を示す図

【図 14】電源電圧と、図 13 に示す電源電圧位相算出部で算出される電源電圧位相推定値及び正弦波値の一例を示す図

【図 15】実施の形態 1 に係る電力変換装置の第 1 のパルス生成部の構成例を示す図

【図 16】図 15 の基準オンデューティ、搬送波及び基準 PWM (Pulse Width Modulation) 信号の一例を示す図

【図 17】図 15 の基準 PWM 信号、反転 PWM 信号、第 1 の PWM 信号及び第 2 の PWM 信号の一例を示す図

【図 18】図 15 に示す第 1 のパルス生成部のパルスセクタにおける選択処理手順の一例を示すフローチャート

20

【図 19】図 1 に示すスイッチング素子及びボディダイオードのそれぞれに流れる電流とスイッチング素子の損失とボディダイオードの損失との関係を示す模式図

【図 20】図 13 に示す第 2 のパルス生成部における処理手順の一例を示すフローチャート

【図 21】図 13 に示す第 2 のパルス生成部における電源電流に基づくスイッチング素子の制御手順の一例を示すフローチャート

【図 22】実施の形態 1 に係る電力変換装置で生成される、電源電圧の 1 周期分の信号の第 1 の例を示す図

【図 23】実施の形態 1 に係る電力変換装置で生成される、電源電圧の 1 周期分の信号の第 2 の例を示す図

30

【図 24】実施の形態 1 に係る電力変換装置が簡易スイッチング制御を実施する場合の信号の一例を示す図

【図 25】実施の形態 1 に係る電力変換装置で生成されるパッシブな状態の信号の一例を示す図

【図 26】実施の形態 1 に係る電力変換装置が備える駆動回路及びブートストラップ回路を示す図

【図 27】実施の形態 1 の第 1 の変形例に係る電力変換装置の構成例を示す図

【図 28】実施の形態 1 の第 2 の変形例に係る電力変換装置の構成例を示す図

【図 29】実施の形態 1 の第 3 の変形例に係る電力変換装置の構成例を示す図

【図 30】実施の形態 2 に係る電力変換装置の構成例を示す図

40

【図 31】実施の形態 1, 2 の制御部を実現するハードウェア構成の一例を示す図

【図 32】実施の形態 3 に係るモータ駆動装置の構成例を示す図

【図 33】実施の形態 4 に係る空気調和機の構成例を示す図

【発明を実施するための形態】

【0011】

以下に、本発明の実施の形態に係る電力変換装置、モータ駆動装置及び空気調和機を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

【0012】

実施の形態 1.

50

図1は実施の形態1に係る電力変換装置の構成例を示す図である。実施の形態1に係る電力変換装置100は、単相交流電源1から供給される交流電力を直流電力に変換して負荷50に印加する交流直流変換機能を有する電源装置である。以下では単相交流電源1を単に交流電源1と称する場合がある。図1に示すように、電力変換装置100は、第1のリアクタであるリアクタ2と、ブリッジ回路3と、第1のコンデンサである平滑コンデンサ4と、電源電圧検出部5と、電源電流検出部6と、母線電圧検出部7と、制御部10とを備える。

【0013】

ブリッジ回路3は、第1の回路である第1のアーム31と、第2の回路である第2のアーム32とを備える。第1のアーム31は、直列接続されるスイッチング素子311及びスイッチング素子312を備える。スイッチング素子311にはボディダイオード311aが形成される。ボディダイオード311aは、スイッチング素子311のドレインとソースとの間に並列接続される。スイッチング素子312にはボディダイオード312aが形成される。ボディダイオード312aは、スイッチング素子312のドレインとソースとの間に並列接続される。ボディダイオード311a、312aのそれぞれは、還流ダイオードとして使用される。

10

【0014】

第2のアーム32は、直列接続されたスイッチング素子321及びスイッチング素子322を備える。第2のアーム32は、第1のアーム31に並列接続される。スイッチング素子321にはボディダイオード321aが形成される。ボディダイオード321aは、スイッチング素子321のドレインとソースとの間に並列接続される。スイッチング素子322にはボディダイオード322aが形成される。ボディダイオード322aは、スイッチング素子322のドレインとソースとの間に並列接続される。ボディダイオード321a、322aのそれぞれは、還流ダイオードとして使用される。

20

【0015】

詳細には、電力変換装置100は、それぞれが交流電源1に接続される第1の配線501及び第2の配線502と、第1の配線501に配置されるリアクタ2とを備える。また、第1のアーム31は、第1のスイッチング素子であるスイッチング素子311と、第2のスイッチング素子であるスイッチング素子312と、第1の接続点506を有する第3の配線503とを備える。スイッチング素子311及びスイッチング素子312は、第3の配線503により直列に接続される。第1の接続点506には第1の配線501が接続される。第1の接続点506は、第1の配線501及びリアクタ2を介して、交流電源1に接続される。

30

【0016】

第2のアーム32は、第3のスイッチング素子であるスイッチング素子321と、第4のスイッチング素子であるスイッチング素子322と、第2の接続点508を備える第4の配線504とを備え、スイッチング素子321及びスイッチング素子322は、第4の配線504により直列に接続される。第2の接続点508には第2の配線502が接続される。第2の接続点508は、第2の配線502を介して交流電源1に接続される。コンデンサである平滑コンデンサ4は、第2のアーム32に並列接続される。

40

【0017】

スイッチング素子311、312、321、322にはWBG半導体で形成されるMOSFETを用いることができる。WBG半導体には、窒化ガリウム(Gallium Nitride: GaN)系材料、炭化珪素(Silicon Carbide: SiC)、ダイヤモンド又は窒化アルミニウムが用いられる。スイッチング素子311、312、321、322にWBG半導体を用いることにより、耐電圧性が高くなり、許容電流密度も高くなるため、モジュールの小型化が可能となる。またWBG半導体は、耐熱性が高いため、スイッチング素子311、312、321、322にWBG半導体を用いることにより、スイッチング素子で発生する熱を放熱するための放熱フィンを小型化できる。

【0018】

50

制御部10は、電源電圧検出部5、電源電流検出部6及び母線電圧検出部7からそれぞれ出力される信号に基づいて、ブリッジ回路3のスイッチング素子311、312、321、322を動作させる駆動パルスを生成する。電源電圧検出部5は、交流電源1の出力電圧である電源電圧 V_s を検出し、検出結果を示す電気信号を制御部10へ出力する。電源電流検出部6は、交流電源1から出力される電流である電源電流 I_s を検出し、検出結果を示す電気信号を制御部10へ出力する。母線電圧検出部7は、母線電圧 V_{dc} を検出し、制御部10に出力する。母線電圧 V_{dc} は、ブリッジ回路3の出力電圧を平滑コンデンサ4で平滑した電圧である。

【0019】

次に実施の形態1に係る電力変換装置100の基本的な動作を説明する。以下では、交流電源1の正側すなわち交流電源1の正極端子に接続されるスイッチング素子311、321を、上側スイッチング素子と称する場合がある。また、交流電源1の負側すなわち交流電源1の負極端子に接続されるスイッチング素子312、322を、下側スイッチング素子と称する場合がある。

【0020】

第1のアーム31では、上側スイッチング素子と下側スイッチング素子は相補的に動作する。すなわち、上側スイッチング素子及び下側スイッチング素子のうち、一方がオンの場合には他方はオフである。第1のアーム31を構成するスイッチング素子311、312は、後述する駆動回路から出力される駆動信号により駆動される。当該駆動回路は、制御部10により生成されるPWM信号を増幅し、増幅した信号を駆動信号として出力する。駆動信号に従ったスイッチング素子のオン又はオフの動作を、以下ではスイッチング動作とも呼ぶ。

【0021】

第2のアーム32を構成するスイッチング素子321、322は、スイッチング素子311、312と同様に駆動信号に従った動作を行い、オン又はオフとなる。基本的には、交流電源1から出力される電圧の極性である電源電圧極性に応じてオン又はオフの状態となる。具体的には、電源電圧極性が正の場合、スイッチング素子322はオンであり、かつ、スイッチング素子321はオフであり、電源電圧極性が負の場合、スイッチング素子321はオンであり、かつ、スイッチング素子322はオフである。ただし、後述するように、実施の形態1では、交流電源1及びリアクタ2を介した平滑コンデンサ4の短絡を防ぐため、交流電源1から出力される電源電流 I_s の絶対値が閾値以下の場合には、スイッチング素子322及びスイッチング素子321がともにオフとなる。なお、交流電源1及びリアクタ2を介した平滑コンデンサ4の短絡を防ぐため、交流電源1から出力される電源電流 I_s の絶対値が閾値以下の場合には、スイッチング素子312及びスイッチング素子311をともにオフとしてもよい。以下では、電源電流 I_s の絶対値と比較される上記閾値を電流閾値と称する。また以下では、平滑コンデンサ4の短絡をコンデンサ短絡と称する。コンデンサ短絡は、平滑コンデンサ4に蓄えられたエネルギーが放出され、交流電源1に電流が再生される状態である。

【0022】

次に、実施の形態1におけるスイッチング素子の状態と実施の形態1に係る電力変換装置100に流れる電流の経路との関係を説明する。なお、本説明の前に、MOSFETの構造について、図2を参照して説明する。

【0023】

図2は図1に示すスイッチング素子として利用可能なMOSFETの概略構造を示す模式的断面図である。図2には、n型MOSFETが例示される。n型MOSFETの場合、図2に示すように、p型の半導体基板600が用いられる。半導体基板600には、ソース電極S、ドレイン電極D及びゲート電極Gが形成される。ソース電極S及びドレイン電極Dと接する部位には、高濃度の不純物がイオン注入されてn型の領域601が形成される。また、半導体基板600において、n型の領域601が形成されない部位とゲート電極Gとの間には、酸化絶縁膜602が形成される。すなわち、ゲート電極Gと、半導体

10

20

30

40

50

基板 600 における p 型の領域 603 との間には、酸化絶縁膜 602 が介在している。

【0024】

ゲート電極 G に正電圧が印加されると、半導体基板 600 における p 型の領域 603 と酸化絶縁膜 602 との間の境界面に電子が引き寄せられ、当該境界面に負に帯電する。電子が集まった所は、電子の密度がホール密度よりも高くなり n 型化する。この n 型化した部分は電流の通り道となりチャンネル 604 と呼ばれる。チャンネル 604 は、図 2 の例では、n 型チャンネルである。MOSFET がオンに制御されることにより、通流する電流は、p 型の領域 603 に形成されるボディダイオードよりも、チャンネル 604 に多く流れる。

【0025】

図 3 から図 6 には、電源電流 I_s の絶対値が電流閾値より大きい場合の実施の形態 1 に係る電力変換装置 100 における電流の経路が示される。

10

【0026】

図 3 は電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が正のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 1 の図である。図 3 では、電源電圧極性が正であり、スイッチング素子 311 及びスイッチング素子 322 がオンであり、スイッチング素子 312 及びスイッチング素子 321 がオフである。この状態では、交流電源 1、リアクタ 2、スイッチング素子 311、平滑コンデンサ 4、スイッチング素子 322、交流電源 1 の順序で電流が流れる。このように、実施の形態 1 では、ボディダイオード 311a 及びボディダイオード 322a に電流が流れるのではなく、スイッチング素子 311 及びスイッチング素子 322 のそれぞれのチャンネルに電流が流れることで、同期整流動作が行われる。

20

【0027】

図 4 は電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が負のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 1 の図である。図 4 では、電源電圧極性が負であり、スイッチング素子 312 及びスイッチング素子 321 がオンであり、スイッチング素子 311 及びスイッチング素子 322 がオフである。この状態では、交流電源 1、スイッチング素子 321、平滑コンデンサ 4、スイッチング素子 312、リアクタ 2、交流電源 1 の順序で電流が流れる。このように、実施の形態 1 では、ボディダイオード 321a 及びボディダイオード 312a に電流が流れるのではなく、スイッチング素子 321 及びスイッチング素子 312 のそれぞれのチャンネルに電流が流れることで、同期整流動作が行われる。

30

【0028】

図 5 は電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が正のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 2 の図である。図 5 では、電源電圧極性が正であり、スイッチング素子 312 及びスイッチング素子 322 がオンであり、スイッチング素子 311 及びスイッチング素子 321 がオフである。この状態では、交流電源 1、リアクタ 2、スイッチング素子 312、スイッチング素子 322、交流電源 1 の順序で電流が流れ、平滑コンデンサ 4 を経由しない電源短絡経路が形成される。このように、実施の形態 1 では、ボディダイオード 312a 及びボディダイオード 322a に電流が流れるのではなく、スイッチング素子 312 及びスイッチング素子 322 のそれぞれのチャンネルに電流が流れることで、電源短絡経路が形成される。

40

【0029】

図 6 は電源電流の絶対値が電流閾値より大きく、かつ、電源電圧極性が負のとき、実施の形態 1 に係る電力変換装置に流れる電流の経路を示す第 2 の図である。図 6 では、電源電圧極性が負であり、スイッチング素子 311 及びスイッチング素子 321 がオンであり、スイッチング素子 312 及びスイッチング素子 322 がオフである。この状態では、交流電源 1、スイッチング素子 321、スイッチング素子 311、リアクタ 2、交流電源 1 の順序で電流が流れ、平滑コンデンサ 4 を経由しない電源短絡経路が形成される。このように、実施の形態 1 では、ボディダイオード 311a 及びボディダイオード 321a に電流が流れるのではなく、スイッチング素子 311 及びスイッチング素子 321 のそれぞれ

50

のチャンネルに電流が流れることで、電源短絡経路が形成される。

【0030】

制御部10は、以上に述べた電流経路の切替えを制御することで、電源電流 I_s 及び母線電圧 V_{dc} の値を制御できる。

【0031】

しかしながら、電源電流 I_s が流れていないときに、スイッチング素子311及びスイッチング素子322がオンとなった場合、交流電源1及びリアクタ2を介したコンデンサ短絡が発生する。これにより、本来とは逆方向に電流が流れて、力率悪化、高調波成分の増大、過電流による素子破損、又は損失の増大といった問題が発生する可能性がある。

【0032】

図7及び図8には、交流電源1及びリアクタ2を介したコンデンサ短絡が発生している状態を示す。

【0033】

図7は実施の形態1に係る電力変換装置において、交流電源及びリアクタを介したコンデンサ短絡が発生する動作を説明するための第1の図である。図7では、電源電圧極性が正であり、電源電流 I_s が流れていない状態が示される。電源電圧極性が正であるため、本来は、図3に示したように、交流電源1、リアクタ2、スイッチング素子311、平滑コンデンサ4、スイッチング素子322、交流電源1の順序で電流が流れるべきである。しかしながら、電源電流 I_s が流れていない状態で、スイッチング素子311及びスイッチング素子322がオンとなると、図7に示すように、本来とは逆の方向に電流が流れ、コンデンサ短絡が生じることになる。すなわち、平滑コンデンサ4に蓄積されたエネルギーが交流電源1へ出力される。

【0034】

図8は実施の形態1に係る電力変換装置において、交流電源及びリアクタを介したコンデンサ短絡が発生する動作を説明するための第2の図である。図8では、電源電圧極性が負であり、電源電流 I_s が流れていない状態が示される。電源電圧極性が負であるため、本来は、図4に示したように、交流電源1、スイッチング素子321、平滑コンデンサ4、スイッチング素子312、リアクタ2、交流電源1の順序で電流が流れるべきである。しかしながら、電源電流 I_s が流れていない場合に、スイッチング素子312及びスイッチング素子321がオンとなると、図8に示すように、本来とは逆の方向に電流が流れ、コンデンサ短絡が生じることになる。

【0035】

実施の形態1に係る電力変換装置100は、コンデンサ短絡を防ぐために、電源電流 I_s の絶対値が電流閾値以上の場合には、スイッチング素子321、322をオン状態にすることを許可し、電源電流 I_s の絶対値が閾値未満の場合には、スイッチング素子321、322をオフ状態とする。これにより、交流電源1及びリアクタ2を介したコンデンサ短絡を防ぐことが可能であり、信頼性の高い電力変換装置を得ることができる。

【0036】

図9から図12には、電源電流 I_s の絶対値が電流閾値未満の場合の実施の形態1に係る電力変換装置100における電流の経路が示される。

【0037】

図9は電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が正のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第1の図である。図9では、電源電圧極性が正であり、スイッチング素子311がオンであり、スイッチング素子312、スイッチング素子321及びスイッチング素子322がオフである。この場合、スイッチング素子322のボディダイオード322aが還流ダイオードとして機能し、図9に示すように、交流電源1、リアクタ2、スイッチング素子311、平滑コンデンサ4、ボディダイオード322a、交流電源1の順序で電流が流れる。なお、電源電流 I_s の絶対値は、誤動作を起こさない程度の値であればよく、低い程同期整流期間が長くなり、より効果的に導通損失を低減することができる。また、電源電流 I_s の絶対値が、同期整流動作を要しな

10

20

30

40

50

い程度の小さな値の場合には、スイッチング素子 311 をオフ状態にしてもよい。スイッチング素子 311 をオフ状態にすることで、スイッチング素子 311 のゲート駆動電力が発生しないため、同期整流動作を行う場合に比べて、駆動信号の生成に伴う電力消費量を低減できる。なお、駆動信号を生成する駆動回路の詳細に関して後述する。

【0038】

図10は電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が負のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第1の図である。図10では、電源電圧極性が負であり、スイッチング素子 312 がオンであり、スイッチング素子 311、スイッチング素子 321 及びスイッチング素子 322 がオフである。この場合、スイッチング素子 321 のボディダイオード 321a が還流ダイオードとして機能し、図10に示すように、交流電源1、ボディダイオード 321a、平滑コンデンサ4、スイッチング素子 312、リアクタ2、交流電源1の順序で電流が流れる。なお、電源電流 I_s の絶対値は、誤動作を起こさない程度の値であればよく、低い程同期整流期間が長くなり、より効果的に導通損失を低減することができる。また、電源電流 I_s の絶対値が、同期整流動作を要しない程度の小さな値の場合には、スイッチング素子 312 をオフ状態にしてもよい。スイッチング素子 312 をオフ状態にすることで、スイッチング素子 312 のゲート駆動電力が発生しないため、同期整流動作を行う場合に比べて、駆動信号の生成に伴う電力消費量を低減できる。

10

【0039】

図11は電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が正のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第2の図である。図11では、電源電圧極性が正であり、スイッチング素子 312 がオンであり、スイッチング素子 311、スイッチング素子 321 及びスイッチング素子 322 がオフである。この場合、スイッチング素子 322 のボディダイオード 322a が還流ダイオードとして機能し、図11に示すように、交流電源1、リアクタ2、スイッチング素子 312、ボディダイオード 322a、交流電源1の順序で電流が流れる。なお、この場合、短絡電流が流れるため、電源電流 I_s の絶対値が電流閾値未満のときでも、スイッチング素子 312 をオンにすると同時に、スイッチング素子 322 をオンにしてもよい。その場合、スイッチング素子 322 のオン抵抗による降下電圧は、ボディダイオード 322a の順方向電圧よりも小さいため、スイッチング素子 322 の導通損失が低減される。

20

30

【0040】

図12は電源電流の絶対値が電流閾値未満、かつ、電源電圧極性が負のとき、実施の形態1に係る電力変換装置に流れる電流の経路を示す第2の図である。図12では、電源電圧極性が負であり、スイッチング素子 311 がオンであり、スイッチング素子 312、スイッチング素子 321 及びスイッチング素子 322 がオフである。この場合、スイッチング素子 321 のボディダイオード 321a が還流ダイオードとして機能し、図12に示すように、交流電源1、ボディダイオード 321a、スイッチング素子 311、リアクタ2、交流電源1の順序で電流が流れる。なお、この場合は短絡電流が流れるため、電源電流 I_s の絶対値が電流閾値未満の場合でも、スイッチング素子 311 をオンにすると同時に、スイッチング素子 321 をオンにしてもよい。その場合、スイッチング素子 321 のオン抵抗による降下電圧は、ボディダイオード 321a の順方向電圧よりも小さいため、スイッチング素子 321 の導通損失が低減される。

40

【0041】

次に、実施の形態1に係る電力変換装置100が備える制御部10の構成を説明する。図13は実施の形態1に係る電力変換装置が備える制御部の構成例を示す図である。図13に示すように、制御部10は、電源電流指令値制御部21、オンデューティ制御部22、電源電圧位相算出部23、第1のパルス生成部24、第2のパルス生成部25、電流指令値算出部26及び瞬時値指令値算出部27を備える。

【0042】

電源電流指令値制御部21は、母線電圧検出部7で検出された母線電圧 V_{dc} と、母線

50

電圧指令値 V_{dc}^* とから、電流実効値指令値 $I_{s_rms}^*$ を算出する。母線電圧指令値 V_{dc}^* は、予め設定されていてもよいし、電力変換装置 100 の外部から入力されてもよい。電源電流指令値制御部 21 は、母線電圧 V_{dc} と母線電圧指令値 V_{dc}^* との差分に基づいた比例積分制御により、電流実効値指令値 $I_{s_rms}^*$ を算出する。

【0043】

電流指令値算出部 26 は、電流実効値指令値 $I_{s_rms}^*$ を正弦波状の指令値に変換して出力する。瞬時値指令値算出部 27 は、電流指令値算出部 26 で算出された電流実効値指令値 $I_{s_rms}^*$ と、電源電圧位相算出部 23 で算出された正弦波値 $\sin \theta_s^{\wedge}$ とを用いて、電源電流瞬時値指令値 I_s^* を算出する。

【0044】

オンデューティ制御部 22 は、瞬時値指令値算出部 27 で算出された電源電流瞬時値指令値 I_s^* と、電源電流検出部 6 で検出された電源電流 I_s との偏差を比例積分制御し、スイッチング素子 311, 312 の基準オンデューティ $duty$ を算出する。

【0045】

電源電圧位相算出部 23 は、電源電圧検出部 5 で検出された電源電圧 V_s を用いて、電源電圧位相推定値 $\theta_s^{\wedge}$ と、正弦波値 $\sin \theta_s^{\wedge}$ とを算出する。図 14 は電源電圧と、図 13 に示す電源電圧位相算出部で算出される電源電圧位相推定値及び正弦波値の一例を示す図である。図 14 には、上から順に、電源電圧 V_s 、電源電圧位相推定値 $\theta_s^{\wedge}$ 及び正弦波値 $\sin \theta_s^{\wedge}$ が示される。

【0046】

電源電圧位相算出部 23 は、電源電圧位相推定値 $\theta_s^{\wedge}$ を線形に増加させ、電源電圧 V_s が負極性から正極性に切り換わるタイミングを検出し、このタイミングで電源電圧位相推定値 $\theta_s^{\wedge}$ を 0 にリセットする。これにより、制御遅延及び検出遅延が無い理想的な条件では、電源電圧 V_s が負極性から正極性へ切り替わるタイミングで、電源電圧位相推定値 $\theta_s^{\wedge}$ が 360° すなわち 0° となる。電源電圧位相算出部 23 は、算出された電源電圧位相推定値 $\theta_s^{\wedge}$ に基づいて、正弦波値 $\sin \theta_s^{\wedge}$ を算出する。なお、マイクロコンピュータの割込み機能を用いて、電源電圧位相推定値 $\theta_s^{\wedge}$ のリセットを実現する場合、電源電圧位相算出部 23 は、ゼロクロス検出回路から出力される信号を、割込み信号として用いて電源電圧位相推定値 $\theta_s^{\wedge}$ をリセットする。ゼロクロス検出回路は、電源電圧 V_s が負極性から正極性へ切り替わるタイミングを検出する回路である。なお、電源電圧位相推定値 $\theta_s^{\wedge}$ の算出方法は、上述した例に限定されず、どのような方法を用いてもよい。

【0047】

図 15 は実施の形態 1 に係る電力変換装置の第 1 のパルス生成部の構成例を示す図である。第 1 のパルス生成部 24 は、キャリア生成部 241、基準 PWM 生成部 242、デッドタイム生成部 243 及びパルスセクタ 244 を備える。

【0048】

キャリア生成部 241 は、キャリア信号である搬送波 $carry$ を生成する。搬送波 $carry$ は、基準 PWM 信号 $Scom$ の生成に用いられる。搬送波 $carry$ には、その山の値が “1” であり、その谷の値が “0” となる三角波を例示できる。基準 PWM 信号 $Scom$ は、スイッチング素子 311, 312, 321, 322 の駆動に用いられる、PWM 信号の基準となる信号である。上述した通り、実施の形態 1 では、相補的な PWM 制御を前提としており、第 1 のアーム 31 の一方のスイッチング素子の駆動に基準 PWM 信号が用いられ、第 1 のアーム 31 の他方のスイッチング素子には、当該基準 PWM 信号に対して相補的な PWM 信号が用いられる。

【0049】

基準 PWM 生成部 242 は、図 13 に示すオンデューティ制御部 22 で算出された基準オンデューティ $duty$ と、搬送波 $carry$ との大小関係を比較することで、基準 PWM 信号 $Scom$ を生成する。図 16 は図 15 の基準オンデューティ、搬送波及び基準 PWM 信号の一例を示す図である。図 16 に示すように、基準 PWM 生成部 242 は、基準オ

10

20

30

40

50

ンデューティ $duty > \text{搬送波 } carry$ の場合には、基準 PWM 信号 $Scom$ を、オンを示す値とし、基準 オンデューティ $duty \leq \text{搬送波 } carry$ の場合には、基準 PWM 信号 $Scom$ を、オフを示す値とすることで、基準 PWM 信号 $Scom$ を生成する。図 16 には、ハイアクティブの基準 PWM 信号 $Scom$ が例示される。ハイアクティブの基準 PWM 信号 $Scom$ は、ハイレベルがオンを示し、ローレベルがオフを示す信号である。なお、基準 PWM 生成部 242 で生成される信号は、ハイアクティブの基準 PWM 信号 $Scom$ に限定されず、ローアクティブの基準 PWM 信号 $Scom$ でもよい。ローアクティブの基準 PWM 信号 $Scom$ は、ハイレベルがオフを示し、ローレベルがオンを示す信号である。

【0050】

10

図 15 の説明に戻り、デッドタイム生成部 243 は、基準 PWM 信号 $Scom$ に基づいて、2 つの相補的な信号である第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ を生成して出力する。具体的には、デッドタイム生成部 243 は、基準 PWM 信号 $Scom$ を反転させた信号である反転 PWM 信号 $Scom'$ を生成する。その後、デッドタイム生成部 243 は、基準 PWM 信号 $Scom$ 及び反転 PWM 信号 $Scom'$ にデッドタイムを設けることにより、第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ を生成する。

【0051】

すなわち、デッドタイム生成部 243 は、デッドタイムの期間、第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ の両方がオフを示す値となるように、第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ を生成する。一例として、デッドタイム生成部 243 は、第 1 の PWM 信号 $Sig1$ を基準 PWM 信号 $Scom$ と同一とする。また、デッドタイム生成部 243 は、反転 PWM 信号 $Scom'$ を、デッドタイムの間、信号値をオンを示す値からオフを示す値に変更することにより、第 2 の PWM 信号 $Sig2$ を生成する。

20

【0052】

基準 PWM 信号 $Scom$ を反転することにより反転 PWM 信号 $Scom'$ が生成され、基準 PWM 信号 $Scom$ 及び反転 PWM 信号 $Scom'$ により、同一アームを構成する 2 つのスイッチング素子がそれぞれ駆動される場合、理想的には、同一アームを構成する 2 つのスイッチング素子が同時にオンとなる期間はない。しかしながら、一般的に、オン状態からオフ状態への遷移には遅延が生じ、また、オフ状態からオン状態への遷移には遅延が生じる。従って、この遅延により、同一アームを構成する 2 つのスイッチング素子が同時にオンとなる期間が生じ、同一アームを構成する 2 つのスイッチング素子が短絡する可能性がある。デッドタイムは、このように、状態遷移の遅延が生じて、同一アームを構成する 2 つのスイッチング素子が同時にオンとならないように、設けられる期間である。デッドタイムの間は、同一アームを構成する 2 つのスイッチング素子を駆動する 2 つの PWM 信号は、ともにオフを示す値に設定される。

30

【0053】

図 17 は図 15 の基準 PWM 信号、反転 PWM 信号、第 1 の PWM 信号及び第 2 の PWM 信号の一例を示す図である。図 17 には、上から順に、基準 PWM 信号 $Scom$ 、反転 PWM 信号 $Scom'$ 、第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ が示される。図 17 では、反転 PWM 信号 $Scom'$ がオンを示す値のとき、デッドタイム td の間、第 2 の PWM 信号 $Sig2$ は、オフを示す値となっている。なお、上述したデッドタイム td の生成方法は一例であり、デッドタイム td の生成方法は、上述した例に限定されず、どのような方法が用いられてもよい。

40

【0054】

図 15 の説明に戻り、パルスセクタ 244 は、デッドタイム生成部 243 から出力される第 1 の PWM 信号 $Sig1$ 及び第 2 の PWM 信号 $Sig2$ を、スイッチング素子 311 及びスイッチング素子 312 のどちらの駆動回路に伝送するかを選択する。図 18 は図 15 に示す第 1 のパルス生成部のパルスセクタにおける選択処理手順の一例を示すフロ

50

ーチャートである。パルスセクタ244は、まず、電源電圧 V_s の極性が正であるか、すなわち $V_s > 0$ であるか否かを判断する（ステップS1）。電源電圧 V_s の極性が正である場合（ステップS1：Yes）、パルスセクタ244は、第1のPWM信号 S_{ig1} を $pulse_312A$ としてスイッチング素子312の駆動回路へ伝達し、第2のPWM信号 S_{ig2} を $pulse_311A$ としてスイッチング素子311の駆動回路へ伝達する（ステップS2）。これは、電源電圧 V_s が正極性のとき、スイッチング素子311及びスイッチング素子312のそれぞれのオフ又はオンにより、図5に示す電流の経路と図3に示す電流の経路とが切り換えられる、すなわちスイッチング素子311及びスイッチング素子312のスイッチング動作により、母線電圧 V_{dc} 及び電源電流 I_s の制御がなされるためである。

10

【0055】

電源電圧 V_s の極性が負である場合（ステップS1：No）、パルスセクタ244は、第1のPWM信号 S_{ig1} を $pulse_311A$ としてスイッチング素子311の駆動回路へ伝達し、第2のPWM信号 S_{ig2} を $pulse_312A$ としてスイッチング素子312の駆動回路へ伝達する（ステップS3）。これは、電源電圧 V_s が負極性のとき、スイッチング素子311及びスイッチング素子312のそれぞれのオフ又はオンにより、図6に示す電流の経路と図4に示す電流の経路とが切り換えられる、すなわちスイッチング素子311及びスイッチング素子312のスイッチング動作により、母線電圧 V_{dc} 及び電源電流 I_s の制御がなされるためである。パルスセクタ244は、以上の動作を、電源電圧 V_s の極性が変化するたびに繰り返す。

20

【0056】

以上のように、第1のパルス生成部24は、スイッチング素子311を駆動するための信号である $pulse_311A$ と、スイッチング素子312を駆動するための信号である $pulse_312A$ とを生成する。

【0057】

上記の通り、スイッチング素子311及びスイッチング素子312は相補的に制御されるため、基準PWM信号 S_{com} から反転PWM信号 S_{com}' を生成する処理は、簡易な信号反転処理を用いて実現できる。また、電源電圧極性によらず、1キャリアにおける駆動パルスの出力関係をおおよそ同一とすることができ、また上下アームの短絡防止を容易に実現することができる。簡易な処理で、安定した制御を実現できる。

30

【0058】

また、実施の形態1に係る電力変換装置100では、第1のアーム31のスイッチング素子311、312による同期整流制御を実現できる。そのため、実施の形態1に係る電力変換装置100では、図19に示すように、スイッチング素子の損失がボディダイオードの損失よりも小さい領域、すなわちスイッチング素子及びボディダイオードのそれぞれに流れる電流が小さい領域において、損失を低減することができ、高効率なシステムを得ることができる。

【0059】

図19は図1に示すスイッチング素子及びボディダイオードのそれぞれに流れる電流とスイッチング素子の損失とボディダイオードの損失との関係を示す模式図である。図19の横軸は、オン状態のスイッチング素子に流れる電流と、ボディダイオードに流れる電流とを示す。図19の縦軸は、オン状態のスイッチング素子に電流が流れる際に発生する損失と、ボディダイオードに電流が流れる際に発生する損失とを示す。実線は、ボディダイオードの損失特性を表す。ボディダイオードの損失特性は、ボディダイオードに流れる電流と、当該電流が流れることによりボディダイオードのオン抵抗に起因して生じる損失との関係を示す。点線は、オン状態のスイッチング素子の損失特性を表す。損失特性は、スイッチング素子のキャリアに流れる電流と、当該電流が流れることによりスイッチング素子のオン抵抗に起因して生じる損失との関係を示す。符号Aで示す領域は、スイッチング素子及びボディダイオードのそれぞれに流れる電流が小さい領域を示す。符号Bで示す領域は、スイッチング素子及びボディダイオードのそれぞれに流れる電流が大きい領域を示

40

50

す。領域Aと領域Bとの境界は、スイッチング素子に生じる損失の値とボディダイオードに生じる損失の値が等しくなる電流値に等しい。

【0060】

図19に示すように、スイッチング素子の損失がボディダイオードの損失よりも高い領域Bにおいては相補動作を停止させることで、同期整流制御による損失増加を抑制することができる。すなわち、電源電流 I_s に応じて同期整流制御の実施の有無を切り換えるように制御することで、全負荷領域において高効率なシステムを得ることができる。

【0061】

ここで、図13に示す電源電流指令値制御部21及びオンデューティ制御部22の演算に用いる制御パラメータには、駆動条件に合わせた最適値が存在する。駆動条件は、電源電圧 V_s 、電源電流 I_s 及び母線電圧 V_{dc} のうち少なくとも1つの値により表される。例えば、オンデューティ制御部22における比例制御ゲインは、母線電圧 V_{dc} に反比例して変化するのが望ましい。駆動条件の変化に対して、制御パラメータの値を一定とした場合、制御パラメータは、制御に適した値から大きく逸脱し、その結果、電源電流 I_s の高調波が増加し、母線電圧 V_{dc} の脈動が増加し、電源力率が低下する恐れがあるためである。このような母線電圧 V_{dc} の脈動の増加、電源力率の低下などを抑制するため、電源電流指令値制御部21及びオンデューティ制御部22は、所望の回路の動作を実現するための計算式又はテーブルを保持し、当該計算式又はテーブルを利用して、検出情報に基づき制御パラメータを調整するようにしてもよい。検出情報に基づいて制御パラメータを調整する構成とすることにより、制御パラメータは制御に適した値となり、制御性が向上する。なお、検出情報は、例えば電源電圧 V_s 、電源電流 I_s 及び母線電圧 V_{dc} のうち少なくとも1つであり、又はこれらを推定できる情報である。推定できる情報は、交流電源1から供給される電力を検出する検出器で検出される電力情報を例示できる。

【0062】

また、上述した例では、電源電流指令値制御部21及びオンデューティ制御部22での演算手法として比例積分制御を挙げたが、これらの演算手法により本発明が限定されるものではなく、その他の演算手法を用いてもよく、微分項を追加して比例積分微分制御としてもよい。また、電源電流指令値制御部21及びオンデューティ制御部22での演算手法は同一の手法でなくてもよい。

【0063】

図13の説明に戻り、第2のパルス生成部25は、電源電圧検出部5で検出される電源電圧 V_s と、電源電流検出部6で検出される電源電流 I_s とに基づいて、スイッチング素子321を駆動するための信号である $pulse_321A$ と、スイッチング素子322を駆動するための信号である $pulse_322A$ とを生成して出力する。

【0064】

図20は図13に示す第2のパルス生成部における処理手順の一例を示すフローチャートである。第2のパルス生成部25の基本的な動作は、電源電圧 V_s の極性に応じて、スイッチング素子321及びスイッチング素子322のオン又はオフの状態を制御することである。図20に示すように、第2のパルス生成部25は、電源電圧 V_s の極性が正であるか、すなわち $V_s > 0$ であるか否かを判断する(ステップS11)。電源電圧 V_s の極性が正である場合(ステップS11: Yes)、第2のパルス生成部25は、スイッチング素子321をオフとし、スイッチング素子322をオンとするため、 $pulse_321A$ 及び $pulse_322A$ を生成して出力する(ステップS12)。

【0065】

電源電圧 V_s の極性が負である場合(ステップS11: No)、第2のパルス生成部25は、スイッチング素子321をオンとし、スイッチング素子322をオフとするため、 $pulse_321A$ 及び $pulse_322A$ を生成して出力する(ステップS13)。これにより、同期整流制御が可能であり、前述のように高効率なシステムを実現できる。

【0066】

しかしながら、上述したように、電源電流 I_s が流れていないときに、スイッチング素子 311 及びスイッチング素子 322 がオンした場合、交流電源 1 及びリアクタ 2 を介したコンデンサ短絡が発生する。このため、実施の形態 1 に係る電力変換装置 100 では、スイッチング素子 311 及びスイッチング素子 322 の制御に加えて、電源電流 I_s に基づいてスイッチング素子 321 及びスイッチング素子 322 のオン又はオフの状態を制御する。

【0067】

図 21 は図 13 に示す第 2 のパルス生成部における電源電流に基づくスイッチング素子の制御手順の一例を示すフローチャートである。図 21 に示すように、電源電流 I_s の絶対値が電流閾値 β より大きいかなんかを判断する（ステップ S21）。電源電流 I_s の絶対値が電流閾値 β より大きい場合（ステップ S21：Yes）、第 2 のパルス生成部 25 は、スイッチング素子 321 及びスイッチング素子 322 のオンを許可する（ステップ S22）。スイッチング素子 321 及びスイッチング素子 322 のオンが許可となっている場合には、図 20 に示した電源電圧 V_s の極性により、オン及びオフの状態が制御される。

【0068】

電源電流 I_s の絶対値が電流閾値 β 以下の場合（ステップ S21：No）、第 2 のパルス生成部 25 は、スイッチング素子 321 及びスイッチング素子 322 のオンを許可しない（ステップ S23）。スイッチング素子 321 及びスイッチング素子 322 のオンが許可となっていない場合には、図 20 に示した電源電圧 V_s の極性にかかわらず、スイッチング素子 321 及びスイッチング素子 322 はオフ状態となるよう制御される。

【0069】

以上の制御により、スイッチング素子のボディダイオードに対して、順方向に電流閾値 β より大きい電流が流れている場合には、スイッチング素子 321 及びスイッチング素子 322 がオンされる。これにより、交流電源 1 及びリアクタ 2 を介したコンデンサ短絡を防ぐことが可能となる。また、第 2 のパルス生成部 25 は、電源電圧 V_s の極性によるオン又はオフの制御を行わずに、電源電流 I_s の極性、すなわち電流の流れる方向を利用して、スイッチング素子 321 及びスイッチング素子 322 の制御を行ってもよい。

【0070】

また、図 21 に示した処理の代わりに、スイッチング制御の状態に基づいて、スイッチング素子 321 及びスイッチング素子 322 のオンを許可するか否かを判断するようにしてもよい。スイッチングが行われていないときには、スイッチング素子に電流が流れていないため、このような状態となるタイミングを予測して、スイッチング素子 321 及びスイッチング素子 322 のオンを許可しないようにする。なおその場合、パッシブ全波整流、すなわち短絡経路を用いない状態では、同期整流効果が得られない場合があるが、電流又は電圧の検出に依存せず単純に制御を構築することができる。

【0071】

また、図 21 に示した処理の代わりに、電源電圧 V_s と母線電圧 V_{dc} との差に基づいて、スイッチング素子 321 及びスイッチング素子 322 のオンを許可するか否かを判断するようにしてもよい。具体的には、（電源電圧－母線電圧） > 0 となる場合には、スイッチング素子 321 及びスイッチング素子 322 のオンを許可し、（電源電圧－母線電圧） ≤ 0 の場合には、スイッチング素子 321 及びスイッチング素子 322 のオンを許可しないようにする。

【0072】

なお、上述した例では、第 2 のパルス生成部 25 が、電源電圧極性に基づいてスイッチング素子 321 及びスイッチング素子 322 のうち、オンにするスイッチング素子を選択し、電源電流 I_s に基づいて、コンデンサ短絡を防ぐためのスイッチング素子 321 及びスイッチング素子 322 の制御を行う。しかしながら、この例に限定されず、第 1 のパルス生成部 24 が、電源電流 I_s に基づいて、コンデンサ短絡を防ぐようにスイッチング素子 311、312、321、322 のオンを許可するか否かを判断し、第 2 のパルス生成部 25 が、スイッチング素子 321 及びスイッチング素子 322 に対して、コンデンサ短

絡を防ぐ制御を実施せずに、電源電圧極性に応じたスイッチングを行ってもよい。

【0073】

具体的には、第1のパルス生成部24は、電源電圧 V_s が正の場合、電源電流 I_s の絶対値が電流閾値 β 以下のときにはスイッチング素子311のオンを許可せず、電源電流 I_s の絶対値が電流閾値 β より大きいときにはスイッチング素子311のオンを許可する。また、第1のパルス生成部24は、電源電圧 V_s が負の場合、電源電流 I_s の絶対値が電流閾値 β 以下のときにはスイッチング素子312のオンを許可せず、電源電流 I_s の絶対値が電流閾値 β より大きいときにはスイッチング素子312のオンを許可する。

【0074】

また、上述した例では、相補的なPWM信号を生成する方法により、電源周期毎の各アームにおけるスイッチングを実現しているが、PWM信号の生成方法は、この例に限定されない。具体的には、制御部10は、電源電圧 V_s が正の場合にはスイッチング素子312を駆動するための信号 $pulse_312A$ を生成し、電源電圧 V_s が負の場合にはスイッチング素子311を駆動するための信号 $pulse_311A$ を生成してもよい。また、この場合、制御部10は、電源電流 I_s 、電源電圧 V_s 及び母線電圧 V_{dc} の関係に基づき、スイッチング素子311、312を駆動するためのPWM信号を生成してもよい。そうすることで、電源電流 I_s が零となるタイミングの前にスイッチング素子311、312をオフさせることが可能であり、この場合、スイッチング素子321、322の動作を電源電圧極性に基づいて制御した場合でも、交流電源1及びリアクタ2を介したコンデンサ短絡を防止できる。

【0075】

図22は実施の形態1に係る電力変換装置で生成される、電源電圧の1周期分の信号の第1の例を示す図である。図22には、図20で説明した処理により生成される信号の一例が示されている。図22では、横軸に時間を取り、上から順に、電源電圧 V_s と、電源電流 I_s と、タイマ設定値 α 及びキャリア信号と、スイッチング素子311を駆動するための信号と、スイッチング素子312を駆動するための信号と、スイッチング素子321を駆動するための信号と、スイッチング素子322を駆動するための信号とが示されている。

【0076】

タイマ設定値 α は、基準オンデューティ $duty$ に対応する指令値であり、時間の経過と共に段階的に変化する。タイマ設定値 α は、1つの段の縦軸が同一値となっている期間である。このように段階的に変化するタイマ設定値 α のそれぞれに対応する基準オンデューティ $duty$ が、キャリア信号である搬送波 $carry$ と比較され、スイッチング素子311、321のパルス幅が決定される。電源電圧 V_s のゼロクロス付近では、基準オンデューティ $duty$ が小さく、電源電圧 V_s のピーク値に近づくに従って、基準オンデューティ $duty$ が大きくなる。なお、図22ではデッドタイムが省略される。

【0077】

正側の電流閾値（正）は、電源電流 I_s が負極から正極に変化したときに、ゼロクロス付近での過度なスイッチング動作を抑制するために設定される。同様に、負側の電流閾値（負）は、電源電流 I_s が正極から負極に変化したときに、ゼロクロス付近での過度なスイッチング動作を抑制するために設定される。

【0078】

図22には、電源電圧 V_s が正極性のときにはスイッチング素子312をマスタとし、電源電圧 V_s が負極性のときにはスイッチング素子311をマスタとして、スイッチング素子311、312を相補的にPWM制御する動作例が示される。そのため、電源電圧 V_s が正極性のときには、下に凸の円弧形状の基準オンデューティ $duty$ が利用され、電源電圧 V_s が負極性のときにも、下に凸の円弧形状の基準オンデューティ $duty$ が利用される。

【0079】

スイッチング素子321、322は、電源電圧 V_s の極性に依拠してオン又はオフが切り

10

20

30

40

50

換えられ、更に電源電流 I_s の絶対値が電流閾値以下の場合には、オフとなる。なお、実施の形態 1 に係る電力変換装置 100 は、電源電流検出部 6 にフィルタ又はヒステリシスを持たせることにより、電流閾値付近での過度なスイッチング動作を抑制する構成としてもよい。また実施の形態 1 に係る電力変換装置 100 は、制御部 10 の内部に、電源電流 I_s に対するフィルタ又はヒステリシスを持たせることにより、電流閾値付近での過度なスイッチング動作を抑制する構成としてもよい。

【0080】

図 23 は実施の形態 1 に係る電力変換装置で生成される、電源電圧の 1 周期分の信号の第 2 の例を示す図である。図 23 では、図 22 と同様に、横軸に時間を取り、上から順に、電源電圧 V_s と、電源電流 I_s と、タイマ設定値 α 及びキャリア信号と、スイッチング素子 311 を駆動するための信号と、スイッチング素子 312 を駆動するための信号と、スイッチング素子 321 を駆動するための信号と、スイッチング素子 322 を駆動するための信号とが示されている。

10

【0081】

図 23 には、電源電圧 V_s が正極性及び負極性の双方でスイッチング素子 312 をマスタとして、スイッチング素子 311, 312 を相補的に PWM 制御する動作例が示される。そのため、電源電圧 V_s が正極性のときには、下に凸の円弧形状の基準オンデューティ $duty$ が利用され、電源電圧 V_s が負極性のときには、上に凸の円弧形状の基準オンデューティ $duty$ が利用される。図 23 の動作例では、電源電圧 V_s が正極性の場合には、スイッチング素子 312 を駆動するための信号 $pulse_312A$ が生成され、電源電圧 V_s が負極性の場合には、スイッチング素子 311 を駆動するための信号 $pulse_311A$ が生成される。

20

【0082】

また、前述した図 22 では、キャリア信号によりスイッチング素子が制御される例を示したが、電源周期の半周期中に、1 回から数回のスイッチングを行う簡易スイッチング制御にも、実施の形態 1 の動作を適用できる。図 24 は実施の形態 1 に係る電力変換装置が簡易スイッチング制御を実施する場合の信号の一例を示す図である。図 24 では、横軸に時間を取り、上から順に、電源電圧 V_s と、電源電流 I_s と、電源電流 I_s の絶対値 $|I_s|$ と、電源極性信号と、電源電流信号と、スイッチング素子 311 を駆動するための信号と、スイッチング素子 312 を駆動するための信号と、スイッチング素子 321 を駆動するための信号と、スイッチング素子 322 を駆動するための信号とが示されている。電源極性信号は、電源電圧 V_s の極性に対応して変化する 2 値の信号であり、スイッチング素子 311, 312 のスイッチング素子動作を制御するために用いられる。電源電流信号は、スイッチング素子 321, 322 のスイッチング素子動作を制御するために用いられる 2 値の信号である。

30

【0083】

図 24 には 3 つの電流閾値が示される。電源電流 I_s の正側の電流閾値は、図 22 で述べた正側の電流閾値（正）と同様の目的で設定される閾値である。電源電流 I_s の負側の電流閾値は、図 22 で述べた負側の電流閾値（負）と同様の目的で設定される閾値である。電源電流 I_s の絶対値 $|I_s|$ に対して設定される電流閾値は、電源電流信号の値を変化させるために設定される閾値である。

40

【0084】

電源電圧 V_s のゼロクロスを検出することにより電源極性信号が生成され、電源電流 I_s のゼロクロスを検出することにより電源電流信号が生成される。この場合、電力変換装置 100 は、電源電流 I_s の絶対値 $|I_s|$ が電流閾値以下の場合には、スイッチング素子 311 及びスイッチング素子 321 が同時にオンしないように制御し、また、スイッチング素子 312 及びスイッチング素子 322 が同時にオンしないように制御する。これにより、コンデンサ短絡を防止できる。

【0085】

また、スイッチング素子 311, 312 がスイッチング動作を行っていないパッシブな

50

状態でも、電源電流 I_s の絶対値が電流閾値以下の場合には、スイッチング素子 321 及びスイッチング素子 322 をオンさせないようにすることで、コンデンサ短絡を防止できる。

【0086】

図 25 は実施の形態 1 に係る電力変換装置で生成されるパッシブな状態の信号の一例を示す図である。図 25 では、図 24 と同様に、横軸に時間を取り、上から順に、電源電圧 V_s と、電源電流 I_s と、電源電流 I_s の絶対値 $|I_s|$ と、電源極性信号と、電源電流信号と、スイッチング素子 311 を駆動するための信号と、スイッチング素子 312 を駆動するための信号と、スイッチング素子 321 を駆動するための信号と、スイッチング素子 322 を駆動するための信号とが示されている。この場合も、電力変換装置 100 は、電源電流 I_s の絶対値が電流閾値以下の場合には、スイッチング素子 311 及びスイッチング素子 321 が同時にオンしないように制御し、また、スイッチング素子 312 及びスイッチング素子 322 を同時にオンしないように制御する。これにより、コンデンサ短絡を防止できる。

【0087】

次に、図 26 から図 29 を用いて、各スイッチング素子の駆動回路とブートストラップ回路について説明する。

【0088】

図 26 は実施の形態 1 に係る電力変換装置が備える駆動回路及びブートストラップ回路を示す図である。図 26 に示すように、電力変換装置 100 は、図 1 に示す構成に加えて、2つの直流電圧源 300 と、4つの駆動回路 311DC、312DC、321DC、322DC と、2つのブートストラップ回路 401、402 とを備える。図 26 の電力変換装置 100 は、駆動回路 311DC、312DC が一方の直流電圧源 300 と共用し、駆動回路 321DC、322DC が他方の直流電圧源 300 と共用しているが、2つの直流電圧源 300 の代わりに、1つの直流電圧源 300 を用いて、4つの駆動回路 311DC、312DC、321DC、322DC が 1つの直流電圧源 300 を共用する構成としてもよい。

【0089】

第 1 の駆動回路である駆動回路 311DC は、ブートストラップ回路 401 から出力される電圧を電源電圧として利用して、制御部 10 からの pulse_311A を、スイッチング素子 311 を駆動する第 1 の駆動信号に変換して、スイッチング素子 311 のゲートに出力する。ブートストラップ回路 401 の構成の詳細は後述する。第 2 の駆動回路である駆動回路 312DC は、直流電圧源 300 から出力される電圧を電源電圧として利用して、制御部 10 からの pulse_312A を、スイッチング素子 312 を駆動する第 2 の駆動信号に変換して、スイッチング素子 312 のゲートに出力する。

【0090】

駆動回路 321DC は、ブートストラップ回路 402 から出力される電圧を電源電圧として利用して、制御部 10 からの pulse_321A を、スイッチング素子 321 を駆動する駆動信号に変換して、スイッチング素子 321 のゲートに出力する。駆動回路 322DC は、直流電圧源 300 から出力される電圧を電源電圧として利用して、制御部 10 からの pulse_322A を、スイッチング素子 322 を駆動する駆動信号に変換して、スイッチング素子 322 のゲートに出力する。

【0091】

ブートストラップ回路 401 は、一端が直流電圧源 300 に接続されるブート抵抗 311R と、アノードがブート抵抗 311R の他端に接続されるブートダイオード 311D と、一端がブートダイオード 311D のカソードに接続され他端が駆動回路 311DC に接続される第 2 のコンデンサであるブートコンデンサ 311C と、ゲート電圧抑制ダイオード 311D' とを備える。

【0092】

ゲート電圧抑制ダイオード 311D' のアノードは、ブートダイオード 311D のカソ

10

20

30

40

50

ードとブートコンデンサ 3 1 1 C の一端とに接続される。ゲート電圧抑制ダイオード 3 1 1 D ' のカソードは、駆動回路 3 1 1 D C に接続される。ゲート電圧抑制ダイオード 3 1 1 D ' に順方向電流が流れ始める電圧である第 1 の電圧の値は、ボディダイオード 3 1 2 a に順方向電流が流れ始める電圧である第 2 の電圧の値よりも低いものとする。すなわち、ゲート電圧抑制ダイオード 3 1 1 D ' の順方向電流－順方向電圧特性は、ボディダイオード 3 1 2 a の順方向電流－順方向電圧特性よりも優れているものとする。なお、ダイオードに順方向電流が流れ始める電圧は、一般的に順方向電圧と呼ばれる。

【0093】

ブートストラップ回路 4 0 2 は、ブートストラップ回路 4 0 1 と同様に構成されており、一端が直流電圧源 3 0 0 に接続されるブート抵抗 3 2 1 R と、アノードがブート抵抗 3 2 1 R の他端に接続されるブートダイオード 3 2 1 D と、一端がブートダイオード 3 2 1 D のカソードに接続され他端が駆動回路 3 2 1 D C に接続されるブートコンデンサ 3 2 1 C と、ゲート電圧抑制ダイオード 3 2 1 D ' とを備える。

【0094】

ゲート電圧抑制ダイオード 3 2 1 D ' のアノードは、ブートダイオード 3 2 1 D のカソードとブートコンデンサ 3 2 1 C の一端とに接続される。ゲート電圧抑制ダイオード 3 2 1 D ' のカソードは、駆動回路 3 2 1 D C に接続される。ゲート電圧抑制ダイオード 3 2 1 D ' に順方向電流が流れ始める電圧の値は、ボディダイオード 3 2 2 a に順方向電流が流れ始める電圧の値よりも低いものとする。すなわち、ゲート電圧抑制ダイオード 3 2 1 D ' の順方向電流－順方向電圧特性は、ボディダイオード 3 2 2 a の順方向電流－順方向電圧特性よりも優れているものとする。ゲート電圧抑制ダイオード 3 1 1 D ' が用いられる理由は後述する。なお、ブートストラップ回路 4 0 2 は、ブートストラップ回路 4 0 1 と同様に構成されているため、ブートストラップ回路 4 0 2 の構成の詳細は省略する。

【0095】

このように構成されるブートストラップ回路 4 0 1 では、スイッチング素子 3 1 2 がオンしたとき、直流電圧源 3 0 0、ブート抵抗 3 1 1 R、ブートダイオード 3 1 1 D、ブートコンデンサ 3 1 1 C 及びスイッチング素子 3 1 2 で構成される経路に電流が流れて、ブートコンデンサ 3 1 1 C が充電される。充電されたブートコンデンサ 3 1 1 C の両端に発生するコンデンサ電圧 V_c は、 $V_c = V_{dc} + V_{BD} - V_{dr} - V_f$ で表すことができる。 V_{dc} は直流電圧源 3 0 0 の電圧、 V_{BD} はボディダイオード 3 1 2 a の順方向電圧、 V_{dr} はブート抵抗 3 1 1 R の降下電圧、 V_f はブートダイオード 3 1 1 D の順方向電圧である。

【0096】

例えば、 V_{dc} が 6.0 V、 V_{BD} が 3.0 V、 V_{dr} が 0.5 V、 V_f が 1.5 V の場合、 V_c は 7.0 V となる。これに対して、駆動回路 3 1 1 D C の定格電圧が 6.0 V である場合、 V_c の値は駆動回路 3 1 1 D C の定格電圧よりも高くなる。このように V_c の値が高くなる理由は、ブートコンデンサ 3 1 1 C には、直流電圧源 3 0 0 の電圧だけでなく、ボディダイオード 3 1 2 a の順方向電圧も印加されるためである。ボディダイオード 3 1 2 a の順方向電圧は、ボディダイオード 3 1 2 a に順方向電流が流れ始める電圧である。例えば、PN 接合のポテンシャル障壁が高い WBG 半導体によって形成されたスイッチング素子が、スイッチング素子 3 1 2 として用いられている場合、このスイッチング素子 3 1 2 のボディダイオード 3 1 2 a の順方向電圧が高くなる傾向がある。なお、ボディダイオード 3 1 2 a の順方向電圧が高くなるスイッチング素子 3 1 2 は、WBG 半導体によって形成されたスイッチング素子に限定されず、ブートコンデンサ 3 1 1 C のコンデンサ電圧 V_c が駆動回路 3 1 1 D C の定格電圧よりも高くなるように、ボディダイオードの順方向電圧が高くなる傾向を示すものであれば、Si スwitchング素子も該当する場合がある。

【0097】

コンデンサ電圧 V_c が駆動回路 3 1 1 D C の定格電圧よりも高くなると、駆動回路 3 1 1 D C の耐電圧が低下するおそれがある。また駆動回路 3 1 1 D C で生成される駆動信号

10

20

30

40

50

の値が大きくなるため、スイッチング素子 311 の短絡耐量が低下するおそれがある。また、このように高い電圧が印加される駆動回路 311 DC によってスイッチング素子 311 が駆動されると、駆動回路 311 DC で生成される駆動信号の値は、直流電圧源 300 の電圧が印加される駆動回路 312 DC で生成される駆動信号の値よりも大きくなる。そのためスイッチング素子 311 のオン時の損失とスイッチング素子 312 のオン時の損失とが異なる値となり、スイッチング素子 311 とスイッチング素子 312 との間の、発熱の偏りが大きくなる。発熱の偏りが大きくなると、一方のスイッチング素子を構成する半導体のジャンクション温度が許容値を超えた場合、正常な動作をすることができなくなる可能性がある。

【0098】

10

図 26 に示す電力変換装置 100 では、ブートコンデンサ 311 C と駆動回路 311 DC との間にゲート電圧抑制ダイオード 311 D' が設けられている。すなわち、ブートコンデンサ 311 C がゲート電圧抑制ダイオード 311 D' を介して、駆動回路 311 DC に接続されている。そのため、ブートコンデンサ 311 C のコンデンサ電圧は、ゲート電圧抑制ダイオード 311 D' によって、一定値低減された後、駆動回路 311 DC の電源電圧として駆動回路 311 DC に印加される。このように、ゲート電圧抑制ダイオード 311 D' は、ブートコンデンサ 311 C から駆動回路 311 DC へ与えられる駆動回路 311 DC の電源電圧を調整するための電源電圧調整用素子として機能する。

【0099】

例えば、 V_{dc} が 6.0 V、 V_{BD} が 3.0 V、 V_{dr} が 0.5 V、 V_f が 1.5 V、 V_D が 1.0 V の場合、 V_c の値は、 $V_c = V_{dc} + V_{BD} - V_{dr} - V_f - V_D$ で表され、 $V_c = 6.0$ V となる。 V_D は、ゲート電圧抑制ダイオード 311 D' の順方向電圧、すなわち、ゲート電圧抑制ダイオード 311 D' に順方向電流が流れ始める電圧である。

20

【0100】

このように、ゲート電圧抑制ダイオード 311 D' が設けられていない場合、駆動回路 311 DC には V_c (7.0 V) と等しい駆動電圧が印加されるのに対して、ゲート電圧抑制ダイオード 311 D' が設けられている場合、駆動回路 311 DC には 6.0 V が印加される。すなわち、ゲート電圧抑制ダイオード 311 D' を設けることにより、ブートコンデンサ 311 C から駆動回路 311 DC に与えられる駆動回路 311 DC の電源電圧を、駆動回路 311 DC の定格電圧まで低下させることができる。また、上記のように、 V_{dc} 、 V_{BD} 、 V_{dr} 、 V_f 、 V_D などを設定した場合、駆動回路 311 DC の電源電圧は、直流電圧源 300 の電圧 V_{dc} と等しくなる。

30

【0101】

実施の形態 1 に係る電力変換装置 100 によれば、駆動回路 311 DC の耐電圧の低下を抑制でき、スイッチング素子 311 の短絡耐量の低下を抑制できる。また、駆動回路 311 DC の電源電圧を、駆動回路 312 DC の電源電圧と等しい値に調整することができるため、スイッチング素子 311 とスイッチング素子 312 との間の発熱の偏りを抑制でき、電力変換装置 100 の信頼性が向上する。

【0102】

40

また、実施の形態 1 に係る電力変換装置 100 によれば、駆動回路 311 DC の電源電圧を、駆動回路 312 DC の電源電圧と等しい値に調整することができるため、駆動回路 311 DC 及び駆動回路 312 DC を構成する部品を共通化でき、駆動回路 311 DC 及び駆動回路 312 DC を異なる部品で製造する場合に比べて、部品の歩留りが向上する。また駆動回路 311 DC 及び駆動回路 312 DC の製造コストが低減され、また駆動回路 311 DC 及び駆動回路 312 DC の製造段階における部品の減容化を図ることができる。更に、電力変換装置 100 の修理時における駆動回路 311 DC 及び駆動回路 312 DC の交換作業が容易化される。

【0103】

なお、図 26 に示す電力変換装置 100 では、ブートストラップ回路 401 の内部にゲ

50

ート電圧抑制ダイオード 311D' が設けられているが、ゲート電圧抑制ダイオード 311D' はブートストラップ回路 401 とは別に製作して、ブートストラップ回路 401 と駆動回路 311DC との間に設けてもよい。ブートストラップ回路 401 の内部にゲート電圧抑制ダイオード 311D' を設けた場合、ゲート電圧抑制ダイオード 311D'、ブートコンデンサ 311C などとを一体にしてブートストラップ回路 401 を製造できるため、電力変換装置 100 の生産効率が向上する。またゲート電圧抑制ダイオード 311D' をブートストラップ回路 401 とは別に製作して、ブートストラップ回路 401 と駆動回路 311DC との間に設けた場合、順方向電圧が異なる複数のゲート電圧抑制ダイオード 311D' の中から、ボディダイオード 312a の順方向電圧の値に応じた適切なものを選択して取付けることができるため、駆動回路 311DC の電源電圧を容易に調整できる。

10

【0104】

図 27 は実施の形態 1 の第 1 の変形例に係る電力変換装置の構成例を示す図である。図 27 に示す電力変換装置 100-1 では、図 26 に示すブートストラップ回路 401、402 の代わりに、ブートストラップ回路 401A、402A が用いられる。ブートストラップ回路 401A では、ゲート電圧抑制ダイオード 311D' が省かれ、ブートコンデンサ 311C の一端が駆動回路 311DC に直接接続されている。ブートストラップ回路 402A では、ゲート電圧抑制ダイオード 321D' が省かれ、ブートコンデンサ 321C の一端が駆動回路 321DC に直接接続されている。また電力変換装置 100-1 では、スイッチング素子 312 にゲート電圧抑制ダイオード 312RD が並列接続され、スイッチング素子 322 にゲート電圧抑制ダイオード 322RD が並列接続されている。

20

【0105】

ゲート電圧抑制ダイオード 312RD のアノードは、ボディダイオード 312a のアノードに接続され、ゲート電圧抑制ダイオード 312RD のカソードは、ボディダイオード 312a のカソードに接続される。ゲート電圧抑制ダイオード 312RD の順方向電流-順方向電圧特性は、ボディダイオード 312a の順方向電流-順方向電圧特性よりも優れているものとする。例えば、ゲート電圧抑制ダイオード 312RD の順方向電圧が 1.5V、ボディダイオード 312a の順方向電圧が 3.0V の場合、1.5V と直流電圧源 300 の電圧との合計値から、ブート抵抗 311R の降下電圧とブートダイオード 311D の順方向電圧とを差し引いた値の電圧によって、ブートコンデンサ 311C が充電される。充電されたブートコンデンサ 311C のコンデンサ電圧は、ゲート電圧抑制ダイオード 312RD が用いられていない場合に比べて低い値となり、駆動回路 311DC の電源電圧として利用される。このように、ゲート電圧抑制ダイオード 312RD は、ブートコンデンサ 311C の両端に発生するコンデンサ電圧を調整するためのコンデンサ電圧調整用素子として機能する。

30

【0106】

ゲート電圧抑制ダイオード 322RD のアノードは、ボディダイオード 322a のアノードに接続され、ゲート電圧抑制ダイオード 322RD のカソードは、ボディダイオード 322a のカソードに接続される。ゲート電圧抑制ダイオード 322RD の順方向電流-順方向電圧特性は、ボディダイオード 322a の順方向電流-順方向電圧特性よりも優れているものとする。ゲート電圧抑制ダイオード 322RD は、ブートコンデンサ 321C の両端に発生するコンデンサ電圧を調整するためのコンデンサ電圧調整用素子として機能する。

40

【0107】

図 27 に示す電力変換装置 100-1 によれば、ブートコンデンサの充電電圧の上昇を抑制できると共に、デッドタイム及びゼロクロス時の非同期整流期間におけるボディダイオードによる損失増加を抑制できる。

【0108】

図 28 は実施の形態 1 の第 2 の変形例に係る電力変換装置の構成例を示す図である。図 28 に示す電力変換装置 100-2 では、図 26 に示すブートストラップ回路 402 の代

50

わりに、図 27 に示すブートストラップ回路 402A が用いられる。すなわち、電力変換装置 100-2 では、第 1 のアームのみにゲート電圧抑制ダイオード 311D' が用いられる。

【0109】

電力変換装置 100-2 のようにフルブリッジ構成の電力変換装置では、スイッチング素子 321, 322 の電源極性に基づいて同期整流制御することによって、ボディダイオードを介してのブートコンデンサを充電する経路が発生しない。そのため、電力変換装置 100-2 では、第 1 のアームのみにゲート電圧抑制ダイオード 311D' を実施すればよく、使用される部品を減らすことができる。

【0110】

図 29 は実施の形態 1 の第 3 の変形例に係る電力変換装置の構成例を示す図である。図 29 に示す電力変換装置 100-3 では、図 27 に示すゲート電圧抑制ダイオード 322RD が省かれている。すなわち、電力変換装置 100-3 では、第 1 のアームのみにゲート電圧抑制ダイオード 312RD が用いられる。電力変換装置 100-3 では、電力変換装置 100-2 と同様に、スイッチング素子 321, 322 の電源極性に基づいて同期整流制御することによって、ボディダイオードを介してのブートコンデンサを充電する経路が発生しない。そのため、電力変換装置 100-3 では、第 1 のアームのみにゲート電圧抑制ダイオード 312RD を実施すればよく、使用される部品を減らすことができる。

【0111】

なお、実施の形態 1 では、交流電源 1 が、50Hz / 60Hz の商用電源である場合、可聴域周波数は 16kHz から 20kHz までの範囲、すなわち商用電源の周波数の 26 倍から 400 倍までの範囲となる。このような可聴域周波数でスイッチング素子が駆動された場合、スイッチングに起因する騒音が問題となる。WBG 半導体で形成されるスイッチング素子は、高速スイッチングが可能であるため、このような可聴域周波数より高い周波数、例えば 20kHz より高いスイッチング周波数でスイッチング可能なスイッチング素子として好適である。

【0112】

また、Si 半導体により形成されたスイッチング素子を数 10kHz 以上のスイッチング周波数、例えば 20kHz より高いスイッチング周波数で駆動した場合、スイッチング損失の比率が大きくなり、放熱対策が必須となる。WBG 半導体で形成されるスイッチング素子は、20kHz より高いスイッチング周波数で駆動した場合でも、Si 半導体により形成されたスイッチング素子に比べて、スイッチング損失が非常に小さい。そのため、WBG 半導体で形成されるスイッチング素子を電力変換装置 100 に用いることにより、スイッチング素子への放熱対策が不要になり、又はスイッチング素子への放熱対策のために利用される放熱フィンなどの部材のサイズを小型化できるため、電力変換装置 100 の小型化及び軽量化が可能となる。また、WBG 半導体で形成されるスイッチング素子の高周波スイッチングが可能となることによって、リアクタ 2 のインダクタンスを相対的に小さくできるため、リアクタ 2 の小型化が可能になる。なお、雑音端子電圧規格の測定範囲にスイッチング周波数の 1 次成分が入らないようにするため、スイッチング周波数は、150kHz 以下とすることが好ましい。

【0113】

また、WBG 半導体は、Si 半導体に比べて静電容量が小さいため、スイッチングに起因するリカバリ電流の発生が少なく、リカバリ電流に起因する損失及びノイズの発生を抑制できるため、高周波スイッチングに適している。

【0114】

また、WBG 半導体は、100kHz 程度の高周波で駆動した場合でも、スイッチング素子で発生する損失の増加が抑制されるため、リアクタ 2 の小型化による損失低減効果が大きくなり、広い出力帯域、すなわち広い負荷条件において、高効率なコンバータを実現できる。

【0115】

また、WBG半導体は、Si半導体に比べて耐熱性が高く、アーム間の損失の偏りによるスイッチングの発熱許容レベルが高い。第1のアーム31は、第2のアーム32に比べて、高い周波駆で駆動されることによってスイッチング損失が増加し、発熱量が高くなるため、WBG半導体は、第2のアーム32よりも発熱量が高い第1のアーム31に好適である。

【0116】

なお、低速スイッチングするアームを構成するスイッチング素子には、スーパー Junction (Super Junction: SJ) -MOSFETを用いてもよい。SJ-MOSFETを低速スイッチングするアームに用いることにより、SJ-MOSFETのメリットである低オン抵抗を生かしつつ、静電容量が高くリカバリが発生しやすいというSJ-MOSFETのデメリットを抑制できる。また、SJ-MOSFETを用いることにより、WBG半導体で形成されるスイッチング素子を用いる場合に比べて、低速スイッチングするアームの製造コストを低減できる。

10

【0117】

なお、実施の形態1に係る電力変換装置100は、汎用のインテリジェントパワーモジュール (Intelligent Power Module: IPM) で構成してもよい。IPMを用いることにより、スイッチング素子311、312、321、322の駆動回路を、IPM内部に取り込むことが可能であり、リアクタ2、ブリッジ回路3、平滑コンデンサ4、電源電圧検出部5、電源電流検出部6、母線電圧検出部7及び制御部10を実装する基板面積を小さくすることができる。また汎用のIPMを用いることでコスト

20

【0118】

なお、実施の形態1に係る電力変換装置100は、電源電圧 V_s の極性を把握できればよく、電源電圧 V_s のゼロクロス点を検出することによって電源電圧 V_s の極性を判定する構成に限定されない。なお、ゼロクロス点を検出する場合、ゼロクロス近くでの極性誤判定を抑制するため、電力変換装置100は、電源電圧位相推定値 θ^s に基づいて、第1のアーム31及び第2のアーム32の動作を、ゼロクロスの時点から一定期間オフにさせる。

【0119】

なお、実施の形態1に係る電力変換装置100では、電源電流 I_s の絶対値が電流閾値以上のとき、スイッチング素子321及びスイッチング素子322をオン状態とすることを許可しているが、電力変換装置100の構成はこれに限定されない。電力変換装置100は、電源電圧 V_s と、第1のアーム31に印加される電圧と、母線電圧 V_{dc} と、スイッチング素子の両端に印加される電圧との何れかを用いて、スイッチング素子のボディダイオードに電流が流れていることを推定して、スイッチング素子321及びスイッチング素子322を制御してもよい。なお、電源電圧 V_s と、第1のアーム31に印加される電圧と、母線電圧 V_{dc} との何れかを用いて、スイッチング素子のボディダイオードに電流が流れていることを推定する場合、判定におけるバラツキ要因が多いため、推定誤差に注意が必要である。また、スイッチング素子の両端に印加される電圧を用いて、スイッチング素子のボディダイオードに電流が流れていることを推定する場合、電流の流れを推定するスイッチング素子毎に電圧検出回路が必要となる。

30

40

【0120】

なお、実施の形態1では、電源電流 I_s を検出することで同期整流制御を行う例を説明したが、実施の形態1に係る電力変換装置100は、電源電流 I_s の代わりに、ブリッジ回路3と平滑コンデンサ4との間の母線に流れる電流を検出することで、同期整流制御を行う構成としてもよい。この場合、短絡経路の電流を検出できないため、電流閾値を用いて同期整流制御をすると、同期整流動作の可能な期間が短くなる場合がある。そのため、母線電流を検出して同期整流制御をする場合には、前述したように短絡電流動作時は、電源電流 I_s の絶対値が閾値未満であったとしても極性に応じてスイッチング素子321又はスイッチング素子322をオンするように制御してもよい。その場合、広い期間におい

50

て同期整流動作が可能となるため、スイッチング素子 3 2 1 又はスイッチング素子 3 2 2 の導通損失を低減できる。

【0 1 2 1】

なお、第 1 のアーム 3 1 は、スイッチング素子 3 1 1, 3 1 2 を 1 つのパッケージに設けた、所謂 2 i n 1 モジュールに実装することが望ましい。同様に、第 2 のアーム 3 2 は、スイッチング素子 3 2 1, 3 2 2 を 1 つのパッケージに設けた、2 i n 1 モジュールに実装することが望ましい。2 i n 1 モジュールでは、同一のスイッチング特性の 2 つのスイッチング素子が搭載される場合が多い。第 1 のアーム 3 1 及び第 2 のアーム 3 2 のそれぞれを 2 i n 1 モジュールに実装することにより、スイッチング素子 3 1 1, 3 1 2, 3 2 1, 3 2 2 をそれぞれ 1 つのモジュールで構成した場合に比べて、スイッチング素子 3 1 1 及びスイッチング素子 3 1 2 間の発熱の偏りが抑制され、更にスイッチング素子 3 2 1 及びスイッチング素子 3 2 2 間の発熱の偏りが抑制される。

10

【0 1 2 2】

以上に説明したように実施の形態 1 によれば、駆動回路 3 1 1 D C の電源電圧の上昇を抑制できるため、駆動回路の耐電圧の低下を抑制でき、スイッチング素子の短絡耐量の低下を抑制でき、更に、スイッチング素子 3 1 1 とスイッチング素子 3 1 2 との間の発熱の偏りを抑制できる。従って、電力変換装置 1 0 0 の信頼性を向上させることができる。また、駆動回路 3 1 1 D C の電源電圧の上昇を抑制できるため、ブートストラップ回路 4 0 1 と駆動回路 3 1 1 D C との間に、絶縁耐圧を向上させるための絶縁電源を別途設ける必要がなく、電力変換装置 1 0 0 の構造が簡素化され、また電力変換装置 1 0 0 の製造コストを低減できる。またコンデンサ電圧の上昇を抑制するために直流電圧源 3 0 0 の電圧を低下させる必要がないため、駆動回路 3 1 2 D C が動作可能な電源電圧を確保しながら、駆動回路 3 1 1 D C の電源電圧を、駆動回路 3 1 2 D C の電源電圧と等しい値に調整することができる。従って、スイッチング素子 3 1 1 とスイッチング素子 3 1 2 との間の発熱の偏りを抑制でき、電力変換装置 1 0 0 の信頼性が向上する。また、駆動回路 3 1 1 D C の電源電圧を、駆動回路 3 1 2 D C の電源電圧と等しい値に調整することができるため、スイッチング動作時に一方の電源電圧が必要以上に高くなることによる損失が抑制され、電力変換装置 1 0 0 の消費電力が抑制され、電力変換装置 1 0 0 の効率を向上できる。また、実施の形態 1 は、W B G の M O S F E T のように、ボディダイオードの順方向電流—順方向電圧特性が劣るスイッチング素子を用いた場合でも、駆動回路 3 1 1 D C の電源電圧の上昇を抑制できるため、W B G の M O S F E T、特に S i C の M O S F E T を用いた電力変換装置 1 0 0 に好適である。また、実施の形態 1 は、W B G のスイッチング素子のように、ゲート駆動電圧に関する感度が高い特性を有するスイッチング素子を用いた電力変換装置 1 0 0 に好適である。

20

30

【0 1 2 3】

ゲート駆動電圧に関する感度について説明する。S i C の M O S F E T の性能指標には、導通損とスイッチング損とが用いられる。導通損は、M O S F E T のオン抵抗と電流値とで決定され、オン抵抗はゲート駆動電圧によって大きく変化することが知られている。一般に、ゲート駆動電圧が低い場合にはオン抵抗は急激に上昇する傾向を示し、ゲート駆動電圧が高くなるにつれて、オン抵抗は特定の値に収束する。ただし半導体には素子耐圧が存在するため、ゲート駆動電圧を際限なく上げられるわけではなく、例えばゲート駆動電圧が 1 6 ~ 1 8 V のときにオン抵抗が特定の値に収束するような場合には、ゲート駆動電圧を 1 0 V まで低下させるとオン抵抗が上記特定の値の 2 倍となる。このようにゲート駆動電圧の値によってオン抵抗が変化することを、本実施の形態では、ゲート駆動電圧に関する感度と称している。

40

【0 1 2 4】

実施の形態 2 .

実施の形態 1 では、直列接続された 2 つのスイッチング素子で構成される 1 つのスイッチング素子対が第 1 のアーム 3 1 に設けられているが、実施の形態 2 では、第 1 のアーム 3 1 に n 個のスイッチング素子対を並列接続して同期制御を行う構成を説明する。n は 2

50

以上の整数である。図30は実施の形態2に係る電力変換装置の構成例を示す図である。実施の形態2に係る電力変換装置100Aでは、第1のアーム31が第5のスイッチング素子であるスイッチング素子313と第6のスイッチング素子であるスイッチング素子314とを備える。スイッチング素子313及びスイッチング素子314は、直列接続される。スイッチング素子313及びスイッチング素子314で構成されるスイッチング素子対は、スイッチング素子311及びスイッチング素子312で構成されるスイッチング素子対に並列接続される。スイッチング素子313とスイッチング素子314との接続点にはリアクタ2が接続される。図30には、2個のアームを用いて同期制御を行う構成例が示される。

【0125】

制御部10は、2つのスイッチング素子対が並列に接続された第1のアーム31を駆動する際には、2つのスイッチング素子対の内、上アームを構成する2つのスイッチング素子311、313のそれぞれを同時に駆動し、また、下アームを構成する2つのスイッチング素子312、314のそれぞれを同時に駆動する。なお、並列に接続された2つのスイッチング素子を同時に駆動することを「並列駆動」と呼ぶ。

【0126】

並列に接続された2つのスイッチング素子対が並列駆動されることにより、各スイッチング素子に流れる電流は、スイッチング素子対が1つの場合に比べて、2分の1となる。図19の特性から明らかなように、電流が小さくなれば、スイッチング素子の損失は小さくなるので、第1のアーム31で発生する損失が低減される。従って、第1のアーム31と第2のアーム32との間の発熱の偏りをより一層小さくすることができる。

【0127】

なお、図30では、2つのスイッチング素子対を並列に接続する構成を例示しているが、スイッチング素子対は2つに限定されるものではなく、n個でもよい。n個のスイッチング素子対を用いて第1のアーム31を構成した場合、1つのスイッチング素子対に流れる電流はn分の1となるので、第1のアーム31における損失を更に小さくすることができる。なお、並列接続されたn個のスイッチング素子対の間での損失の偏りを完全に無くする必要はなく、損失の偏りが許容される範囲において、並列接続されるスイッチング素子対の数を選定すればよい。

【0128】

また、図30の例では、第1のアーム31において並列接続された2つのスイッチング素子を同時に駆動することを説明した。すなわち、実施の形態2では、並列接続されたスイッチング素子を同時にスイッチングする同期制御方式が採用されている。しかしながら、並列接続されたスイッチング素子の制御方式は、これに限定されず、並列接続された2つのスイッチング素子の位相を180°ずらして制御する、いわゆるインタリーブ制御でもよい。

【0129】

インタリーブ制御は、並列接続されたスイッチング素子311及びスイッチング素子313をオンにする際の位相を180°ずらして制御し、また、並列接続されたスイッチング素子312及びスイッチング素子314をオンにする際の位相を180°ずらして制御する。これにより、並列接続された2つのスイッチング素子がインタリーブ駆動される。

【0130】

第1のアーム31をインタリーブ駆動することにより、高周波化が容易となり、リアクタ2の小型化、及びリアクタ損失の低減が可能となる。なお、空気調和機のようにパッシブな状態で使用されることが多い場合、リアクタ2を小型化する必要はなく、実施の形態1の構成及び動作の方が、高調波の抑制及び電源力率の面で有効である。

【0131】

なお、実施の形態1、2では、交流電源1と第1のアーム31との間に1つのリアクタ2が設けられているが、実施の形態1、2の構成はこれに限定されず、交流電源1と第2のアーム32との間にもリアクタを設けてもよい。このように2つのリアクタを用いるこ

10

20

30

40

50

とにより、1つのリアクタの容量を小さくすることができるため、容量が大きな1つのリアクタを用いる場合に比べて、電力変換装置100、100Aの設計の自由度が向上する。

【0132】

ここで、実施の形態1、2に係る電力変換装置100、100Aが備える制御部10のハードウェア構成について説明する。図31は実施の形態1、2の制御部を実現するハードウェア構成の一例を示す図である。実施の形態1、2で説明した制御部10は、プロセッサ201及びメモリ202により実現される。

【0133】

プロセッサ201は、CPU (Central Processing Unit、中央処理装置、処理装置、演算装置、マイクロプロセッサ、マイクロコンピュータ、プロセッサ、DSP (Digital Signal Processor) ともいう)、又はシステムLSI (Large Scale Integration) である。メモリ202は、RAM (Random Access Memory)、ROM (Read Only Memory)、フラッシュメモリ、EPROM (Erasable Programmable Read Only Memory)、又はEEPROM (登録商標) (Electrically Erasable Programmable Read Only Memory) といった半導体メモリが該当する。半導体メモリは不揮発性メモリでもよいし揮発性メモリでもよい。またメモリ202は、半導体メモリ以外にも、磁気ディスク、フレキシブルディスク、光ディスク、コンパクトディスク、ミニディスク又はDVD (Digital Versatile Disc) でもよい。

【0134】

図13に示した電源電流指令値制御部21、オンデューティ制御部22、電源電圧位相算出部23、第1のパルス生成部24、第2のパルス生成部25、電流指令値算出部26及び瞬時値指令値算出部27は、図31に示したプロセッサ201及びメモリ202により実現される。すなわち、プロセッサ201が電源電流指令値制御部21、オンデューティ制御部22、電源電圧位相算出部23、第1のパルス生成部24、第2のパルス生成部25、電流指令値算出部26及び瞬時値指令値算出部27のそれぞれとして動作するためのプログラムをメモリ202に格納しておき、メモリ202に格納されているプログラムをプロセッサ201が読み出して実行することにより、上記の各部が実現される。

【0135】

実施の形態3.

図32は実施の形態3に係るモータ駆動装置の構成例を示す図である。実施の形態3に係るモータ駆動装置101は、負荷であるモータ42を駆動する。モータ駆動装置101は、実施の形態1の電力変換装置100と、インバータ41と、モータ電流検出部44と、インバータ制御部43とを備える。インバータ41は、電力変換装置100から供給される直流電力を交流電力に変換してモータ42へ出力することにより、モータ42を駆動する。

【0136】

なお、モータ駆動装置101は、実施の形態1の電力変換装置100の代わりに、実施の形態2の電力変換装置100Aを備えてもよい。また、実施の形態3では、モータ駆動装置101の負荷、すなわちインバータ41に接続される機器がモータ42であるが、インバータ41に接続される機器は、交流電力が入力される機器であれば、モータ42以外の機器でもよい。

【0137】

インバータ41は、IGBT (Insulated Gate Bipolar Transistor) をはじめとするスイッチング素子を、3相ブリッジ構成又は2相ブリッジ構成とした回路である。インバータ41に用いられるスイッチング素子は、IGBTに限定されず、WBG半導体で形成されるスイッチング素子、IGCT (Insulated Gate Controlled Thyristor)、FET (Field

Effect Transistor) 又はMOSFETでもよい。

【0138】

モータ電流検出部44は、インバータ41とモータ42との間に流れる電流を検出する。インバータ制御部43は、モータ電流検出部44で検出された電流を用いて、モータ42が回転数にて回転するように、インバータ41内のスイッチング素子を駆動するためのPWM信号を生成し、生成したPWM信号をインバータ41へ出力する。インバータ制御部43は、制御部10と同様に、プロセッサ及びメモリにより実現される。なおモータ駆動装置101のインバータ制御部43と、電力変換装置100の制御部10は、1つの回路で実現してもよい。

【0139】

10

実施の形態1, 2に係る電力変換装置100, 100Aがモータ駆動装置101に用いられる場合、図1及び図30に示すブリッジ回路3の制御に必要な母線電圧Vdcが、モータ42の運転状態に応じて変化する。一般に、モータ42の回転数が高回転になる程、インバータ41の出力電圧を高くする必要がある。このインバータ41の出力電圧の上限は、インバータ41への入力電圧、すなわち電力変換装置100, 100Aの出力である母線電圧Vdcにより制限される。インバータ41からの出力電圧が、母線電圧Vdcにより制限される上限を超えて飽和する領域を過変調領域と呼ぶ。

【0140】

このようなモータ駆動装置101において、モータ42が低回転の範囲、すなわち過変調領域に到達しない範囲では、母線電圧Vdcを昇圧させる必要はない。一方、モータ42が高回転となった場合には、母線電圧Vdcを昇圧させることで、過変調領域をより高回転側にすることができる。これにより、モータ42の運転範囲を高回転側に拡大できる。

20

【0141】

また、モータ42の運転範囲を拡大する必要があるれば、その分、モータ42が備える固定子への巻線の巻数を増やすことができる。巻線の巻数を増やすことにより、低回転の領域では、巻線の両端に発生するモータ電圧が高くなり、その分、巻線に流れる電流が低下するため、インバータ41内のスイッチング素子のスイッチング動作で生じる損失を低減できる。モータ42の運転範囲の拡大と、低回転の領域の損失改善との双方の効果を得る場合には、モータ42の巻線の巻数は適切な値に設定される。

30

【0142】

実施の形態3によれば、実施の形態1, 2に係る電力変換装置100, 100Aが用いられているためモータ駆動装置101の信頼性が向上するという効果が得られる。また、WBG半導体で形成されるスイッチング素子を実施の形態1, 2に係る電力変換装置100, 100Aに適用することによって、モータ駆動装置101の温度上昇が抑制されるため、モータ駆動装置101のサイズを小型化しても、モータ駆動装置101に搭載される部品の冷却能力を確保できる。また、WBG半導体で形成されるスイッチング素子の高周波駆動により、リアクタ2の小型化及び低損失化が可能となる。そのため、WBG半導体で形成されるスイッチング素子を実施の形態1, 2に係る電力変換装置100, 100Aに適用することによって、モータ駆動装置101の重量の増加を抑制できる。

40

【0143】

実施の形態4.

図33は実施の形態4に係る空気調和機の構成例を示す図である。実施の形態4に係る空気調和機700は、冷凍サイクル装置の一例であり、実施の形態3に係るモータ駆動装置101及びモータ42を備える。また、空気調和機700は、圧縮機81、四方弁82、室外熱交換器83、膨張弁84、室内熱交換器85及び冷媒配管86を備える。

【0144】

空気調和機700は、室外機が室内機から分離されたセパレート形空気調和機でもよいし、圧縮機81、室内熱交換器85及び室外熱交換器83が1つの筐体内に設けられた一体形空気調和機でもよい。

50

【0145】

圧縮機81の内部には、冷媒を圧縮する圧縮機構87と、圧縮機構87を動作させるモータ42とが設けられる。モータ42は、モータ駆動装置101により駆動される。空気調和機700では、圧縮機81、四方弁82、室外熱交換器83、膨張弁84、室内熱交換器85及び冷媒配管86に冷媒が循環することにより、冷凍サイクルが構成される。

【0146】

なお、空気調和機700が備える構成要素は、冷凍サイクルを備える冷蔵庫又は冷凍庫といった機器にも適用可能である。また、実施の形態4では、圧縮機81の駆動源にモータ42が利用されているが、モータ42は、圧縮機81の代わりに、不図示の室内機送風機及び室外機送風機のそれぞれを駆動する駆動源にしてもよい。また、室内機送風機、室外機送風機及び圧縮機81のそれぞれの駆動源にモータ42を適用し、それらの3つのモータ42がモータ駆動装置101で駆動される構成としてもよい。

10

【0147】

また、空気調和機700では、出力が定格出力の半分以下である中間条件での運転、すなわち低出力域での運転が年間を通じて支配的であるため、中間条件での年間消費電力への寄与度が高くなる。また、空気調和機700では、モータ42の回転数が低く、モータ42の駆動に必要な母線電圧は低い傾向にある。このため、空気調和機700に用いられるスイッチング素子は、パッシブな状態で動作させることがシステム効率の面から有効である。従って、パッシブな状態から高周波スイッチング状態までの幅広い運転モードで損失の低減が可能な電力変換装置100は、空気調和機700にとって有用である。上述した通りインタリーブ制御ではリアクタ2を小型化できるが、空気調和機700では中間条件での運転が多いため、リアクタ2を小型化する必要がなく、実施の形態1, 2に係る電力変換装置100, 100Aの構成及び動作の方が、高調波の抑制、電源力率の面で有効である。

20

【0148】

また、前述したように、WBG半導体で形成されるスイッチング素子を10kHz以上の高いスイッチング周波数で駆動した場合のスイッチング損失は、Si半導体で形成されるスイッチング素子に比べて小さいため、WBG半導体で形成されるスイッチング素子を実施の形態1, 2に係る電力変換装置100, 100Aに適用することによって、モータ駆動装置101の温度上昇が抑制される。そのため、室外機送風機のサイズを小型化しても、モータ駆動装置101に搭載される部品の冷却能力を確保できる。従って、実施の形態1, 2に係る電力変換装置100, 100Aは、高効率であると共に4.0kW以上の高出力の空気調和機700に好適である。

30

【0149】

また、WBG半導体で形成されるスイッチング素子は、Si半導体で形成されるスイッチング素子よりも高い周波数での駆動が可能である。そのため、高周波駆動により、リアクタ2の小型化及び低損失化が可能となる。従って、WBG半導体で形成されるスイッチング素子を実施の形態1, 2に係る電力変換装置100, 100Aに適用することによって、空気調和機700の重量の増加を抑制できる。

40

【0150】

また、実施の形態4によれば、スイッチング素子の高周波駆動により、スイッチング損失が低減され、エネルギー消費率が低く、高効率の空気調和機700を実現できる。

【0151】

以上の実施の形態に示した構成は、本発明の内容の一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、本発明の要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

【符号の説明】

【0152】

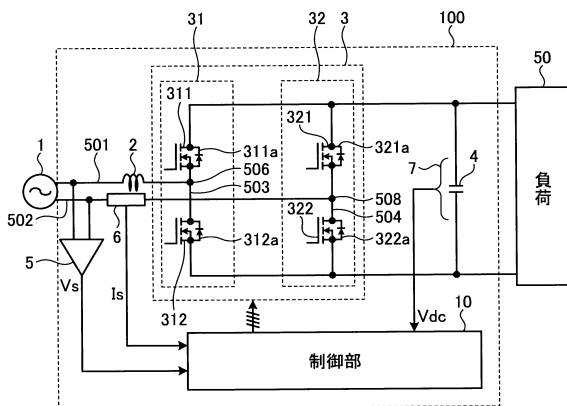
1 単相交流電源、2 リアクタ、3 ブリッジ回路、4 平滑コンデンサ、5 電源電圧検出部、6 電源電流検出部、7 母線電圧検出部、10 制御部、11, 311,

50

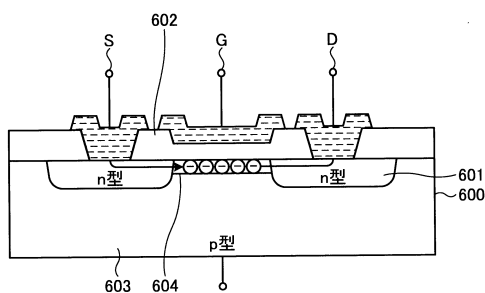
3 1 2, 3 1 3, 3 1 4, 3 2 1, 3 2 2 スイッチング素子、2 1 電源電流指令値制御部、2 2 オンデューティ制御部、2 3 電源電圧位相算出部、2 4 第 1 のパルス生成部、2 5 第 2 のパルス生成部、2 6 電流指令値算出部、2 7 瞬時値指令値算出部、3 1 第 1 のアーム、3 2 第 2 のアーム、4 1 インバータ、4 2 モータ、4 3 インバータ制御部、4 4 モータ電流検出部、5 0 負荷、8 1 圧縮機、8 2 四方弁、8 3 室外熱交換器、8 4 膨張弁、8 5 室内熱交換器、8 6 冷媒配管、8 7 圧縮機構、1 0 0, 1 0 0-1, 1 0 0-2, 1 0 0-3, 1 0 0 A 電力変換装置、1 0 1 モータ駆動装置、2 0 1 プロセッサ、2 0 2 メモリ、2 4 1 キャリア生成部、2 4 2 基準 PWM 生成部、2 4 3 デッドタイム生成部、2 4 4 パルスセクタ、3 0 0 直流電圧源、3 1 1 C, 3 2 1 C ブートコンデンサ、3 1 1 D, 3 2 1 D ブートダイオード、3 1 1 D', 3 1 2 R D, 3 2 1 D', 3 2 2 R D ゲート電圧抑制ダイオード、3 1 1 D C, 3 1 2 D C, 3 2 1 D C, 3 2 2 D C 駆動回路、3 1 1 R, 3 2 1 R ブート抵抗、3 1 1 a, 3 1 2 a, 3 2 1 a, 3 2 2 a ボディダイオード、3 1 2 B D ボディダイオード電圧、4 0 1, 4 0 1 A, 4 0 2, 4 0 2 A ブートストラップ回路、5 0 1 第 1 の配線、5 0 2 第 2 の配線、5 0 3 第 3 の配線、5 0 4 第 4 の配線、5 0 6 第 1 の接続点、5 0 8 第 2 の接続点、6 0 0 半導体基板、6 0 1, 6 0 3 領域、6 0 2 酸化絶縁膜、6 0 4 チャンネル、7 0 0 空気調和機。

10

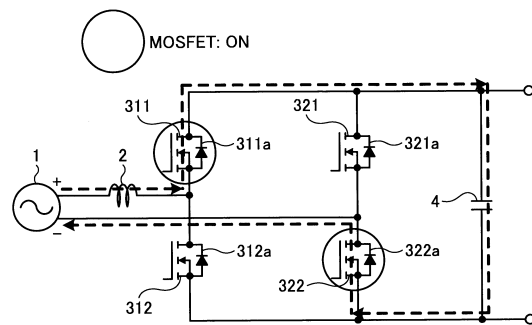
【図 1】



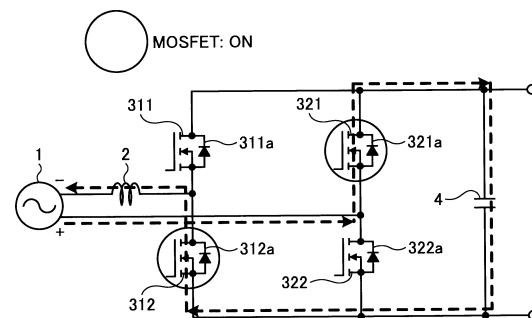
【図 2】



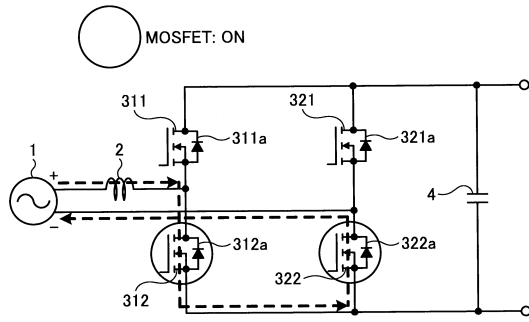
【図 3】



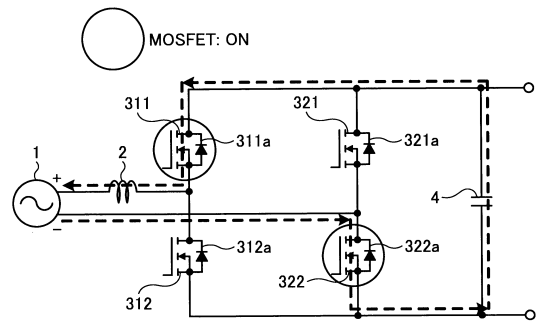
【図 4】



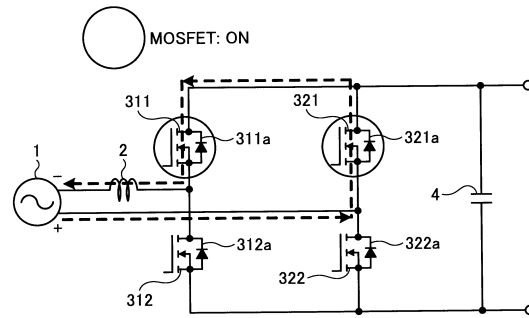
【図 5】



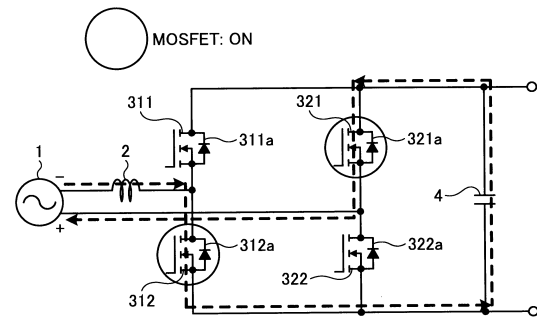
【図 7】



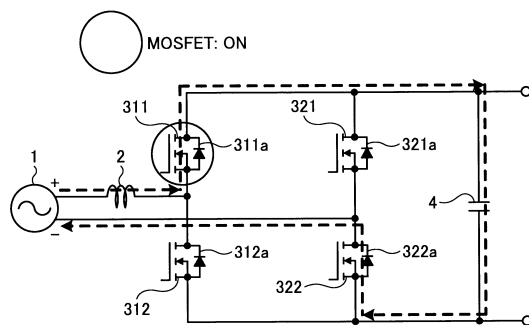
【図 6】



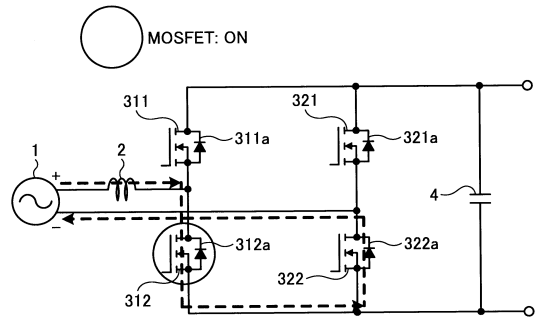
【図 8】



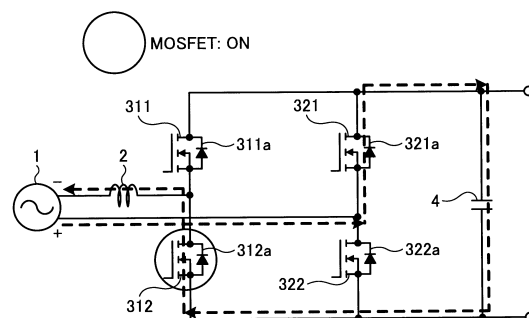
【図 9】



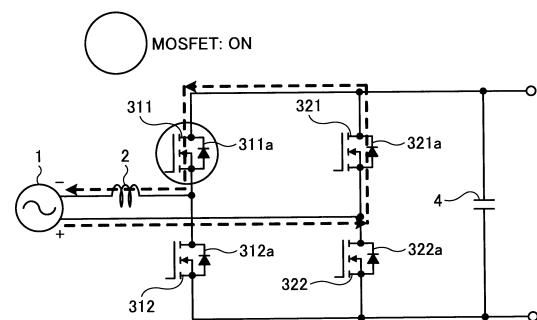
【図 11】



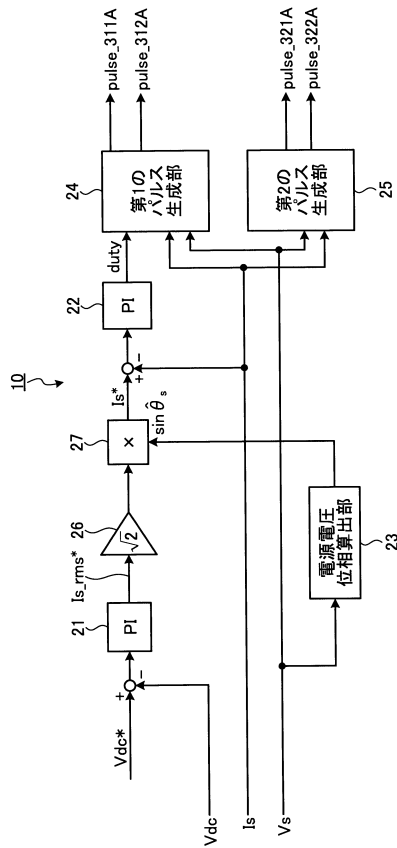
【図 10】



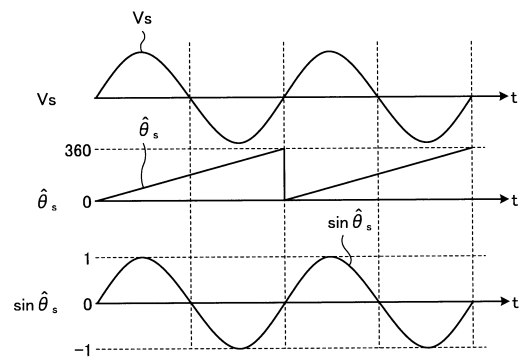
【図 12】



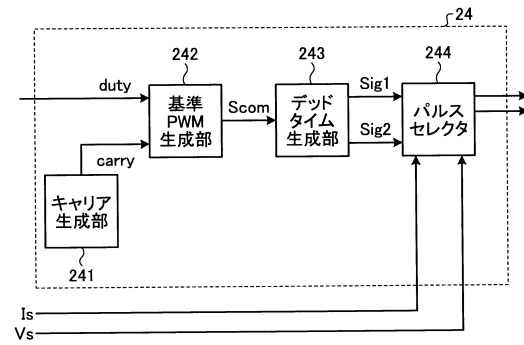
【図 13】



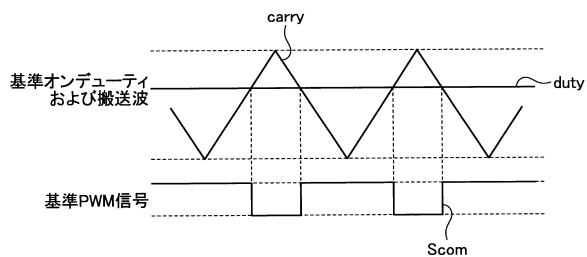
【図 14】



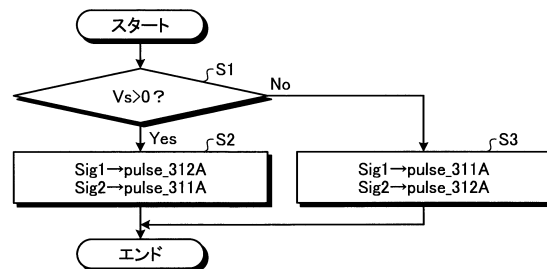
【図 15】



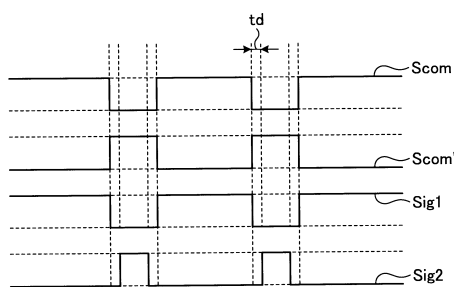
【図 16】



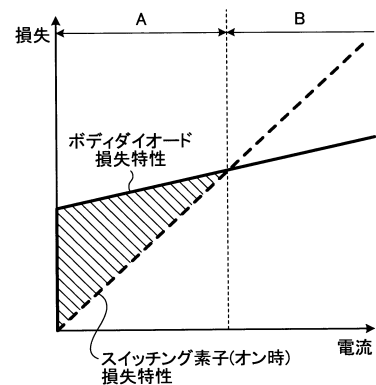
【図 18】



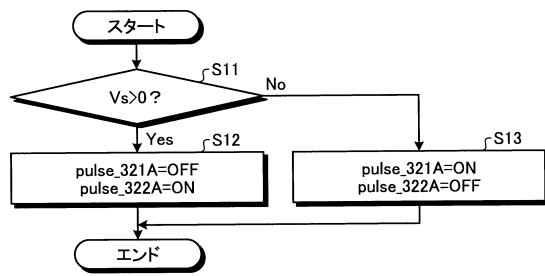
【図 17】



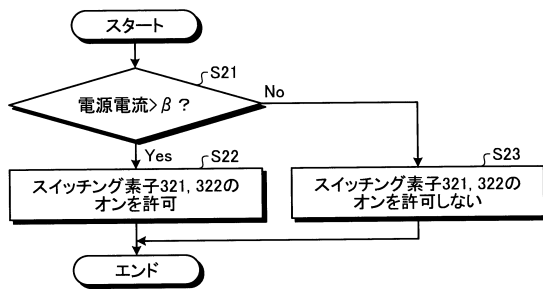
【図 19】



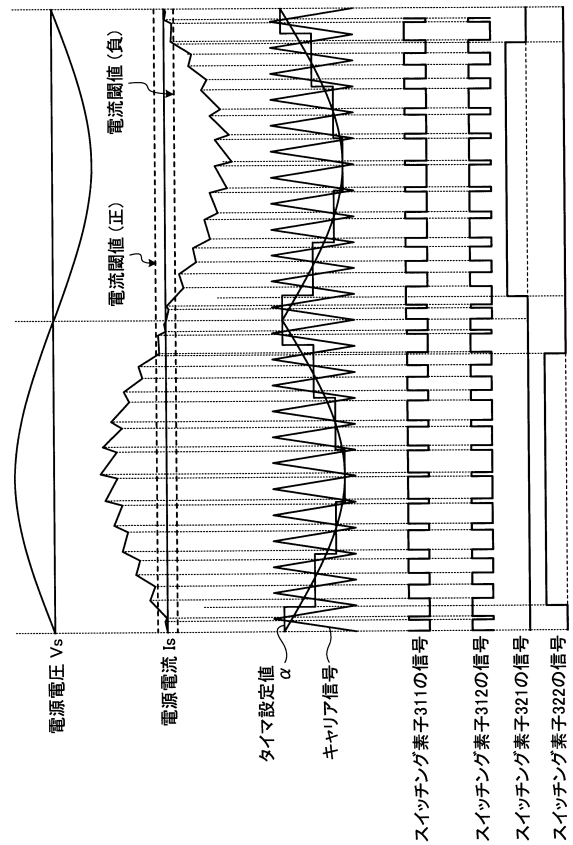
【図 20】



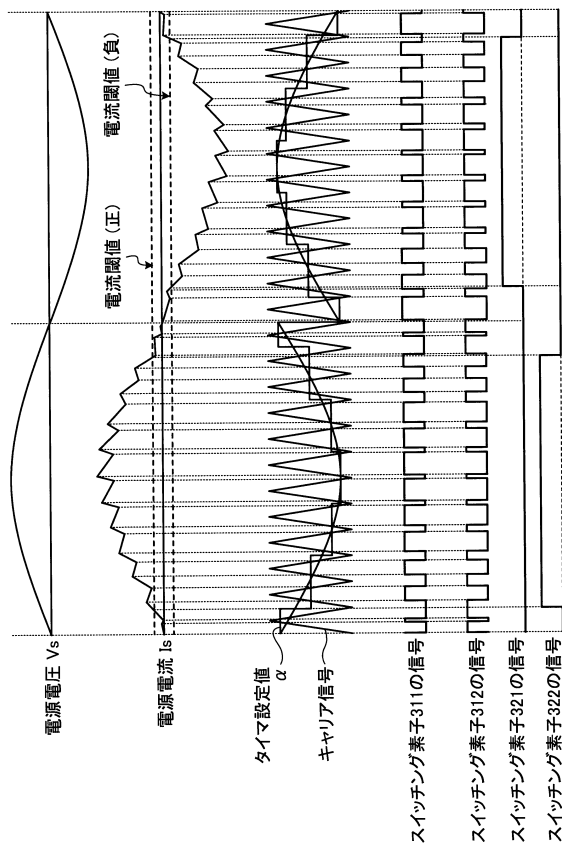
【図 21】



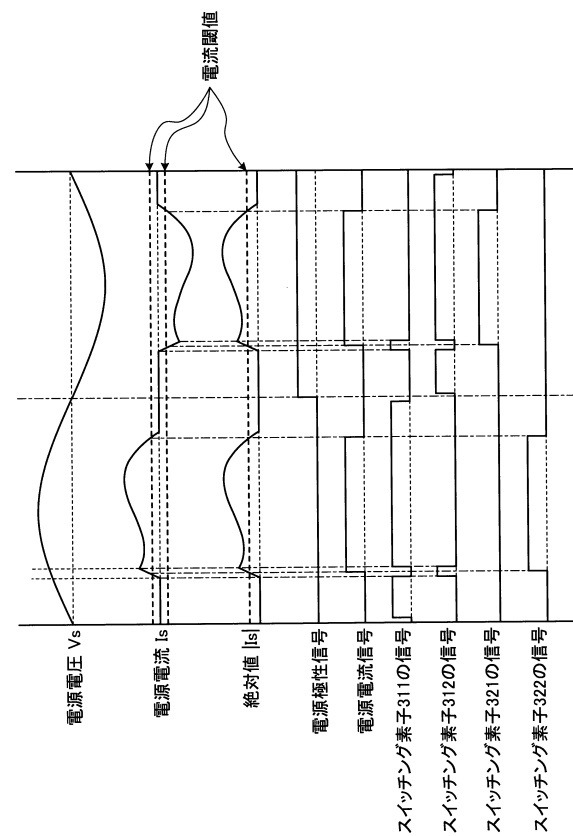
【図 22】



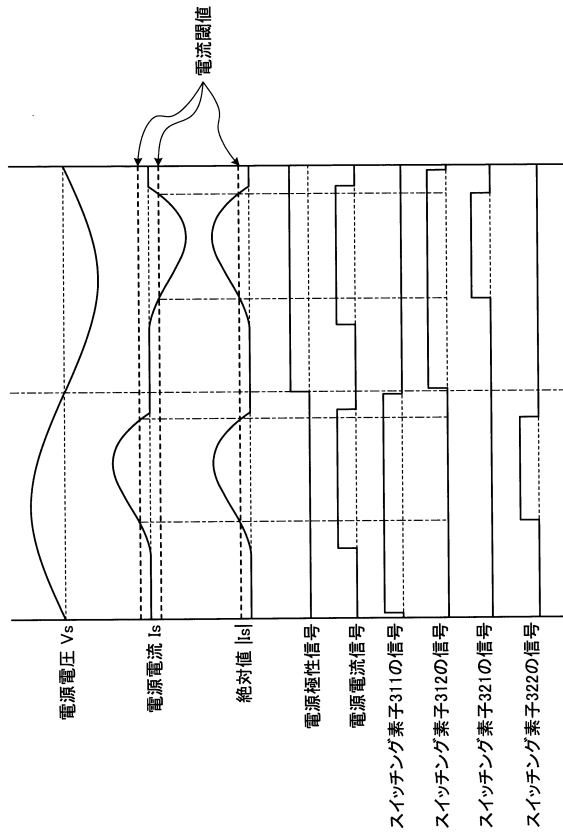
【図 23】



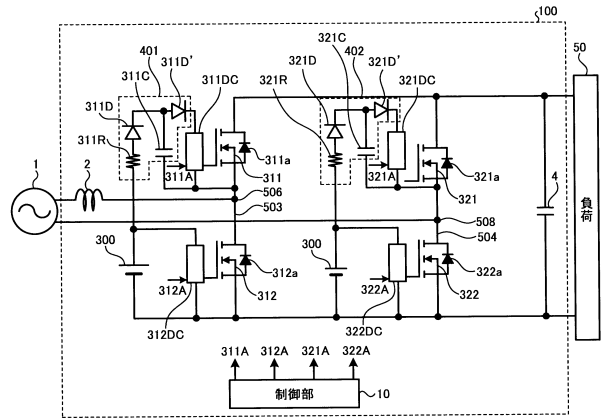
【図 24】



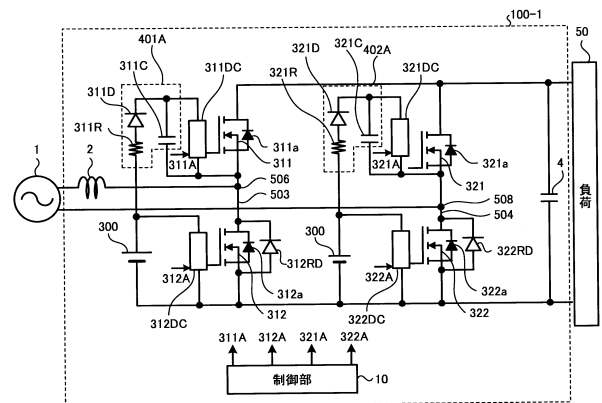
【図 25】



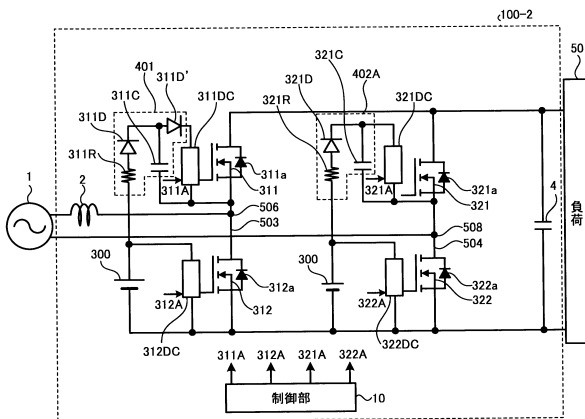
【図 26】



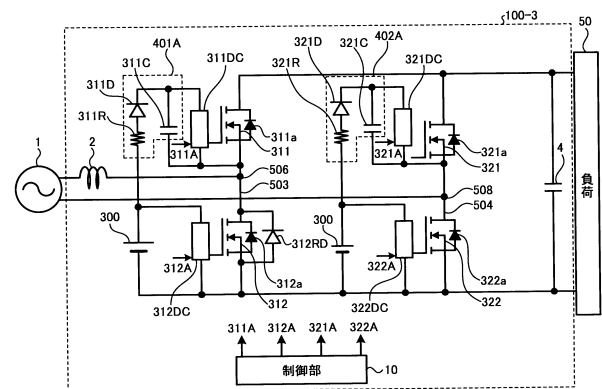
【図 27】



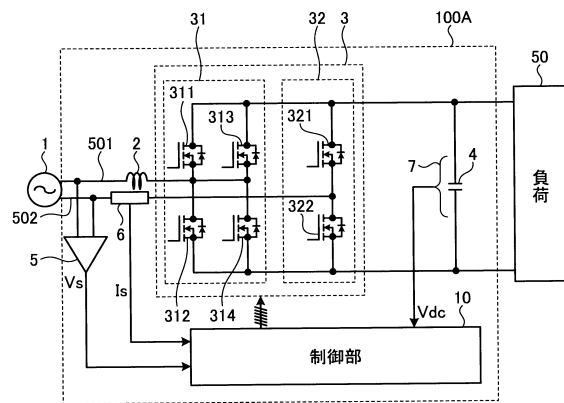
【図 28】



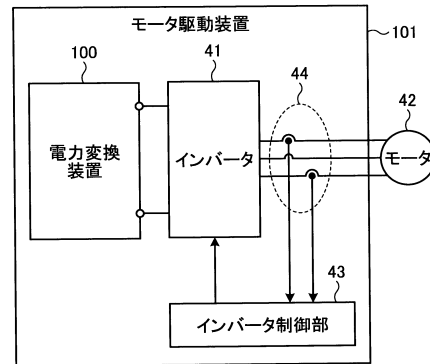
【図 29】



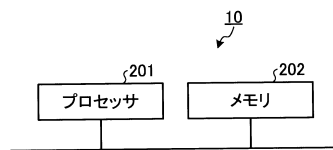
【図 30】



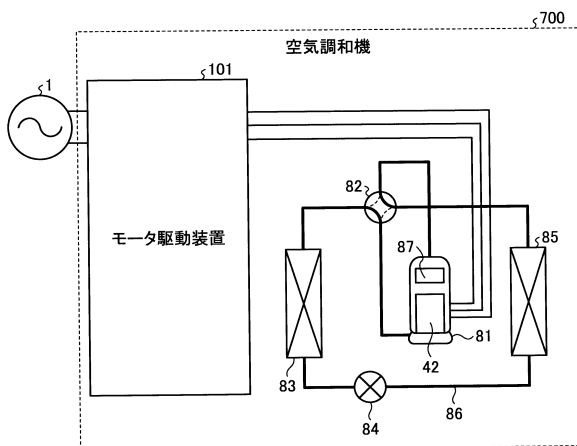
【図 32】



【図 31】



【図 33】



フロントページの続き

- (56)参考文献 特開2016-226093 (JP, A)
特開2005-160268 (JP, A)
特開2009-219269 (JP, A)
特開2018-068028 (JP, A)
国際公開第2015/008333 (WO, A1)

- (58)調査した分野(Int.Cl., DB名)
H02M 7/42 - 7/98