(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6575462号
(P6575462)
(45)発行日　令和1年9月18日(2019.9.18)　(24)登録日　令和1年8月30日(2019.8.30)

(51)Int.Cl.　F I
H02M 3/28 (2006.01)　H02M 3/28 C

請求項の数 3　(全 18 頁)

(21)出願番号　特願2016-163313(P2016-163313)
(22)出願日　平成28年8月24日(2016.8.24)
(65)公開番号　特開2018-33218(P2018-33218A)
(43)公開日　平成30年3月1日(2018.3.1)
審査請求日　平成30年9月11日(2018.9.11)

(73)特許権者　000002945
オムロン株式会社
京都府京都市下京区塩小路通堀川東入南不動堂町８０１番地
(74)代理人　100101786
弁理士　奥村　秀行
(72)発明者　ドゥマン　エムレ
愛知県小牧市大草年上坂６３６８番地　オムロンオートモーティブエレクトロニクス株式会社内

審査官　東　昌秋

最終頁に続く

(54)【発明の名称】電圧変換装置

(57)【特許請求の範囲】
【請求項１】
直流電源の直流電圧をスイッチングして交流電圧に変換する第１変換回路と、
前記第１変換回路で変換された交流電圧を整流して直流電圧に変換する第２変換回路と、
前記直流電源と前記第１変換回路との間に設けられた開閉器と、を備え、
前記第１変換回路と前記第２変換回路とは、トランスによって絶縁されており、
前記第１変換回路は、主スイッチング素子と、補助スイッチング素子と、入力インダクタと、前記トランスの一次巻線と、第１コンデンサと、第２コンデンサとを有し、
前記直流電源に対して、前記開閉器と前記入力インダクタと前記主スイッチング素子とは直列に接続されており、
前記一次巻線と前記第２コンデンサとの直列回路が、前記主スイッチング素子に対して並列に接続されており、
前記第１コンデンサと前記補助スイッチング素子との直列回路が、前記一次巻線に対して並列に接続されており、
前記第２変換回路は、前記トランスの二次巻線と、前記二次巻線に発生した交流電圧を整流する整流素子と、を有している電圧変換装置において、
前記補助スイッチング素子と前記第１コンデンサとの接続点の電圧を検出する電圧検出回路と、
前記電圧検出回路で検出された前記接続点の電圧に基づいて、前記補助スイッチング素

子に、当該素子が短絡状態となるＯＮ故障が発生していることを検出する故障検出部と、をさらに備え、
前記故障検出部は、
前記各スイッチング素子が動作する前の初期状態において、前記開閉器が閉じてから一定時間が経過した後の前記接続点の電圧Ｖｍが、前記直流電源の電圧Ｖｉｎである場合（Ｖｍ＝Ｖｉｎ）に、前記補助スイッチング素子がＯＮ故障していると判定する、ことを特徴とする電圧変換装置。
【請求項２】
請求項１に記載の電圧変換装置において、
前記故障検出部は、さらに、
前記一定時間が経過した後の前記接続点の電圧Ｖｍが、前記直流電源の電圧Ｖｉｎに所定値Ｖαを加算した値である場合（Ｖｍ＝Ｖｉｎ＋Ｖα）に、前記主スイッチング素子と前記補助スイッチング素子のいずれもがＯＮ故障していないと判定する、ことを特徴とする電圧変換装置。
【請求項３】
請求項２に記載の電圧変換装置において、
前記所定値Ｖαは、前記一定時間が経過した後の、前記第１コンデンサの両端電圧である、ことを特徴とする電圧変換装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、ＤＣ－ＤＣコンバータなどの電圧変換装置に関し、特に、入力側のスイッチング素子の初期状態における故障を検出する技術に関する。
【背景技術】
【０００２】
たとえば、入力側と出力側が絶縁された絶縁型ＤＣ－ＤＣコンバータでは、入力側に、直流電源の直流電圧をスイッチングして交流電圧に変換する第１変換回路が設けられ、出力側に、第１変換回路で変換された交流電圧を整流して直流電圧に変換する第２変換回路が設けられる。そして、第１変換回路と第２変換回路とは、トランスによって絶縁されている。
【０００３】
このような絶縁型ＤＣ－ＤＣコンバータには、昇圧チョッパ（ブーストコンバータ）とハーフブリッジ型のＤＣ－ＤＣコンバータとを複合化したブーストハーフブリッジ方式（以下「ＢＨＢ方式」と表記）と呼ばれるものがある。特許文献１～１０および非特許文献１～４には、このようなＢＨＢ方式の絶縁型ＤＣ－ＤＣコンバータが記載されている。
【０００４】
ＢＨＢ方式の絶縁型ＤＣ－ＤＣコンバータにおいては、入力側の第１変換回路に、主スイッチング素子と、補助スイッチング素子と、インダクタと、トランスの一次巻線と、２つのコンデンサとが設けられる。直流電源に対してインダクタと主スイッチング素子は直列に接続され、トランスの一次巻線と一方のコンデンサとの直列回路が、主スイッチング素子に対して並列に接続される。また、他方のコンデンサと補助スイッチング素子との直列回路が、トランスの一次巻線に対して並列に接続される。
【０００５】
出力側の第２変換回路には、たとえば特許文献１の図１１に示されているような、２つの整流素子と、２つのコンデンサと、トランスの二次巻線とを備えた回路、あるいは、特許文献２の図１に示されているような、２つの整流素子と、１つのコンデンサと、１つのインダクタと、中間タップを有するトランスの二次巻線とを備えた回路が設けられる。
【０００６】
第１変換回路の主スイッチング素子と補助スイッチング素子は、所定のデューティで片方づつＯＮする。主スイッチング素子がＯＮの期間では補助スイッチング素子はＯＦＦと

なり、補助スイッチング素子がＯＮの期間では主スイッチング素子はＯＦＦとなる。主スイッチング素子がＯＮすると、トランスの一次巻線に一方のコンデンサの電圧が印加されて、トランスの二次巻線に電力が伝達される。このときの一次巻線の電圧は、入力電圧に等しくなる。一方、補助スイッチング素子がＯＮすると、トランスの一次巻線に他方のコンデンサの電圧が印加されて、トランスの二次巻線に電力が伝達される。このときの一次巻線の電圧は、入力電圧とデューティに依存する。

【０００７】

ところで、電圧変換装置において、入力側（第１変換回路）のスイッチング素子が故障していると、スイッチング動作が正常に行われず、出力側（第２変換回路）から所望の電圧出力が得られない。そこで、スイッチング素子を駆動する前の初期状態において、スイッチング素子が故障しているか否かをチェックする初期診断が行われる。

【０００８】

スイッチング素子の故障には、ＯＮ故障（短絡故障）とＯＦＦ故障（オープン故障）とがある。ＯＮ故障は、スイッチング素子へ印加する駆動電圧を停止しても、素子がＯＦＦせずＯＮしたままの短絡状態となる故障である。ＯＦＦ故障は、スイッチング素子へ駆動電圧を印加しても、素子がＯＮせずにＯＦＦしたままの開放状態となる故障である。

【０００９】

初期診断において、スイッチング素子に駆動信号を与えない状態で故障を検出する場合は、スイッチング素子をＯＮ・ＯＦＦさせないので、たとえば特許文献１１に記載されているような、動作中のスイッチング素子の故障を検出する手法をそのまま用いることはできない。特許文献１１では、動作中のスイッチング素子の両端電圧を測定し、当該電圧値のサンプリングデータをウェーブレット変換し、その演算結果のピーク値と基準値との比較結果に基づいて、スイッチング素子に流れる電流の異常増加を検出している。

【００１０】

もちろん、初期診断において、スイッチング素子を駆動してＯＮ・ＯＦＦさせることで、動作中の場合と同様の故障検出は可能である。しかし、そのようにすると、スイッチング素子に通電されるため、消費電力が増加する。また、初期診断のたびにスイッチング素子をＯＮ・ＯＦＦさせる結果、素子の寿命にも影響を与える。さらに、特許文献１１の方法では、初期診断のプログラムが複雑となるという問題もある。

【００１１】

また、スイッチング素子の両端電圧を測定しようとした場合、主スイッチング素子については、一端がグランドに接続されるので、当該素子の両端電圧はグランドを基準として容易に測定することができる。しかるに、補助スイッチング素子については、一端がグランドに接続されないので、当該素子の両端電圧の測定には工夫が必要となる。

【００１２】

こうしたことから、初期診断を行うにあたって、各スイッチング素子を駆動しなくても、また、補助スイッチング素子の両端電圧を測定しなくても、補助スイッチング素子の故障を簡単に検出できる技術が望まれる。

【先行技術文献】

【特許文献】

【００１３】

【特許文献１】米国特許公開２０１４／０２６８９０８
【特許文献２】特開２００２－３１５３２４号公報
【特許文献３】特開２００３－９２８７６号公報
【特許文献４】特開２００３－９２８７７号公報
【特許文献５】特開２００３－９２８８１号公報
【特許文献６】特開２００７－１８９８３５号公報
【特許文献７】特開２００７－２３６１５５号公報
【特許文献８】特開２００７－２３６１５６号公報
【特許文献９】特開２００８－７９４５４号公報

【特許文献１０】特開２０１０－２２６９３１号公報
【特許文献１１】特開２００９－１１２１２３号公報
【非特許文献】
【００１４】
【非特許文献１】Shuai Jiang, Dong Cao, Fang Z. Peng and Yuan Li “Grid-Connected Boost-Half-Bridge Photovoltaic Micro Inverter System Using Repetitive Current Control and Maximum Power Point Tracking”, 5-9 Feb. 2012, 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 590－597
【非特許文献２】Dong Cao, Shuai Jiang, Fang Z. Peng and Yuan Li “Low Cost Transformer Isolated Boost Half-bridge Micro-inverter for Single-phase Grid-connected Photovoltaic System”, 5-9 Feb. 2012 , 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 71－78
【非特許文献３】Hossein Tahmasebi, “Boost Integrated High Frequency Isolated Half-Bridge ＤＣ－ＤＣ Converter: Analysis, Design, Simulation and Experimental Results”, 2015 A project Report Submitted in Partial Fulfillment of the Requirements for the Degree of MASTER OF ENGINEERING, University of Victoria （https://dspace.library.uvic.ca/bitstream/handle/1828/6427/Tahmasebi_Hossein_MEng_2015.pdf）
【非特許文献４】York Jr, John Benson, ”An Isolated Micro-Converter for Next-Generation Photovoltaic Infrastructure” 2013-04-19 Dissertation submitted to the Faculty of the Virginia Polytechnic Institute and State University （https://vtechworks.lib.vt.edu/bitstream/handle/10919/19326/York_JB_D_2013.pdf）
【発明の概要】
【発明が解決しようとする課題】
【００１５】
本発明の課題は、初期診断において補助スイッチング素子の故障を簡単に検出することが可能な電圧変換装置を提供することにある。
【課題を解決するための手段】
【００１６】
本発明に係る電圧変換装置は、直流電源の直流電圧をスイッチングして交流電圧に変換する第１変換回路と、この第１変換回路で変換された交流電圧を整流して直流電圧に変換する第２変換回路と、直流電源と第１変換回路との間に設けられた開閉器とを備えている。第１変換回路と第２変換回路とは、トランスによって絶縁されている。第１変換回路は、主スイッチング素子と、補助スイッチング素子と、入力インダクタと、トランスの一次巻線と、第１コンデンサと、第２コンデンサとを有している。直流電源に対して、開閉器と入力インダクタと主スイッチング素子とは直列に接続されている。一次巻線と第２コンデンサとの直列回路が、主スイッチング素子に対して並列に接続されている。第１コンデンサと補助スイッチング素子との直列回路が、一次巻線に対して並列に接続されている。第２変換回路は、トランスの二次巻線と、この二次巻線に発生した交流電圧を整流する整流素子とを有している。本発明では、さらに、補助スイッチング素子と第１コンデンサとの接続点の電圧を検出する電圧検出回路と、この電圧検出回路で検出された接続点の電圧に基づいて、補助スイッチング素子に、当該素子が短絡状態となるＯＮ故障が発生していることを検出する故障検出部とが設けられる。故障検出部は、各スイッチング素子が動作する前の初期状態において、開閉器が閉じてから一定時間が経過した後の前記接続点の電圧Ｖｍが、直流電源の電圧Ｖｉｎである場合（Ｖｍ＝Ｖｉｎ）に、補助スイッチング素子がＯＮ故障していると判定する。
【００１７】
初期診断時に開閉器を閉じた状態にすると、補助スイッチング素子と第１コンデンサとの接続点の電圧は、各スイッチング素子が正常な場合と、主スイッチング素子がＯＮ故障

している場合と、補助スイッチング素子がＯＮ故障している場合とで、それぞれ異なる変化を示す。そこで、この接続点の電圧を監視することにより、補助スイッチング素子のＯＮ故障を検出することができる。また、初期診断時に各スイッチング素子をＯＮ・ＯＦＦさせなくても、故障検出ができるので、素子への通電に伴う消費電力の増加や、素子の寿命への影響を抑制できるとともに、初期診断のプログラムも簡単となる。さらに、初期状態において、前記接続点の電圧は、グランドを基準として容易に測定できるので、補助スイッチング素子を駆動してその両端電圧を測定しなくても、補助スイッチング素子のＯＮ故障を簡単に検出することができる。

【００１８】

本発明において、故障検出部は、さらに、一定時間が経過した後の前記接続点の電圧Ｖｍが、直流電源の電圧Ｖｉｎに所定値Ｖαを加算した値である場合（Ｖｍ＝Ｖｉｎ＋Ｖα）に、主スイッチング素子と補助スイッチング素子のいずれもがＯＮ故障していない、と判定してもよい。

【００１９】

この場合の所定値Ｖαは、一定時間が経過した後の、第１コンデンサの両端電圧であってもよい。

【発明の効果】

【００２０】

本発明によれば、初期診断において補助スイッチング素子の故障を簡単に検出することが可能な電圧変換装置を提供することができる。

【図面の簡単な説明】

【００２１】

【図１】本発明の第１実施形態に係る電圧変換装置の回路図である。

【図２】主スイッチング素子Ｓ２と補助スイッチング素子Ｓ１のゲート信号を示した図である。

【図３】電圧変換装置の各部の電圧および電流を示した図である。

【図４】電圧変換装置の各部の電圧および電流の波形図である。

【図５Ａ】正常状態における区間Ａの電流経路を示した回路図である。

【図５Ｂ】正常状態における区間Ｂの電流経路を示した回路図である。

【図５Ｃ】正常状態における区間Ｃの電流経路を示した回路図である。

【図５Ｄ】正常状態における区間Ｄの電流経路を示した回路図である。

【図５Ｅ】正常状態における区間Ｅの電流経路を示した回路図である。

【図５Ｆ】正常状態における区間Ｆの電流経路を示した回路図である。

【図６】初期状態でＳ１とＳ２に故障がない場合の動作を説明する図である。

【図７】初期状態でＳ２がＯＮ故障した場合の動作を説明する図である。

【図８】初期状態でＳ１とＳ２がＯＮ故障した場合の動作を説明する図である。

【図９】初期状態でＳ１がＯＮ故障した場合の動作を説明する図である。

【図１０】ＯＮ故障有無の判定基準を示したテーブルである。

【図１１】本発明の第２実施形態に係る電圧変換装置の回路図である。

【発明を実施するための形態】

【００２２】

本発明に係る電圧変換装置の実施形態につき、図面を参照しながら説明する。各図において、同一の部分または対応する部分には、同一の符号を付してある。

【００２３】

最初に、図１を参照して、第１実施形態に係る電圧変換装置の構成を説明する。図１において、電圧変換装置１００は、前述のＢＨＢ（ブーストハーフブリッジ）方式の絶縁型ＤＣ－ＤＣコンバータであって、リレー１０、第１変換回路１１、第２変換回路１２、ＣＰＵ３０、およびゲートドライバ４０を備えている。第１変換回路１１と第２変換回路１２は、トランスＴｒによって絶縁されている。この電圧変換装置１００は、たとえば車両に搭載され、バッテリ電圧を昇圧して車載機器などの負荷に供給するＤＣ－ＤＣコンバー

タとして利用される。
【００２４】
リレー１０は、直流電源１の正極と第１変換回路１１との間に接続されている。直流電源１の負極は、グランドＧに接地されている。リレー１０の動作は、ＣＰＵ３０からの信号によって制御される。リレー１０は、本発明における「開閉器」の一例である。
【００２５】
第１変換回路１１は、直流電源１の直流電圧をスイッチングし、かつ昇圧して交流電圧に変換する回路であり、補助スイッチング素子Ｓ１と、主スイッチング素子Ｓ２と、入力インダクタＬｉｎと、トランスＴｒの一次巻線Ｗ１と、コンデンサＣ１およびＣ２とを有している。スイッチング素子Ｓ１およびＳ２は、それぞれＦＥＴ（電界効果トランジスタ）からなる。コンデンサＣ１は本発明における「第１コンデンサ」に相当し、コンデンサＣ２は本発明における「第２コンデンサ」に相当する。第１変換回路１１の回路構成は、非特許文献３の図２．１に示されている回路構成と同じである。
【００２６】
補助スイッチング素子Ｓ１のソースは、主スイッチング素子Ｓ２のドレインに接続されており、これらの接続点とリレー１０との間に、入力インダクタＬｉｎが接続されている。
【００２７】
補助スイッチング素子Ｓ１のドレイン・ソース間には、等価的に寄生容量Ｃｓ１と寄生ダイオードＤ１の並列回路が接続されている。同様に、主スイッチング素子Ｓ２のドレイン・ソース間には、等価的に寄生容量Ｃｓ２と寄生ダイオードＤ２の並列回路が接続されている。また、トランスＴｒの一次巻線Ｗ１には、等価的に漏れインダクタンスＬｋが直列に接続されている。
【００２８】
補助スイッチング素子Ｓ１のドレインは、コンデンサＣ１の一端に接続されており、コンデンサＣ１の他端は、コンデンサＣ２の一端に接続されている。コンデンサＣ２の他端は、グランドＧに接地されている。コンデンサＣ１、Ｃ２の接続点と、スイッチング素子Ｓ１、Ｓ２の接続点との間に、トランスＴｒの一次巻線Ｗ１と漏れインダクタンスＬｋとの直列回路が接続されている。
【００２９】
以上の結果、第１変換回路１１においては、直流電源１に対して、入力インダクタＬｉｎと主スイッチング素子Ｓ２とが直列に接続され、一次巻線Ｗ１とコンデンサＣ２との直列回路が、主スイッチング素子Ｓ２に対して並列に接続され、コンデンサＣ１と補助スイッチング素子Ｓ１との直列回路が、一次巻線Ｗ１に対して並列に接続されている。
【００３０】
第２変換回路１２は、第１変換回路１１により昇圧された交流電圧を整流して、直流電圧に変換する回路であり、トランスＴｒの二次巻線Ｗ２と、この二次巻線Ｗ２に発生した交流電圧を整流するダイオードＤ３、Ｄ４と、整流された電圧を平滑化するコンデンサＣ３、Ｃ４とを有している。ダイオードＤ３、Ｄ４は、本発明における「整流素子」の一例である。この第２変換回路１２の回路構成も、非特許文献３の図２．１に示されている回路構成と同じである。
【００３１】
ダイオードＤ３のカソードは、コンデンサＣ３の一端に接続されており、ダイオードＤ３のアノードは、ダイオードＤ４のカソードに接続されている。ダイオードＤ４のアノードは、グランドＧに接地されている。コンデンサＣ３の他端は、コンデンサＣ４の一端に接続されており、コンデンサＣ４の他端は、グランドＧに接地されている。トランスＴｒの二次巻線Ｗ２は、ダイオードＤ３およびＤ４の接続点と、コンデンサＣ３およびＣ４の接続点との間に接続されている。ダイオードＤ３とコンデンサＣ３との接続点と、グランドＧとの間には、負荷Ｒｏが接続されている。
【００３２】

第１変換回路１１における補助スイッチング素子Ｓ１とコンデンサＣ１との接続点Ｐと、グランドＧとの間には、分圧抵抗Ｒ１、Ｒ２からなる電圧検出回路２０が接続されている。分圧抵抗Ｒ１、Ｒ２の接続点とグランドＧとの間には、ノイズ除去用のコンデンサＣｆが接続されている。さらに、抵抗Ｒ２およびコンデンサＣｆの両端は、ＣＰＵ３０の所定の入力ポート（図示省略）に接続されている。

【００３３】

ＣＰＵ３０は、電圧検出回路２０の出力、すなわち抵抗Ｒ２の両端の電圧を取り込んで、接続点ＰとグランドＧとの間の電圧（コンデンサＣ１の電圧とコンデンサＣ２の電圧との和）を監視する。そして、この電圧に基づいて、スイッチング素子Ｓ１、Ｓ２の初期状態でのＯＮ故障を検出する。故障検出の具体的な方法については、後で詳しく説明する。また、ＣＰＵ３０は、スイッチング素子Ｓ１、Ｓ２のＯＮ・ＯＦＦを制御するための制御信号をゲートドライバ４０に与え、リレー１０のＯＮ・ＯＦＦを制御するための制御信号をリレー１０に与える。さらに、ＣＰＵ３０は、スイッチング素子Ｓ１、Ｓ２の故障を検出した場合に、これを報知するための故障報知信号を外部へ出力する。ＣＰＵ３０は、本発明における「故障検出部」の一例である。

【００３４】

ゲートドライバ４０は、ＣＰＵ３０からの制御信号に基づいて、スイッチング素子Ｓ１、Ｓ２をＯＮ・ＯＦＦさせるための駆動信号を生成する。この駆動信号は、たとえば所定のデューティを持ったＰＷＭ（Pulse Width Modulation）信号であり、スイッチング素子Ｓ１、Ｓ２の各ゲートへ与えられる。図２は、駆動信号（ゲート信号）の一例を示しており、（ａ）は主スイッチング素子Ｓ２のゲートに印加されるゲート信号、（ｂ）は補助スイッチング素子Ｓ１のゲートに印加されるゲート信号である。Ｔはゲート信号の周期を表しており、Ｄはデューティを表している。スイッチング素子Ｓ１、Ｓ２は、それぞれのゲート信号がＨ（High）レベルの区間でＯＮとなり、Ｌ（Low）レベルの区間でＯＦＦとなる。前述したように、スイッチング素子Ｓ１、Ｓ２は交互にＯＮし、一方がＯＮのときは他方はＯＦＦとなる。（実際には、スイッチング素子Ｓ１、Ｓ２が同時にＯＮ状態とならないようデッドタイム区間が設けられるが、図２ではこれを省略してある。）

【００３５】

上述した電圧変換装置１００の動作は、概略以下のとおりである。電圧変換装置１００は、リレー１０がＯＮとなり、スイッチング素子Ｓ１、Ｓ２の各ゲートに、ゲートドライバ４０からゲート信号が印加されることによって、動作を開始する。補助スイッチング素子Ｓ１がＯＦＦで、主スイッチング素子Ｓ２がＯＮのときは、直流電源１により入力インダクタＬｉｎにエネルギーが蓄積される。この蓄積エネルギーは、主スイッチング素子Ｓ２のデューティＤによって決まる。また、コンデンサＣ２の電圧がトランスＴｒの一次巻線Ｗ１に印加されて、二次巻線Ｗ２へ伝達され、負荷Ｒｏに電力が供給される。このときのコンデンサＣ２の電圧は、直流電源１の電圧とほぼ等しくなる。

【００３６】

次に、主スイッチング素子Ｓ２がＯＦＦになると、昇圧動作が開始され、入力インダクタＬｉｎに蓄積されたエネルギーが、寄生ダイオードＤ１を介してコンデンサＣ１、Ｃ２を充電する。そして、続く補助スイッチング素子Ｓ１のＯＮによって、コンデンサＣ１の電圧がトランスＴｒの一次巻線Ｗ１に印加されて、昇圧された電圧が二次巻線Ｗ２へ伝達され、負荷Ｒｏに電力が供給される。このときのコンデンサＣ１の電圧は、直流電源１の電圧とデューティＤとによって決まる。

【００３７】

図３は、電圧変換装置１００の各部の電圧および電流を示している。なお、図３においては、図１のＰ点より後段の部分の図示を省略してある。図３は、非特許文献３の図２．１と基本的に同じであり、図中の各符号の定義は、以下のとおりである。

Ｖｉｎ：入力電圧（直流電源１の電圧）

Ｖｏ：出力電圧

Ｖｓ１：補助スイッチング素子Ｓ１の両端電圧

Ｖｓ２：主スイッチング素子Ｓ２の両端電圧
Ｖｃ１：コンデンサＣ１の両端電圧
Ｖｃ２：コンデンサＣ２の両端電圧
Ｖｃ３：コンデンサＣ３の両端電圧
Ｖｃ４：コンデンサＣ４の両端電圧
Ｖｍ：監視電圧（Ｐ点の電圧）
Ｖｐ：トランスＴｒの一次巻線Ｗ１の両端電圧
Ｖｓ：トランスＴｒの二次巻線Ｗ２の両端電圧
V_{Lin}：入力インダクタＬｉｎの両端電圧
V_{LK}：漏れインダクタンスＬｋの両端電圧
i_{in}：入力電流
i_{o}：出力電流
i_{SW1}：補助スイッチング素子Ｓ１に流れる電流
i_{SW2}：主スイッチング素子Ｓ２に流れる電流
i_{LK}：漏れインダクタンスＬｋに流れる電流

【００３８】

図３において、リレー１０がＯＮして回路が動作している定常状態では、図中にも示されているように、Ｖｃ１、Ｖｃ２、Ｖｍ、Ｖｃ３、Ｖｃ４、およびＶｏは、それぞれ以下の式から算出することができる。なお、Ｄは図２に示したデューティ、Ｎはトランスの巻数比である。

$$Vc1=[D/(1-D)]\cdot Vin$$
$$Vc2=Vin$$
$$Vm=Vc1+Vc2=[1/(1-D)]\cdot Vin$$
$$Vc3=Vc1\cdot N=[D/(1-D)]\cdot Vin\cdot N$$
$$Vc4=Vc2\cdot N=Vin\cdot N$$
$$Vo=Vc3+Vc4=[1/(1-D)]\cdot Vin\cdot N$$

【００３９】

上式より、コンデンサＣ２の電圧Ｖｃ２は入力電圧Ｖｉｎに等しく、コンデンサＣ１の電圧Ｖｃ１は、入力電圧ＶｉｎとデューティＤによって決まることがわかる。後述するように、本発明では、Ｖｃ１とＶｃ２の和である監視電圧Ｖｍの変化に基づいて、初期状態におけるスイッチング素子Ｓ１、Ｓ２のＯＮ故障を検出する。

【００４０】

図４は、図３の各部の電圧および電流の１周期分の波形を示している。本図は、非特許文献３の図２．２を引用したものである。横軸のｔ０～ｔ６は、それぞれ以下のタイミングを表している。ｔ０は、補助スイッチング素子Ｓ１がＯＦＦした直後のタイミングである。ｔ１は、主スイッチング素子Ｓ２のゲート信号Ｖｇｓ２が立ち上がる（ＬからＨになる）タイミングである。ｔ２は、ゲート信号Ｖｇｓ２によって主スイッチング素子Ｓ２がＯＮするタイミングである。ｔ３は、主スイッチング素子Ｓ２のゲート信号Ｖｇｓ２が立ち下がる（ＨからＬになる）タイミングである。ｔ４は、補助スイッチング素子Ｓ１のゲート信号Ｖｇｓ１が立ち上がる（ＬからＨになる）タイミングである。ｔ５は、ゲート信号Ｖｇｓ１によって補助スイッチング素子Ｓ１がＯＮするタイミングである。ｔ６は、補助スイッチング素子Ｓ１のゲート信号Ｖｇｓ１が立ち下がる（ＨからＬになる）タイミングである。

【００４１】

図５Ａ～図５Ｆは、１周期内の所定区間における第１変換回路１１と第２変換回路１２の電流経路を示している。各図の下の波形図は、区間Ａ～Ｆを表示するために、図４の波形図の一部を抜粋したものである。

【００４２】

図５Ａは、区間Ａ（ｔ０～ｔ１）における電流経路を示している。区間Ａでは、スイッチング素子Ｓ１、Ｓ２はいずれもＯＦＦ状態にある。第１変換回路１１においては、補助

スイッチング素子Ｓ１のＯＦＦと同時に、寄生コンデンサＣｓ１の充電が開始され、電圧Ｖｓ１はＶｃ１＋Ｖｃ２まで上昇する。一方、主スイッチング素子Ｓ２の寄生コンデンサＣｓ２は放電し、電圧Ｖｓ２はゼロまで低下する。入力電流i_{in}は最小値となり、漏れインダクタンス電流i_{LK}は正のピーク値となる。第２変換回路１２においては、ダイオードＤ３に流れていた電流i_{D3}はそのまま流れ続ける。

【００４３】

図５Ｂは、区間Ｂ（ｔ１～ｔ２）における電流経路を示している。区間Ｂでは、補助スイッチング素子Ｓ１はＯＦＦを継続し、主スイッチング素子Ｓ２はＯＮに切り替わる直前の状態にある。第１変換回路１１においては、ｔ１のタイミングでダイオードＤ２が導通する。このダイオードＤ２に流れる電流がゼロになるまでは、スイッチング素子Ｓ２はＯＮしない。入力電流i_{in}は最小値から増加し始め、漏れインダクタンス電流i_{LK}はゼロまで減少する。第２変換回路１２においては、ダイオードＤ３に流れていた電流i_{D3}は、ゼロまで減少する。

【００４４】

図５Ｃは、区間Ｃ（ｔ２～ｔ３）における電流経路を示している。区間Ｃでは、主スイッチング素子Ｓ２がＯＮとなり、補助スイッチング素子Ｓ１はＯＦＦを維持する。第１変換回路１１においては、コンデンサＣ２の電圧Ｖｃ２が、一次巻線Ｗ１と漏れインダクタンスＬｋとの直列回路の両端に印加されて、一次巻線Ｗ１の電圧Ｖｐの極性が正から負へ反転する（図４参照）。入力電流i_{in}は増加を続け、漏れインダクタンス電流i_{LK}はゼロから負方向へ増加し始める。第２変換回路１２においては、ダイオードＤ４が導通し、このダイオードＤ４に電流i_{D4}が流れ始める。また、二次巻線Ｗ２の電圧Ｖｓの極性が正から負へ反転する（図４参照）。

【００４５】

図５Ｄは、区間Ｄ（ｔ３～ｔ４）における電流経路を示している。区間Ｄでは、スイッチング素子Ｓ１はＯＦＦ状態を維持し、スイッチング素子Ｓ２もＯＮからＯＦＦに切り替わる。第１変換回路１１においては、寄生コンデンサＣｓ２がＶｓ２＝Ｖｃ１＋Ｖｃ２となるまで充電されるとともに、寄生コンデンサＣｓ１がＶｓ１＝０となるまで放電する。入力電流i_{in}は最大となり、漏れインダクタンス電流i_{LK}は負のピーク値となる。第２変換回路１２においては、ダイオードＤ４に電流i_{D4}が流れ続ける。

【００４６】

図５Ｅは、区間Ｅ（ｔ４～ｔ５）における電流経路を示している。区間Ｅでは、主スイッチング素子Ｓ２はＯＦＦを維持し、補助スイッチング素子Ｓ１はＯＮに切り替わる直前の状態にある。第１変換回路１１においては、寄生コンデンサＣｓ１の放電終了と同時に、寄生ダイオードＤ１に電流が流れ始める。このダイオードＤ１の電流がゼロになるまで、補助スイッチング素子Ｓ１はＯＮしない。入力電流i_{in}は最大値から減少し始め、漏れインダクタンス電流i_{LK}は負のピーク値からゼロまで減少する。第２変換回路１２においては、ダイオードＤ４に流れていた電流i_{D4}は、ゼロまで減少する。

【００４７】

図５Ｆは、区間Ｆ（ｔ５～ｔ６）における電流経路を示している。区間Ｆでは、補助スイッチング素子Ｓ１がＯＮとなり、主スイッチング素子Ｓ２はＯＦＦを維持する。第１変換回路１１においては、入力電流i_{in}は最小値まで減少し、漏れインダクタンス電流i_{LK}はゼロから正のピーク値まで増加する。第２変換回路１２においては、ダイオードＤ３が導通して、このダイオードＤ３に電流i_{D3}が流れる。タイミングｔ６で補助スイッチング素子Ｓ１がＯＦＦになると、図５Ａに戻って次の周期へ移行する。

【００４８】

次に、スイッチング素子Ｓ１、Ｓ２が動作する前の初期状態において行われる初期診断につき、図６～図９を参照しながら説明する。各図において、スイッチング素子Ｓ１、Ｓ２は、簡略化した回路記号で示してある。なお、初期状態のコンデンサＣ１、Ｃ２の電圧Ｖｃ１、Ｖｃ２は、いずれもゼロとする（Ｖｃ１＝０、Ｖｃ２＝０）。

【００４９】

＜Ｓ１、Ｓ２が正常な場合＞
図６は、初期状態において、スイッチング素子Ｓ１、Ｓ２のいずれにも故障が発生していない状態（正常状態）を示している。この場合、図６（ａ）のように、スイッチング素子Ｓ１、Ｓ２は、いずれもＯＦＦしており、リレー１０もＯＦＦとなっている。この状態から初期診断を行うには、リレー１０をＯＮする。すると、直流電源１からリレー１０を介してコンデンサＣ２が充電される。コンデンサＣ２の充電完了までには一定時間を要する。このため、図６（ｂ）のように、コンデンサＣ２の電圧Ｖｃ２が、この一定時間後に直流電源１の電圧Ｖｉｎまで上昇する。また、Ｖｃ２がＶｉｎに至るまでの間は、スイッチング素子Ｓ１、Ｓ２の接続点と、コンデンサＣ１、Ｃ２の接続点との間に電位差があることから、直流電源１からスイッチング素子Ｓ１の寄生ダイオードを介して、コンデンサＣ１が充電される。このため、コンデンサＣ１の電圧Ｖｃ１がＶαまで上昇する（０＜Ｖα＜Ｖｉｎ）。その結果、Ｐ点の電圧、すなわち監視電圧Ｖｍ（＝Ｖｃ１＋Ｖｃ２）は、リレー１０がＯＮしてから一定時間後に、Ｖｍ＝Ｖｉｎ＋Ｖαまで上昇する。
【００５０】
このように、初期状態でスイッチング素子Ｓ１、Ｓ２が共に正常である場合は、リレー１０をＯＮすることによって、監視電圧ＶｍがＶｉｎ＋Ｖαまで上昇する。ＣＰＵ３０は、電圧検出回路２０の出力を取り込んで、リレー１０がＯＮしてから一定時間後に、監視電圧ＶｍがＶｍ＝Ｖｉｎ＋Ｖαになれば、スイッチング素子Ｓ１、Ｓ２はいずれもＯＮ故障していないと判定する。この場合、ＣＰＵ３０は、故障報知信号を外部へ出力しないか、あるいは、故障報知信号に代えて、スイッチング素子Ｓ１、Ｓ２が共に正常であることを示す信号を外部へ出力する。
【００５１】
＜Ｓ２がＯＮ故障の場合＞
図７は、初期状態において、主スイッチング素子Ｓ２にＯＮ故障が発生している状態を示している。この場合、図７（ａ）のように、主スイッチング素子Ｓ２は短絡状態となっており、補助スイッチング素子Ｓ１はＯＦＦ状態にある。この状態から、リレー１０がＯＮすると、主スイッチング素子Ｓ２がＯＮ故障しているため、直流電源１からコンデンサＣ２へ充電が行われない。したがって、コンデンサＣ２の電圧Ｖｃ２は、図７（ｂ）のように、直流電源１の電圧Ｖｉｎまで上昇せず、ゼロのままとなる。また、コンデンサＣ１の電圧Ｖｃ１も、Ｖαまで上昇せずゼロのままである。その結果、監視電圧Ｖｍ（＝Ｖｃ１＋Ｖｃ２）は、リレー１０がＯＮしてから一定時間が経過しても、すなわち、スイッチング素子Ｓ１およびＳ２が正常な場合の、コンデンサＣ１およびＣ２の充電に要する時間が経過しても、Ｖｉｎ＋Ｖαまで上昇せずゼロを維持する。
【００５２】
このように、初期状態で主スイッチング素子Ｓ２がＯＮ故障している場合は、リレー１０をＯＮしても、監視電圧ＶｍがＶｉｎ＋Ｖαまで上昇せず、Ｖｍ＝０のままとなる。ＣＰＵ３０は、電圧検出回路２０の出力を取り込んで、リレー１０のＯＮから一定時間が経過した後も、監視電圧ＶｍがＶｍ＝０のままであれば、主スイッチング素子Ｓ２がＯＮ故障していると判定する。この判定に基づき、ＣＰＵ３０は、主スイッチング素子Ｓ２が初期状態でＯＮ故障していることを報知するための、故障報知信号を外部へ出力する。
【００５３】
＜Ｓ１がＯＮ故障の場合＞
図８は、初期状態において、補助スイッチング素子Ｓ１にＯＮ故障が発生している状態を示している。この場合、図８（ａ）のように、補助スイッチング素子Ｓ１は短絡状態となっており、主スイッチング素子Ｓ２はＯＦＦ状態にある。この状態から、リレー１０がＯＮすると、直流電源１からリレー１０を介してコンデンサＣ２が充電され、図８（ｂ）のように、コンデンサＣ２の電圧Ｖｃ２が、一定時間後に直流電源１の電圧Ｖｉｎまで上昇する。一方、補助スイッチング素子Ｓ１がＯＮ故障しているため、コンデンサＣ１の電圧Ｖｃ１は、Ｖαまで上昇せずゼロのままである。その結果、監視電圧Ｖｍ（＝Ｖｃ１＋Ｖｃ２）は、Ｖｃ２とともにＶｉｎまで上昇するが、Ｖｉｎ＋Ｖαまでは上昇しない（０

＜Ｖｍ＜Ｖｉｎ＋Ｖα）。
【００５４】
このように、初期状態で補助スイッチング素子Ｓ１がＯＮ故障している場合は、リレー１０のＯＮから一定時間が経過すると、監視電圧Ｖｍは、Ｖｍ＝Ｖｉｎまで上昇するものの、Ｖｍ＝Ｖｉｎ＋Ｖαには至らない。ＣＰＵ３０は、電圧検出回路２０の出力を取り込んで、リレー１０のＯＮから一定時間が経過した後の監視電圧ＶｍがＶｍ＝Ｖｉｎであれば、補助スイッチング素子Ｓ１がＯＮ故障していると判定する。この判定に基づき、ＣＰＵ３０は、補助スイッチング素子Ｓ１が初期状態でＯＮ故障していることを報知するための、故障報知信号を外部へ出力する。
【００５５】
＜Ｓ１、Ｓ２がＯＮ故障の場合＞
図９は、初期状態において、双方のスイッチング素子Ｓ１、Ｓ２にＯＮ故障が発生している状態を示している。この場合、図９（ａ）のように、スイッチング素子Ｓ１、Ｓ２は共に短絡状態となっている。この状態から、リレー１０がＯＮすると、主スイッチング素子Ｓ２がＯＮ故障しているため、直流電源１からコンデンサＣ２へ充電が行われない。したがって、コンデンサＣ２の電圧Ｖｃ２は、図９（ｂ）のように、直流電源１の電圧Ｖｉｎまで上昇せず、ゼロのままとなる。また、コンデンサＣ１の電圧Ｖｃ１も、Ｖαまで上昇せずゼロのままである。その結果、監視電圧Ｖｍ（＝Ｖｃ１＋Ｖｃ２）は、リレー１０がＯＮしてから一定時間が経過しても、Ｖｉｎ＋Ｖαまで上昇せずゼロを維持する。
【００５６】
このように、初期状態で双方のスイッチング素子Ｓ１、Ｓ２がＯＮ故障している場合は、リレー１０をＯＮしても、監視電圧ＶｍがＶｉｎ＋Ｖαまで上昇せず、Ｖｍ＝０のままとなる。しかしながら、この現象は、図７に示した、主スイッチング素子Ｓ２がＯＮ故障している場合と同じ現象である。したがって、図９の場合は、少なくとも主スイッチング素子Ｓ２がＯＮ故障していることは判定可能であるが、これに加えて、補助スイッチング素子Ｓ１もＯＮ故障しているかどうかの判定は不可能である。結局、図９の場合は、図７の場合と区別がつかないことから、初期状態でスイッチング素子Ｓ１、Ｓ２が共にＯＮ故障していることの検出はできないことになる。
【００５７】
なお、初期状態においては、スイッチング素子Ｓ１、Ｓ２をＯＮさせないので、スイッチング素子Ｓ１、Ｓ２の一方または両方にＯＦＦ故障が発生していたとしても、これを検出することはできない。すなわち、初期診断で検出できる故障は、スイッチング素子Ｓ１、Ｓ２のいずれか一方のＯＮ故障に限られる。スイッチング素子Ｓ１、Ｓ２のＯＦＦ故障の診断は、各スイッチング素子が動作を開始した後に行われる。
【００５８】
以上説明したように、リレー１０をＯＮにしてから一定時間経過後の監視電圧Ｖｍの値に基づいて、補助スイッチング素子Ｓ１または主スイッチング素子Ｓ２がＯＮ故障しているか否かの初期診断を行うことができる。図１０は、この初期診断におけるＯＮ故障有無の判定基準を示したテーブルである。前述のように、図９の故障は、図７の故障と区別がつかないため、本テーブルには挙げていない。
【００５９】
上述した実施形態によると、初期診断において、リレー１０がＯＮしてから一定時間経過後の、接続点Ｐの電圧（監視電圧Ｖｍ）を検出し、当該電圧の値に基づいて、初期状態でのスイッチング素子Ｓ１、Ｓ２のＯＮ故障の有無を判定している。このため、１箇所の電圧を監視することで、スイッチング素子Ｓ１、Ｓ２のいずれがＯＮ故障している場合でも、その故障を検出することができる。また、初期診断時にスイッチング素子Ｓ１、Ｓ２に通電しないので、消費電力の増加を抑制できるとともに、スイッチング素子Ｓ１、Ｓ２のＯＮ・ＯＦＦによる寿命への影響も抑制できる。さらに、図１０のような単純な判定基準によりＯＮ故障を検出できるため、ＣＰＵ３０の初期診断プログラムが簡単となる。
【００６０】

また、初期状態において、接続点Ｐの電圧（監視電圧Ｖｍ）は、グランドＧを基準として容易に測定できるので、補助スイッチング素子Ｓ１を駆動してその両端電圧を測定しなくても、補助スイッチング素子Ｓ１のＯＮ故障を簡単に検出することができる。

【００６１】

図１１は、第２実施形態に係る電圧変換装置２００を示している。第１実施形態の電圧変換装置１００（図１）は、ＤＣ－ＤＣコンバータであったが、第２実施形態の電圧変換装置２００は、ＤＣ－ＡＣコンバータである。なお、図１１では、Ｐ点より後段の部分の図示を省略してある。Ｐ点より後段には、図１の電圧検出回路２０、コンデンサＣｆ、ＣＰＵ３０、およびゲートドライバ４０が、図１と同じ回路構成で設けられる。

【００６２】

図１１において、電圧変換装置２００は、直流電源１、リレー１０、第１変換回路１１、第２変換回路２２、および第３変換回路２３を備えている。直流電源１、リレー１０、および第１変換回路１１については、図１と同じであるので説明を省略する。

【００６３】

第２変換回路２２は、第１変換回路１１により昇圧された交流電圧を整流して、直流電圧に変換する回路であり、整流用のダイオードＤ３およびＤ４と、平滑用のコンデンサＣ３～Ｃ５と、トランスＴｒの二次巻線Ｗ２とを有している。

【００６４】

第３変換回路２３は、第２変換回路２２で得られた直流電圧をスイッチングして交流電圧に変換する回路であり、スイッチング素子Ｓ３～Ｓ６と、インダクタＬ１およびＬ２と、コンデンサＣ６とを有している。スイッチング素子Ｓ３～Ｓ６は、スイッチング素子Ｓ１、Ｓ２と同様にＦＥＴからなる。

【００６５】

このような３つの変換回路１１、２２、２３を備えた電圧変換装置（ＤＣ－ＡＣコンバータ）は、たとえば非特許文献１に記載されている。

【００６６】

上述した電圧変換装置２００においても、初期状態でリレー１０をＯＮにしてから、一定時間経過後のＰ点の電圧（監視電圧）を検出することで、初期診断を行うことができる。その手法は、第１実施形態の電圧変換装置１００の場合と同じであるので、重複説明を省略する。

【００６７】

以上の実施形態では、スイッチング素子Ｓ１、Ｓ２の組が１つだけ設けられた単相型の電圧変換装置を例に挙げたが、スイッチング素子Ｓ１、Ｓ２の組が複数並列に接続された多相型の電圧変換装置においても、前記と同様の原理に基づいて、初期診断を行うことができる。ただし、多相型の場合は、複数の主スイッチング素子のいずれかがＯＮ故障していること、および、複数の補助スイッチング素子のいずれかがＯＮ故障していることは判定できるが、ＯＮ故障したスイッチング素子を特定することはできない。

【００６８】

本発明では、以上述べた実施形態以外にも、以下のような種々の実施形態を採用することができる。

【００６９】

電圧変換装置１００の第２変換回路１２において、図１の構成に代えて、トランスＴｒの二次巻線Ｗ２に中間タップを設け、特許文献２～１０に示されている二次側回路のような構成としてもよい。電圧変換装置２００の第２変換回路２２についても同様である。

【００７０】

前記の各実施形態においては、第２変換回路１２、２２の整流素子としてダイオードＤ３、Ｄ４を用いたが、ダイオードの替わりにＦＥＴを用いてもよい。

【００７１】

前記の各実施形態においては、スイッチング素子Ｓ１、Ｓ２にＦＥＴを用いたが、ＦＥＴの替わりにトランジスタやＩＧＢＴなどを用いてもよい。電圧変換装置２００のスイッ

チング素子Ｓ３～Ｓ６についても同様である。

【００７２】

前記の各実施形態においては、直流電源１と第１変換回路１１との間に設けられる開閉器として、リレー１０を例に挙げたが、リレー１０の替わりにスイッチ、ＦＥＴ、トランジスタなどを用いてもよい。

【００７３】

前記の各実施形態においては、スイッチング素子Ｓ１、Ｓ２をＰＷＭ信号により駆動したが、ＰＷＭ信号以外の信号によりスイッチング素子Ｓ１、Ｓ２を駆動してもよい。

【００７４】

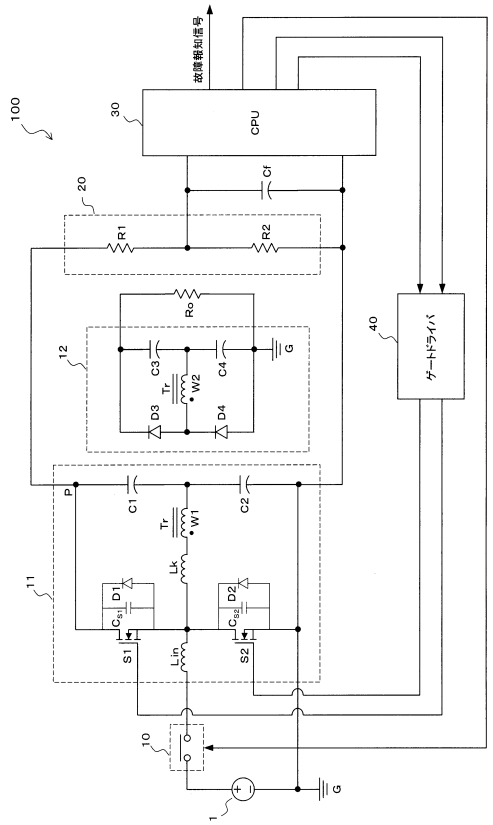
前記の各実施形態においては、車両に搭載される電圧変換装置を例に挙げたが、本発明は、車両用以外の電圧変換装置にも適用することができる。

【符号の説明】

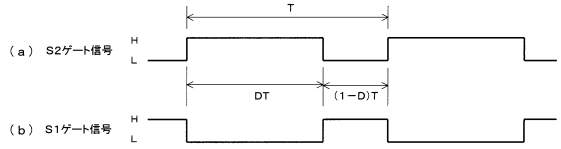
【００７５】

１　直流電源
１０　リレー（開閉器）
１１　第１変換回路
１２、２２　第２変換回路
２０　電圧検出回路
２３　第３変換回路
３０　ＣＰＵ（故障検出部）
４０　ゲートドライバ
１００、２００　電圧変換装置
Ｃ１　コンデンサ（第１コンデンサ）
Ｃ２　コンデンサ（第２コンデンサ）
Ｌｉｎ　入力インダクタ
Ｐ　接続点
Ｓ１　補助スイッチング素子
Ｓ２　主スイッチング素子
Ｔｒ　トランス
Ｗ１　一次巻線
Ｗ２　二次巻線

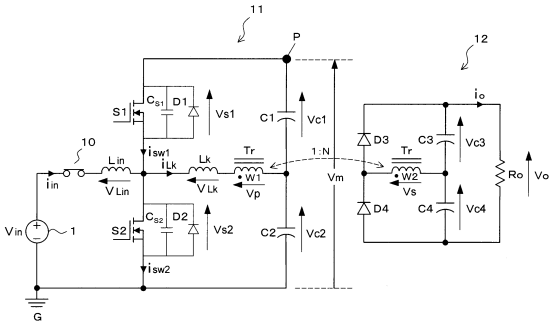
【図１】



【図２】



【図３】

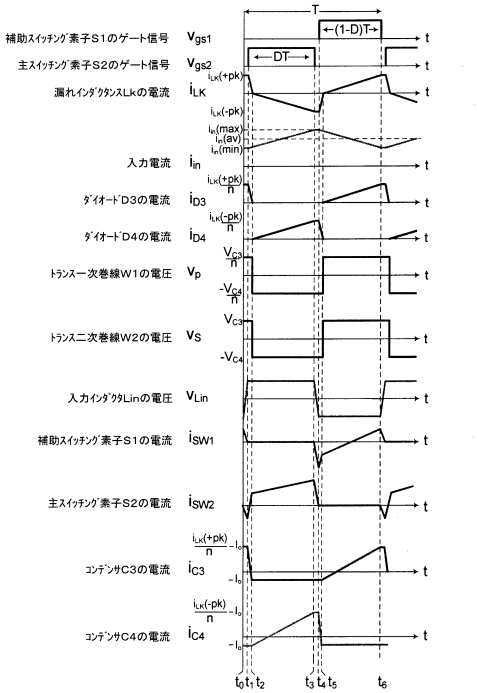


$$Vc1 = \frac{D}{1-D} Vin \qquad Vc3 = \frac{D}{1-D} Vin * N$$

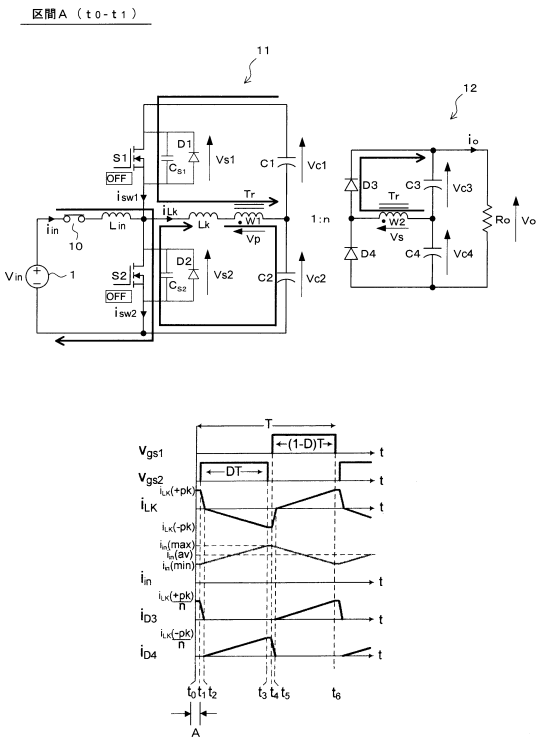
$$Vc2 = Vin \qquad Vc4 = Vin * N$$

$$Vm = Vc1 + Vc2 = \frac{1}{1-D} Vin \qquad Vo = Vc3 + Vc4 = \frac{1}{1-D} Vin * N$$

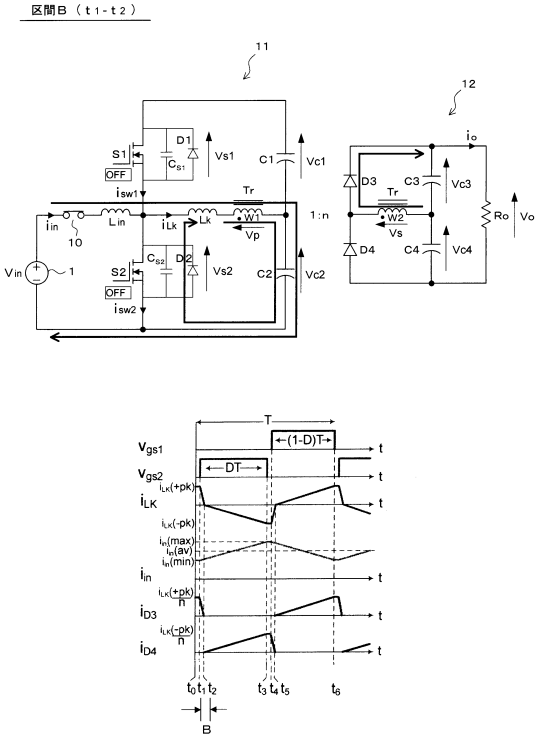
【図４】



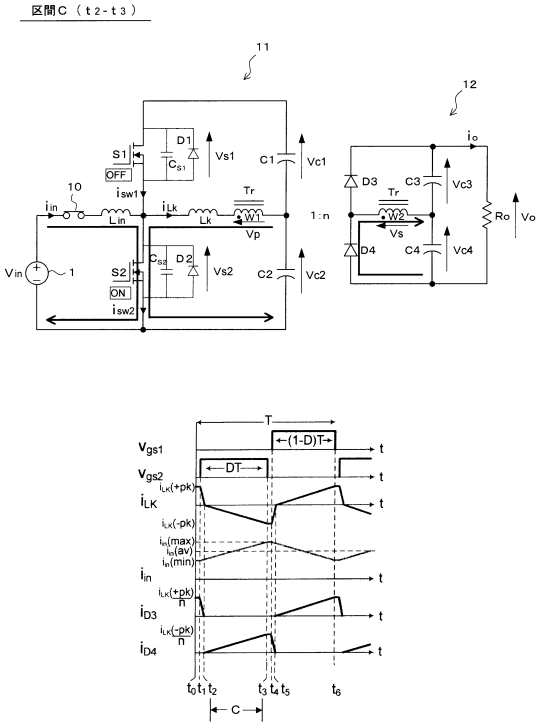
【図５Ａ】



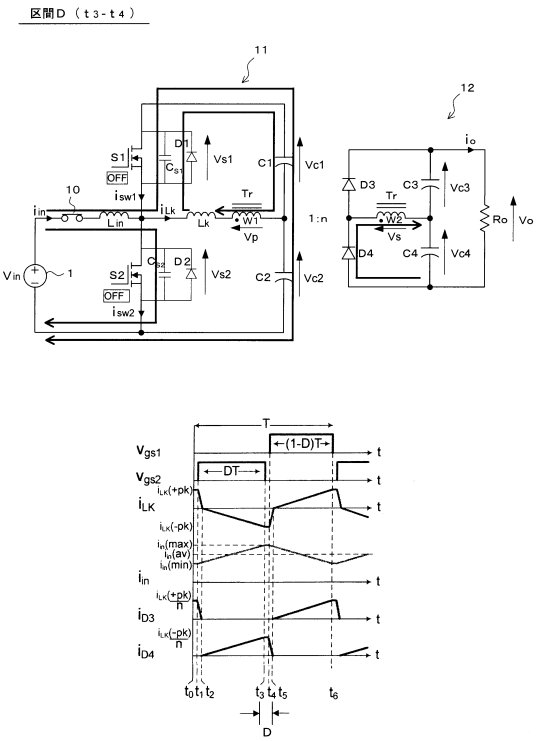
【図５Ｂ】



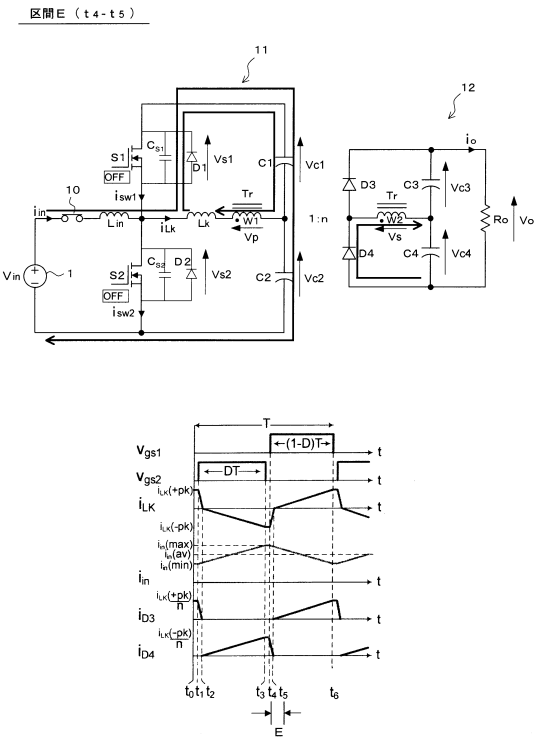
【図５Ｃ】



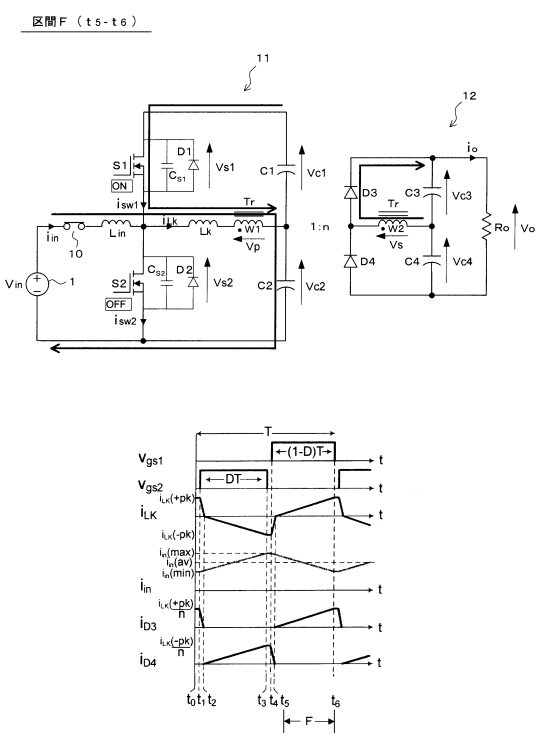
【図５Ｄ】



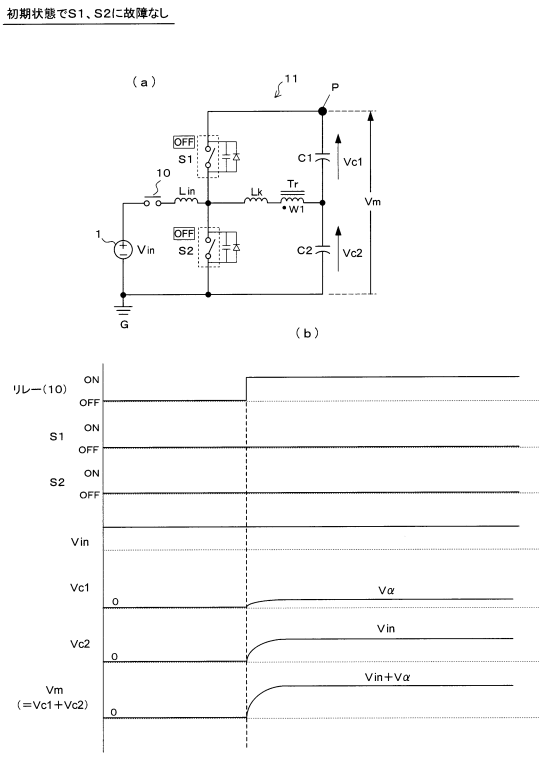
【図５Ｅ】



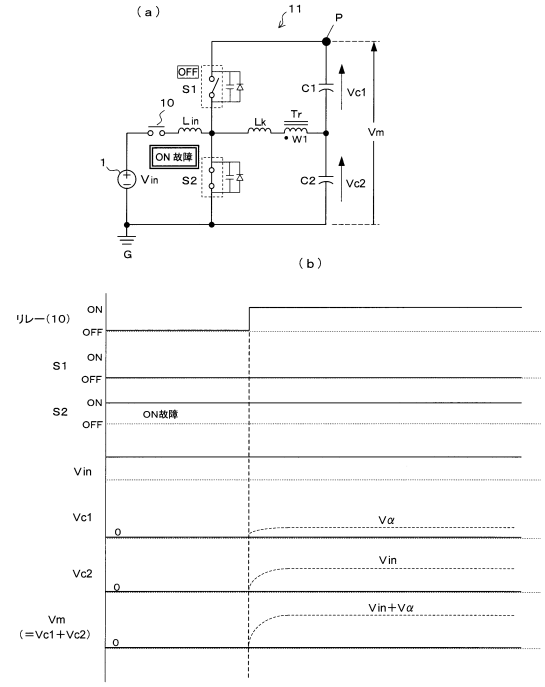
【図５Ｆ】


区間Ｆ（ｔ5-ｔ6）
11
12
S1
ON
D1
Vs1
C1
Vc1
isw1
Tr
iin
Lin
10
iLk
Lk
W1
Vp
1:n
W2
Vs
D3
C3
Vc3
io
Ro
Vo
D4
C4
Vc4
Vin
1
S2
OFF
D2
Vs2
C2
Vc2
isw2
T
(1-D)T
DT
Vgs1
Vgs2
iLK
iLK(+pk)
iLK(-pk)
in(max)
in(av)
in(min)
iin
iD3
iD4
t0 t1 t2 t3 t4 t5 t6
F

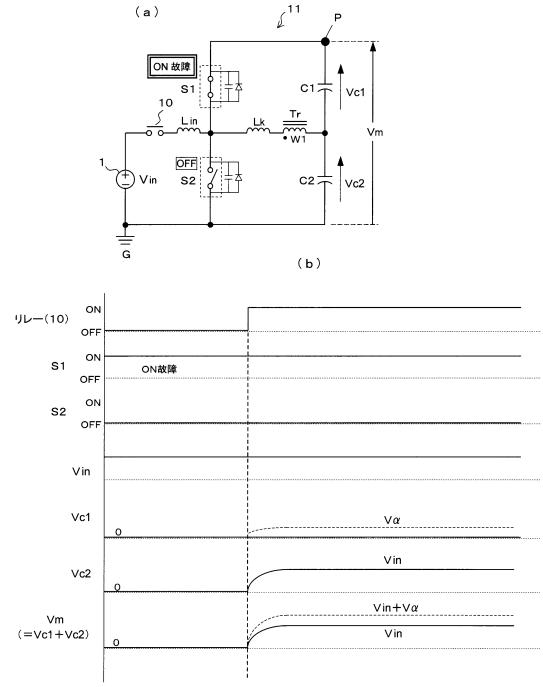
【図６】


初期状態でS1、S2に故障なし
（ａ）
11
P
OFF
S1
C1
Vc1
10
Lin
Lk
Tr
W1
Vm
1
Vin
S2
C2
Vc2
G
（ｂ）
リレー(10)
ON
OFF
S1
S2
Vin
Vc1
0
Vα
Vc2
Vm
（＝Vc1＋Vc2）
Vin＋Vα

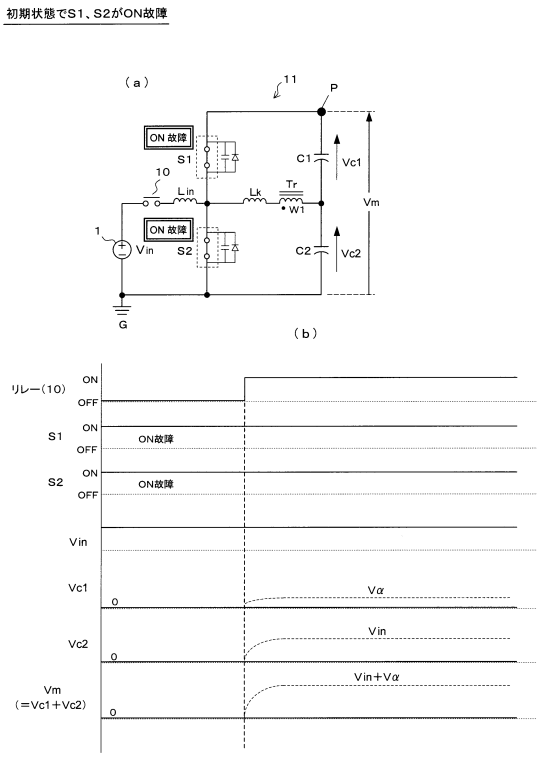
【図７】


初期状態でS2がON故障
（ａ）
11
P
OFF
S1
C1
Vc1
10
Lin
Lk
Tr
W1
Vm
ON 故障
1
Vin
S2
C2
Vc2
G
（ｂ）
リレー(10)
ON
OFF
S1
S2
ON故障
Vin
Vc1
0
Vα
Vc2
Vin
Vm
（＝Vc1＋Vc2）
Vin＋Vα

【図８】


初期状態でS1がON故障
（ａ）
11
P
ON 故障
S1
C1
Vc1
10
Lin
Lk
Tr
W1
Vm
1
Vin
OFF
S2
C2
Vc2
G
（ｂ）
リレー(10)
ON
OFF
S1
ON故障
S2
Vin
Vc1
0
Vα
Vc2
Vin
Vm
（＝Vc1＋Vc2）
Vin＋Vα

【図９】

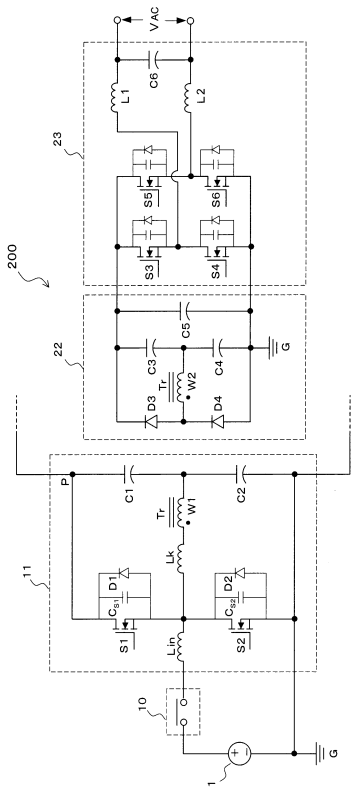


【図１０】

＜初期診断判定テーブル＞

パターン	補助ｽｲｯﾁﾝｸﾞ素子S1	主ｽｲｯﾁﾝｸﾞ素子S2	判定基準（ﾘﾚｰON後の監視電圧Vm）
図6	正常	正常	Vm＝Vin＋Vα
図7	正常	ON故障	Vm＝0
図8	ON故障	正常	Vm＝Vin　（0＜Vm＜Vin＋Vα）

【図１１】



フロントページの続き

(56)参考文献 特開２００８－７２８４０（ＪＰ，Ａ）
特開平４－３３１４６４（ＪＰ，Ａ）
特開２０１３－１８８１０６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０２Ｍ　３／００－３／４４
Ｈ０２Ｍ　７／４２－７／９８