



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVEDČENIU

199 769

(11)

(B1)

(61)

(23) Výstavná priorita

(22) Prihlášené 29 03 78

(21) FV 1986-78

(51) Int. Cl.³ H 02 H 7/09
// G 05 F 3/08

(40) Zverejnené 17 09 79

(45) Vydané 01 12 82

(75)

Autor vynálezu

FIAČAN IVAN ing., GÁLOVANY

(54) Zapojenie stabilizátora jednosmerného napätia s impulzovou reguláciou

1

Vynález sa týka zapojenia stabilizátora jednosmerného napätia s impulzovou reguláciou, tvoreného napäťovým komparátorom, koncovým stupňom, vyhladzovacím filtrom, zdrojom referenčného napätia a spätnoväzobným obvodom.

Sú známe stabilizátory s impulzovou reguláciou, vyznačujúce sa veľkou energetickou účinnosťou, používajúce zdroj vnúternej frekvencie, výstupný tranzistor pracujúci v spínacom režime, zesilňovač napätovej odchýlky, obvod ovplyvňujúci veľkosť vnúternej frekvencie alebo pomer impulz-medzera vnúternej frekvencie pri zachovaní jej konštantnej hodnoty a výstupný LC filter s rekuperačnou diódou. Tieto stabilizátory sú vhodné pre náročné elektronické zariadenia z hľadiska napájacieho napätia. Nevýhodou týchto stabilizátorov je ich značná obvodová zložitosť a vysoká cena. Pre menej náročné aplikácie vyhovuje obvodove veľmi jednoduchý princíp impulzovej regulácie bez zdroja vnútornej frekvencie, kde spínacie a rozpínacie regulačného tranzistora je odvodené od veľkosti odchýlky výstupného napätia a od referenčného napätia, vyznačujúci sa veľkou energetickou účinnosťou. Je tvorený napäťovým komparátorom, ktorý je viazaný väzbovým obvodom na výstupný tranzistor pracujúci v spínacom režime, referenčným zdrojom napätia, spätnoväzbovými obvodmi a LC filtrom s rekuperačnou diódou. Tento princíp, odstraňujúci nevýhodu značnej obvodovej zložitosti a vysokej ceny regulátorov s vnútenou frekvenciou, vyžaduje určitú hodnotu zvlnenia výstupného napätia k svojej správnej funkcii, čo je jeho nevýhoda.

199 789

Uvedené nevýhody odstraňuje zpojenie stabilizátora jednosmerného napätia s impulzovou reguláciou tvoreného napäťovým komparátorom, koncovým stupňom, vyhladzovacím filtrom, zdrojom referenčného napätia a spätnoväzobným obvodom podľa vynálezu, ktorého podstata spočíva v tom, že napäťový komparátor pozostáva zo štyroch $n - p - n$ tranzistorov a siedmich odporov, koncový stupeň pozostáva z jedného $p - n - p$ tranzistora, jedného $n - p - n$ tranzistora a jedného odporu, vyhladzovací filter pozostáva z jednej diódy, jednej indukčnej tlmivky a jedného kondenzátora. Zdroj referenčného napätia pozostáva z jednej zenerovej diódy a jedného odporu a spätnoväzbový obvod pozostáva z dvoch odporov, pričom kolektor prvého tranzistora je pripojený jednak na prvý odpor, ktorého druhý koniec je pripojený na kladnú svorku a jednak na bázu štvrtého tranzistora, ktorého emitor je spojený jednak s emitom tretieho tranzistora a jednak so siedmym odporom, ktorého druhý koniec je pripojený na nulovú svorku a kolektor štvrtého tranzistora je pripojený cez odporový delič, pozostávajúci zo štvrtého odporu a piatého odporu na kladnú svorku a stred odporového deliča je spojený s bazou piatého tranzistora ktorého kolektor je pripojený jednak na bázu šiestieho tranzistora a jednak na osmy odpor, ktorého druhý koniec je pripojený jednak na emitor šiestieho tranzistora, jednak na prvú indukčnú tlmivku, ktorej druhý koniec je pripojený na výstupnú svorku s cez prvý kondenzátor na nulovú svorku, jednak na druhú diódu, ktorá je druhým koncom pripojená na nulovú svorku a jednak na jedenásty odpor, ktorý je svojím druhým koncom spojený jednak s bazou druhého tranzistora a jednak s dešiatym odporom, ktorý je svojím druhým koncom spojený jednak s prvou zenerovou diódou, ktorá je druhým svojím koncom pripojená na nulovú svorku a jednak s deviatym odporom, ktorý je svojím druhým koncom pripojený na kladnú svorku a báza prvého tranzistora je spojená s výstupnou svorkou a emitor prvého tranzistora je spojený jednak s emitom druhého tranzistora a jednak so šiestym odporom, ktorého druhý koniec je pripojený na nulovú svorku a kolektor druhého tranzistora je spojený jednak s druhým odporom, ktorého druhý koniec je pripojený na kladnú svorku a jednak s bazou tretieho tranzistora a kolektor tretieho tranzistora je spojený s tretím odporom, ktorého druhý koniec je pripojený na kladnú svorku a emitor piatého tranzistora je spojený jednak s kolektorom šiestieho tranzistora a jednak s kladnou svorkou.

Zapojenie podľa vynálezu podstatne zjednodušuje obvodové riešenie tohoto typu stabilizátora použitím jednoduchého typu komparátora s vypustením obvyklého väzbového obvodu medzi komparátorom a koncovým spínacím obvodom a spôsobuje výrazné zvýšenie energetickej účinnosti stabilizátora. Pre svoju činnosť potrebuje určitú hodnotu zvlnenia výstupného stabilizovaného napätia.

Popis a funkcia uapojenia stabilizátora podľa predloženého vynálezu sú zrejmé z pripojenej schémy.

Prúdová regulačná slučka je tvorená koncovým stupňom KS, v ktorom sú paralelne zapojené spínací piaty $n-p-n$ tranzistor T5, spínací šiesty $p-n-p$ tranzistor T6 a osmy odpor R8, ktorý je ovládaný napäťovým komparátorom NK. Napäťový komparátor NK sa skladá

zo štyroch n-p-n tranzistorov T1, T2, T3, T4 a siedmich odporov R1, R2, R3, R4, R5, R6, R7, pričom na kladnú svorku $+U$ je pripojený kolektor prvého tranzistora T1 cez prvý odpor R1, kolektor druhého tranzistora T2 cez druhý odpor R2, kolektor tretieho tranzistora T3 cez tretí odpor R3 a kolektor štvrtého tranzistora T4 cez piaty odpor R5 a šiesty odpor R6, tvoriaci odporový delič. Stred tohoto odporového deliča je spojený s bázou piateho p-n-p tranzistora T5. Ďalej na nulovú svorku sú pripojené cez šiesty odpor R6 emitor prvého tranzistora T1 spoločne s emitomom druhého tranzistora T2 a cez siedmy odpor R7 emitor tretieho tranzistora T3 spoločne s emitomom štvrtého tranzistora T4. Na jeden vstup napäťového komparátora NK je privedené výstupné stabilizované napätie z výstupnej svorky V, pričom jeho druhý vstup je pripojený cez spätnoväzbový obvod SO, tvorený desiatym odporom R10 a jedenástym odporom R11, na zdroj referenčného napätia ZRN, ktorý je vytvorený sériovým spojením deviateho odporu R9 a Zenerovej diódy D1 a na výstup koncového stupňa KS. Spätnoväzbový obvod SO tvorí kladnú napäťovú spätnú väzbu, ktorá zavedá do obvodu stabilizátora napäťovú hysteréziu. Impulzové napätie z koncového stupňa KS sa vyhladzuje vyhladzovacím filtrom VF, ktorý je vytvorený tlmivkou L1, diódou D2 s rekuperačnou schopnosťou a kondenzátorom C1. Ak v určitom okamihu napäťový komparátor NK zopne koncový stupeň KS, objaví sa na emitore šiesteho p-n-p tranzistora T6 napätie $+U$ a spôsobí rast prúdu tlmivkou L1 a neskôr aj rast výstupného napätia na výstupnej svorke V. V okamihu zopnutia koncového stupňa KS sa posobením spätnoväzbového obvodu SO zvýši napätie na báze druhého tranzistora T2 niečo nad napäťovú úroveň zdroja referenčného napätia ZRN. Hneď ako napätia na výstupnej svorke V dosiahne úroveň napätia na báze druhého tranzistora T2, napäťový komparátor NK sa preklápa a koncový stupeň KS sa uzavrie. Teraz sa zdrojom energie stáva tlmivak L1. Polarita napätia sa na jej svorkách obráti, dióda D2 sa otvorí a cez ňu sa nabíja kondenzátor C1. Zopnutím diódy D2 sa prostredníctvom spätnoväzbového obvodu SO zníži napätie na báze druhého tranzistora T2 niečo pod napäťovú úroveň zdroja referenčného napätia ZRN. Napätie na výstupnej svorke V klesá, až dosiahne úroveň napätia na báze druhého tranzistora T2. Napäťový komparátor NK sa preklápa a spína koncový stupeň KS. Popísaný dej sa periodicky opakuje.

Zapijenie stabilizátora je zvlášť vhodné pre použitie v telekomunikačných napájačoch pre napájacie jednosmerné napätia vyšších úrovní, kde je použitie integrovaných obvodov vo funkcii napäťového komparátora bez zložitých úprav nemožné.

P R E D M E T V Y N Á L E Z U

Zapojenie stabilizátora jednosmerného napätia s impulzovou reguláciou tvoreného napäťovým komparátorom, koncovým stupňom, vyhladzovacím filtrom, zdrojom referenčného napätia a spätnoväzbovým obvodom, vyznačujúce sa tým, že napäťový komparátor (NK) pozostáva zo štyroch n-p-n tranzistorov a siedmych odporov, koncový stupeň (KS) pozostáva z jedného p-n-p tranzistora, jedného n-p-n tranzistora a jedného odporu, vyhladzovací filter (VF) pozostáva z jednej diódy, jednej indukčnej tlmivky a jedného kondenzátora, zdroj referenčného napätia (ZRN) pozostáva z jednej zenerovej diódy a jedného odporu a spätnoväzbový obvod (SO) pozostáva z dvoch odporov, pričom kolektor prvého tranzistora (T1) je pripojený jednak na prvý odpor (R1), ktorého druhý koniec je pripojený na kladnú svorku ($+U_B$) a jednak na bázu štvrtého tranzistora (T4), ktorého emitor je spojený jednak s emitom tretieho tranzistora (T3) a jednak so siedmym odporom (R7), ktorého druhý koniec je pripojený na nulovú svorku a kolektor štvrtého tranzistora (T4) je pripojený cez odporový delič, pozostávajúci zo štvrtého odporu (R4) a piatého odporu (R5) na kladnú svorku ($+U_B$) a stred odporového deliča (R4, R5) je spojený s bázou piatého tranzistora (T5), ktorého kolektor je pripojený jednak na bázu šiestého tranzistora (T6) a jednak na osmy odpor (R8), ktorého druhý koniec je pripojený jednak na emitor šiestého tranzistora (T6), jednak na prvú indukčnú tlmivku (L1), ktorej druhý koniec je pripojený na výstupnú svorku (V) a cez prvý kondenzátor C1 na nulovú svorku, jednak na druhú diodu (D2), ktorá je druhým koncom pripojená na nulovú svorku a jednak na jedenásty odpor (R11), ktorý je svojím druhým koncom spojený jednak s bázou druhého tranzistora (T2) a jednak s desiatym odporom (R10), ktorý je svojím druhým koncom spojený jednak s prvou zenerovou diódou (D1), ktorá je druhým svojím koncom pripojená na nulovú svorku, a jednak s deviatym odporom (R9), ktorý je svojím druhým koncom pripojený na kladnú svorku ($+U_B$) a báza prvého tranzistora (T1) je spojená s výstupnou svorkou (V) a emitor prvého tranzistora (T1) je spojený jednak s emitom druhého tranzistora (T2) a jednak so šiestym odporom (R6), ktorého druhý koniec je pripojený na nulovú svorku a kolektor druhého tranzistora (T2) je spojený jednak s druhým odporom (R2), ktorého druhý koniec je pripojený na kladnú svorku ($+U_B$) a jednak s bázou tretieho tranzistora (T3) a kolektor tretieho tranzistora (T3) je spojený s tretím odporom (R3), ktorého druhý koniec je pripojený na kladnú svorku ($+U_B$) a emitor piatého tranzistora (T5) je spojený jednak s kolektorom šiestého tranzistora (T6) a jednak s kladnou svorkou ($+U_B$).

1 výkres

