



URZĄD
PATENTOWY
PRL

Patent tymczasowy dodatkowy
do patentu nr

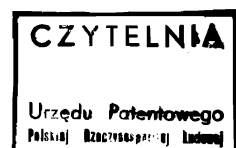
Int. Cl.³ H02H 3/24

Zgłoszono: 24.01.79 (P. 213006)

Pierwszeństwo:

Zgłoszenie ogłoszono: 02.01.80

Opis patentowy opublikowano: 15.08.1983



Twórcy wynalazku: Henryk Nessel, Piotr Wojtczak

Uprawniony z patentu tymczasowego: Politechnika Wrocławska,
Wrocław (Polska)

Układ czujnika podnapięciowego

Przedmiotem wynalazku jest układ czujnika podnapięciowego, znajdujący zastosowanie zwłaszcza w systemach samoczynnego załączania rezerwy wykonanych w technice półprzewodnikowej.

Znany jest układ czujnika podnapięciowego, stosowany w systemie modułowym automatyki zabezpieczeniowej, który składa się z członu rezystancyjno-pojemnościowego połączonego z wzmacniaczami tranzystorowymi. W przypadku obniżenia lub zaniku sygnału podawanego na wejście członu rezystancyjno-pojemnościowego, ulega obniżeniu napięcie na kondensatorze członu rezystancyjno-pojemnościowego, powodując zmianęysterowania wzmacniaczy.

Zasadniczą niedogodnością techniczną znanego układu czujnika jest niewrażliwość na krótkotrwały zanik napięcia. Minimalny czas własny tego czujnika wynosi 0,1 s.

Układ według wynalazku zawiera co najmniej jeden obwód składający się z transformatora, którego wyjście jest połączone poprzez prostownik, dyskryminator napięcia i funktor zanegowanej sumy logicznej z generatorem pojedynczego impulsu o regulowanej szerokości. Dzięki temu, że szerokość impulsu generatora jest regulowana, dobierając ją jako równą czasowi trwania połowy okresu napięcia zasilającego układ, uzyskuje się możliwość stwierdzenia braku lub obniżenia wartości napięcia o czasie trwania 0,01 s.

Przedmiot wynalazku jest objaśniony w przykładzie wykonania na rysunku na którym fig. 1 przedstawia schemat blokowy układu trójfazowego czujnika podnapięciowego, fig. 2 — wykres przebiegu napięcia zasilania jednej fazy, fig. 3 — wykres przebiegu wyprostowanego napięcia zasilania i napięcia progowego, fig. 4 — wykres przebiegu impulsów prostokątnych po dyskryminacji, fig. 5 — wykres przebiegu sygnału wyjściowego jednej fazy, a fig. 6 — wykres przebiegu sygnału wyjściowego czujnika.

Przykładowy układ według wynalazku składa się z trzech równoległych, identycznych gałęzi. Każda gałąź zawiera transformator 1, przy czym pierwotne uzwojenia transformatorów 1 są połączone ze sobą w gwiazdę i zasilane z czteroprzewodowej sieci trójfazowej. Wtórne uzwojenie transformatora 1 jest połączone poprzez prostownik 2 z wejściem dyskryminatora 3 napięcia, wykonanego w układzie Schmitta. Wyjście dyskryminatora 3 napięcia jest połączone poprzez funktor 4 zanegowanej sumy logicznej z wejściem generatora 5 pojedynczego impulsu o regulowanej szerokości. Wyjścia generatorów 5 są połączone z wejściami końcowego funkтора 6 zanegowanej sumy logicznej.

W każdej z równoległych gałęzi układu, zasilające napięcie U_A danej fazy jest prostowane i podawane na dyskryminator 3 napięcia. Na wyjściu dyskryminatora 3 uzyskuje się standaryzowany sygnał w postaci prostokątnych impulsów p , których czas trwania jest wyznaczany momentami zrównania się wartości wyprostowanego napięcia zasilania U_A z wartością progowego napięcia U_p dyskryminatora 3 napięcia. W przypadku gdy wyprostowane napięcie zasilania U_A ma wartość mniejszą od wartości progowego napięcia U_p ,

przez czas dłuższy niż czas t_0 nastawiony w generatorze 5, na wyjściu generatora 5 pojawia się sygnał p_w odpowiadający jedynce logicznej. Taki sygnał wyjściowy generatora 5, w co najmniej jednej równoległej gałęzi układu, powoduje że sygnał wyjściowy p_w końcowego funkora 6 zanegowanej sumy logicznej ma postać zera logicznego.

Zastrzeżenie patentowe

Układ czujnika podnapięciowego, **znamienny tym**, że zawiera co najmniej jeden obwód, składający się z transformatora (1) połączonego poprzez prostownik (2) z dyskriminatorem (3) napięcia, którego wyjście jest połączone poprzez funktor (4) zanegowanej sumy logicznej z generatorem (5) pojedynczego impulsu o regulowanej szerokości.

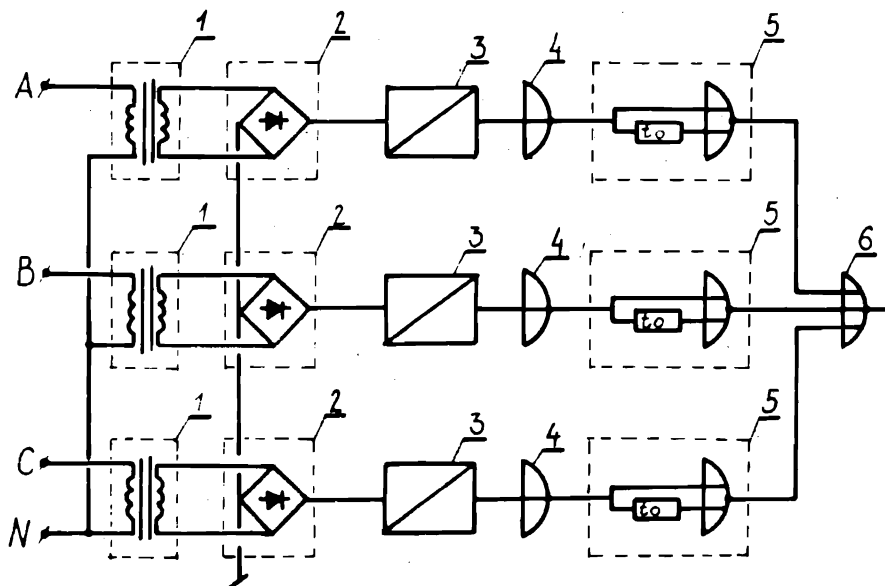


Fig. 1

