(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0098648
(43) 공개일자 2024년06월28일

(51) 국제특허분류(Int. Cl.)
H02J 3/00 (2006.01)
(52) CPC특허분류
H02J 3/007 (2023.08)
(21) 출원번호 10-2022-0180600
(22) 출원일자 2022년12월21일
심사청구일자 2022년12월21일

(71) 출원인
한국기술교육대학교 산학협력단
충청남도 천안시 동남구 병천면 충절로 1600 (한국기술교육대학교내)
(72) 발명자
백제훈
서울특별시 서초구 고무래로 35, 107동 3004호(반포동, 반포리체아파트)
(74) 대리인
특허법인오암

전체 청구항 수 : 총 7 항

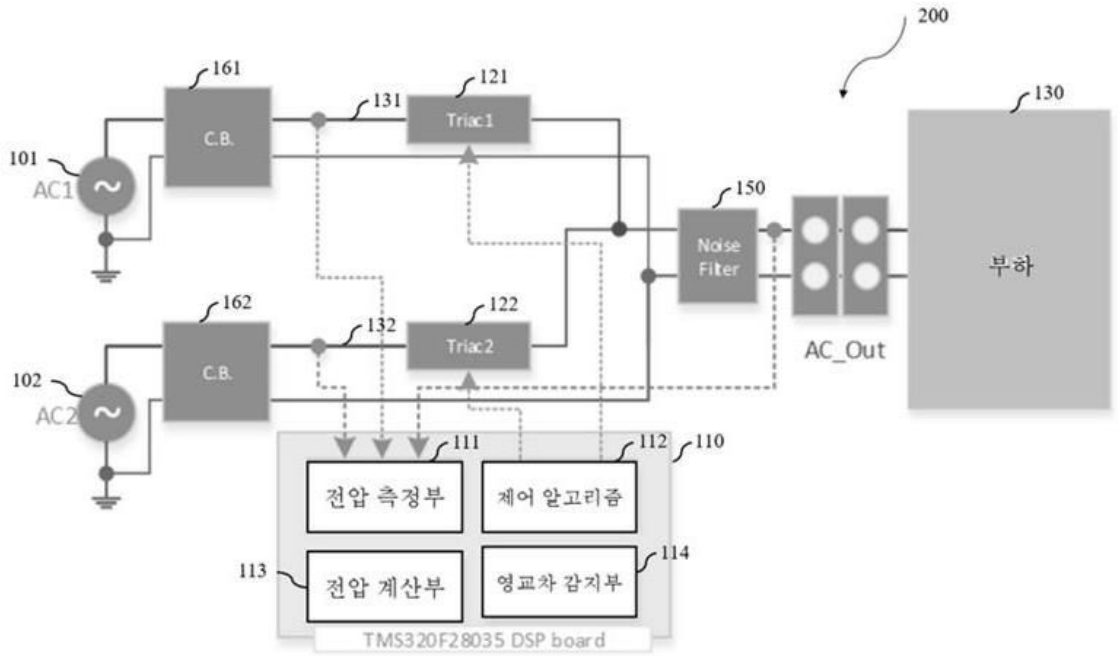
(54) 발명의 명칭 **Triac 스위치를 이용한 교류 이중화 전원장치 회로**

(57) 요 약

일 실시 예에 따른 전원장치 회로는, 제1 경로를 통해 부하(load)에 전력을 공급하는 제1 전원, 상기 제1 경로와 구분되는 제2 경로를 통해 상기 부하에 전력을 공급하는 제2 전원, 상기 제1 경로 상에 배치되어 상기 제1 전원과 연결되는 제1 반도체 스위치, 상기 제2 경로 상에 배치되어 상기 제2 전원과 연결되는 제2 반도체 스위치 및

(뒷면에 계속)

대 표 도



상기 제1 경로, 상기 제2 경로, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치와 연결되는 제어부를 포함하고, 상기 제어부는, 상기 제1 전원으로부터 출력되는 제1 전압 및 상기 제2 전원으로부터 출력되는 제2 전압을 모니터링(monitoring)하고, 상기 제1 전압 및 상기 제2 전압 중 적어도 일부에 기반하여 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써, 상기 제1 전원 및 상기 제2 전원 중 하나의 전원으로부터 상기 부하에 전력이 공급되거나, 상기 부하에 전력이 공급되지 않도록 제어할 수 있다.

이 발명을 지원한 국가연구개발사업

과제고유번호	1345356194
과제번호	LINC3.0-2022-31
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	산학연협력고도화지원
연구과제명	3단계 산학연 협력 선도 대학 육성사업(LINC3.0)(0.5)
기 여 율	1/1
과제수행기관명	한국기술교육대학교
연구기간	2022.03.01 ~ 2023.02.28

명 세 서

청구범위

청구항 1

전원장치 회로에 있어서,

제1 경로를 통해 부하(load)에 전력을 공급하는 제1 전원;

상기 제1 경로와 구분되는 제2 경로를 통해 상기 부하에 전력을 공급하는 제2 전원;

상기 제1 경로 상에 배치되어 상기 제1 전원과 연결되는 제1 반도체 스위치;

상기 제2 경로 상에 배치되어 상기 제2 전원과 연결되는 제2 반도체 스위치; 및

상기 제1 경로, 상기 제2 경로, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치와 연결되는 제어부를 포함하고,

상기 제어부는:

상기 제1 전원으로부터 출력되는 제1 전압 및 상기 제2 전원으로부터 출력되는 제2 전압을 모니터링(monitoring)하고,

상기 제1 전압 및 상기 제2 전압 중 적어도 일부에 기반하여 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써, 상기 제1 전원 및 상기 제2 전원 중 하나의 전원으로부터 상기 부하에 전력이 공급되거나, 상기 부하에 전력이 공급되지 않도록 제어하는, 전원장치 회로.

청구항 2

청구항 1에 있어서,

상기 제1 전압 및 상기 제2 전압이 기 설정된 제1 조건을 만족하는 것에 응답하여, 상기 제어부는, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써 상기 제1 경로를 통해 상기 제1 전원으로부터 상기 부하에 전력이 공급되도록 제어하는, 전원장치 회로.

청구항 3

청구항 2에 있어서,

상기 제1 전원을 통해 상기 부하에 전력을 공급하는 상태에서, 상기 제1 전압 및 상기 제2 전압이 기 설정된 제2 조건을 만족하는 것에 응답하여,

상기 제어부는, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써, 상기 제1 경로를 차단하고, 상기 제2 경로를 통해 상기 제2 전원으로부터 상기 부하에 전력이 공급되도록 제어하는, 전원장치 회로.

청구항 4

청구항 3에 있어서,

상기 제어부는, 상기 제1 전압 및 상기 제2 전압이 상기 제2 조건을 만족하는 것을 감지한 후, 기 설정된 시간 이내에 상기 제1 경로를 차단하고 상기 제2 경로를 통해 상기 제2 전원으로부터 상기 부하에 전력이 공급되도록 제어하는, 전원장치 회로.

청구항 5

청구항 3에 있어서,

상기 제1 전압 및 상기 제2 전압이 기 설정된 제3 조건을 만족하는 것에 응답하여,

상기 제어부는, 상기 제1 경로 및 상기 제2 경로를 차단하여 상기 부하로 전력이 공급되지 않도록, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어하는, 전원장치 회로.

청구항 6

청구항 1에 있어서,

상기 제1 경로 및 상기 제2 경로와 연결되고, 상기 제1 경로 또는 상기 제2 경로로부터 전달된 신호에 포함된 노이즈를 제거하는 필터를 더 포함하는, 전원장치 회로.

청구항 7

청구항 1에 있어서,

상기 제어부는, 전압 측정부를 더 포함하고,

상기 전압 측정부는, 상기 제1 전원으로부터 상기 제1 경로로 인가되는 상기 제1 전압 및 상기 제2 전원으로부터 상기 제2 경로로 인가되는 상기 제2 전압을 모니터링하는, 전원장치 회로.

발명의 설명

기 술 분 야

[0001] 본 문서에서 개시되는 다양한 실시 예들은, Triac 스위치를 이용한 교류 이중화 전원장치 회로에 관한 것이다. 보다 구체적으로, 서로 다른 전원과 연결된 복수의 반도체 스위치를 제어함으로써, 전력이 부하에 안정적으로 공급되도록 전원을 전환하는 전원 장치 회로에 관한 것이다.

배 경 기 술

[0002] 종래, 전력의 품질은 주거용 또는 산업용 고객에 있어서, 매우 중요하게 인식되었다. 예를 들어, 전압 강하 또는 낙뢰와 같은 다양한 전력 품질 문제는 많은 사업에 영향을 미치고 있다. 따라서, 이러한 여러 전력 품질 문제에 대응하기 위하여, 기본 전원과 대체 전원 간의 비상 전환 기술이 개발되어 왔다.

[0003] 특히, 최근 산업 시설에서 활용되는 부하는 전압 중단 등에 민감하게 반응하여 고품질의 전력 공급 시스템이 요구되고 있다. 일반적으로, 이러한 민감한 부하에 대한 전원 전환을 수행하기 위하여, 자동 전환 스위치(automatic transfer switch, ATS) 및 정적 전환 스위치(static transfer switch, STS)를 활용하고 있다.

[0004] 먼저, ATS는 기본 전원 또는 기본 전원에서 정전을 감지할 때, 대체 전원으로 전원 공급 장치를 자동으로 전환하는 장치이며, 이는 각 전원과 연결된 차단기에 대한 기계적 차단을 통해 수행될 수 있다.

[0005] 반면, STS는 ATS와 동일한 기능을 수행할 수 있으나, 기계적 스위칭 소자를 구비하지 않고, 사이리스터(thyristor), GTO 또는 Triac과 같은 반도체 소자를 활용할 수 있다. 이 때, STS는 ATS에 비해 매우 작은 주기 미만의 시간으로 작동할 수 있다.

[0006] 다만, 상술한 사이리스터, GTO, 또는 Triac과 같은 반도체 소자를 활용한 전원 이중화 회로를 포함하는 구체적인 기술에 대한 니즈는 여전히 존재한다.

발명의 내용

해결하려는 과제

[0007] 종래, 복수의 전원 각각과 연결된 차단기(또는, 기계적 스위치 소자)에 대한 제어를 통해 전원 간 전환을 수행하는 경우, 전환 동작으로 인하여 전력 공급에 민감한 부하에 대해 일정 시간 이상 전력 공급이 차단됨으로써, 전력 공급이 불안정할 수 있다.

[0008] 또한, 임의로 전환에 소요되는 시간을 감소시키는 경우, 서로 다른 전원으로부터 출력된 전압(또는, 전력) 간의 인터럽트(interrupt)가 발생하여, 제어 신호에 방해가 발생할 수 있다.

[0009] 따라서, 본 발명에 따른 전원장치 회로는, Triac 반도체 소자를 제어하여 전원을 전환함으로써, 안정적인 전원 공급을 유지할 수 있다.

[0010] 본 개시에서 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급하지 않은 또다른 기술적 과제들은 아래의 기재로부터 본 개시가 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0012] 일 실시 예에 따른 전원장치 회로는, 제1 경로를 통해 부하(load)에 전력을 공급하는 제1 전원, 상기 제1 경로와 구분되는 제2 경로를 통해 상기 부하에 전력을 공급하는 제2 전원, 상기 제1 경로 상에 배치되어 상기 제1 전원과 연결되는 제1 반도체 스위치, 상기 제2 경로 상에 배치되어 상기 제2 전원과 연결되는 제2 반도체 스위치 및 상기 제1 경로, 상기 제2 경로, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치와 연결되는 제어부를 포함하고, 상기 제어부는, 상기 제1 전원으로부터 출력되는 제1 전압 및 상기 제2 전원으로부터 출력되는 제2 전압을 모니터링(monitoring)하고, 상기 제1 전압 및 상기 제2 전압 중 적어도 일부에 기반하여 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써, 상기 제1 전원 및 상기 제2 전원 중 하나의 전원으로부터 상기 부하에 전력이 공급되거나, 상기 부하에 전력이 공급되지 않도록 제어할 수 있다.

[0013] 나아가, 일 실시 예에 따른 상기 제어부는, 상기 제1 전압 및 상기 제2 전압이 기 설정된 제1 조건을 만족하는 것에 응답하여, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써 상기 제1 경로를 통해 상기 제1 전원으로부터 상기 부하에 전력이 공급되도록 할 수 있다.

[0014] 나아가, 상기 제1 전원을 통해 상기 부하에 전력을 공급하는 상태에서, 상기 제1 전압 및 상기 제2 전압이 기 설정된 제2 조건을 만족하는 것에 응답하여, 상기 제어부는, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어함으로써, 상기 제1 경로를 차단하고, 상기 제2 경로를 통해 상기 제2 전원으로부터 상기 부하에 전력이 공급되도록 할 수 있다.

[0015] 나아가, 상기 제어부는, 상기 제1 전압 및 상기 제2 전압이 상기 제2 조건을 만족하는 것을 감지한 후, 기 설정된 시간 이내에 상기 제1 경로를 차단하고 상기 제2 경로를 통해 상기 제2 전원으로부터 상기 부하에 전력이 공급되도록 할 수 있다.

[0016] 나아가, 상기 제1 전압 및 상기 제2 전압이 기 설정된 제3 조건을 만족하는 것에 응답하여, 상기 제어부는, 상기 제1 경로 및 상기 제2 경로를 차단하여 상기 부하로 전력이 공급되지 않도록, 상기 제1 반도체 스위치 및 상기 제2 반도체 스위치를 제어할 수 있다.

[0017] 나아가, 전원장치 회로는, 상기 제1 경로 및 상기 제2 경로와 연결되고, 상기 제1 경로 또는 상기 제2 경로로부터 전달된 신호에 포함된 노이즈를 제거하는 필터를 더 포함할 수 있다.

[0018] 나아가, 일 실시 예에 따른 상기 제어부는, 전압 측정부를 더 포함하고, 상기 전압 측정부는, 상기 제1 전원으로부터 상기 제1 경로로 인가되는 상기 제1 전압 및 상기 제2 전원으로부터 상기 제2 경로로 인가되는 상기 제2 전압을 모니터링할 수 있다.

발명의 효과

[0020] 본 개시의 다양한 실시 예에 따르면, 측정된 전압에 기반하여 각 경로에 배치된 반도체 스위치를 제어함으로써, 별도의 기계적 제어 없이 전원 상태에 따라 전원을 전환할 수 있다.

[0021] 또한, 본 개시의 다양한 실시 예에 따르면, 각 전원으로부터 출력된 신호의 파동에 기반하여 각 경로에 배치된

반도체 스위치를 제어함으로써. 일정한 시간 이내에 전원 전환이 수행되도록 할 수 있다.

[0022] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0024] 본 발명의 특정한 바람직한 실시예들의 상기에서 설명한 바와 같은 또한 다른 측면들과, 특징들 및 이득들은 첨부 도면들과 함께 처리되는 하기의 설명으로부터 보다 명백하게 될 것이다.

도 1은 일 실시 예에 따른 제어부의 블록도다.

도 2는 일 실시 예에 따른 이중화 전원장치 회로를 도시한다.

도 3은 일 실시 예에 따른 제어부가 이중화 전원장치를 제어하는 방법을 나타내는 흐름도다.

도면의 설명과 관련하여, 동일 또는 유사한 구성요소에 대해서는 동일 또는 유사한 참조 부호가 사용될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0025] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시 예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 도면부호는 동일 구성 요소를 지칭한다.

[0026] 본 발명의 실시 예들을 설명함에 있어서 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들을 본 발명의 실시 예에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[0027] 이때, 처리 흐름도 도면들의 각 블록과 흐름도 도면들의 조합들은 컴퓨터 프로그램 인스트럭션들에 의해 수행될 수 있음을 이해할 수 있을 것이다. 이들 컴퓨터 프로그램 인스트럭션들은 범용 컴퓨터, 특수용 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비의 프로세서에 탑재될 수 있으므로, 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비의 프로세서를 통해 수행되는 그 인스트럭션들이 흐름도 블록(들)에서 설명된 기능들을 수행하는 수단을 생성하게 된다. 이들 컴퓨터 프로그램 인스트럭션들은 특정 방식으로 기능을 구현하기 위해 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비를 지향할 수 있는 컴퓨터 이용 가능 또는 컴퓨터 판독 가능 메모리에 저장되는 것도 가능하므로, 그 컴퓨터 이용가능 또는 컴퓨터 판독 가능 메모리에 저장된 인스트럭션들은 흐름도 블록(들)에서 설명된 기능을 수행하는 인스트럭션 수단을 내포하는 제조 품목을 생산하는 것도 가능하다. 컴퓨터 프로그램 인스트럭션들은 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비 상에 탑재되는 것도 가능하므로, 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비 상에서 일련의 동작 단계들이 수행되어 컴퓨터로 실행되는 프로세스를 생성해서 컴퓨터 또는 기타 프로그램 가능한 데이터 프로세싱 장비를 수행하는 인스트럭션들은 흐름도 블록(들)에서 설명된 기능들을 실행하기 위한 단계들을 제공하는 것도 가능하다.

[0028] 또한, 각 블록은 특정된 논리적 기능(들)을 실행하기 위한 하나 이상의 실행 가능한 인스트럭션들을 포함하는 모듈, 세그먼트 또는 코드의 일부를 나타낼 수 있다. 또, 몇 가지 대체 실행 예들에서는 블록들에서 언급된 기능들이 순서를 벗어나서 발생하는 것도 가능함을 주목해야 한다. 예컨대, 잇달아 도시되어 있는 두 개의 블록들은 사실 실질적으로 동시에 수행되는 것도 가능하고 또는 그 블록들이 때때로 해당하는 기능에 따라 역순으로 수행되는 것도 가능하다.

[0029] 이 때, 본 실시 예에서 사용되는 '~부'라는 용어는 소프트웨어 또는 FPGA(field-Programmable Gate Array) 또는 ASIC(Application Specific Integrated Circuit)과 같은 하드웨어 구성요소를 의미하며, '~부'는 어떤 역할

들을 수행한다. 그렇지만 '~부'는 소프트웨어 또는 하드웨어에 한정되는 의미는 아니다. '~부'는 어드레싱 할 수 있는 저장 매체에 있도록 구성될 수도 있고 하나 또는 그 이상의 프로세서들을 재생시키도록 구성될 수도 있다. 따라서, 일 예로서 '~부'는 소프트웨어 구성요소들, 객체지향 소프트웨어 구성요소들, 클래스 구성요소들 및 태스크 구성요소들과 같은 구성요소들과, 프로세스들, 함수들, 속성들, 프로시저들, 서브루틴들, 프로그램 코드의 세그먼트들, 드라이버들, 펌웨어, 마이크로코드, 회로, 데이터, 데이터베이스, 데이터 구조들, 테이블들, 어레이들, 및 변수들을 포함한다. 구성요소들과 '~부'들 안에서 제공되는 기능은 더 작은 수의 구성요소들 및 '~부'들로 결합되거나 추가적인 구성요소들과 '~부'들로 더 분리될 수 있다. 뿐만 아니라, 구성요소들 및 '~부'들은 디바이스 또는 보안 멀티미디어카드 내의 하나 또는 그 이상의 CPU들을 재생시키도록 구현될 수도 있다.

[0030] 본 발명의 실시예들을 구체적으로 설명함에 있어서, 특정 시스템의 예를 주된 대상으로 할 것이지만, 본 명세서에서 청구하고자 하는 주요한 요지는 유사한 기술적 배경을 가지는 여타의 통신 시스템 및 서비스에도 본 명세서에 개시된 범위를 크게 벗어나지 아니하는 범위에서 적용 가능하며, 이는 당해 기술분야에서 숙련된 기술적 지식을 가진 자의 판단으로 가능할 것이다.

[0031] 이하에서, 첨부된 도면을 참조하여 본 발명의 일 실시 예에 따라 교류 전원 이중화를 구현하기 위한 전원장치 회로(200)에 대하여 설명하도록 한다.

[0032] 도 1은 일 실시 예에 따른 제어부의 블록도다. 도 2는 일 실시 예에 따른 이중화 전원장치 회로를 도시한다. 도 3은 일 실시 예에 따른 제어부가 이중화 전원장치를 제어하는 방법을 나타내는 흐름도다.

[0033] 도 1 내지 도 3을 함께 참조하면, 일 실시 예에 따른 전원장치 회로(200)의 제어부(110)는 서로 다른 전원(101, 102) 각각과 연결된 반도체 스위치(121, 122)를 제어함으로써, 부하(130)에 공급되는 전력을 안정적으로 유지할 수 있다.

[0034] 일 실시 예에 따르면, 전원장치 회로(200)는 제1 경로(131)를 통해 부하(130)에 전력을 공급하는 제1 전원(101) 및 제1 경로(131)와 구분되는 제2 경로(132)를 통해 부하(130)에 전력을 공급하는 제2 전원(102)을 포함할 수 있다.

[0035] 이 때, 제1 전원(101) 및 제2 전원(102)은 부하에 교류 전원(AC power supply)을 공급하도록 구성된 전원으로 이해될 수 있다.

[0036] 또한, 일 실시 예에 따른 전원장치 회로(200)는 제1 경로(131) 상에 배치되어 제1 전원(101)과 연결되는 제1 반도체 스위치(121) 및 제2 경로(132) 상에 배치되어 제2 전원(102)과 연결되는 제2 반도체 스위치(122)를 포함할 수 있다.

[0037] 이 때, 일 실시 예에 따른 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)는 각각 3개의 전극(triode)을 가진 교류 스위치로 이해될 수 있다. 따라서, 일 실시 예에 따른 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)는 Triac 소자로 명명될 수 있다.

[0038] 단, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)에 대한 상술한 기재는 예시적인 것이며, 스위치로 동작하는 다양한 종류의 반도체 소자로 이해될 수 있다.

[0039] 나아가, 일 실시 예에 따르면, 전원장치 회로(200)는 제1 경로(131), 제2 경로(132), 제1 반도체 스위치(121) 및 제2 반도체 스위치(122) 중 적어도 일부와 연결되는 제어부(110)(또는, 프로세서)를 포함할 수 있다.

[0040] 이 때, 제어부(110)는 전원장치 회로(200)의 전반적인 동작을 제어할 수 있다. 일 실시 예에 따른 제어부(110)는 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써, 부하(130)에 전력을 공급하는 전원을 전환할 수 있다. 따라서, 이하에서는, 부하(130)에 전력을 공급하기 위한 전원을 선택(또는, 전환)하기 위한 전반적인 동작이 제어부(110)의 제어에 의해 수행되는 것으로 설명한다.

[0041] 일 실시 예에 따른 제어부(110)는 DSP MCU(digital signal processor microcontroller) 상에 제어 알고리즘(112)이 구현된 소자로 이해될 수 있다.

[0042] 나아가, 일 실시 예에 따른 제어부(110)는 각 전원(101 또는 102)으로부터 출력되는 전압을 모니터링하는 전압 측정부(111), 측정된 전압에 기반하여 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어하는 제어 알고리즘(112), 측정된 전압을 기 설정된 수식에 따라 통계화화는 전압 계산부(113), 및 측정된 전압의 파동에 따라 전원 전환을 위한 시점을 결정하기 위해 영교차(zero-crossing)를 감지하는 영교차 감지부(114) 중 적어도

하나를 포함할 수 있다.

[0043] 다만, 제어부(110)의 구성은 상술한 기재에 한정되는 것은 아니며, 제어부(110)의 동작에 필요한 다른 구성이 추가되거나, 상술한 구성 중 일부(예: 전압 계산부(113))가 생략될 수 있다.

[0044] 나아가, 일 실시 예에 따른 전원장치 회로(200)는 각각 제1 경로(131) 및 제2 경로(132)에 배치되어, 제1 전원(101) 또는 제2 전원(102)에 누전이 발생하는 경우 경로를 차단하기 위한 제1 차단기(161) 및 제2 차단기(162)를 더 포함할 수 있다.

[0045] 이 때, 제1 차단기(161)는 제1 경로(131) 상에서 제1 전원(101)과 제1 반도체 스위치(121) 사이에 배치되고, 제2 차단기(162)는 제2 경로(132) 상에서 제2 전원(102)과 제2 반도체 스위치(122) 사이에 배치될 수 있다.

[0046] 또한, 일 실시 예에 따른 전원장치 회로(200)는 제1 경로(131) 및 제2 경로(132)와 연결되고, 제1 경로(131) 또는 제2 경로(132)로부터 전달된 신호에 포함된 노이즈(noise)를 제거하는 필터(150)를 더 포함할 수 있다.

[0047] 상술한 구성을 통해, 제1 경로(131) 또는 제2 경로(132)로부터 전달된 신호는 필터(150)를 통해 노이즈가 제거된 상태로 부하(130)로 전달될 수 있다.

[0048] 도 3을 참조하면, 일 실시 예에 따른 제어부(110)는 동작 301에서, 제1 전원(101)으로부터 출력되는 제1 전압 및 제2 전원(102)으로부터 출력되는 제2 전압을 모니터링 할 수 있다.

[0049] 보다 구체적으로, 제어부(110)는 동작 301에서 전압 측정부(111)를 이용하여, 제1 전원(101)으로부터 출력되는 제1 전압 및 제2 전원(102)으로부터 출력되는 제2 전압을 모니터링 할 수 있다.

[0050] 예를 들어, 제어부(110)는 동작 301에서 전압 측정부(111)를 통해, 제1 경로(131) 상에서 제1 차단기(161)와 제1 반도체 스위치(121) 사이의 지점에 인가되는 제1 전압을 측정할 수 있다. 또한, 제어부(110)는 동작 301에서 전압 측정부(111)를 통해, 제2 경로(132) 상에서 제2 차단기(162)와 제2 반도체 스위치(122) 사이의 지점에 인가되는 제2 전압을 측정할 수 있다.

[0051] 나아가, 일 실시 예에 따르면, 제어부(110)는 동작 303에서 제1 전압 및 제2 전압 중 적어도 일부에 기반하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써, 제1 전원(101) 및 제2 전원(102) 중 하나의 전원으로부터 부하(130)에 전력이 공급되거나, 부하(130)에 전력이 공급되지 않도록 제어할 수 있다.

[0052] 먼저, 제어부(110)는 동작 303에서, 제1 전압 및 제2 전압이 기 설정된 제1 조건을 만족하는 것에 응답하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써 제1 경로(131)를 통해 제1 전원(101)으로부터 부하(130)에 전력이 공급되도록 제어할 수 있다.

[0053] 이 때, 제어부(110)의 저장부(미도시)는 기 설정된 정상 전압에 대한 데이터를 포함하고, 상기 제1 조건은 제1 전압이 정상 전압과 대응되는 조건으로 이해될 수 있다.

[0054] 따라서, 보다 구체적으로, 제어부(110)는 동작 303에서, 제1 전압이 정상 전압과 대응되는 것에 응답하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써 제2 경로(132)를 차단하고, 제1 경로(131)를 통해 제1 전원(101)으로부터 부하(130)에 전력이 공급되도록 할 수 있다.

[0055] 일 실시 예에 따르면, 제어부(110)는 전원장치 회로(200)가 구동되는 것에 응답하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써 제1 경로(131)를 통해 제1 전원(101)으로부터 부하(130)에 전력이 공급되도록 할 수 있다.

[0056] 나아가, 일 실시 예에 따르면, 제어부(110)는 제1 전원(101)을 이용하여 부하(130)에 전력을 공급하는 상태에서, 제1 전압 및 제2 전압이 기 설정된 제2 조건을 만족하는 것에 응답하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써 제2 경로(132)를 통해 제2 전원(102)으로부터 부하(130)에 전력이 공급되도록 할 수 있다.

[0057] 이 때, 제2 조건은, 제1 전압이 제어부(110)에 저장된 정상 전압과 대응되지 않고, 제2 전압이 상기 정상 전압과 대응되는 조건으로 이해될 수 있다.

[0058] 따라서, 보다 구체적으로, 제어부(110)는 동작 303에서, 제1 전압이 정상 전압과 대응되지 않고 제2 전압이 정상 전압과 대응되는 것에 응답하여, 제1 반도체 스위치(121)를 통해 제1 경로(131)를 차단하고, 제2 반도체 스위치(122)를 제어함으로써 제2 경로(132)를 통해 제2 전원(102)으로부터 부하(130)에 전력이 공급되도록 할 수 있다.

[0059] 이 때, 제어부(110)는 제1 전압 및 제2 전압이 상기 제2 조건을 만족하는 것을 감지한 후 기 설정된 시간 이내에, 제1 경로(131)를 차단하고, 제2 경로(132)를 통해 제2 전원(102)에서 출력된 전력을 부하(130)로 공급할 수 있다.

[0060] 보다 구체적으로, 제어부(110)는 영교차 감지부(114)를 통해 감지한 영교차(zero-crossing)에 근거하여, 제1 전압 및 제2 전압이 상기 제2 조건을 만족하는 것을 감지한 후, 제2 전원(102)에서 출력된 제2 전압의 파동에서 두번째 영교차가 발생하는 시점에 제1 경로(131)를 차단하고, 제2 경로(132)를 통해 제2 전원(102)에서 출력된 전력을 부하(130)로 공급할 수 있다.

[0061] 나아가, 일 실시 예에 따르면, 제어부(110)는 제1 전압 및 제2 전압이 기 설정된 제3 조건을 만족하는 것에 응답하여, 부하(130)로 전력이 공급되지 않도록 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어할 수 있다.

[0062] 이 때, 제3 조건은, 제1 전압 및 제2 전압이 제어부(110)에 저장된 정상 전압과 대응되지 않는 조건으로 이해될 수 있다.

[0063] 따라서, 보다 구체적으로, 제어부(110)는 동작 303에서, 제1 전압 및 제2 전압이 정상 전압과 대응되지 않는 것에 응답하여, 제1 반도체 스위치(121) 및 제2 반도체 스위치(122)를 제어함으로써, 제1 경로(131) 및 제2 경로(132)를 차단하여, 부하(130)에 전력이 공급되지 않도록 할 수 있다.

[0064] 상술한 구성을 통해, 본 발명에 따른 전원장치 회로(200)는, 서로 다른 전원(101, 102)으로부터 출력되는 전력을 선택적으로 부하(130)에 공급함으로써, 부하(130)에 공급되는 전력을 안정적으로 유지할 수 있다.

[0065] 또한, 본 발명에 따른 전원장치 회로(200)는, 측정된 전압에 기반하여 각 경로에 배치된 반도체 스위치(121, 122)를 제어함으로써, 별도의 기계적 제어 없이 전원 상태에 따라 전원을 전환할 수 있다.

[0066] 나아가, 본 발명에 따른 전원장치 회로(200)는, 각 전원(101, 102)으로부터 출력된 신호의 파동에 기반하여 각 경로에 배치된 반도체 스위치(121, 122)를 제어함으로써. 일정한 시간 이내에 전원 전환이 수행되도록 할 수 있다.

[0067] 이와 같이, 본 발명의 다양한 실시예들은 특정 관점에서 컴퓨터 리드 가능 기록 매체(computer readable recording medium)에서 컴퓨터 리드 가능 코드(computer readable code)로서 구현될 수 있다. 컴퓨터 리드 가능 기록 매체는 컴퓨터 시스템에 의해 리드될 수 있는 데이터를 저장할 수 있는 임의의 데이터 저장 디바이스이다. 컴퓨터 리드 가능 기록 매체의 예들은 읽기 전용 메모리(read only memory: ROM)와, 랜덤-접속 메모리(random access memory: RAM)와, 컴팩트 디스크- 리드 온니 메모리(compact disk-read only memory: CD-ROM)들과, 마그네틱 테이프(magnetic tape)들과, 플로피 디스크(floppy disk)들과, 광 데이터 저장 디바이스들, 및 캐리어 웨이브(carrier wave)들(인터넷을 통한 데이터 송신 등)을 포함할 수 있다. 컴퓨터 리드 가능 기록 매체는 또한 네트워크 연결된 컴퓨터 시스템들을 통해 분산될 수 있고, 따라서 컴퓨터 리드 가능 코드는 분산 방식으로 저장 및 실행된다. 또한, 본 발명의 다양한 실시예들을 성취하기 위한 기능적 프로그램들, 코드, 및 코드 세그먼트(segment)들은 본 발명이 적용되는 분야에서 숙련된 프로그래머들에 의해 쉽게 해석될 수 있다.

[0068] 또한 본 발명의 다양한 실시예들에 따른 장치 및 방법은 하드웨어, 소프트웨어 또는 하드웨어 및 소프트웨어의 조합의 형태로 실현 가능하다는 것을 알 수 있을 것이다. 이러한 소프트웨어는 예를 들어, 삭제 가능 또는 재기록 가능 여부와 상관없이, ROM 등의 저장 장치와 같은 휘발성 또는 비휘발성 저장 장치, 또는 예를 들어, RAM, 메모리 칩, 장치 또는 집적 회로와 같은 메모리, 또는 예를 들어 콤팩트 디스크(compact disk: CD), DVD, 자기 디스크 또는 자기 테이프 등과 같은 광학 또는 자기적으로 기록 가능함과 동시에 기계(예를 들어, 컴퓨터)로 읽을 수 있는 저장 매체에 저장될 수 있다. 본 발명의 다양한 실시예들에 따른 방법은 제어 모듈 및 메모리를 포함하는 컴퓨터 또는 휴대 단말에 의해 구현될 수 있고, 이러한 메모리는 본 발명의 실시예들을 구현하는 명령들을 포함하는 프로그램 또는 프로그램들을 저장하기에 적합한 기계로 읽을 수 있는 저장 매체의 한 예임을 알 수 있을 것이다.

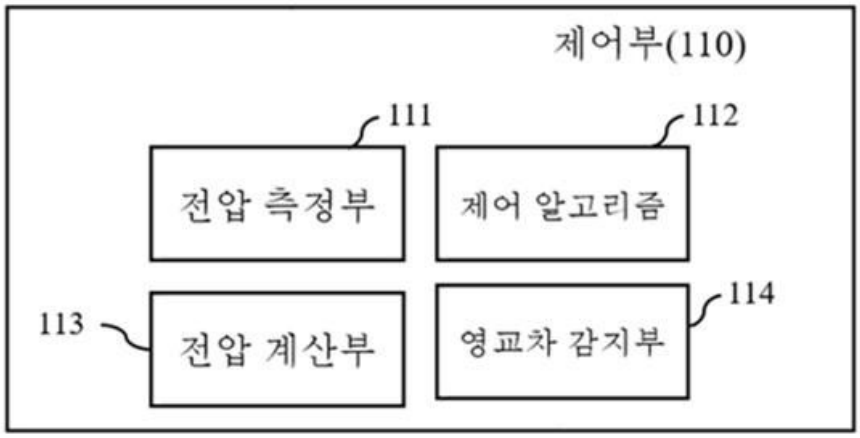
[0069] 따라서, 본 발명은 본 명세서의 청구항에 기재된 장치 또는 방법을 구현하기 위한 코드를 포함하는 프로그램 및 이러한 프로그램을 저장하는 기계(컴퓨터 등)로 읽을 수 있는 저장 매체를 포함한다. 또한, 이러한 프로그램은 유선 또는 무선 연결을 통해 전달되는 통신 신호와 같은 임의의 매체를 통해 전자적으로 이송될 수 있고, 본 발명은 이와 균등한 것을 적절하게 포함한다.

[0070] 본 명세서와 도면에 개시된 본 발명의 실시 예들은 본 발명의 기술 내용을 쉽게 설명하고, 본 발명의 이해를 돕

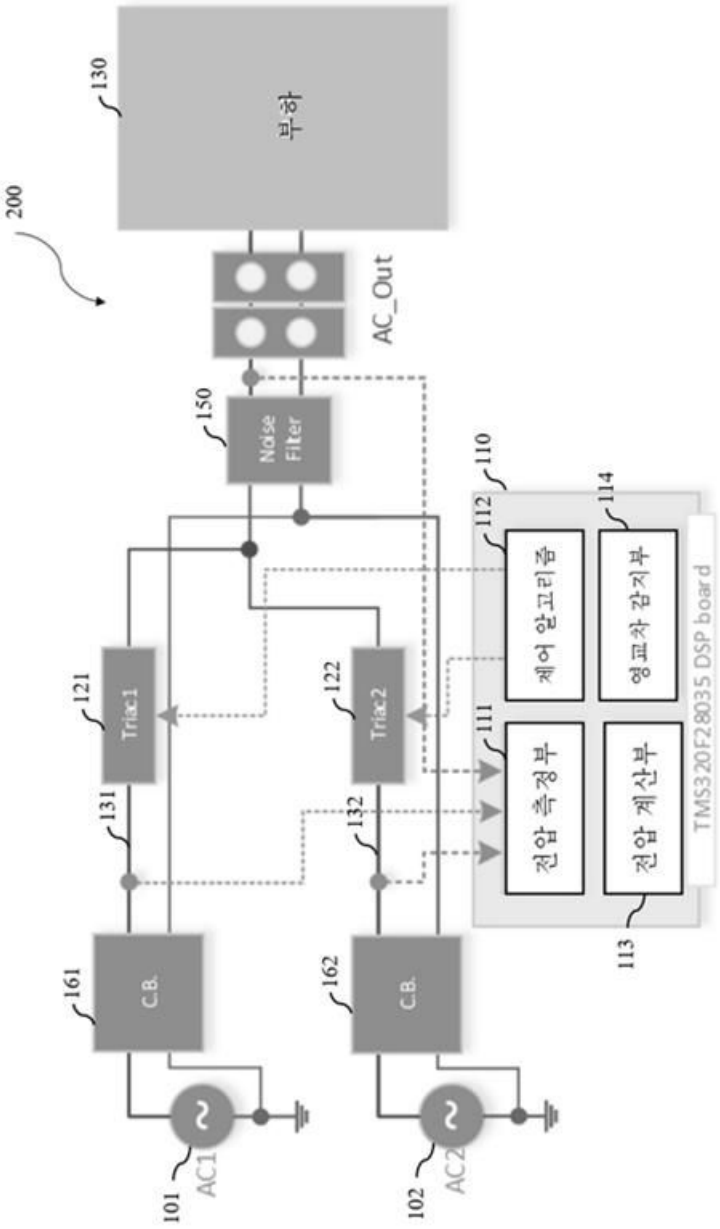
기 위해 특정 예를 제시한 것일 뿐이며, 본 발명의 범위를 한정하고자 하는 것은 아니다. 또한 앞서 설명된 본 발명에 따른 실시예들은 예시적인 것에 불과하며, 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 범위의 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 다음의 특허청구범위에 의해서 정해져야 할 것이다.

도면

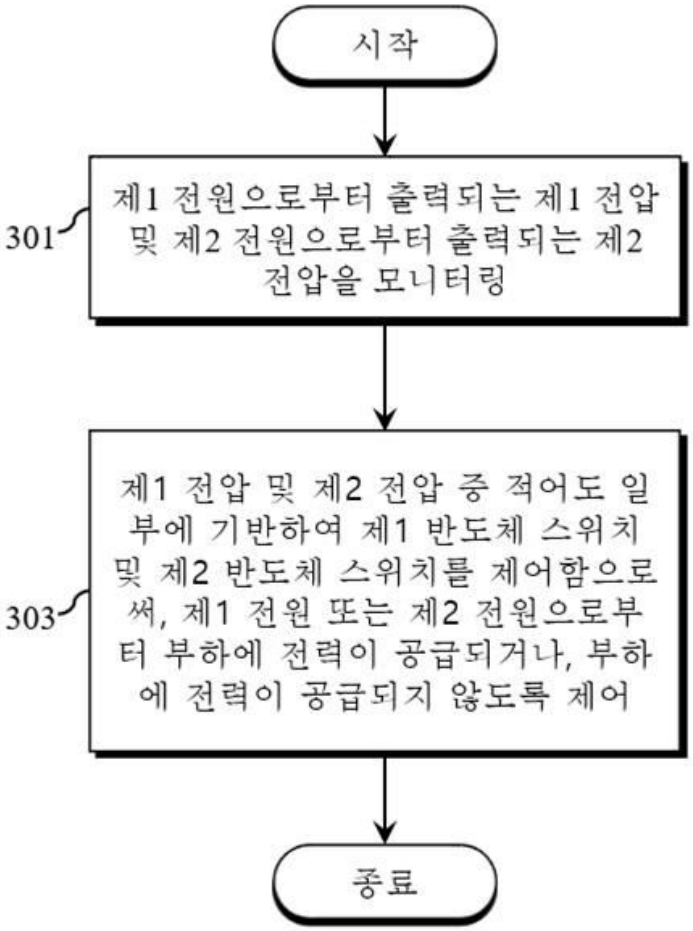
도면1



도면2


200
130
부하
AC_Out
150
Noise Filter
110
112
제어 알고리즘
114
영교차 감지부
111
전압 측정부
전압 계산부
113
TMS320F28035 DSP board
121
Triac1
122
Triac2
131
132
161
C.B.
162
C.B.
101
AC1
102
AC2

도면3


시작
301
제1 전원으로부터 출력되는 제1 전압 및 제2 전원으로부터 출력되는 제2 전압을 모니터링
303
제1 전압 및 제2 전압 중 적어도 일부에 기반하여 제1 반도체 스위치 및 제2 반도체 스위치를 제어함으로써, 제1 전원 또는 제2 전원으로부터 부하에 전력이 공급되거나, 부하에 전력이 공급되지 않도록 제어
종료