



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년08월19일
(11) 등록번호 10-0852995
(24) 등록일자 2008년08월12일

(51) Int. Cl.
H01L 21/205 (2006.01)
(21) 출원번호 10-2001-0064225
(22) 출원일자 2001년10월18일
심사청구일자 2006년10월11일
(65) 공개번호 10-2002-0031298
(43) 공개일자 2002년05월01일
(30) 우선권주장
09/691,079 2000년10월18일 미국(US)
(56) 선행기술조사문헌
JP09237785 A
US5403630 A
US5989998 A

(73) 특허권자
에이에스엠 저펜 가부시기가이샤
일본국 도쿄 206-0025 타마시 나가야마 6-초메 23-1
(72) 발명자
마츠키노부오
일본국도쿄206-0025타마시나가야마6-초메23-1
이재식
일본국도쿄206-0025타마시나가야마6-초메23-1
(74) 대리인
리앤목특허법인

전체 청구항 수 : 총 8 항

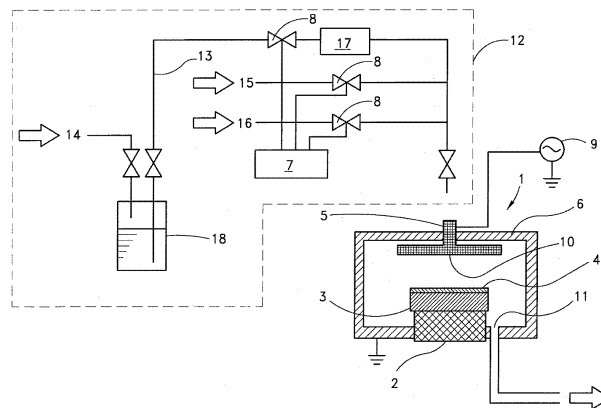
심사관 : 오창석

(54) 반도체 기판상에 저 유전율을 갖는 막을 형성하는 방법

(57) 요약

플라즈마 반응에 의해 반도체 기판 상에 저 비유전율을 갖는 막을 반응기에서 형성하기 위한 방법에 있어서, 본 방법은 상기 반응기에서 반응 가스의 잔류시간(Rt)을 $100\text{msec} \leq R_t$ 가 되도록 연장시킴으로서 달성될 수 있다. 막은 절연 막 과 마스크막을 포함한다.

대표도



특허청구의 범위

청구항 1

플라즈마 반응에 의해 반도체 기판 상에 저 비유전율을 갖는 SiC, SiCH, SiNC 또는 SiNCH 막을 반응기에서 형성하기 위한 방법에 있어서,

$\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ ($n=1-4$), $\text{Si}_2(\text{CH}_3)_n\text{H}_{6-n}$ ($n=1-6$), C_5F_5 , C_6F_n ($n=6-12$), $\text{C}_n\text{F}_{2n+2}$ ($n \geq 1$), $\text{CH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_x\text{F}_{2x+2}$ ($x=1-4$), $\text{SiH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_n\text{H}_{2n+2}$ ($n=1-3$), $\text{Si}(\text{OC}_n\text{H}_{2n+1})_4$ ($n=1-2$) 및 $\text{SiF}(\text{OC}_n\text{H}_{2n+1})_3$ ($n=1-2$)로 구성된 군으로부터 선택된 적어도 하나의 화합물을 포함하는 반응 가스를 상기 반응기 내에 도입하는 단계;

상기 반응기에서 상기 반응 가스의 잔류시간(R_t)을 $100\text{msec} \leq R_t$ 가 되도록 연장하는 단계; 및

상기 잔류시간은 하기식으로 나타내며,

$$R_t[\text{s}] = 9.42 \times 10^7 (\text{Pr} \cdot \text{Ts}/\text{Ps} \cdot \text{Tr}) r_w^2 d / F,$$

상기 식에서,

Pr : 반응 챔버 압력(Pa)

Ps : 표준 대기압(Pa)

Tr : 반응 가스의 평균 온도(K)

Ts : 표준 온도(K)

r_w : 실리콘 기판의 반경(m)

d : 실리콘 기판과 상부 전극사이 공간(m)

F : 반응 가스의 총 유량(sccm);

플라즈마 반응에 의해 상기 반도체 기판상에 저 비유전율을 갖는 SiC, SiCH, SiNC 또는 SiNCH 막을 반응기에서 형성하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 2

제1항에 있어서,

상기 R_t 는 (i)상기 반응 가스의 유속을 감소하는 단계, (ii)상기 반응 공간을 확장하는 단계, 또는 (iii)상기 반응 압력을 증가하는 단계에 의해 연장되는 것을 특징으로 하는 방법.

청구항 3

플라즈마 반응에 의해 반도체 기판 상에 저 비유전율을 갖는 막을 반응기에서 형성하기 위한 방법에 있어서,

C_5F_5 , C_6F_n ($n=6-12$), $\text{C}_n\text{F}_{2n+2}$ ($n \geq 1$), $\text{CH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_x\text{F}_{2x+2}$ ($x=1-4$), $\text{SiH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_x\text{F}_{2x+2}$ ($x=1-4$), $\text{SiH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_n\text{H}_{2n+2}$ ($n=1-3$), $\text{Si}(\text{OC}_n\text{H}_{2n+1})_4$ ($n=1-2$) 및 $\text{SiF}(\text{OC}_n\text{H}_{2n+1})_3$ ($n=1-2$)로 구성된 군으로부터 선택된 적어도 하나의 화합물을 포함하는 반응 가스를 상기 반응기 내에 도입하는 단계; 및

상기 반응기에서 상기 반응 가스의 잔류시간(R_t)을 $100\text{msec} \leq R_t$ 가 되도록 연장하는 단계;

상기 잔류시간은 하기식으로 나타내며,

$$R_t[\text{s}] = 9.42 \times 10^7 (\text{Pr} \cdot \text{Ts}/\text{Ps} \cdot \text{Tr}) r_w^2 d / F,$$

상기 식에서,

Pr : 반응 챔버 압력(Pa)

Ps : 표준 대기압(Pa)

Tr : 반응 가스의 평균 온도(K)

Ts : 표준 온도(K)

r_w : 실리콘 기판의 반경(m)

d : 실리콘 기판과 상부 전극사이 공간(m)

F : 반응 가스의 총 유량(sccm);

플라즈마 반응에 의해 상기 반도체 기판상에 저 비유전율을 갖는 막을 반응기에서 형성하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 4

플라즈마 반응에 의해 반도체 기판 상에 저 비유전율을 갖는 막을 반응기에서 형성하기 위한 방법에 있어서,

C_5F_5 , C_6F_n ($n=6-12$), C_nF_{2n+2} ($n \geq 1$), CH_nF_{4-n} ($n=1-4$), Si_xF_{2x+2} ($X=1-4$) 및 SiH_nF_{4-n} ($n=1-4$)으로 구성된 군으로부터 선택된 적어도 하나와, $Si_\alpha(CH_3)_2(OCH_3)_2$ 을 포함한 $Si_\alpha O_{\alpha-1} R_{2\alpha-\beta+2} (OC_nH_{2n+1})_\beta$ (여기서 R은 탄화수소, α 와 β 는 정수)를 조합하여 구성된 군으로부터 선택된 적어도 하나를 포함하는 반응 가스를 상기 반응기 내에 도입하는 단계;

상기 반응기에서 상기 반응 가스의 잔류시간(R_t)을 $100\text{msec} \leq R_t$ 가 되도록 연장하는 단계; 및

상기 잔류시간은 하기식으로 나타내며,

$$R_t[s] = 9.42 \times 10^7 (Pr \cdot Ts / Ps \cdot Tr) r_w^2 d / F,$$

상기 식에서,

Pr : 반응 챔버 압력(Pa)

Ps : 표준 대기압(Pa)

Tr : 반응 가스의 평균 온도(K)

Ts : 표준 온도(K)

r_w : 실리콘 기판의 반경(m)

d : 실리콘 기판과 상부 전극사이 공간(m)

F : 반응 가스의 총 유량(sccm);

플라즈마 반응에 의해 상기 반도체 기판상에 저 비유전율을 갖는 막을 반응기에서 형성하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 5

제1항에 있어서,

상기 막은 저-k 하드 마스크 막인 것을 특징으로 하는 방법.

청구항 6

제1항에 있어서,

상기 R_t 는 200msec보다 작지 않고, 5sec를 넘지 않는 것을 특징으로 하는 방법.

청구항 7

제1항에 있어서,

상기 Rt는 500msec보다 작지 않고, 4sec를 넘지 않는 것을 특징으로 하는 방법.

청구항 8

제1항에 있어서,

상기 형성 단계에서, 인가되는 고주파 RF 파워는 1.6×10^4 에서 $4.8 \times 10^4 \text{ W/m}^2$ 이며, 저주파 RF 파워는 0 내지 $3.2 \times 10^4 \text{ W/m}^2$ 인 것을 특징으로 하는 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <3> 본 발명은 일반적으로 반도체 기술에 관한 것으로, 더 구체적으로는 플라즈마 CVD (chemical vapor deposition) 장치를 이용하여 반도체 기판 상에 형성된 저 유전율(이하 "저-k" 라고 함)을 가진 막을 형성하는 방법에 관한 것이다.
- <4> 최근에는 반도체 장비의 대규모 집적이 요구됨에 따라 다층 배선 기술(multi-layered wiring technlque)이 상당한 주의를 끌고 있다. 그러나, 이러한 다층 구조에 있어서, 개개 전선들 사이의 정전 용량은 고속 작동을 방해한다. 이러한 정전 용량을 감소시키기 위해서는 절연막의 비유전율을 감소시키는 것이 필수적이다. 따라서, 상대적으로 저 비유전율을 가진 다양한 물질이 절연막으로 개발되었다. 또한, SiN과 같은 하드마스크는 반도체 구조의 형성에 사용되나, 이런 막은 약 8의 비유전율을 가진다. 하드마스크는 역시 저 유전율을 가지는 것이 바람직하다.
- <5> 전통적으로, 이런 막들은 플라즈마 CVD 방법과 스핀-코트(spin-coat) 방법에 의해 형성된다. 그러나, 이 스핀-코트 방법은 실리콘 기판상에 물질을 편평하게 도포하지 못하는 문제점을 가지고 있으며, 다른 문제점으로는 코팅 처리 후의 경화 시스템이 고가라는 것이다. 플라즈마 CVD 방법에 있어서, 액상 물질(예, P-TMOS, 페놀 트리메톡시실란)이 사용되며, 이 물질을 증발시키기 위해 버블링 방법이 채용된다. 이 버블링 방법은 아르곤과 같은 캐리어 가스를 가지고 이 물질을 통과시킴으로서 얻어지는 액상 물질의 증기가 캐리어 가스와 함께 반응 챔버내로 유입되는 것을 의미한다. 일반적으로 이 방법은 물질 가스의 유동을 유발하기 위해서 대량의 캐리어 가스가 필요하다. 비유전율이 낮을 수 없다.
- <6> 더 나아가, 상기 막들 이외에, 실리콘 산화막 SiO_x는 전통적으로 절연막으로 사용되었다. 그러나, 실리콘 산화막은 약 4.0의 비유전율을 가진다.

발명이 이루고자 하는 기술적 과제

- <7> 따라서, 본 발명의 목적은 저 유전율, 고 열적 안정성, 고 습기 내성 및 고 접착 강도를 가진 막을 형성하는 방법을 제공하는 것이다.
- <8> 본 발명의 다른 목적은 고가의 장비의 요구 없이 저 비유전율을 가진 절연막을 용이하게 형성하는 방법을 제공하는 것이다.

발명의 구성 및 작용

- <9> 본 발명의 한 측면에 의하면, 플라즈마 반응에 의해 반도체 기판 상에 저 비유전율을 갖는 막을 반응기에서 형성하기 위한 방법에 있어서, 상기 방법은 반응기에서 반응 가스의 잔류시간(Rt)을 $100\text{msec} \leq \text{Rt}$ 가 되도록 연장하는 것을 포함하고,
- <10> $\text{Rt}[\text{s}] = 9.42 \times 10^7 (\text{Pr} \cdot \text{Ts}/\text{Ps} \cdot \text{Tr}) r_w^2 / F$ 이며, 여기에서
- <11> Pr : 반응 챔버 압력(Pa)
- <12> Ps : 표준 대기압(Pa)

- <13> Tr : 반응 가스의 평균 온도(K)
- <14> Ts : 표준 온도(K)
- <15> r_w : 실리콘 기판의 반경(m)
- <16> d : 실리콘 기판과 상부 전극사이의 공간(m)
- <17> F : 반응 가스의 총 유량(sccm)이다.
- <18> 상기에서, Rt는 (i) 반응 가스의 유속을 감소하는 단계, (ii) 반응 공간을 확장하는 단계, 또는 (iii)상기 반응 압력을 증가하는 단계에 의해 연장될 수 있다.
- <19> 한 실시예에 의하면, 저-k 막을 형성하기 위해 반응 가스는 $\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ ($n=1-4$), $\text{Si}_2(\text{CH}_3)_n\text{H}_{6-n}$ ($n=1-6$), C_5F_5 , C_6F_n ($n=6-12$), $\text{C}_n\text{F}_{2n+2}$ ($n>1$), $\text{CH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_x\text{F}_{2x+2}$ ($x=1-4$), $\text{SiH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_n\text{H}_{2n+2}$ ($n=1-3$), $\text{Si}(\text{OC}_n\text{H}_{2n+1})_4$ ($n=1-2$) 및 $\text{SiF}(\text{OC}_n\text{H}_{2n+1})_3$ ($n=1-2$)로 구성된 군으로부터 선택된 적어도 하나를 포함한다.
- <20> 다른 실시예에 의하면, 저-k 막을 형성하기 위해 반응 가스는 C_5F_5 , C_6F_n ($n=6-12$), $\text{C}_n\text{F}_{2n+2}$ ($n\geq 1$), $\text{CH}_n\text{F}_{4-n}$ ($n=1-4$), $\text{Si}_x\text{F}_{2x+2}$ ($X=1-4$) 및 $\text{SiH}_n\text{F}_{4-n}$ ($n=1-4$)으로 구성된 군으로부터 선택된 적어도 하나와, $\text{Si}_\alpha(\text{CH}_3)_2(\text{OCH}_3)_\beta$ 을 포함한 $\text{Si}_\alpha\text{O}_{\alpha-R}R_{2\alpha-\beta+2}(\text{OC}_n\text{H}_{2n+1})_\beta$ (여기서 R은 탄화수소, α 와 β 는 정수)를 조합하여 구성된 군으로부터 선택된 적어도 하나를 포함한다.
- <21> 또 다른 실시예에 의하면, SiC, SiCH, SiNC 또는 SiNCH 막과 같은 저-k 하드 마스크를 형성하기 위해 반응 가스는 $\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ ($n=1-4$), $\text{Si}_2(\text{CH}_3)_n\text{H}_{6-n}$ ($n=1-6$), $(\text{CH}_3)_3\text{SiNHSi}(\text{CH}_3)_3$ 및 $(\text{CH}_3)_3\text{SiNCH}_3\text{Si}(\text{CH}_3)_3$ 으로 구성된 군으로부터 선택된 적어도 하나의 혼합물을 포함한다.
- <22> 한 실시예에 의하면, 본 발명은 플라즈마 처리에 의해 반도체 기판상에 절연막을 형성하기 위한 다음의 단계를 포함할 수 있다. 즉;
- <23> 반도체 기판이 적치된 플라즈마 CVD 프로세스용 반응 챔버내로 물질 가스를 도입하는 단계;
- <24> 캐리어 가스를 도입하는 단계; 및
- <25> 물질 가스와 캐리어 가스로 구성된 반응 가스가 존재하는 반응 챔버에서 플라즈마 반응을 활성화하는 단계와, 반응 챔버내 반응 가스의 잔류 시간을 $100\text{msec}\leq R_t$ 로 연장하기 위해 반응 가스의 유속을 조절함으로써 반도체 기판상에 저 유전율을 갖는 막을 형성하는 단계이다.
- <26> 본 발명 및 선행기술보다 나은 장점을 요약할 목적으로, 본 발명의 특정 목적과 장점을 언급하였다. 물론, 반드시 그러한 목적과 장점이 본 발명의 특정 실시예에 따라 성취되지는 않을 수 있다. 그러므로, 예를 들면 당해기술의 당업자는 본 발명이 본 명세서에서 교시 또는 암시될 수도 있는 다른 목적을 반드시 달성하지는 않더라도 적어도 하나의 장점을 달성하거나 최적화하는 방식으로 실현될 수 있다는 것을 알 수 있을 것이다.
- <27> 또 다른 분야에서, 본 발명의 특징 및 장점은 후술하는 바람직한 실시예의 상세한 설명으로 명백해진다.
- <28> [바람직한 실시예의 상세한 설명]
- <29> 반응 가스의 잔류 시간은 반응을 위한 챔버의 반응 공간의 용량, 반응에 적합한 압력 및 반응 가스의 총 유속에 의해 결정된다. 반응 압력은 안정된 플라즈마를 유지하기 위해서는 보통 1-10Torr(133-1333 Pa)의 범위이며, 바람직하게는 3-7Torr(399-931 Pa)이다. 이런 반응 압력은 반응 가스의 잔류 시간을 연장하기 위해서 비교적 높다. 반응 가스의 총 유속은 결과 막의 비유전율을 감소하는데 중요하다. 잔류 시간을 조절할 목적으로 첨가 가스에 물질 가스의 비율을 조절할 필요는 없다. 일반적으로, 잔류 시간이 길수록, 비유전율은 낮아진다. 막 형성을 위해 필요한 물질 가스 유속은 원하는 증착율에 의존하며, 기판의 영역에 막을 형성한다. 예를 들어, 300nm/분의 증착율로 기판(r (radius, 반경)=100분)상에 막을 형성하기 위해서는, 적어도 50sccm의 물질 가스가 반응 가스에 포함될 것이 요구된다. 이것은 기판의 표면 영역(m^2) 당 약 $1.6\times 10^2\text{sccm}$ 이다. 총 유속은 잔류 시간(R_t)에 의해 정의될 수 있다. R_t 가 아래에서 설명된 것으로 정의될 때, R_t 의 바람직한 범위는 100msec이며, 더 바람직하게는 $200\text{msec}\leq R_t\leq 5\text{sec}$ 이며, 보다 더 바람직하게는 $500\text{msec}\leq R_t\leq 4\text{sec}$ 이다. 종래의 플라즈마 TEOS에서, R_t 는 일반적으로 10-30 msec의 범위이다.

- <30> $Rt[s] = 9.42 \times 10^7 (Pr \cdot Ts/Ps \cdot Tr)r_w^2 d/F$
- <31> 여기서
- <32> Pr : 반응 챔버 압력(Pa)
- <33> Ps : 표준 대기압(Pa)
- <34> Tr : 반응 가스의 평균 온도(K)
- <35> Ts : 표준 온도(K)
- <36> r_w : 실리콘 기판의 반경(m)
- <37> d : 실리콘 기판과 상부 전극사이의 공간(m)
- <38> F : 반응 가스의 총 유량(sccm)
- <39> 상기에서, 잔류 시간은 반응 챔버내에서 가스 분자들이 머무는 시간의 평균 기간을 의미한다. 잔류 시간(Rt)은 $Rt = aV/S$ 로 계산될 수 있으며, 여기서 V는 챔버의 용량(cc), S는 반응 가스의 부피(cc/s), 그리고 a는 반응 챔버의 형태 및 가스의 유입구와 배출구 사이의 위치적 연관성에 의해 결정된 계수이다. 반응 챔버내에서 반응을 위한 공간은 기판의 표면(πr^2) 및 상부 전극과 하부 전극 사이의 공간에 의해 정의된다. 반응을 위한 공간을 통하여 가스 유속을 고려한다면, a는 1/2로 계산될 수 있다. 상기 공식에서, a는 1/2이다.
- <40> 공식에 지정한 바와 같이, Rt는 반응 가스의 유속 감소 또는 반응 압력의 증가 이외에도 반응 공간을 확장함으로서 연장될 수 있다. 적당한 기판의 반경($r_w(m)$)은 0.02에서 1m의 범위이며, 바람직하게는 0.07에서 0.15m일 수 있다. 이 경우에, 기판과 반응 챔버의 상부 전극 사이의 공간(d(m))은 0.005에서 0.5m 범위로 설정될 수 있으며, Rt가 충분히 연장되도록 바람직하게는 0.02에서 0.05m로 설정될 수 있다.
- <41> 진공화된 반응 챔버는 고주파 RF 전압으로 충전되며, 상기 고주파 RF 전압은 저주파수(예, 400kHz)와 결합하거나 결합하지 않은 라디오 주파수(예, 13.56MHz 또는 27MHz)를 가진다. RF 파워는 플라즈마 반응을 완화시키고, 저유전율을 나타내는 결과 막 내에 보이드를 형성하기 위해 비교적 낮다. 바람직하게는, 전영역 당 RF 파워는 6.4×10^2 에서 $8.0 \times 10^4 \text{ W/m}^2$ (더 바람직하게는 1.6×10^4 에서 $4.8 \times 10^4 \text{ W/m}^2$)(27MHz)와 0에서 $3.2 \times 10^4 \text{ W/m}^2$ (더 바람직하게는 6.4×10^3 에서 $1.6 \times 10^4 \text{ W/m}^2$)(400kHz) 일 수 있다.
- <42> 반응 가스의 평균 온도는 막 형태에 따라, 바람직하게는 473 에서 723K(더 바람직하게는 573 에서 723K)일 수 있다.
- <43> 저-k 절연 막을 형성하기 위한 실시예에 있어서, 반응 가스는 $\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ (n=1-4), $\text{Si}_2(\text{CH}_3)_n\text{H}_{6-n}$ (n=1-6), C_5F_5 , C_6F_n (n=6-12), $\text{C}_n\text{F}_{2n+2}$ (n>1), $\text{CH}_n\text{F}_{4-n}$ (n=1-4), $\text{Si}_x\text{F}_{2x+2}$ (x=1-4), $\text{SiH}_n\text{F}_{4-n}$ (n=1-4), $\text{Si}_n\text{H}_{2n+2}$ (n=1-3), $\text{Si}(\text{OC}_n\text{H}_{2n+1})_4$ (n=1-2) 및 $\text{SiF}(\text{OC}_n\text{H}_{2n+1})_3$ (n=1-2) 로 구성된 군으로부터 선택된 적어도 하나를 포함한다.
- <44> 저-k 절연 막 을 형성하기 위한 다른 실시예에 있어서, 반응 가스는 C_5F_5 , C_6F_n (n=6-12), $\text{C}_n\text{F}_{2n+2}$ (n>1), $\text{CH}_n\text{F}_{4-n}$ (n=1-4), $\text{Si}_x\text{F}_{2x+2}$ (X=1-4) 및 $\text{SiH}_n\text{F}_{4-n}$ (n=1-4)으로 구성된 군으로부터 선택된 적어도 하나와, $\text{Si}_\alpha(\text{CH}_3)_2(\text{OCH}_3)_2$ 을 포함한 $\text{Si}_\alpha\text{O}_{\alpha-1}\text{R}_{2\alpha-\beta+2}(\text{OC}_n\text{H}_{2n+1})_\beta$ (여기서 R은 탄화수소, α 와 β 는 정수)를 조합하여 구성된 군으로부터 선택된 적어도 하나를 포함한다.
- <45> 여전히, SiC, SiCH, SiNC 또는 SiNCH 막과 같은 저-k 하드 마스크 막을 형성하기 위한 다른 실시예에 있어서, 반응 가스는 $\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ (n=1-4), $\text{Si}_2(\text{CH}_3)_n\text{H}_{6-n}$ (n=1-6), $(\text{CH}_3)_3\text{SiNHSi}(\text{CH}_3)_3$ 및 $(\text{CH}_3)_3\text{SiNCH}_3\text{Si}(\text{CH}_3)_3$ 으로 구성된 군으로부터 선택된 적어도 하나의 혼합물을 포함한다.
- <46> 비유전율을 감소시키는 한 이론은 그 구조 내에서 체인과 브랜치들이 보이드들을 형성하는 대형 분자들이 형성되도록 물질 가스 혼합물을 선택적으로 활성화하는 것이다. 게다가, 이 막은 우수한 열적 안정성, 내습성, 기계적 강도, 막질, 부착성 및 수율을 지닌다.
- <47> 본 발명의 또 다른 분야, 특징 및 장점은 후술하는 바람직한 실시예의 상세한 설명으로 명확해 질 것이다.

- <48> 도 1은 본 발명에서 사용된 플라즈마 CVD 장치를 도식적으로 보여준다. 이 장치는 반응 가스-공급 장치(12)와 플라즈마 CVD 장치(1)를 갖는다. 반응 가스-공급 장치(12)는 복수 라인(13), 이 라인(13)에 장착된 조절 밸브(8) 및 가스 유입 포트들(14, 15, 16)을 갖는다. 유속 조절기(7)는 소정량의 물질 가스의 유속을 조절하기 위해 각각의 조절 밸브(8)와 연통된다. 액상 반응성 물질(18)을 수용하는 컨테이너(18)는 액체를 직접적으로 증발하는 증발기(17)와 연통된다. 플라즈마 CVD 장치(1)는 반응 챔버(6), 가스 유입 포트(5), 서셉터(3) 및 가열기(2)를 포함한다. 순환 가스 확산 플레이트(10)는 가스 유입 포트의 바로 아래에 장착된다. 가스 확산 플레이트(10)는 그 저부면에 다수의 미세 개구부를 가지고 있어 그것으로부터 반도체 기관(4)으로 반응 가스를 주입할 수 있다. 반응 챔버(6)의 저부에는 배출 포트(11)가 있다. 이 배출 포트(11)는 반응 챔버(6)의 내부에서 배출될 수 있도록 외부 진공 펌프(도시되지 않음)와 연통된다. 서셉터(3)는 가스 확산 플레이트(10)와 나란히 대면하여 적치된다. 서셉터(3)는 그 위에 반도체 기관(4)을 지지하고 가열기(2)로 반도체 기관을 가열한다. 가스 유입 포트(5)는 반응 챔버(6)로부터 분리되어 외부 고주파 파워 공급기(9)와 연통된다. 선택적으로, 서셉터(3)가 파워 공급기(9)와 연통될 수 있다. 따라서, 가스 확산 플레이트(10)와 서셉터(3)는 고주파 전극으로서 역할을 하며 반도체 기관(4) 표면의 바로 가까이에서 플라즈마 반응 필드를 발생시킨다.
- <49> 본 발명의 플라즈마 CVD 장치를 이용함으로써 반도체 기관 상에 막을 형성하는 방법은 플라즈마 CVD 장치(1)의 반응 챔버(6)로 물질 가스를 도입하는 단계, 실질적으로 유속이 감소된 첨가제/캐리어 가스를 반응 챔버(6)내로 도입하는 단계 및 플라즈마 반응에 의해 반도체 기관상에 막을 형성하는 단계를 포함하며, 여기에서 물질 가스와 캐리어 가스로 만들어진 혼합 가스는 반응 가스로 사용된다. 또한 캐리어 가스 유속의 감소가 반응 가스의 총 유속의 실질적인 감소를 만든다는 것은 주목할 만한 특징이다. 이 특징은 후술에서 더 자세히 설명될 것이다.
- <50> 물질 가스는 혼합 가스일 수 있다. 사용된 첨가제/캐리어 가스는 아르곤 gas와 헬륨 gas일 수 있다. 아르곤은 주로 플라즈마 안정성을 위해 사용되나, 헬륨은 플라즈마의 균일성 뿐만 아니라 절연 막 두께의 균일성을 향상시키기 위해 사용된다.
- <51> 도 1에서, 가스 유입 포트(14)를 통해 공급된 불활성 가스는 실리콘 함유 탄화수소 혼합물인 액상 반응성 물질(18)을 라인(13)을 통해 조절 밸브(8)로 밀어낸다. 조절 밸브(8)는 소정의 양을 초과하지 않도록 유속 조절기(7)로 액상 반응성 물질(18)의 유속을 조절한다. 감소된 실리콘 함유 탄화수소 혼합물(18)은 상기에서 설명한 직접 증발 방법에 의해 증발되도록 증발기(17)로 간다. 아르곤과 헬륨은 각각 유입 포트(15, 16)를 통해 공급되며, 밸브(8)는 이들 가스들의 유량을 조절한다. 그리고 나서, 물질 가스와 첨가 가스의 혼합의 반응 가스는 플라즈마 CVD 장치(1)의 유입 포트(5)로 공급된다. 이미 진공화된 반응 챔버(6)의 내부에 위치한 가스 확산 플레이트(10)와 반도체 기관(4)사이의 공간은 고주파 RF 전압으로 충전되고 바람직하게는 27MHz와 400kHz 이고, 이 공간은 플라즈마 필드로서 역할을 한다. 서셉터(3)는 가열기(2)로 반도체 기관(4)을 계속해서 가열하며, 바람직하게는 300-400℃에서 소정의 온도로 기관(4)을 유지한다. 가스 확산 플레이트(10)의 미세한 개구부를 통해 공급된 반응 가스는 소정의 시간동안 반도체 기관(4)의 표면의 바로 가까이 플라즈마 필드에 머무른다.
- <52> 만일 잔류 시간이 짧으면, 선형 폴리머(linear polymer)가 충분히 증착될 수 없으며, 이로 인하여, 기관상에 증착된 막이 미세 다공성 구조를 형성하지 않는다. 잔류 시간은 반응 가스의 유량에 반비례하므로, 반응 가스의 유속 부피의 감소는 잔류 시간을 연장할 수 있다.
- <53> 첨가 가스의 유량을 감소시키는 것은 반응 가스의 총 부피를 극도로 감소시키는 데에 효과적이다. 그 결과, 반응 가스의 잔류 시간은 선형 폴리머가 충분히 그리고 연속적으로 증착될 수 있고 미세한 다공성의 구조의 절연 막이 형성될 수 있도록 연장될 수 있다.
- <54> 기상에서 반응을 조절하기 위해, 반응 챔버에 불활성 가스, 산화제 또는 환원제를 소량 첨가하는 것이 효과적이다. 헬륨(He)과 아르곤(Ar)은 불활성 가스이며 각각 24.56eV와 15.76eV의 서로 다른 1차 이온화 에너지를 갖는다. 따라서, 소정의 양으로 He 또는 Ar을 하나 또는 둘 다 혼합하여 첨가함으로써, 기상에서 물질 가스의 반응을 조절할 수 있다.
- <55> 실시예
- <56> 이하에서는 실험 상의 일부 바람직한 결과에 대해 설명한다. 이들 실험에서, 사용된 물질 가스는 표 1에 나타나 있다. 실험 장치로 일반적인 플라즈마 CVD 장치(EAGLE-10TM, ASM Japan K.K.)를 사용하였다. 막을 형성하기 위한 조건도 표에 나타내었다.

<57> 잔류 시간(Rt)은 다음의 공식에 의해 정의된다.

<58>
$$Rt[s] = 9.42 \times 10^7 (Pr \cdot Ts/Ps \cdot Tr) r_w^2 d / F$$

<59> 이 공식에서, 각 약자는 다음의 파라미터로 나타난다.

<60> Pr : 반응 챔버 압력(Pa)

<61> Ps : 표준 대기압(Pa)

<62> Tr : 반응 가스의 평균 온도(K)

<63> Ts : 표준 온도(K)

<64> r_w : 실리콘 기판의 반경(m)

<65> d : 실리콘 기판과 상부 전극사이 공간(m)

<66> F : 반응 가스의 총 유량(sccm)

<67> 각 파라미터는 다음의 값으로 고정되며, 유량과 비유전율사이의 연관성을 찾기 위해 유량만을 변화시켰다.

<68> [표 1]

	Ex. 1	Ex. 2	Ex. 3	Ex. 4
SiH ₄ (sccm)	10	-	-	-
C ₆ F ₆ (sccm)	40	-	-	-
DM-DMOS (sccm)	-	25	-	-
SiF ₄ (sccm)	-	10	-	-
Si(CH ₃) ₄ (sccm)	-	-	70	70
He (sccm)	5	5	15	15
27MHz	400	900	900	900
400KHz	0	0	0	100
ε	2.28	2.49	3.39	3.89
Pr (Pa)	600	600	600	600
Ps (Pa)	1.010E+05	1.010E+05	1.010E+05	1.010E+05
Tr (K)	573	673	673	673
Ts (K)	273	273	273	273
rw (m)	0.1	0.1	0.1	0.1
d (m)	0.02	0.02	0.02	0.02
F (total) (sccm)	55	40	85	85
Rt (sec)	0.97	1.14	0.53	0.53

<69> 삭제

<70> 표에서 보여준 바와 같이, 본 발명의 방법은 저 비유전율을 갖는 막을 생성하는 것이다. 반응 가스의 잔류 시간을 조절함으로써, 막의 비유전율을 효과적이고 용이하게 조절할 수 있다는 것을 알 수 있다. 게다가, 본 발명의 방법은 고가의 장치 사용 없이 절연막의 수월한 생성을 현실화하였다.

<71> 당해 발명이 속하는 기술 분야에서의 통상의 지식을 가진 자라면 본 발명의 정신을 벗어남이 없이 다양한 변형이 가능하다는 것을 알 수 있을 것이다. 그러므로 본 발명의 실시예는 단지 예시를 위한 것이므로 본 발명의

범위를 제한하려는 것이 아니다.

발명의 효과

<72> 본발명에 따른 실시예에 의해 저 비유전율, 고 열적 안정성, 고 습기 내성 및 고 접착 강도를 가진 막을 형성하는 방법을 얻을 수 있으며, 또한 고가의 장비의 요구 없이 저 비유전율을 가진 절연막을 용이하게 형성하는 방법을 얻을 수 있다.

도면의 간단한 설명

<2> 도 1은 본 발명의 절연막 형성을 위한 플라즈마 CVD 장치를 설명한 개략도이다.

도면

도면1

