

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年9月11日(11.09.2015)



(10) 国際公開番号
WO 2015/133290 A1

- (51) 国際特許分類:
H01L 29/739 (2006.01) *H01L 27/04* (2006.01)
H01L 21/265 (2006.01) *H01L 29/78* (2006.01)
H01L 21/336 (2006.01)
- (21) 国際出願番号: PCT/JP2015/054614
- (22) 国際出願日: 2015年2月19日(19.02.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-044494 2014年3月7日(07.03.2014) JP
- (71) 出願人: 住友重機械工業株式会社 (SUMITOMO HEAVY INDUSTRIES, LTD.) [JP/JP]; 〒1416025 東京都品川区大崎二丁目1番1号 Tokyo (JP).
- (72) 発明者: 鈴木 剛臣 (SUZUKI, Takaomi); 〒2378555 神奈川県横須賀市夏島町19番地 住友重機械工業株式会社 横須賀製造所内 Kanagawa (JP). 坂本 正樹 (SAKAMOTO, Masaki); 〒2378555 神奈川県横須賀市夏島町19番地 住友重機械工業株式会社 横須賀製造所内 Kanagawa (JP).
- (74) 代理人: 来山 幹雄 (KITAYAMA, Mikio); 〒1120002 東京都文京区小石川2-1-2 山京

ビル3階 欧和特許事務所 東京事務所 Tokyo (JP).

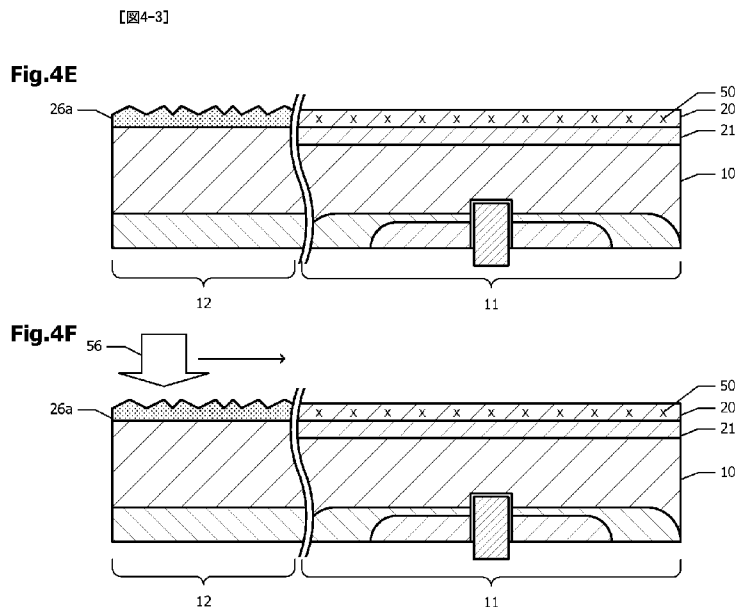
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: SEMICONDUCTOR DEVICE PRODUCTION METHOD

(54) 発明の名称: 半導体装置の製造方法



(57) Abstract: A first injection region is formed by injecting a first dopant of a first conduction type into a surface layer portion of an IGBT section on a semiconductor substrate. A second injection region is formed by injecting a second dopant of a second conduction type into a region of the IGBT section at a shallower location than the first injection region. An amorphous third injection region is formed by injecting into the surface layer portion of a diode section a third dopant of the first conduction type at a higher concentration than the second dopant. Thereafter, the IGBT section and the diode section are laser-annealed under conditions where the third injection region melts partially and the first dopant is activated. Thereafter, the IGBT section and the diode section are annealed with a pulsed laser beam having a short pulse-width, whereby a surface layer portion at a shallower location than the second injection region is caused to melt and crystallize in the entire region comprising the IGBT section and the diode section. This allows for an ac-

tivation of the dopants in the deep regions, and a suppression of the occurrence of surface roughness.

(57) 要約:

[続葉有]



半導体基板の I G B T 区画の表層部に、第 1 導電型の第 1 のドーパントを注入して第 1 の注入領域を形成する。I G B T 区画の、第 1 の注入領域より浅い領域に、第 2 導電型の第 2 のドーパントを注入して、第 2 の注入領域を形成する。ダイオード区画の表層部に、第 1 導電型の第 3 のドーパントを、第 2 のドーパントより高濃度に注入して、アモルファス状態の第 3 の注入領域を形成する。その後、I G B T 区画及びダイオード区画を、第 3 の注入領域が部分的に溶融し、第 1 のドーパントが活性化する条件で、レーザアニールを行う。その後、I G B T 区画及びダイオード区画を、パルス幅の短いパルスレーザビームでアニールすることにより、I G B T 区画及びダイオード区画の全域において、第 2 の注入領域より浅い表層部を溶融させ、結晶化させる。表面荒れの発生を抑制し、かつ深い領域のドーパントを活性化させることができる。

明 細 書

発明の名称：半導体装置の製造方法

技術分野

[0001] 本発明は、絶縁ゲートバイポーラトランジスタ（ＩＧＢＴ）と、ダイオードとが、１枚の基板に形成された逆導通型ＩＧＢＴ（ＲＣ－ＩＧＢＴ）の製造に適した半導体装置の製造方法に関する。

背景技術

[0002] 下記の特許文献１に、ＩＧＢＴの背面に形成されるコレクタ領域のドーパントを、レーザアニールにより活性化させる方法が開示されている。このレーザアニール方法では、まず、半導体基板に第１のドーパントを注入し、さらに、第１のドーパントの注入深さより浅い領域に、第２のドーパントを注入する。

[0003] その後、第１のパルスレーザビームを用いて、浅い領域の第２のドーパントを活性化するためのレーザアニールを行う。このレーザアニールでは、深い領域の第１のドーパントは活性化されない。さらに、パルス幅の長い第２のパルスレーザビームを用いて、深い領域の第１のドーパントを活性化させるためのレーザアニールを行う。

先行技術文献

特許文献

[0004] 特許文献１：特開２００４－３９９８４号公報

発明の概要

発明が解決しようとする課題

[0005] 浅い領域のドーパントを活性化させた後、深い領域のドーパントを活性化させる方法の場合、深い領域のドーパントの活性化アニール時に、格子欠陥が深い領域から浅い領域に向かって移動する。このため、浅い領域に格子欠陥が残存し易い。格子欠陥の残存を回避するために、深い領域のドーパントを活性化させた後に、浅い領域のドーパントを活性化させることが望ましい

。この方法を採用すると、深い領域の活性化アニール中に浅い領域に移動した格子欠陥が、浅い領域の活性化アニール中にほぼ消滅する。

[0006] R C - I G B T を形成する半導体基板には、I G B T 区画とダイオード区画とが画定されている。半導体基板の背面のI G B T 区画に、コレクタ領域と、それよりも深いバッファ領域とが形成され、ダイオード区画に、高濃度のn型カソード領域が形成される。高濃度のn型カソード領域を形成するために、リンをイオン注入すると、注入された領域がアモルファス状態になる。これに対し、I G B T 区画は結晶状態のままである。すなわち、レーザアニール前は、半導体基板の表面に、アモルファス状態の領域と、結晶状態の領域が混在する。

[0007] アモルファス領域は、結晶領域よりもレーザビームのエネルギーを吸収しやすいうえに、融点が低い。I G B T 区画内の深い領域のドーパントを活性化させるのに必要な条件を満たすパルスレーザビームを用いてアニールを行うと、アモルファス領域の表層部が部分的に（斑状に）溶融する。表層部が部分的に溶融して固化すると、表面が荒れてしまう。アモルファス領域を溶融させることなく、I G B T 区画内の深い領域のドーパントを活性化することは困難である。

[0008] 本発明の目的は、表面荒れの発生を抑制し、かつ深い領域のドーパントを活性化させることができるレーザアニール工程を含む半導体装置の製造方法を提供することである。

課題を解決するための手段

[0009] 本発明の第1の観点によると、

（a）表面にI G B T 区画とダイオード区画とが画定された半導体基板の前記I G B T 区画の表層部に、第1導電型の第1のドーパントをイオン注入して第1の注入領域を形成する工程と、

（b）前記半導体基板の前記I G B T 区画の、前記第1の注入領域より浅い領域に、前記第1導電型とは反対の第2導電型の第2のドーパントをイオン注入することにより、第2の注入領域を形成する工程と、

(c) 前記半導体基板の前記ダイオード区画の表層部に、前記第1導電型の第3のドーパントを、前記第2のドーパントより高濃度にイオン注入することにより、注入された領域をアモルファス化して第3の注入領域を形成する工程と、

(d) 前記工程(a)、(b)及び(c)の後に、前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記第3の注入領域が部分的に溶融し、前記第1の注入領域の前記第1のドーパントが活性化する条件で、第1のパルスレーザビームで走査する工程と、

(e) 前記工程(d)の後に、前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記第1のパルスレーザビームよりパルス幅の短い第2のパルスレーザビームで走査することにより、前記半導体基板の前記IGBT区画及び前記ダイオード区画の全域において、前記第2の注入領域より浅い表層部を溶融させ、結晶化させる工程と
を有する半導体装置の製造方法が提供される。

[0010] 本発明の第2の観点によると

(a) 表面にIGBT区画とダイオード区画とが画定された半導体基板の前記IGBT区画の表層部に、第1導電型の第1のドーパントをイオン注入して第1の注入領域を形成する工程と、

(b) 前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記半導体基板の表面が溶融しない条件で、第1のパルスレーザビームで走査することにより、前記第1の注入領域の前記第1のドーパントを活性化させる工程と、

(c) 前記工程(b)の後に、前記半導体基板の前記IGBT区画の、前記第1の注入領域より浅い領域に、前記第1導電型とは反対の第2導電型の第2のドーパントをイオン注入することにより、第2の注入領域を形成する工程と、

(d) 前記半導体基板の前記ダイオード区画の表層部に、前記第1導電型の第3のドーパントを、前記第2のドーパントより高濃度にイオン注入する

ことにより、注入された領域をアモルファス化して第3の注入領域を形成する工程と、

(e) 前記工程(c)及び(d)の後に、前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記第1のパルスレーザビームよりパルス幅の短い第2のパルスレーザビームで走査することにより、前記半導体基板の前記第2の注入領域及び前記第3の注入領域の少なくとも表層部を溶融させて、結晶化させることにより、前記第2のドーパント及び前記第3のドーパントを活性化させる工程と

を有する半導体装置の製造方法が提供される。

発明の効果

[0011] 第1の観点による方法では、工程(d)における第1のパルスレーザビームを用いたレーザアニールにより、第3の注入領域が部分的に溶融し、ダイオード区画の表面が荒れる場合がある。工程(e)において、第2のパルスレーザビームを用いたレーザアニールにより、IGBT区画及びダイオード区画の全域において表層部を溶融させるため、ダイオード区画の表面荒れが解消する。

[0012] 第2の観点による方法では、工程(b)において第1のパルスレーザビームを用いてレーザアニールを行うときに、ダイオード区画がアモルファス化されていない。このため、第1のパルスレーザビームを用いたレーザアニール時に、ダイオード区画の表層部が溶融しない。これにより、半導体基板の表面荒れを防止することができる。

図面の簡単な説明

[0013] [図1]図1は、実施例による半導体装置の製造方法でレーザアニール対象となる半導体基板の平面図、及び部分拡大図である。

[図2]図2は、IGBT及びダイオードが形成された状態の図1の一点鎖線2-2における断面図である。

[図3]図3は、実施例による半導体装置の製造方法で用いられるレーザアニール装置の概略図である。

[図4-1]図4 A及び図4 Bは、実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図4-2]図4 C及び図4 Dは、実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図4-3]図4 E及び図4 Fは、実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図4-4]図4 Gは、実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図5-1]図5 A及び図5 Bは、他の実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図5-2]図5 C及び図5 Dは、図5 A及び図5 Bに示した実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図5-3]図5 E及び図5 Fは、図5 A及び図5 Bに示した実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

[図5-4]図5 Gは、図5 A及び図5 Bに示した実施例による半導体装置の製造方法の製造途中段階における半導体装置の部分断面図である。

発明を実施するための形態

[0014] 図1に、実施例による半導体装置の製造方法でレーザアニール対象となる半導体基板10の平面図、及び部分拡大図を示す。半導体基板10の表面に、IGBT区画11及びダイオード区画12が画定されている。IGBT区画11にIGBTが形成され、ダイオード区画12にダイオードが形成される。

[0015] 図2に、IGBT及びダイオードが形成された状態の図1の一点鎖線2-2における断面図を示す。

[0016] IGBT区画11の構成について説明する。n型のシリコンからなる半導体基板10の第1の面13に、p型のベース領域15、n型のエミッタ領域16、ゲート電極17、ゲート絶縁膜18、エミッタ電極19を含む素子構造が形成されている。半導体基板10の、第1の面13とは反対側の第2の

面 1 4 の表層部に、p 型のコレクタ領域 2 0 及び n 型のバッファ領域 2 1 が形成されている。バッファ領域 2 1 は、コレクタ領域 2 0 よりも深い位置に配置される。コレクタ領域 2 0 の表面にコレクタ電極 2 2 が形成されている。半導体基板 1 0 として、通常はシリコン単結晶基板が用いられる。ゲートーエミッタ間の電圧で、電流のオンオフ制御を行うことができる。

[0017] 第 2 の面 1 4 からコレクタ領域 2 0 とバッファ領域 2 1 との界面までの深さは、例えば約 $0.3 \mu\text{m}$ ~ $0.5 \mu\text{m}$ の範囲内である。第 2 の面 1 4 からバッファ領域 2 1 の最も深い位置までの深さは、例えば $1 \mu\text{m}$ ~ $10 \mu\text{m}$ の範囲内である。

[0018] 次に、ダイオード区画 1 2 の構成について説明する。半導体基板 1 0 の第 1 の面 1 3 の表層部に、p 型のアノード領域 2 5 が形成されている。第 2 の面 1 4 の表層部に、n 型のカソード領域 2 6 が形成されている。アノード領域 2 5 は、ベース領域 1 5 と同一の深さを有する。カソード領域 2 6 は、バッファ領域 2 1 より浅い。第 1 の面 1 3 にアノード電極 2 7 が形成され、第 2 の面 1 4 にカソード電極 2 8 が形成されている。

[0019] 図 3 に、実施例による半導体装置の製造方法で用いられるレーザアニール装置の概略図を示す。このレーザアニール装置は、第 1 のレーザ光源 4 1、第 2 のレーザ光源 3 1、伝搬光学系 4 7、ステージ 4 8、及び制御装置 4 9 を含む。第 2 のレーザ光源 3 1 は、2 台の固体レーザ発振器 3 1 A、3 1 B を含む。固体レーザ発振器 3 1 A、3 1 B は、緑色域の波長を有する第 2 のパルスレーザビームを出力する。固体レーザ発振器 3 1 A、3 1 B には、例えば 2 次以上の高調波を出力する Nd : YAG レーザ、Nd : YLF レーザ、Nd : YVO₄ レーザ等が用いられる。なお、固体レーザ発振器 3 1 A、3 1 B に代えて、紫外から緑色までの波長域の波長を有するレーザビームを出力するレーザ発振器を用いてもよい。紫外域のレーザビームを出力するレーザ発振器として、エキシマレーザが挙げられる。第 1 のレーザ光源 4 1 には、例えば半導体レーザ発振器が用いられ、第 1 のレーザ光源 4 1 は、例えば波長 808 nm の第 1 のパルスレーザビームを出力する。なお、波長 950

$n\text{ m}$ 以下の第1のパルスレーザビームを出力する半導体レーザ発振器を用いてもよい。

[0020] 半導体レーザ発振器として、複数のレーザダイオードを二次元にアレイ化したレーザダイオードアレイが用いられる。以下、レーザダイオードアレイの構造について説明する。複数のレーザダイオードがモノリシックに一次元アレイ化されてレーザバーが構成される。複数のレーザバーを積み重ねることにより、二次元アレイ化したレーザダイオードアレイが構成される。レーザバーを構成する複数のレーザダイオードが配列する方向を遅軸という。複数のレーザバーが積み重ねられた方向を速軸という。レーザバーごとにシリンドリカルレンズが配置されている。シリンドリカルレンズは、レーザバーから出力されたレーザビームを、速軸方向、または速軸方向と遅軸方向との2方向に関してコリメートする。

[0021] 第1のレーザ光源41から出力された第1のパルスレーザビーム、及び第2のレーザ光源31から出力された第2のパルスレーザビームが、伝搬光学系47を経由して、アニール対象の半導体基板10に入射する。第1のレーザ光源41から出力された第1のパルスレーザビームと、第2のレーザ光源31から出力された第2のパルスレーザビームとは、半導体基板10の表面の同一の領域に入射する。

[0022] 次に、伝搬光学系47の構成及び作用について説明する。第1のレーザ光源41から出力された第1のパルスレーザビームが、アッテネータ42、ビームエキスパンダ43、シリンドリカルレンズアレイ群44、ダイクロイックミラー45、及びコンデンサレンズ46を経由して、半導体基板10に入射する。

[0023] 一方の固体レーザ発振器31Aから出力された第2のパルスレーザビームが、アッテネータ32A及びビームエキスパンダ33Aを経由して、ビームスプリッタ35に入射する。他方の固体レーザ発振器31Bから出力された第2のパルスレーザビームが、アッテネータ32B及びビームエキスパンダ33B、ミラー34を経由して、ビームスプリッタ35に入射する。2つの

固体レーザ発振器 3 1 A、3 1 B から出力された第 2 のパルスレーザビームが、ビームスプリッタ 3 5 で合流し、共通の経路に沿って伝搬する。

[0024] ビームスプリッタ 3 5 で 1 本の経路に合流した第 2 のパルスレーザビームは、シリンドリカルレンズアレイ群 3 6、ベンディングミラー 3 7、ダイクロイックミラー 4 5、及びコンデンサレンズ 4 6 を経由して、半導体基板 1 0 に入射する。

[0025] ビームエキスパンダ 4 3、3 3 A、3 3 B は、入射したレーザビームをコリメートするとともに、ビーム径を拡大する。シリンドリカルレンズアレイ群 4 4、3 6 及びコンデンサレンズ 4 6 は、半導体基板 1 0 の表面におけるビーム断面を長尺形状に整形するとともに、ビームプロファイル（光強度分布）を均一化する。第 1 のレーザ光源 4 1 から出力された第 1 のパルスレーザビームと、第 2 のレーザ光源 3 1 から出力された第 2 のパルスレーザビームとは、半導体基板 1 0 の表面において、ほぼ同一の長尺領域に入射する。シリンドリカルレンズアレイ群 4 4 及びコンデンサレンズ 4 6 が、第 1 のレーザ光源 4 1 から出力された第 1 のパルスレーザビーム用のホモジナイザとして機能し、シリンドリカルレンズアレイ群 3 6 及びコンデンサレンズ 4 6 が、第 2 のレーザ光源 3 1 から出力された第 2 のパルスレーザビーム用のホモジナイザとして機能する。

[0026] 半導体基板 1 0 は、ステージ 4 8 に保持されている。半導体基板 1 0 の表面に平行な面を X Y 面とし、半導体基板 1 0 の表面の法線方向を Z 方向とする X Y Z 直交座標系を定義する。ステージ 4 8 は、制御装置 4 9 からの制御を受けて、半導体基板 1 0 を X 方向及び Y 方向に移動させる。制御装置 4 9 が、固体レーザ発振器 3 1 A、3 1 B にトリガ信号を送信する。固体レーザ発振器 3 1 A、3 1 B は、制御装置 4 9 からのトリガ信号の受信に同期して、第 2 のパルスレーザビームを出力する。また、制御装置 4 9 は、第 1 のレーザ光源 4 1 から出力される第 1 のパルスレーザビームの出力タイミング、及びパルス幅を制御する。

[0027] 図 4 A～図 4 G を参照して、実施例による半導体装置の製造方法について

説明する。図4 A～図4 Gは、製造途中段階における半導体装置の部分断面図を示している。

[0028] 図4 Aに示すように、半導体基板10のIGBT区画11の第1の面13に、ベース領域15、エミッタ領域16、ゲート電極17、及びゲート絶縁膜18を含む素子構造が形成されている。ダイオード区画12の第1の面13に、アノード領域25が形成されている。アノード領域25及びベース領域15のドーパントは、同一のイオン注入工程で注入される。

[0029] IGBT区画11の第2の面14の表層部に、リン(P) (第1のドーパント) をイオン注入することにより、バッファ領域21 (図2) となる第1の注入領域21aを形成する。イオン注入により、第1の注入領域21a内に格子欠陥50が形成される。

[0030] 図4 Bに示すように、IGBT区画11の第2の面14の表層部に、ボロン(B) (第2のドーパント) をイオン注入することにより、コレクタ領域20 (図2) となる第2の注入領域20aを形成する。第2の注入領域20aは、第1の注入領域21aよりも浅い。第2の注入領域20a内にも格子欠陥50が形成される。

[0031] 図4 Cに示すように、ダイオード区画12の第2の面14の表層部にリン(第3のドーパント) をイオン注入することにより、カソード領域26 (図2) となる第3の注入領域26aを形成する。第3の注入領域26aのリン濃度は、第1の注入領域21aのリン濃度及び第2の注入領域20aのボロン濃度より高い。ボロンよりも重いリンを、高濃度に注入することにより、第3の注入領域26aはアモルファス状態になる。

[0032] 図4 Dに示すように、半導体基板10のIGBT区画11及びダイオード区画12を、第1のパルスレーザビーム55で走査する。第1のパルスレーザビーム55は、第1のレーザ光源41 (図3) から出力されたものである。第1のパルスレーザビーム55のパルス幅は $10\mu\text{s} \sim 20\mu\text{s}$ であり、半導体基板10の表面におけるパルスエネルギー密度は $4\text{J}/\text{cm}^2 \sim 7\text{J}/\text{cm}^2$ である。走査方向に関するオーバーラップ率は、 $50\% \sim 75\%$ である。走

査方向に関するビーム断面の幅を W_t で表し、時間軸上で相互に隣り合う2ショットのパルスレーザビームのビーム断面が重なる部分の幅を W_o で表したとき、オーバーラップ率は W_o/W_t で定義される。

[0033] 上述のレーザアニール条件では、結晶状態のIGBT区画11は溶融しないが、アモルファス状態のダイオード区画12の第3の注入領域26aは、部分的に（斑状に）溶融する。

[0034] 図4Eに、第1のパルスレーザビーム55でレーザアニールを行った後の半導体基板10の断面図を示す。IGBT区画11においては、第1の注入領域21a及び第2の注入領域20a（図4B）で固相成長が生じることにより、イオン注入されたリン及びボロンが活性化され、バッファ領域21及びコレクタ領域20が形成される。このとき、格子欠陥50が浅い領域に移動する。

[0035] ダイオード区画12においては、部分的に溶融した第3の注入領域26aが固化することにより、その表面が荒れる。深いバッファ領域21の活性化を行うためにアニール条件を最適化すると、アモルファス状態の第3の注入領域26aの表層部が部分的に溶融してしまう。第3の注入領域26aを溶融させない条件でアニールを行うと、深いバッファ領域21の十分な活性化を行うことが困難である。言い換えると、実施例では、バッファ領域21の活性化のためのレーザアニールによって、ダイオード区画12の表面に荒れが発生することを許容している。

[0036] 図4Fに示すように、半導体基板10のIGBT区画11及びダイオード区画12を、第2のパルスレーザビーム56で走査する。第2のパルスレーザビーム56は、第2のレーザ光源31（図3）から出力されたものである。2つの固体レーザ発振器31A、31B（図3）から出力される2つのレーザパルスの各々のパルス幅は $0.1\mu s \sim 0.25\mu s$ であり、先行するレーザパルスの入射から後続のレーザパルスの入射までの遅延時間は $0.3\mu s \sim 1\mu s$ である。2つのレーザパルスの各々のパルスエネルギー密度は、 $0.8J/cm^2 \sim 2.2J/cm^2$ である。走査方向に関するオーバーラップ

率は50%～80%である。なお、本実施例では、2つのレーザパルスを、わずかの遅延時間で半導体基板10に入射させる方法を採用したが、1つのレーザパルスを入射させる方法を採用することも可能である。

[0037] 上述のレーザアニール条件では、浅いコレクタ領域20及び第3の注入領域26aが溶融する。なお、この条件では、半導体基板10の深いバッファ領域21まで十分加熱することができないため、第1の注入領域21a（図4B）内のドーパントを十分活性化させることはできない。実施例においては、第1のパルスレーザビーム55によるレーザアニール（図4D）で、第1の注入領域21a内のドーパントが既に活性化されている。従って、図4Fに示した第2のパルスレーザビーム56を用いたレーザアニールで、深い第1の注入領域21a（図4B）内のドーパントを活性化させる必要はない。

[0038] 図4Gに、第2のパルスレーザビーム56でレーザアニールを行った後の半導体基板10の断面図を示す。第3の注入領域26a（図4F）が溶融した後、結晶化（固化）することにより、第3のドーパントが活性化し、カソード領域26が形成される。さらに、コレクタ領域20が溶融した後、結晶化することにより、格子欠陥50（図4D）がほぼ消滅する。

[0039] 第2のパルスレーザビーム56によるレーザアニールでは、アモルファス状態の第3の注入領域26a（図4F）と、半導体基板10の単結晶領域との境界まで溶融する。この境界から結晶がエピタキシャル成長することにより、カソード領域26の結晶性を高め、その表面の荒れを解消することができる。

[0040] 上記実施例においては、第1のパルスレーザビーム55（図4D）を用いたレーザアニールにより、深い第1の注入領域21a内の第1のドーパントを活性化させることができる。さらに、第2のパルスレーザビーム56（図4F）によるレーザアニールにより、ダイオード区画12の表面荒れを解消することができる。パルス幅が相対的に長く、パルスエネルギー密度が相対的に低い第1のパルスレーザビーム55は、深い領域の活性化アニールに適し

ている。逆に、パルス幅が相対的に短く、パルスエネルギー密度が相対的に高い第2のパルスレーザビーム56は、浅い領域の活性化アニールに適している。第2のパルスレーザビーム56は、パルス幅が短いため、第2の面14（図4F）を融点以上まで加熱しても、第1の面13の温度上昇を抑制することができる。これにより、第1の面13に形成されているIGBTの素子構造にダメージを与えることなく、第2の面14の表層部をアニールすることができる。

[0041] 次に、図5A～図5Gを参照して、他の実施例による半導体装置の製造方法について説明する。図5A～図5Gは、製造途中段階における半導体装置の部分断面図を示している。

[0042] 図5Aに示すように、半導体基板10の第1の面13に、IGBTの素子構造及びアノード領域25が形成されている。IGBT区画11の第2の面14の表層部にリン（第1のドーパント）をイオン注入することにより、第1の注入領域21aを形成する。第1の注入領域21aに、格子欠陥50が形成される。

[0043] 図5Bに示すように、半導体基板10のIGBT区画11及びダイオード区画12を、第1のパルスレーザビーム55で走査する。このアニール条件は、図4Dに示した第1のパルスレーザビーム55によるアニール条件と同一である。このレーザアニールにより、第1の注入領域21a内の第1のドーパントが活性化される。この段階でダイオード区画12がアモルファス化されていないため、ダイオード区画12の表層部は溶融しない。

[0044] 図5Cに、第1のパルスレーザビーム55によるレーザアニール後の半導体基板10の断面図を示す。第1の注入領域21a（図5B）内の第1のドーパントが活性化されることにより、バッファ領域21が形成される。格子欠陥50が、バッファ領域21の深い領域から浅い領域に移動する。ダイオード区画12の表面に荒れは発生していない。

[0045] 図5Dに示すように、IGBT区画11の表層部にボロン（第2のドーパント）をイオン注入することにより、第2の注入領域20aを形成する。第

2の注入領域20aは、バッファ領域21よりも浅い。第2の注入領域20a内に格子欠陥50が残存している。

[0046] 図5Eに示すように、ダイオード区画12の表層部にリン（第3のドーパント）をイオン注入することにより、第3の注入領域26aを形成する。第3の注入領域26aは、アモルファス状態になる。

[0047] 図5Fに示すように、半導体基板10のIGBT区画11及びダイオード区画12を第2のパルスレーザビーム56で走査する。このアニール条件は、図4Fに示した第2のパルスレーザビーム56によるレーザアニールの条件と同一である。第2のパルスレーザビーム56によるレーザアニールにより、第2の注入領域20a及び第3の注入領域26aが溶融する。

[0048] 図5Gに、第2のパルスレーザビーム56でレーザアニールを行った後の半導体基板10の断面図を示す。第3の注入領域26a（図5F）が溶融した後、結晶化することにより、第3のドーパントが活性化し、カソード領域26が形成される。さらに、第2の注入領域20a（図5F）が溶融した後、結晶化することにより、第2のドーパントが活性化し、コレクタ領域20が形成される。第2の注入領域20a内の格子欠陥50（図5F）はほぼ消滅する。

[0049] 図5A～図5Gに示した実施例では、第1のパルスレーザビーム55（図5B）を用いたレーザアニールにより、深い第1の注入領域21a内のドーパントを活性化させることができる。さらに、第2のパルスレーザビーム56を用いたレーザアニールにおいて、半導体基板10の表層部の全域が溶融するため、斑状に溶融することに起因する表面荒れは生じない。

[0050] 以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

符号の説明

[0051] 10 半導体基板
11 IGBT区画

- 1 2 ダイオード区画
- 1 3 第1の面
- 1 4 第2の面
- 1 5 p型ベース領域
- 1 6 n型エミッタ領域
- 1 7 ゲート電極
- 1 8 ゲート絶縁膜
- 1 9 エミッタ電極
- 2 0 p型コレクタ領域
- 2 0 a 第2の注入領域
- 2 1 n型バッファ領域
- 2 1 a 第1の注入領域
- 2 2 コレクタ電極
- 2 5 アノード領域
- 2 6 カソード領域
- 2 6 a 第3の注入領域
- 2 7 アノード電極
- 2 8 カソード電極
- 3 1 第2のレーザ光源
- 3 1 A、3 1 B 固体レーザ発振器
- 3 2 A、3 2 B アッテネータ
- 3 3 A、3 3 B ビームエキスパンダ
- 3 4 ミラー
- 3 5 ビームスプリッタ
- 3 6 シリンドリカルレンズアレイ群
- 3 7 ベンディングミラー
- 4 1 第1のレーザ光源
- 4 2 アッテネータ

- 4 3 ビームエキスパンダ
- 4 4 シリンドリカルレンズアレイ群
- 4 5 ダイクロイックミラー
- 4 6 コンデンサレンズ
- 4 7 伝搬光学系
- 4 8 ステージ
- 4 9 制御装置
- 5 0 格子欠陥
- 5 5 第 1 のパルスレーザビーム
- 5 6 第 2 のパルスレーザビーム

請求の範囲

[請求項1]

(a) 表面に I G B T 区画とダイオード区画とが画定された半導体基板の前記 I G B T 区画の表層部に、第 1 導電型の第 1 のドーパントをイオン注入して第 1 の注入領域を形成する工程と、

(b) 前記半導体基板の前記 I G B T 区画の、前記第 1 の注入領域より浅い領域に、前記第 1 導電型とは反対の第 2 導電型の第 2 のドーパントをイオン注入することにより、第 2 の注入領域を形成する工程と、

(c) 前記半導体基板の前記ダイオード区画の表層部に、前記第 1 導電型の第 3 のドーパントを、前記第 2 のドーパントより高濃度にイオン注入することにより、注入された領域をアモルファス化して第 3 の注入領域を形成する工程と、

(d) 前記工程 (a)、(b) 及び (c) の後に、前記半導体基板の前記 I G B T 区画及び前記ダイオード区画を、前記第 3 の注入領域が部分的に溶融し、前記第 1 の注入領域の前記第 1 のドーパントが活性化する条件で、第 1 のパルスレーザビームで走査する工程と、

(e) 前記工程 (d) の後に、前記半導体基板の前記 I G B T 区画及び前記ダイオード区画を、前記第 1 のパルスレーザビームよりパルス幅の短い第 2 のパルスレーザビームで走査することにより、前記半導体基板の前記 I G B T 区画及び前記ダイオード区画の全域において、前記第 2 の注入領域より浅い表層部を溶融させ、結晶化させる工程と

を有する半導体装置の製造方法。

[請求項2]

前記工程 (d) において、前記半導体基板の前記 I G B T 区画及び前記ダイオード区画を、前記半導体基板の前記 I G B T 区画は溶融しない条件で、前記第 1 のパルスレーザビームで走査する請求項 1 に記載の半導体装置の製造方法。

[請求項3]

前記工程 (c) で形成される前記第 3 の注入領域は、前記工程 (a

）で形成される前記第1の注入領域より浅い請求項1または2に記載の半導体装置の製造方法。

[請求項4]

（a）表面にIGBT区画とダイオード区画とが画定された半導体基板の前記IGBT区画の表層部に、第1導電型の第1のドーパントをイオン注入して第1の注入領域を形成する工程と、

（b）前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記半導体基板の表面が溶融しない条件で、第1のパルスレーザビームで走査することにより、前記第1の注入領域の前記第1のドーパントを活性化させる工程と、

（c）前記工程（b）の後に、前記半導体基板の前記IGBT区画の、前記第1の注入領域より浅い領域に、前記第1導電型とは反対の第2導電型の第2のドーパントをイオン注入することにより、第2の注入領域を形成する工程と、

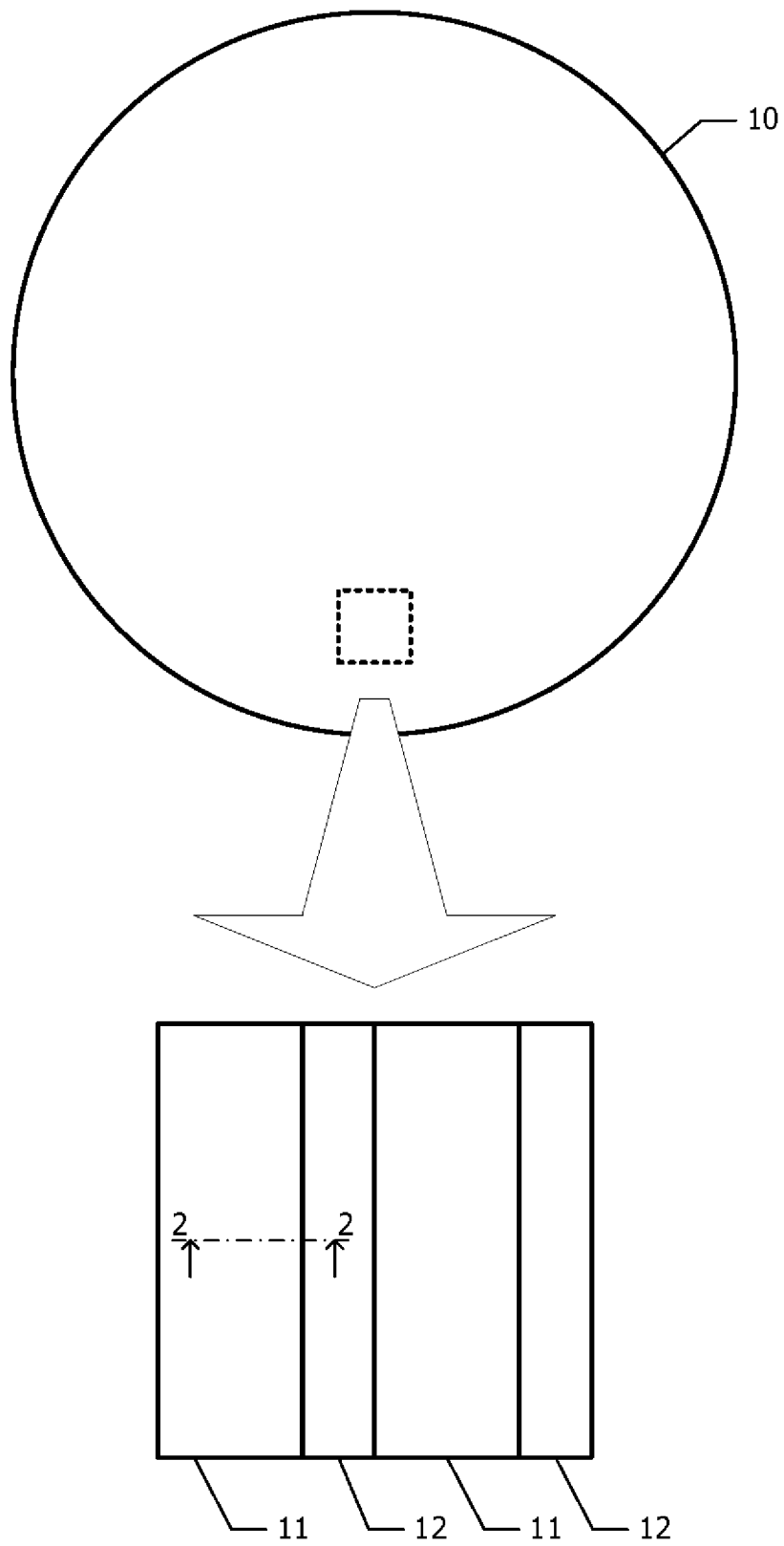
（d）前記半導体基板の前記ダイオード区画の表層部に、前記第1導電型の第3のドーパントを、前記第2のドーパントより高濃度にイオン注入することにより、注入された領域をアモルファス化して第3の注入領域を形成する工程と、

（e）前記工程（c）及び（d）の後に、前記半導体基板の前記IGBT区画及び前記ダイオード区画を、前記第1のパルスレーザビームよりパルス幅の短い第2のパルスレーザビームで走査することにより、前記半導体基板の前記第2の注入領域及び前記第3の注入領域の少なくとも表層部を溶融させて、結晶化させることにより、前記第2のドーパント及び前記第3のドーパントを活性化させる工程とを有する半導体装置の製造方法。

[請求項5]

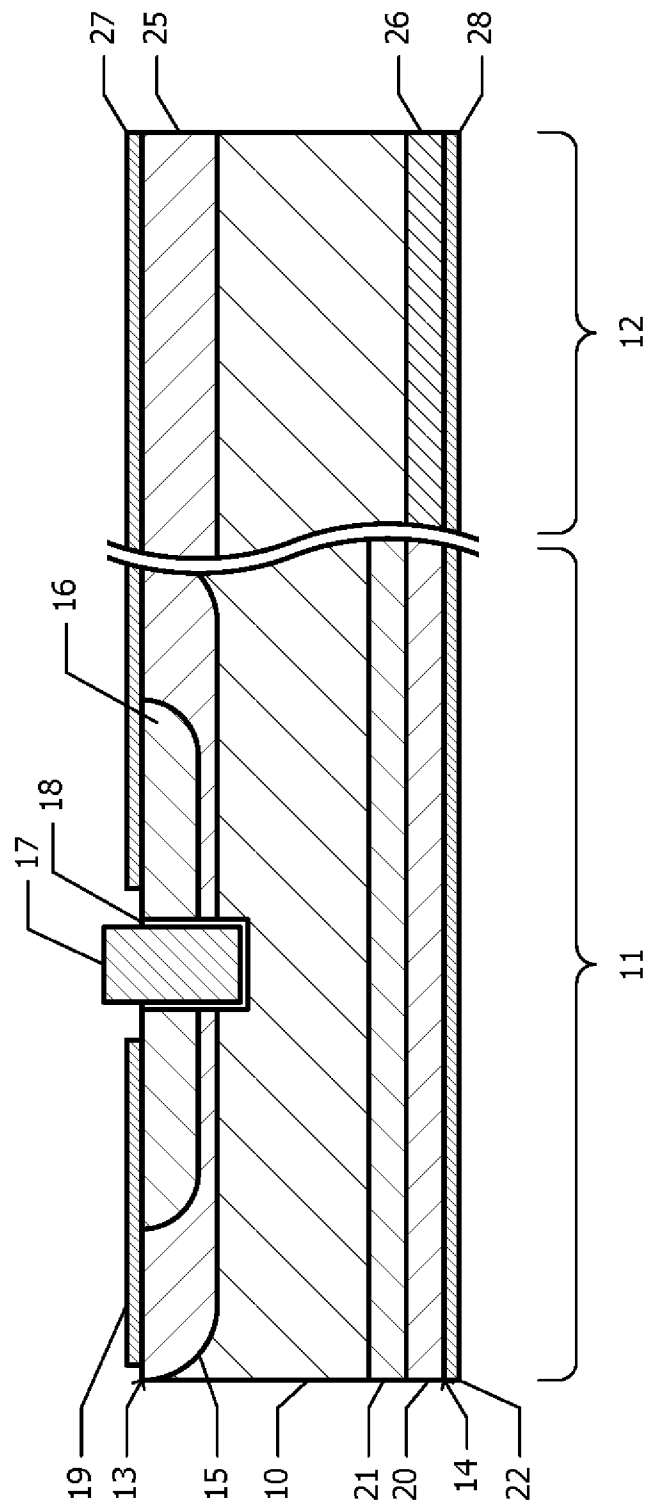
前記工程（b）で用いられる前記第1のパルスレーザビームは、前記工程（d）で形成されるアモルファス化された前記第3の注入領域の少なくとも表層部を溶融させることができる条件で前記半導体基板を走査する請求項4に記載の半導体装置の製造方法。

[図1]

Fig.1

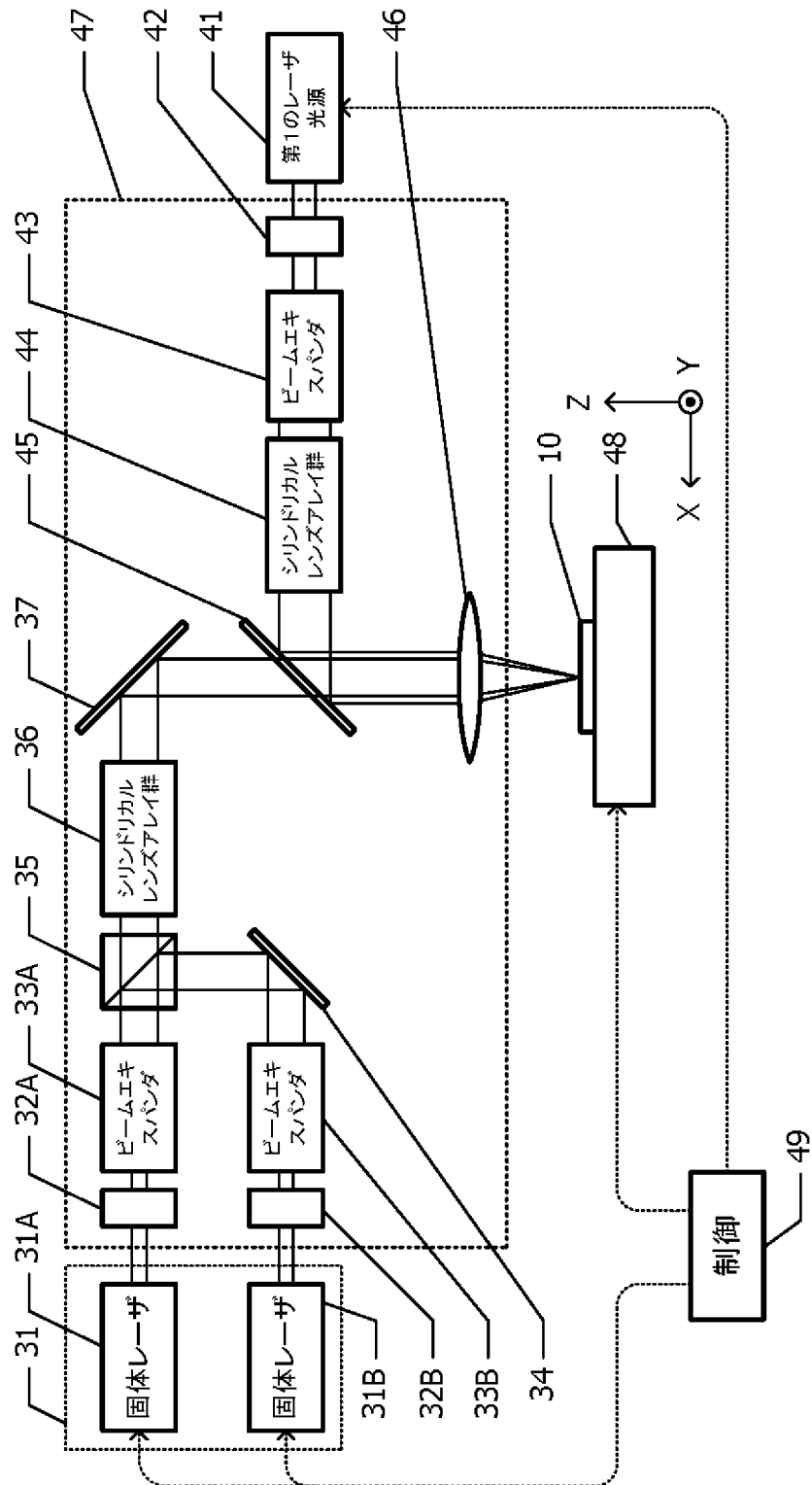
[図2]

Fig.2



[図3]

Fig.3



[図4-1]

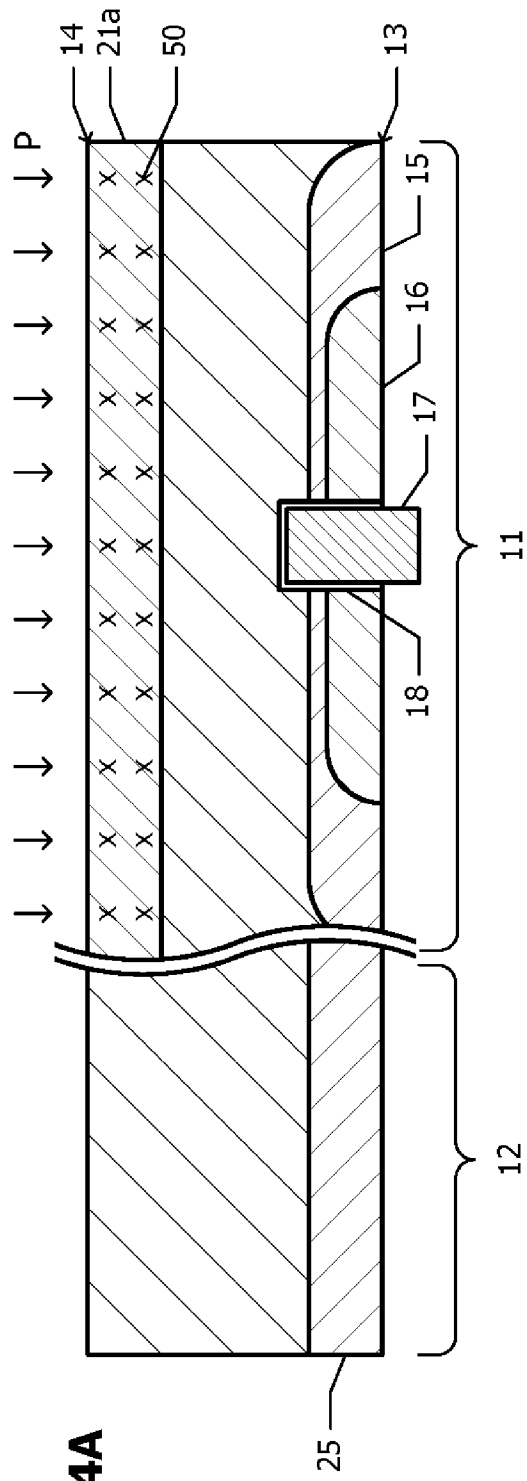


Fig. 4A

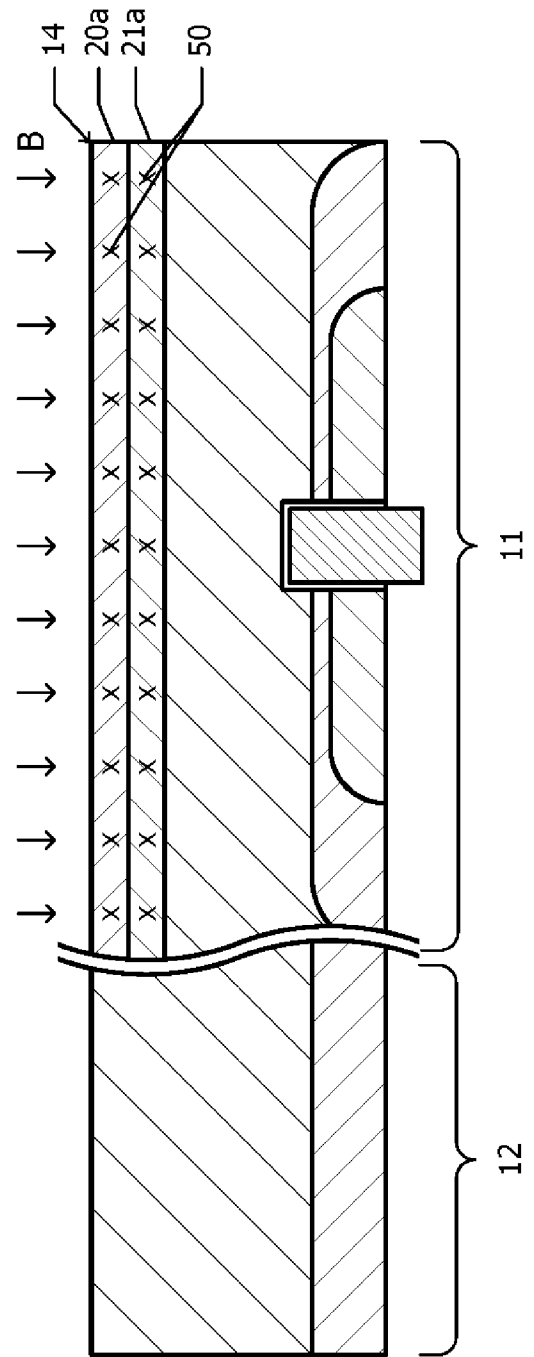
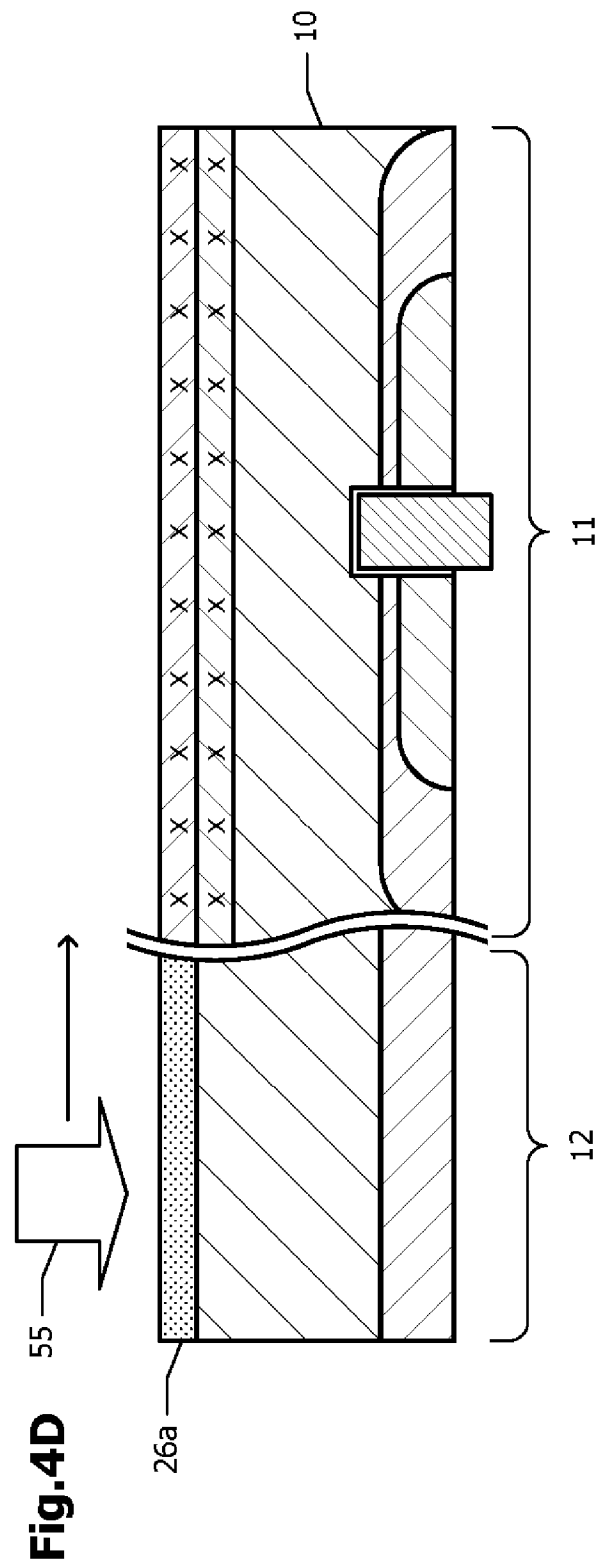
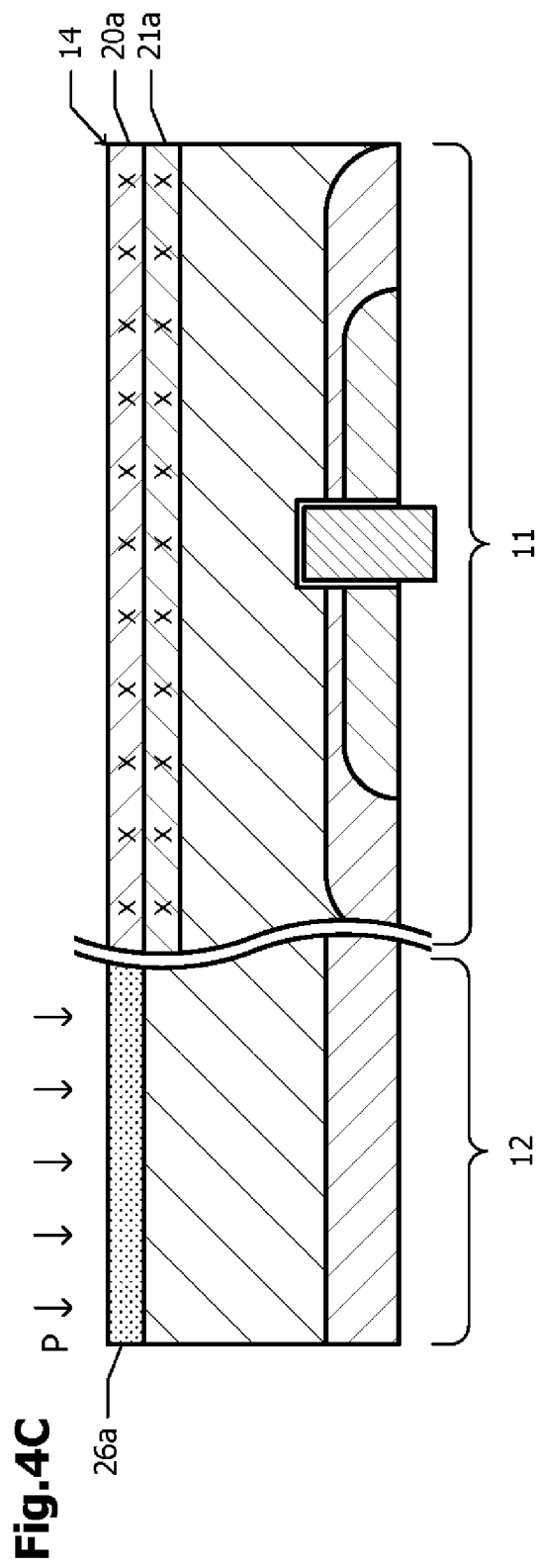
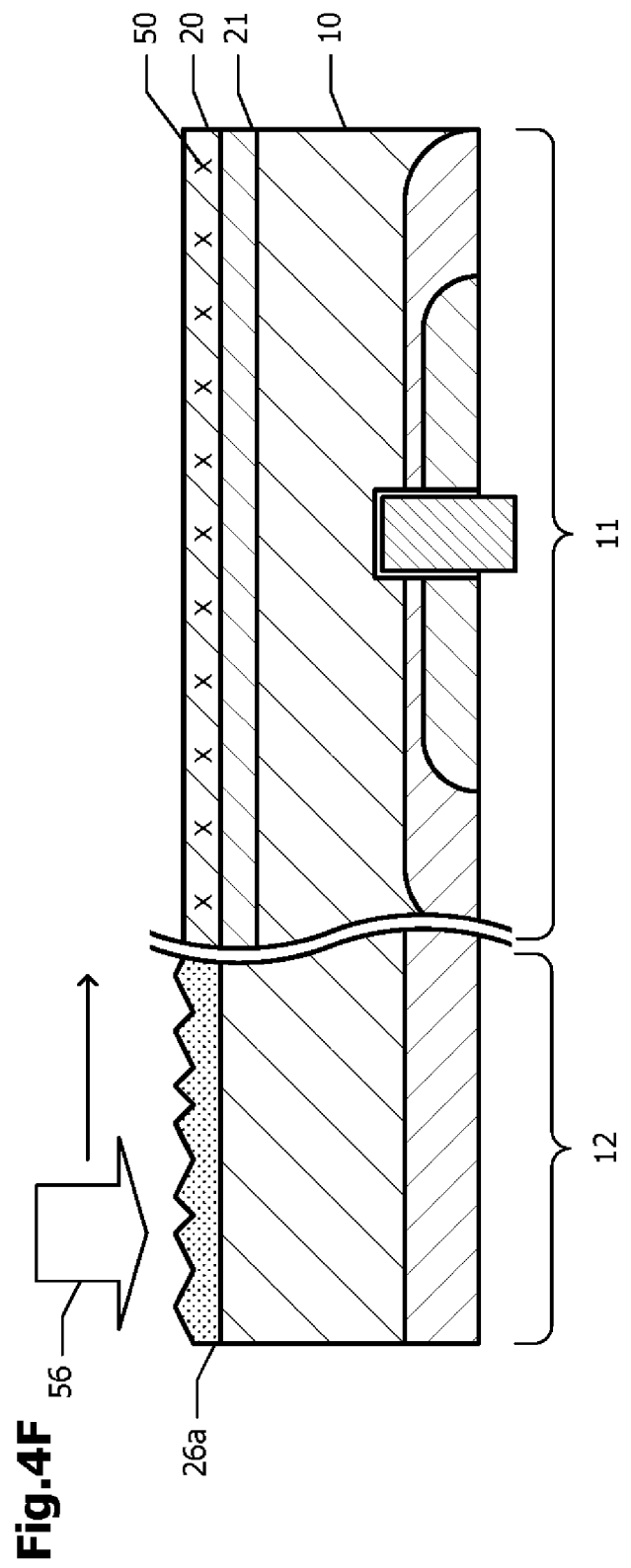
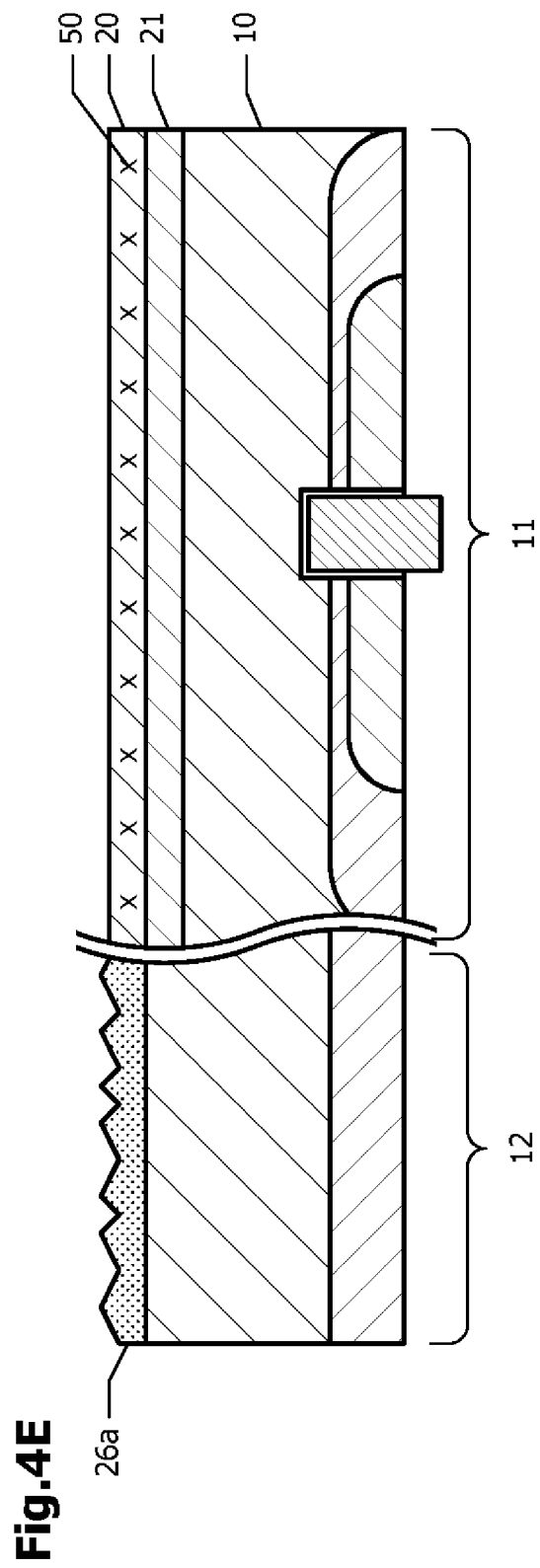


Fig. 4B

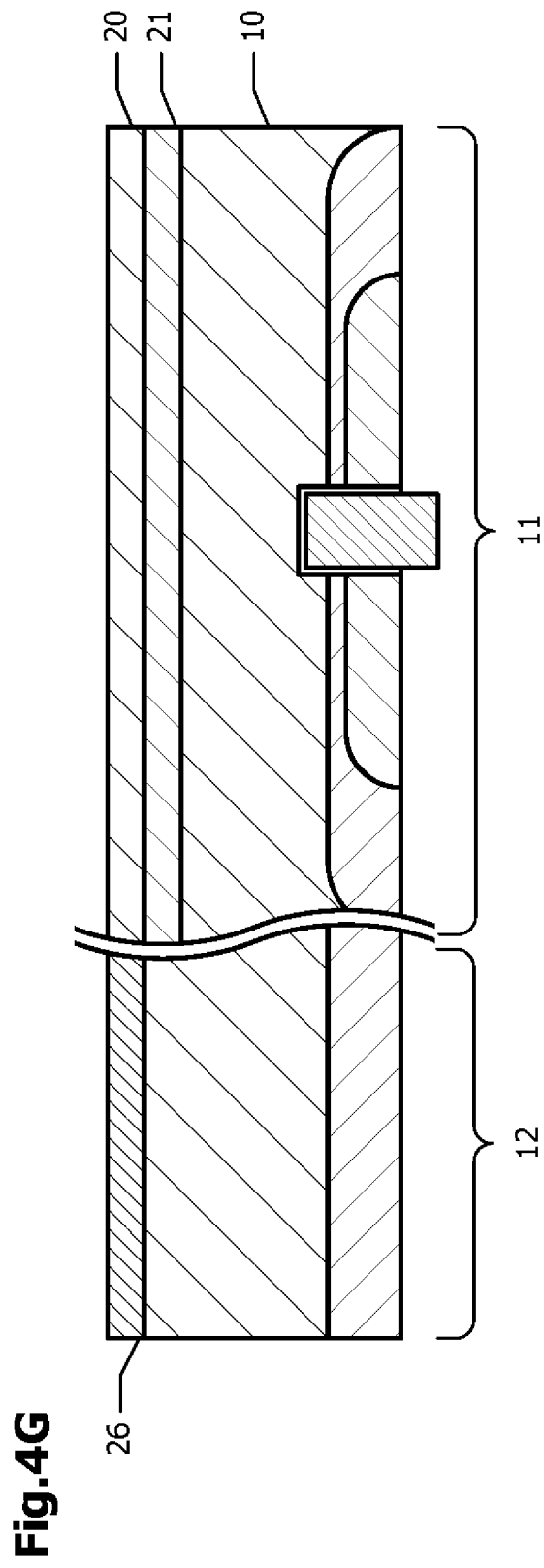
[図4-2]



[図4-3]



[図4-4]



[図5-1]

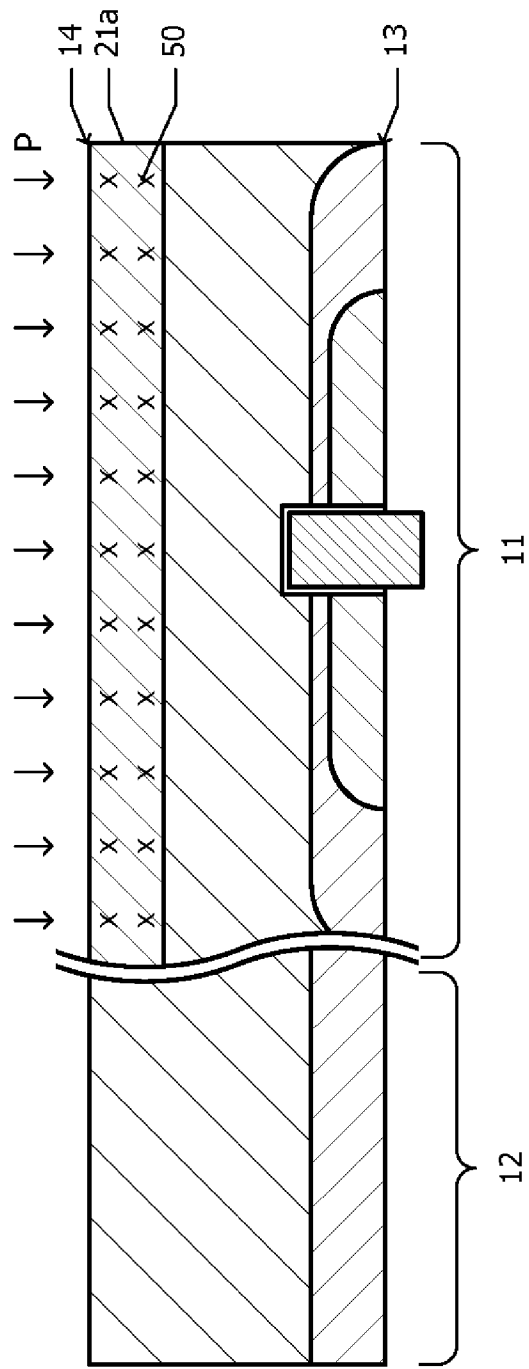


Fig. 5A

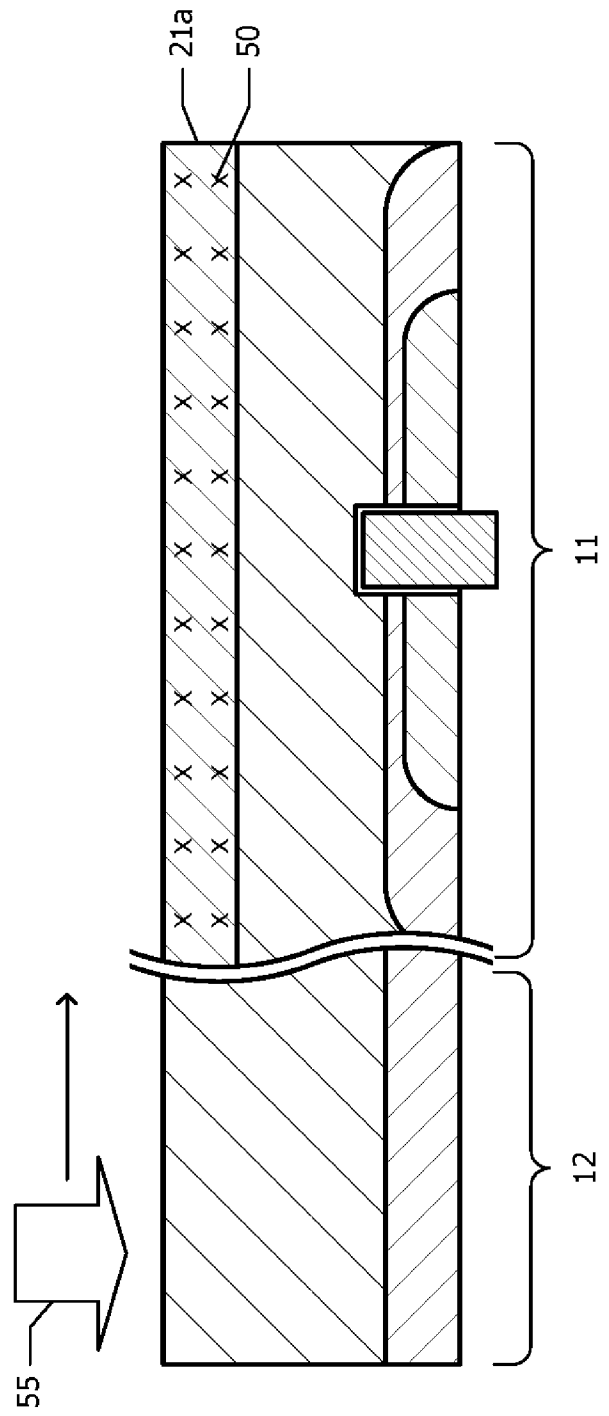


Fig. 5B

[図5-2]

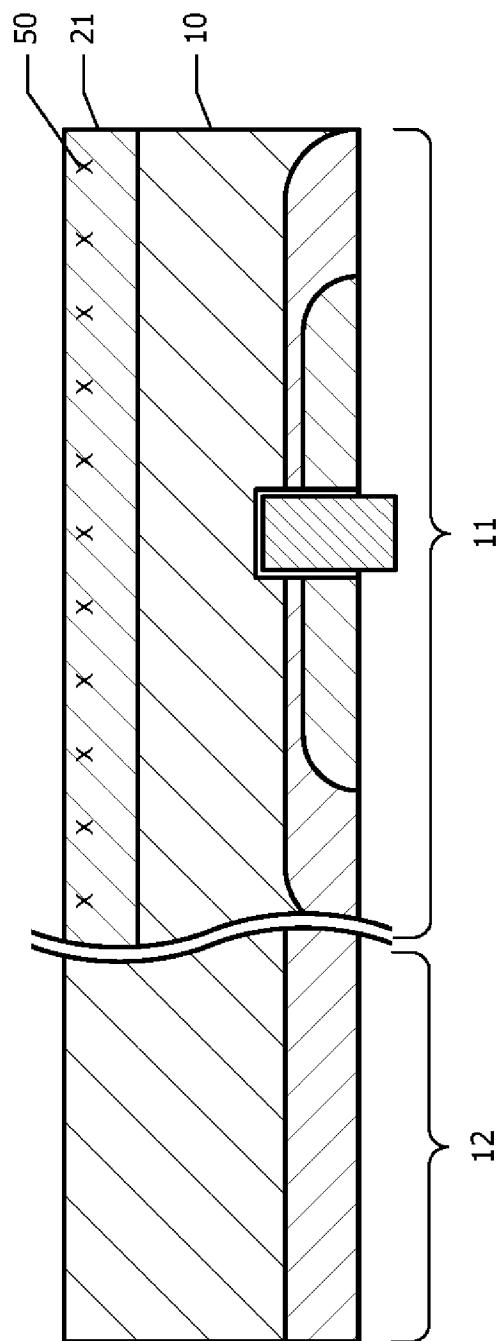


Fig. 5C

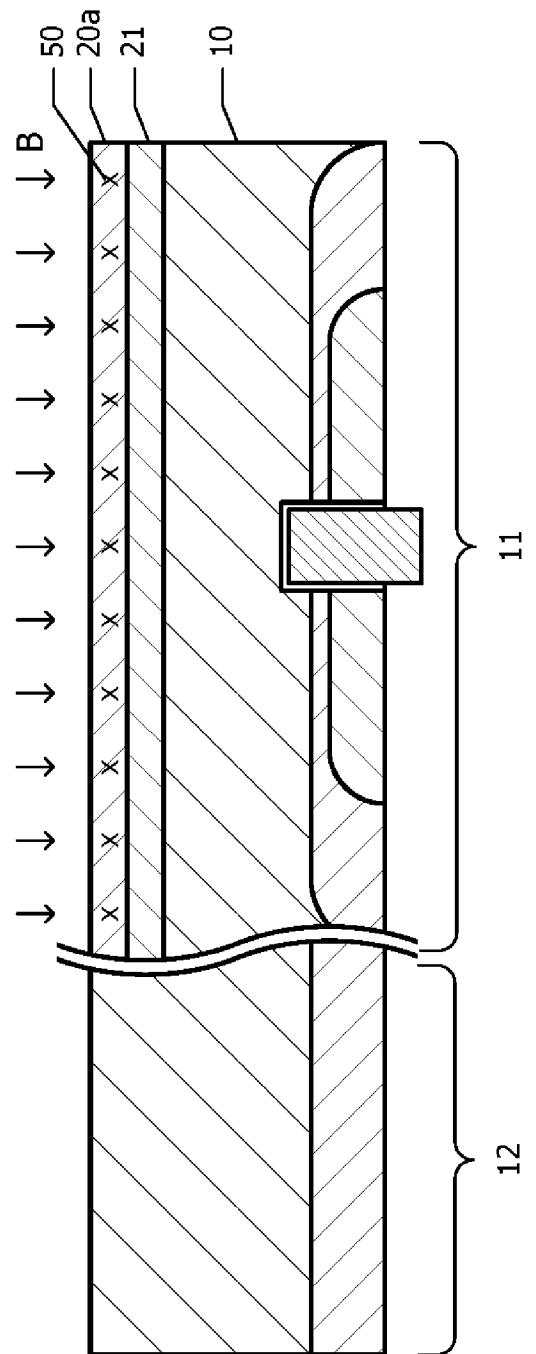
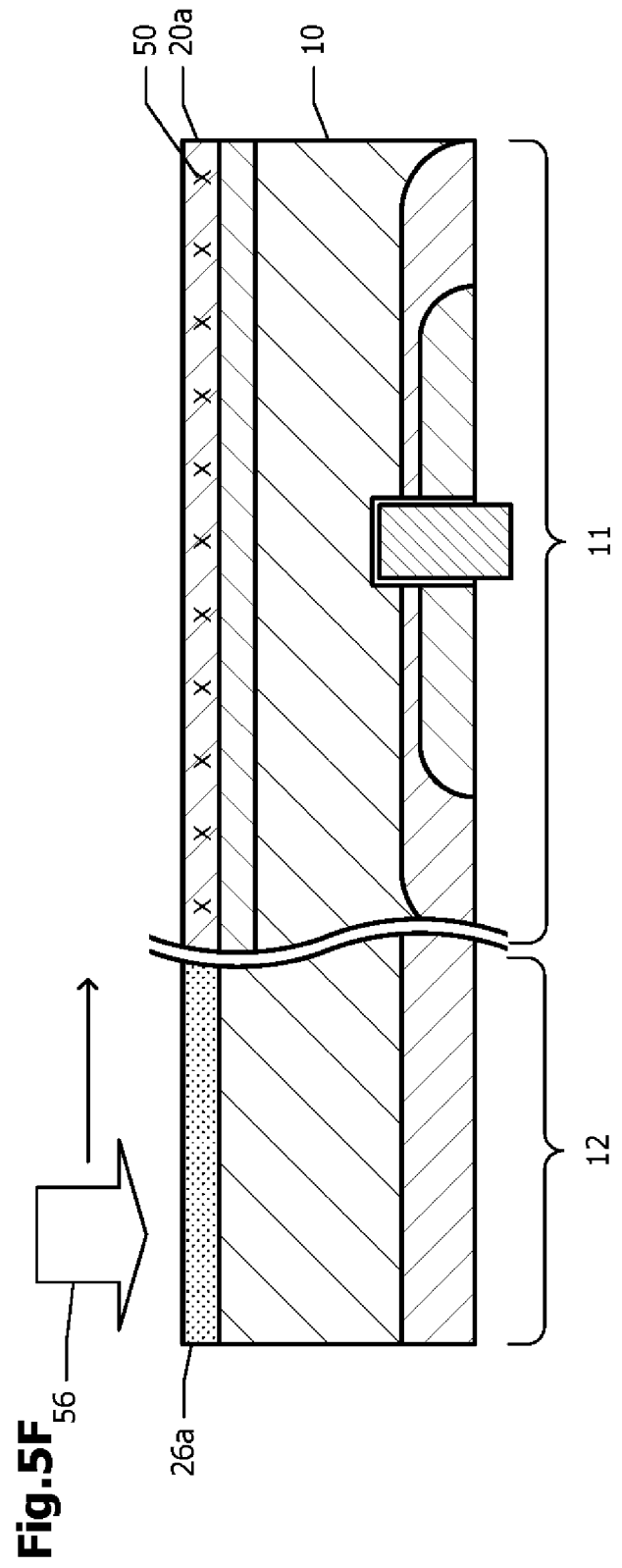
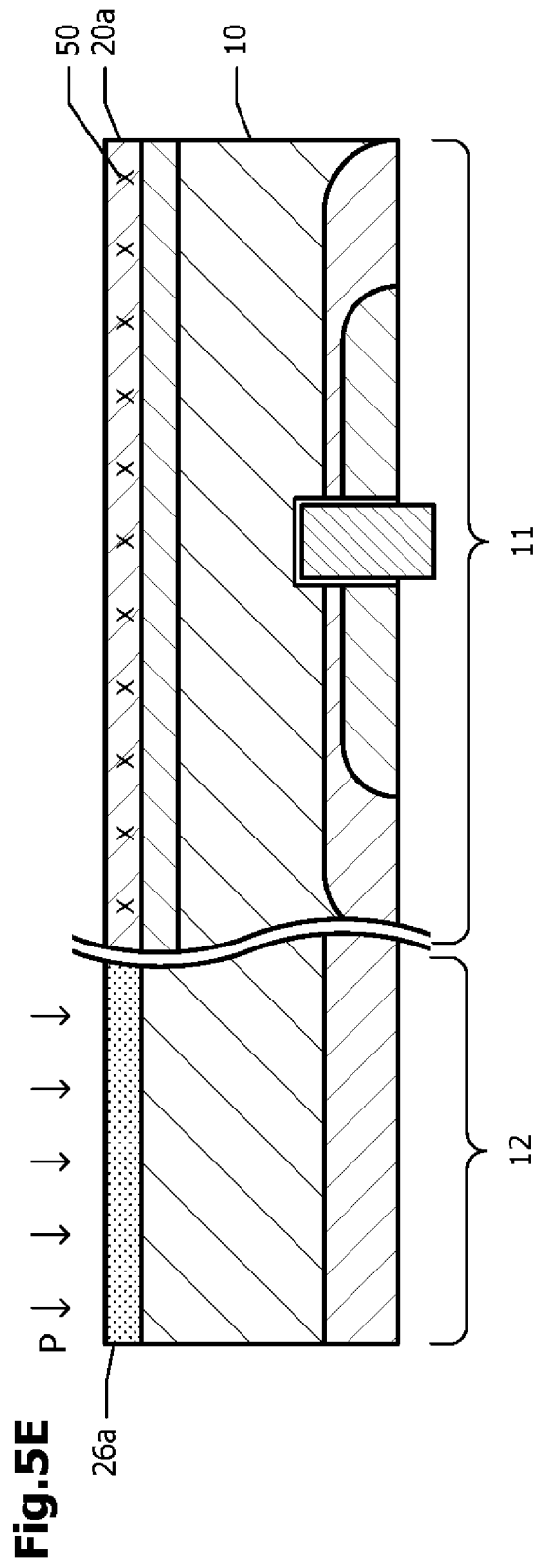
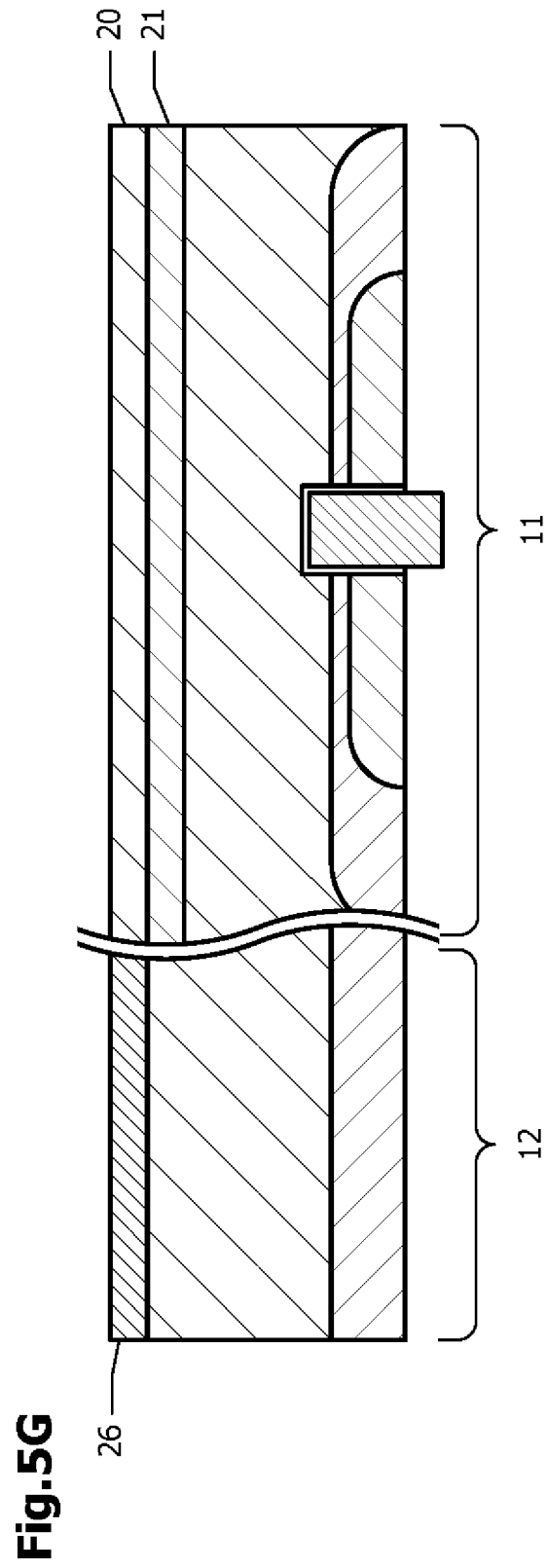


Fig. 5D

[図5-3]



[図5-4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/054614

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/739(2006.01)i, H01L21/265(2006.01)i, H01L21/336(2006.01)i,
H01L27/04(2006.01)i, H01L29/78(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/739, H01L21/265, H01L21/336, H01L27/04, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-197122 A (Toshiba Corp.), 30 September 2013 (30.09.2013), paragraphs [0051] to [0066]; fig. 17 to 27 & US 2013/0240947 A1 & CN 103311242 A	4-5 1-3
Y A	JP 2012-164921 A (Sumitomo Heavy Industries, Ltd.), 30 August 2012 (30.08.2012), paragraphs [0012] to [0051], [0069] to [0070]; fig. 1 to 9 & WO 2012/107979 A1 & EP 2674967 A1 & TW 201239955 A & CN 103339712 A & KR 10-2013-0115350 A	4-5 1-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
28 April 2015 (28.04.15)

Date of mailing of the international search report
19 May 2015 (19.05.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/054614

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2014-41909 A (Sumitomo Heavy Industries, Ltd.), 06 March 2014 (06.03.2014), paragraph [0027] & WO 2014/030431 A1 & TW 201408412 A	5 1-3
A	JP 2010-171057 A (Denso Corp.), 05 August 2010 (05.08.2010), paragraphs [0031] to [0057]; fig. 1 to 3 (Family: none)	1-3

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/739(2006.01)i, H01L21/265(2006.01)i, H01L21/336(2006.01)i, H01L27/04(2006.01)i, H01L29/78(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/739, H01L21/265, H01L21/336, H01L27/04, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2013-197122 A（株式会社東芝）2013.09.30, 段落[0051]-[0066], 図 17-27 & US 2013/0240947 A1 & CN 103311242 A	4-5 1-3
Y A	JP 2012-164921 A（住友重機械工業株式会社）2012.08.30, 段落[0012]-[0051], [0069]-[0070], 図 1-9 & WO 2012/107979 A1 & EP 2674967 A1 & TW 201239955 A & CN 103339712 A & KR 10-2013-0115350 A	4-5 1-3

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 8 . 0 4 . 2 0 1 5

国際調査報告の発送日

1 9 . 0 5 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

早川 朋一

5 F

9 7 3 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2014-41909 A (住友重機械工業株式会社) 2014. 03. 06, 段落[0027] & WO 2014/030431 A1 & TW 201408412 A	5 1-3
A	JP 2010-171057 A (株式会社デンソー) 2010. 08. 05, 段落[0031]-[0057], 図 1-3 (ファミリーなし)	1-3