[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G03F 7/00 (2006.01)
G03F 1/00 (2006.01)
H01B 13/00 (2006.01)
H01L 21/02 (2006.01)

[12] 发明专利申请公布说明书

[21] 申请号 200780012119.9

[43] 公开日 2009 年 5 月 20 日

[11] 公开号 CN 101438207A

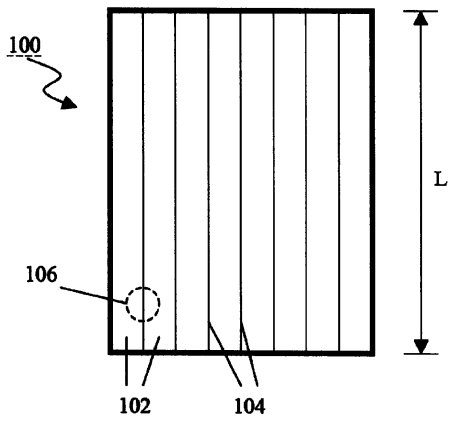
[22] 申请日 2007.3.29
[21] 申请号 200780012119.9
[30] 优先权
[32] 2006.3.31 [33] US [31] 11/394,723
[86] 国际申请 PCT/US2007/065521 2007.3.29
[87] 国际公布 WO2007/115105 英 2007.10.11
[85] 进入国家阶段日期 2008.10.6
[71] 申请人 应用材料股份有限公司
地址 美国加利福尼亚州
[72] 发明人 P·G·伯登
[74] 专利代理机构 上海专利商标事务所有限公司
代理人 陆 嘉
权利要求书 3 页 说明书 12 页 附图 7 页

[54] 发明名称

利用蚀刻与沉积工艺制造改进式薄膜型太阳能电池互连的方法

[57] 摘要

本发明提供一种在太阳光电模块内形成互连的方法。根据本发明的一个方面，该方法包含类似制作现有集成电路的工艺步骤。例如，该方法可包含屏蔽与蚀刻以在电池之间形成隔离凹槽，以及额外的蚀刻以形成邻接该凹槽的导电阶梯，其中该导电阶梯可形成电池之间的互连。根据本发明的另一个方面，用以形成导电阶梯的方法可为自对准，诸如将一镜子定位于模块上方以及由基材下方以一角度曝光光刻胶一或多次，并蚀刻以显露出该导电阶梯。根据另一个方面，该工艺可包含于模块中形成网格线的步骤，以改善在结构中的电流传导。



1. 一种在薄膜太阳光电模块中形成互连的方法，包含：

制备太阳光电模块层的堆栈于基材的顶表面上；

形成隔离凹槽，其具有完全穿透该堆栈的第一与第二实质平行的边缘，同时在邻接该凹槽的该第一与该第二边缘处留下光刻胶于该堆栈的顶部；

曝光邻接该凹槽的该第一边缘的光刻胶区域；以及

利用该曝光的光刻胶来蚀穿该堆栈的一或多层，以形成邻接该凹槽的该第一边缘的接触阶梯。

2. 如权利要求 1 所述的方法，其中该曝光步骤包含：

设置反射体于该堆栈上；以及

由下方以角度穿过该凹槽以照射该基材，由此使光反射离开该反射体并曝光邻接该第一边缘的该光刻胶。

3. 如权利要求 1 所述的方法，更包含沉积绝缘体于该凹槽中。

4. 如权利要求 1 所述的方法，其中形成该隔离凹槽的步骤包含：

提供该光刻胶于该堆栈的顶部；

利用光微影技术曝光并显影该光刻胶部分；以及

利用该未显影光刻胶当作屏蔽层以蚀穿该堆栈。

5. 如权利要求 1 所述的方法，更包含：

由下方以第二角度穿透该凹槽以第二次照射该基材，由此使光反射离开该反射体并曝光邻接该第二边缘的该光刻胶；以及

移除该曝光的光刻胶以于该堆栈顶部上形成邻接该凹槽的该第二边缘的接触区域。

6. 如权利要求 1 所述的方法，其中该堆栈包含导体层，该导体层具有

底表面邻接该基材，以及其中该蚀刻步骤在该导体层的顶表面停止。

7. 如权利要求 1 所述的方法，其中该堆栈包含导体层与半导体材料层，该导体层具有底表面邻接该基材，该半导体材料层位于该导体层的顶表面上方，以及其中该蚀刻步骤于到达该下层导体的顶表面前即于该半导体材料层中停止。

8. 如权利要求 1 所述的方法，更包含以实质垂直该凹槽的方向形成网格线于该堆栈的顶部导体层中。

9. 如权利要求 1 所述的方法，其中该蚀刻步骤包含湿式蚀刻。

10. 如权利要求 1 所述的方法，更包含：

于形成该接触阶梯之后，沉积覆盖层绝缘体；

进行顶部蚀刻，由此留下对应该凹槽与该接触阶梯的绝缘体部分于该堆栈的壁上。

11. 如权利要求 10 所述的方法，更包含：

于进行该顶部蚀刻之后，沉积顶部导体层；以及

图案化该顶部导体层，以移除该凹槽与该接触阶梯上方的部分。

12. 如权利要求 1 所述的方法，更包含：

形成连接体于邻接该凹槽的该第二边缘的该堆栈的顶部导体与该接触阶梯之间。

13. 如权利要求 12 所述的方法，其中形成连接体的步骤包含于形成该接触阶梯之后，以角度沉积导电材料，由此通过沉积以遮蔽邻接该接触阶梯的堆栈壁。

14. 如权利要求 13 所述的方法，其中是利用蒸发方式以沉积该导电材料。

15. 如权利要求 14 所述的方法，其中是利用溅镀方式以沉积该导电材料。

16. 如权利要求 14 所述的方法，其中该导电材料为一金属。

17. 如权利要求 12 所述的方法，其中形成该连接体的步骤包含：

于形成该接触阶梯之后，提供一层的额外光刻胶；

由下方穿透该凹槽以照射该基材，由此曝光位于该凹槽上方且邻接该凹槽的该第一与第二边缘的该额外光刻胶；

移除该曝光的额外光刻胶，同时留下未曝光的额外光刻胶；

沉积导电材料于该基材上；以及

移除该未曝光的额外光刻胶，由此留下包含该连接体的导电材料。

18. 如权利要求 17 所述的方法，其中该额外光刻胶包含至少两层，以及其中移除该未曝光额外光刻胶的步骤包含剥离工艺。

19. 如权利要求 17 所述的方法，其中该照射步骤包含过度曝光该额外光刻胶。

20. 如权利要求 12 所述的方法，其中该顶部导体层包含透明导体。

利用蚀刻与沉积工艺制造改进式薄膜型太阳能电池互连的方法

技术领域

本发明关于一种太阳光电装置（photovoltaic device），尤其关于一种于薄膜太阳光电装置中制作改善式互连的系统与方法。

背景技术

薄膜太阳能模块可提供合理效能以及低制造成本。这些模块是由各种材料所制成，包含非晶硅（amorphous silicon）、非晶硅锗（amorphous silicon germanium）、铜铟镓硒（copper indium gallium selenide (CIGS)）与镉碲（cadmium telluride）。这些太阳能模块的共同特征为沉积作用发生在诸如玻璃片的大面积绝缘体上。

另一个共同特征在于这些模块使用划线（scribes）与互连，以将大面积沉积层切割成数个电池（cell）以及/或子电池（sub-cell）。以上述方式切割的现有模块显示于图 1 中。如图 1 所示，模块 100 是切割成数个电池 102（即，长条），其通过互连 104 而串联（例如，在此图中是以水平方向电性连接）。通常利用划线与导体而于模块上形成互连。然而，需声明的是，上述模块 100 的长度 L 可为一米或更长。此时，跨过整个模块长度 L 的互连宽度（相当于图 2 中的宽度 W）通常约为 700～1000 微米，以及电池的宽度（即，长条）通常约为 1 公分。如同此领域的技艺人士所知，图 1 显示简化、非实际大小的现有模块，且此模块进一步包含其它未显示于图 1 中的主动与被动组件，诸如电极、保护二极管与接头（terminal）。此外，此模块通常亦包含外部接触以及/或可为环境包覆（environmentally encapsulated）。

已知互连 104 是用以提供不易有连续电阻损耗的高压、低电流输出。例如，一个具 12%效率的 1 平方公尺面板可提供 120 瓦功率。若电池操作电压为 0.6 伏特，那么电流为 200 安培。因为欧姆损耗为 I^2R（其中 I 表示电流而 R 表示电阻），所以薄导电膜具有相当高的电阻，因此大部分功率

都浪费。不过，若模块被分成例如三百个长条，那么电压可为 180 伏特而电流可为 0.56 安培。因此，可减少约 89000 倍的欧姆损耗。

受让予本案的同一专利权人的美国专利申请案 11/245620（AMAT-10468）中阐述形成薄膜太阳光电模块的互连的方法，在此以参考方式纳入该案的内容。该发明的方面包含使用单一激光划线以形成包含阶梯结构的切口，以使底电极（base electrode）显露。该发明的另一个方面为其产生的互连比现有的较窄，所以为更有效率的模块结构。

在该申请案中所述的工艺是显示于图 2A 至图 2E，其与图 1 的一部份互连区域 106 有关。在图 2A 的第一步骤中，整个导体、半导体与接触堆栈 202～206 沉积在诸如玻璃的基材 208 上。在另一个实施例中，层 202 为诸如钼（molybdenum）的金属或诸如氧化锌（ZnO）的透明导电氧化物（TCO）；层 204 为诸如铜铟镓硒的半导体；以及层 206 是为诸如氧化锌的透明导电氧化物。在一些实施例中，整个堆栈的厚度是大约 2～3 微米。

在图 2B 所示的下个步骤中，划线 210 是在底部导体 202 上。如图 2C 所示，第二划线 212 是以较小切口构成，而显露出导电突出部（ledge）214。两个划线 210 与 212 是以激光或机械划线或由上述二者的组合所构成。

在一个同时制作划线的实施例中，使用具有偏斜强度轮廓（skewed intensity profile）的激光束，其在左边的密度大于在右边的密度（以附图的方位而言）。此造成左边的切口比右边的深，而形成突出部（ledge）214。在另一个实施例中，两个激光源是耦接至单一纤维。其中一个为红外线激光源，例如波长为 1064 纳米的钕雅铬（Nd:YAG），因为其光子能量低于半导体的能带所以可穿透堆栈。其首先切穿导体 202。第二个为较短波长的激光源，例如波长为 532 纳米的倍频钕雅铬（doubled Nd:YAG），其切穿半导体 204（诸如，CIGS）但不会切穿导体 202。第二切口的宽度大约在 20 至 50 微米左右，且总宽度 W 可降至 0.01 至 0.2 公分，较现有的更窄。

如图 2D 所示，在划线之后，绝缘体 216 沉积在壁上。在一个较佳实施例中，以后续的自对准方法以沉积绝缘体 216。利用一些现有方式将诸如聚亚醯胺或光刻胶的光感聚合物涂敷于整个模块上，现有方法例如有喷

墨、喷雾或滚轮。由模块背侧穿透玻璃后而曝光聚合物。此自对准曝光是在凹槽中进行（即，除了在凹槽中的部分光刻胶之外，导体层 202 阻挡所有光刻胶的曝光）。接着显影聚合物，仅留下涂布层在左壁上（以图中的方位而言），而左壁因光线穿透凹槽而曝光。

最后，如图 2E 所示，导体 218 沉积在绝缘体 216 上以连接左电池 220 顶部与右电池 222 底部。此使得电池 220 与 222 之间有连续接触。接着以绝缘与导体材料涂敷整个切口的长度（例如，在图 1 中模块的切口的长度 L）以形成互连。

虽然该申请案的方法提供可接受的结果与更窄的互连，但是其具有一些缺点。例如，用于图 2B 与图 2C 步骤中的激光剥离（laser ablation）具有差的选择性，所以其具有窄的工艺条件，其中剥离作用在右侧的下层导体处停止，同时切穿左侧的玻璃。再者，对具有大量窄长条（其中需要数百个切口，每个为一米长）的面板而言，激光剥离具有低产量。还有，激光剥离会造成边缘受损，特别是进行高速率剥离作用时。

共同受让予本案专利权人的申请案（AMAT-10668）中阐述形成裸露导电阶梯的另一种方法，在此是以参考方式纳入该案的内容。在较佳实施例中，其使用单一层光刻胶与二次曝光。此实施例中的一个方面为来自背侧的曝光反射自位于基材上方的镜子，以产生自对准的曝光区域，其可被侵蚀以形成导电阶梯。然而，一旦凹槽形状的阶梯形成，即需要数个其它工艺步骤以绝缘侧壁并沉积导体。还有，美国专利 6300594、6559441 与 6919530 中阐述使用激光划线穿透薄膜太阳光电材料的工艺，而因此避免上述缺点形成。虽然这些参考文件显示出在隔离凹槽中的绝缘体，但并未揭露用于完成此绝缘的特定方法，因此不能当作可改善该申请案的工艺。

因此，本发明的目的在克服上述于薄膜太阳光电装置中形成互连方法所面临的缺点。

发明内容

本发明提供一种在太阳光电模块中形成互连的方法。根据一方面，本发明方法包含类似制作现有集成电路的工艺。例如，本方法包含屏蔽与蚀

刻步骤以形成电池之间的隔离凹槽，以及包含额外蚀刻步骤以形成邻接凹槽的导电阶梯，该导电阶梯可用于形成电池间的互连。根据另一方面，本发明用以形成导电阶梯的方法可为自对准，诸如将一镜子定位于模块上方以及由基材下方以一个角度一次或多次曝光光刻胶，并进行蚀刻以使导电阶梯露出。根据本发明另一个方面，工艺可包含在模块中形成网格线（grid line）的步骤，以改善结构中的电流传导。

在本发明的这些与其它目的中，一种用于在薄膜太阳光电模块中形成互连的方法包含：制备太阳光电模块层的堆栈于基材的顶表面上；形成具有完全穿透堆栈的第一与第二实质平行边缘的隔离凹槽；同时留下邻接该凹槽的第一与第二边缘的光刻胶于堆栈的顶部；曝光邻接该凹槽的第一边缘的光刻胶区域；以及，通过该曝光的光刻胶以蚀穿堆栈的一或多层而形成邻接该凹槽的第一边缘的接触阶梯。

在一些实施例中，此方法更包含在邻接该凹槽第二边缘的堆栈的顶部导体与接触阶梯之间的连接体（connector）。在一些其它实施例中，形成连接体的步骤包含：于形成接触阶梯之后，以一角度沉积导电材料，通过沉积而遮蔽邻接该接触阶梯的堆栈壁。在一些其它实施例中，形成连接体的步骤包含：在形成接触阶梯之后，提供另一层光刻胶；由下方穿透凹槽而照射基材，由此使位于凹槽上方且邻接凹槽的第一与第二边缘的额外光刻胶曝光；移除曝光的额外光刻胶，同时留下未曝光的额外光刻胶；沉积导电材料于基材上；以及，移除未曝光的额外光刻胶，由此留下包含连接体的导电材料。

附图说明

本发明附图如下：

图 1 是以互连分割的现有薄膜太阳光电电池模块的上视图；

图 2A 至图 2E 显示根据共同申请案的薄膜太阳光电电池间的互连形成工艺；

图 3A 至图 3G 显示根据本发明较佳实施例的薄膜太阳光电电池间的互连形成工艺；

图 4A 至图 4I 显示根据本发明另一个较佳实施例的薄膜太阳光电电池间的互连形成工艺；以及

图 5A 至图 5J 显示根据本发明另一个较佳实施例的薄膜太阳光电电池间的互连形成工艺。

主要组件符号说明

202	金属	204	半导体
206	透明导电氧化物	208	基材
210	第一划线	212	第二划线
214	导电突出部	216	绝缘体
218	导体	220	第一电池
222	下个电池	300	堆栈
302	顶部导体层	304	半导体层
306	下垫导体	308	基材
310	屏蔽	312	光刻胶层
316	隙缝	318	隔离凹槽
320	绝缘体	322	反射体
324	接触阶梯	326	金属
328	清洁薄膜	330	侧壁
332	连接体	400	堆栈
402	顶部导体层	404	半导体层
406	下垫层	408	基材
410	屏蔽	412	光刻胶层
416	隙缝	418	隔离凹槽
422	反射体	424	接触阶梯
428	清洁薄膜	430	绝缘体
432	额外光刻胶层	434	金属
500	堆栈	502	半导体层
504	下垫导体	506	基材

508 顶部导体层 510 屏蔽

512 光刻胶层 516 隙缝

518 隔离凹槽 522 反射体

524 接触阶梯 528 清洁薄膜

530 绝缘体 532 额外光刻胶层

534 金属 536 额外光刻胶层

具体实施方式

本发明将参照附图进行详细说明，附图是用以使此领域的技艺人士能了解的范例。需声明的是，以下附图与范例并非用以限定本发明，其它各种经替换本文中所述组件的实施例亦落入本发明。再者，本发明的一些组件可部分或全部使用已知的组件替代，在本说明书中仅针对有助于了解本发明的组件做说明，而省略说明其它可能会模糊本发明的组件。在本说明书的实施例中虽显示单一个组件，但其并非用以限定本发明，本发明亦包含使用数个组件的等效实施例，反之亦然，除非有特别声明组件的数量。再者，除非有特别陈述，申请人在说明书或权利要求中所使用的词句并非特意或非普通的意义。还有，本发明包含现在以及未来可能使用的均等物。

在本发明中有关于薄膜太阳光电装置中形成互连的方法是使用类似制造现有 IC 的工艺。这样的工艺不需要或不包含激光剥离，以及因使用激光剥离所产生的缺点也可因此避免。再者，本发明平衡自对准以及一些因使用 IC 制造工艺而存在的优点。

图 3A 至图 3G 显示用于形成互连的工艺流程的方法可包含在薄膜太阳光电模块的电池间形成接触阶梯。需说明的是，这些附图并非真实大小，在一些工艺步骤中显示的层与组件的相对大小是放大或缩小，以凸显本发明的方面。虽然各层与特征的尺寸将在说明书中特定说明，但是附图仅供说明的用而并非用以限定本发明。

如图 3A 所示，在实施例中的工艺流程是始于沉积堆栈 300 于基材 308（例如，3 毫米厚的玻璃）上。在此实施例中，堆栈 300 包含 0.1 微米厚的层 306，其相当于不透光金属电极—通常为钼（molybdenum）—与玻璃

基材 308 接触，以及 1 微米厚的层 302，相当于透明电极—通常为掺杂氧化锌的铝—于顶表面上。此工艺亦可与其它种类的薄膜模块一同使用，例如非晶硅（α:Si）、微晶硅（μC:Si）与微型态（micromorph），其中透明电极可与玻璃接触且金属辅助电极（counter-electrode）是在顶部。以此工艺流程来说，半导体层 304 是 2 微米厚的铜铟镓硒层，其位于 0.07 微米厚的硫化镉（CdS）缓冲层下方，但是其它合适的材料包含硒化铜铟（CIS）、非晶硅、微晶硅、碲化镉（CdTe）或多种材料的堆栈亦可当作半导体层使用，且可不必包含缓冲层。

需注意的是，诸如二氧化硅的其它层可加在堆栈的顶部以保护氧化锌。亦可使用其它保护层材料，诸如底部抗反射层（BARC）或苯环丁烯（BCB）。

工艺流程中的第一个步骤是在玻璃上制造隔离切口。在一个较佳实施例中，此是以蚀刻工艺完成而不是激光或机械划线。例如，在图 3B 所示的实施例中，使用喷雾、浸泡（dip）或滚轮工艺以涂布光刻胶层 312 至模块上。光刻胶层的厚度可为 1 至 10 微米。利用接触基材或在其上方 10 微米（显示）的具有相对应隙缝 316（aperture）的屏蔽 310 以在光刻胶中曝光出 30 微米宽的线。

图 3C 中，使用湿式或干式蚀刻以显影光刻胶并将隔离切口 318 蚀刻至玻璃上。在范例的阶段湿式蚀刻工艺中，以氢氯酸（HCl）或醋酸（CH_3COOH）溶液蚀穿氧化锌层，接着以硫酸 + 硝酸（$H_2SO_4 + HNO_3$）工艺蚀穿铜铟镓硒层，接着以磷酸 + 醋酸 + 硝酸（$H_3PO_4 + CH_3COOH + HNO_3$）（通常称做 PAN 蚀刻）工艺蚀穿钼金属层。需注意的是，铜铟镓硒层蚀刻工艺是为独特且新颖的，而各种进行此工艺的方法范例是阐述于申请案（AMAT-10936）中，在此是以参考方式纳入该案的内容。再者，将于下文中阐述的本发明的方面是将隔离切口 318 当作屏蔽的隙缝，以供后续的自对准工艺使用。在蚀刻玻璃之后，绝缘体 320 是利用诸如具有碳或氟气体的电浆工艺沉积，以产生四氟化碳化合物。虽然蚀刻工艺为较佳选择，但是其它实施例可使用机械或激光划线工艺。

下一个步骤显示于图 3D 中，其根据一较佳实施例而开始形成一导电阶梯或接触阶梯。根据阐述在共同受让的申请案 AMAT-10668 中的技术，

反射体或镜子 322 是非常接近顶表面（例如，50 微米）以及光线是以一个角度由玻璃基材 308 的下侧入射。由镜子反射的光使邻接已成形的划线 318 的光刻胶区域曝光。因此，此曝光是自对准至存在的划线上，以及产生具有一宽度（根据共同申请案中所阐述的公式）的阶梯。

最好使镜子与基材之间的距离维持固定。在一个实施例中，镜子具有软的间隔物（spacer），其提供固定距离而不会损害基材。在另一个实施例中，透明膜 328 是散布在基材表面的上方，使得曝光光线由膜的顶表面反射。例如，膜 328 可为密拉膜（mylar）且顶表面可具有包含诸如铝的反射涂层 322 以增强来自顶表面的反射。另一个实施例为，可利用不具有反射涂层的干净密拉膜 328 当作在不同反射物或镜子 322 的均匀间隔物。

在曝光与显影之后，进行蚀刻以形成导电阶梯 324。此蚀刻步骤可为湿式或干式蚀刻，或二者的组合。如同先前形成凹槽 318 的蚀刻步骤，可改变蚀刻化学品以选择性地蚀穿每层电池堆栈。在一些实施例中，当到达底层导体时，停止蚀刻（在 CIGS 例子中，钼为底层；或在α:Si 或μC:Si 例子中，氧化锌为底层）。在其它例子中，蚀刻可在半导体层停止。例如，在非晶硅或微晶硅的例子中，半导体在底部有很多掺杂，且接触此严重掺杂的底部是可接受的。

在图 3E 中，由另一方向入射至凹槽 318 邻近区域左边（相对图中的方向而言）的清洁光刻胶的光是重复曝光穿透凹槽 318。显影堆栈 300 顶部区域中的光刻胶并移除该光刻胶之后，可进行清洁步骤以确保堆栈 300 的表面可提供与互连金属的良好接触。

如图 3F 所示，金属 326 使用诸如蒸发的方向性工艺以沉积。例如，使用汽相沉积以大约 45°角沉积铝金属。剩下的光刻胶 312 是当作掩膜（shadow mask），使得金属仅沉积在左边电池的顶部（相对附图的方向而言），沿左侧壁向下，并沉积在导电阶梯 324 上。由于掩膜，所以右侧壁 330 并未覆盖材料。

移除光刻胶之后的最后结构是显示于图 3G 中。如图 3G 所示，金属互连 332 由隔离凹槽 318 上的电池顶部左侧（相对附图而言）延伸至电池右侧的导电阶梯 324。留在凹槽 318 中的绝缘体 320 可因此进一步提供在电

池之间的绝缘。

需注意的是在图 3E 中所示的步骤，亦可能由顶部穿透掩膜以进行第二次曝光而形成网格线。在此范例中，屏蔽可以目视调整。例如，光线穿透基材可强调已有的网格线。在一个实施例中，使光通过屏蔽的穿透最大化，使屏蔽与网格线对准，其中屏蔽具有与凹槽线图案重叠的开口。当屏蔽完全与凹槽图案重叠时，可达成此最大化。在一个范例中，网格线以实质垂直凹槽 318 的方向切穿顶部氧化锌/透明导电氧化物层，完全由电池一端至每个长条中的另一端，因此降低在电池中的传导。每条网格线之间大约分隔 3 毫米。

第二个范例工艺实施例将参照图 4A 至图 4G 加以阐述。

在图 4A 与图 4B 中形成隔离凹槽于堆栈 400 中的工艺步骤可与图 3A 与图 3B 相关。在前述的实施例中，堆栈 400 包含相当于不透光金属电极层 406 通常为钼—与玻璃基材 408 接触，以及相当于透明电极层 402 通常为掺杂氧化锌的金属铝—于顶表面上。半导体层 404 可为任何合适的材料：铜铟镓硒、硒化铜铟、非晶硅、微晶硅、碲化镉或多种材料的堆栈。如同前述的实施例，另一层二氧化硅层可加至堆栈的顶部以保护氧化锌。亦可能使用其它保护层材料，诸如底部抗反射层或苯环丁烯。

然而，相较于前述的实施例，在图 4B 的工艺完成之后并未沉积绝缘体。反而，使用有角度的微影以形成导电阶梯，此部分将在下文中阐述。

更明确而言，在图 4B 与图 4C 中，通过具有隙缝 416 的屏蔽 410 而被曝光的光刻胶 412 部分是被显影且被蚀刻至基材以形成凹槽 418。可使用在前述实施例中所述的多步骤蚀刻工艺，其中此工艺是调整成每层。然而，需注意的是，在每个实施例中，氧化锌底切口都是个问题。因此，可在蚀刻氧化锌后，进行后烘烤（postbake）以使氧化锌上的光刻胶下陷。

接着，如图 4D 所示，类似前述实施例，以一个角度穿透凹槽 418 的反射光是离开镜子 422（例如，在密拉膜 428 表面的反射体）以曝光光刻胶 412 的邻接部分。

在图 4E 中，移除光刻胶，且进行直达金属层 406 的蚀刻，并留下导电阶梯 424。如同前述实施例，可进行多阶段蚀刻向下至金属层 406。接

着，提供薄（例如，0.1 微米厚）绝缘体 430。此可为聚合物膜、诸如二氧化硅或氮化硅的 CVD 介电质、或数层其它层。类似用以覆盖 MOSFET 工艺的栅极侧之间隔物工艺，使用湿式或干式蚀刻工艺以蚀刻绝缘体。如图 4F 所示，此留下绝缘体残留物于垂直壁上，进而提供绝缘。

再次提供光刻胶层 432 于结构上，且如图 4G 所示，光由背侧穿过凹槽 418 以曝光光刻胶。在此步骤，2 微米厚的剥离光刻胶层（例如，ProLift 100，为 Brewer Science 的商标且可于此购得）可用于层 432，在下文中将显而易知。然而，在此范例中，光的入射角度范围很广，由此曝光位于开口上的光刻胶与邻近光刻胶，如图 4G 与图 4H 所示。当基材位于灯上方的传送带轨道上时，上述曝光可利用来自下方的非准直光源（诸如，汞蒸气灯）而完成。在一些范例中，较佳地为过度曝光光刻胶以增加曝光的横向范围。此宽广的开口可达成清洁光刻胶的效果，该光刻胶的范围由电池的顶部延伸至凹槽 418 的左侧（相对附图的方向而言）与导电阶梯 424 的左边缘顶部。

接着，如图 4H 中所示，诸如 0.3 微米厚的铝金属 434 是沉积在基材上，如图 4I 所示，剩下的光刻胶 432 是剥除以由光刻胶覆盖的区域中剥离。此留下连接左边电池顶部至右边顶部的金属，如图 4I 所示。较佳地为使用溅镀以沉积导体，因为较具经济效益。此迫使使用上述的剥离光刻胶，以确保在光刻胶临界处的涂布有破裂，以获得干净的剥离。然而，在一些实施例中，是使用金属蒸汽。

最后结构是显示于图 4I 中。如图 4I 所示，绝缘体 430 留在电池的壁上至凹槽 418 左侧（相对附图中的方向而言），因此避免在曝光边缘的金属使电池短路。

另一个实施例是显示在图 5A 至图 5I 中。

在图 5A 至图 5C 的形成隔离凹槽于堆栈 500 中的工艺步骤是与图 4A 至图 4C 相关。在此实施例中，堆栈 500 包含相当于不透光金属电极层 504—通常为钼—与玻璃基材 506 接触。然而在此实施例中的阶段，没有层会相当于顶表面上的透明电极。半导体层 502 可为任何材料：铜铟镓硒、硒化铜铟、非晶硅、微晶硅、碲化镉或多种材料的堆栈。

在图 5B 与图 5C 中，通过具有隙缝 516 的屏蔽 510 而曝光的光刻胶 512 部分是被显影且被蚀刻至基材上以形成凹槽 518。接着，如图 5D 所示，类似前述的实施例，以一个角度穿透凹槽 518 的反射光射离镜子 522（例如，涂布或位于干净密拉膜 528 顶部的反射体）以曝光光刻胶 512 的邻近部分。

更类似前述的实施例，在图 5E 中，移除光刻胶，且进行直达金属层 502 的蚀刻，留下导电阶梯 524。接着，提供薄绝缘体 530。此可为聚合物膜、诸如二氧化硅或氮化硅的化学汽相沉积（CVD）介电质、或数层其它层。类似用以覆盖 MOSFET 工艺的栅极侧之间隔物工艺，使用湿式或干式蚀刻工艺以蚀刻绝缘体。如图 5F 所示，此留下绝缘体残留物于垂直壁上，进而提供绝缘。进一步显示于图 5F 中，沉积 0.7 微米的透明导电氧化物层 508（例如，氧化锌）。

提供光刻胶层 532（例如，诸如 Shipley 3612 的正光刻胶）至结构上并使光以一个角度由背侧穿过凹槽 518 而曝光光刻胶，如图 5G 所示。接着显影光刻胶且向下蚀刻穿透下层氧化锌并再向下蚀刻导电阶梯 524。接着剥除剩下的光刻胶。需注意的是，此步骤可能需要两道曝光，一道用以清洁凹槽 518 以用于后续的有角度曝光。在另一个工艺（非自对准），原本的屏蔽是偏移且剥除在右上方的氧化锌，而剩下的氧化锌是在边电池与导电突出之间形成连接（相对附图中的方向而言）。

如图 5H 所示，下一个步骤包含提供新的光刻胶层 536（例如，位于剥离光刻胶层（诸如 ProLift 100）顶部的正光刻胶（诸如 Shipley 3612））并进行穿透凹槽 518 的额外曝光。在此例子中，光是以广范围角度入射，例如上述利用非准直光源的照射，由此曝光位于开口与邻接光刻胶上方的光刻胶，如图 5H 与图 5I 所示。在一些范例中，是较佳地过度曝光光刻胶以增加曝光的横向范围。此宽广开口可达成的效果为清洁由电池顶部至凹槽 518 左边的光刻胶（相对附图的方向而言）以及导电阶梯 524 的左边缘顶部。

最后，如图 5I 中所示，是沉积诸如 0.3 微米厚的铝金属层 534 在基材上，且接着如图 5J 所示，光刻胶 536 是剥除以由光刻胶覆盖的区域中剥

离。此留下连接左边电池的顶部至右边底部的金属，如图 5J 所示。较佳地是使用溅镀以沉积导体，因为此较具经济效益。此使得利用上述的剥离光刻胶，以确保在光刻胶临界处的涂布有破裂，以获得干净的剥离。然而，在一些实施例中，是使用金属蒸汽。

最后结构是显示于图 5J 中。如图 5J 所示，绝缘体 530 留在电池侧壁上至凹槽 518 左侧（相对附图中的方向而言），因此避免导体使电池短路。在侧壁上的绝缘体亦可保护曝光的接面边缘并使曝光的边缘平坦化。

本发明是以上述的较佳实施例揭露，可了解的是现有此技艺者可轻易以其它等效实施例或组件取代而仍不会悖离本发明的精神。此外，许多修饰与变更仍不会脱离本发明所教示的范围。因此，本发明并不限定上述揭露的最佳实施例，而应以后附的权利要求所界定。

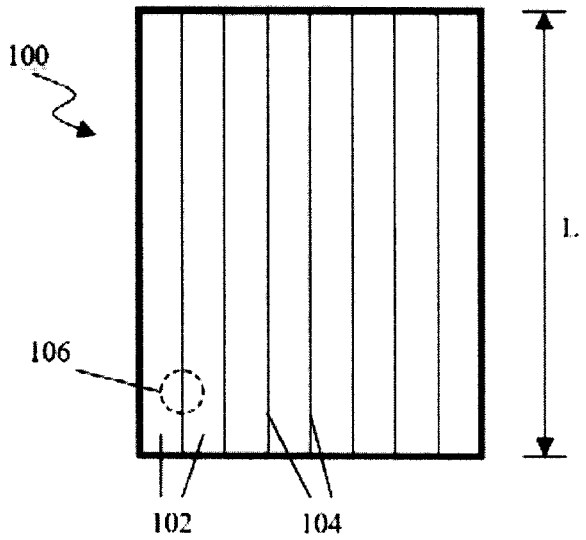


图 1
(现有技术)

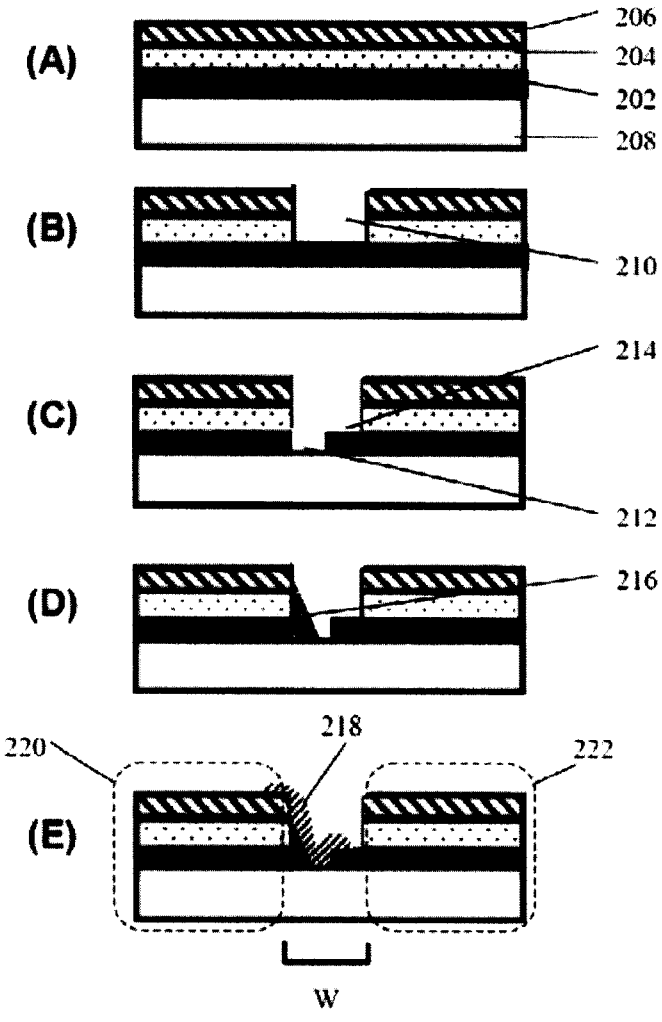


图 2
(现有技术)

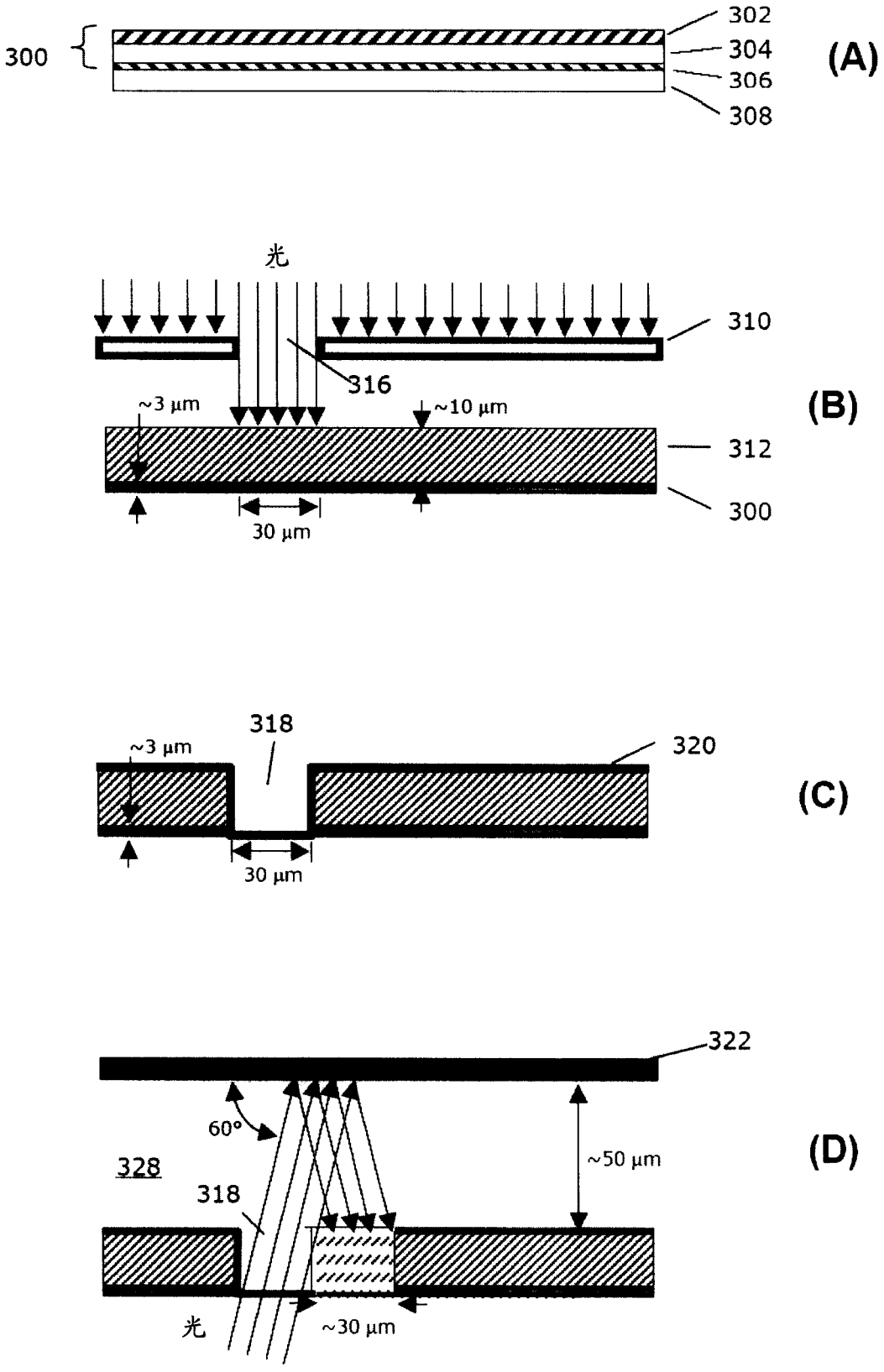
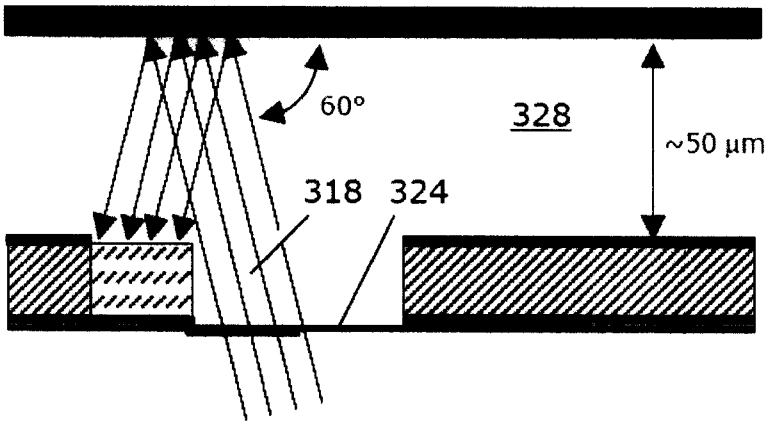
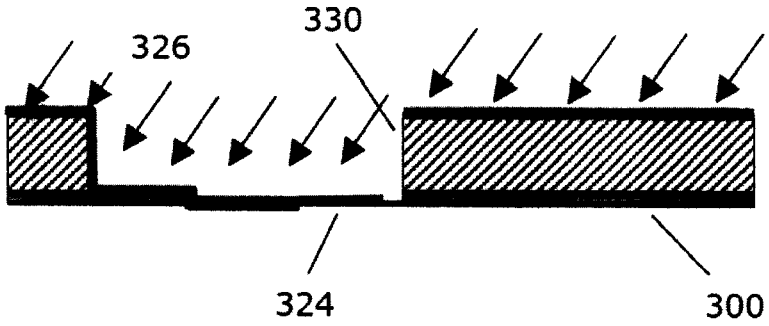

300
302
304
306
308
(A)
光
310
316
~3 μm
~10 μm
312
300
30 μm
(B)
318
~3 μm
320
30 μm
(C)
322
60°
328
318
~50 μm
光
~30 μm
(D)

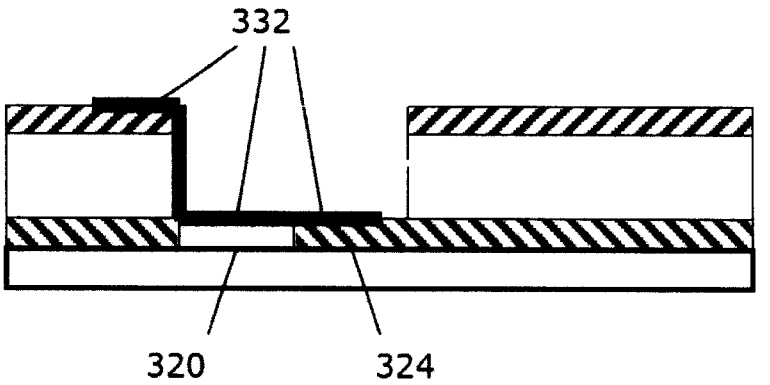
图 3



(E)



(F)



(G)

图 3

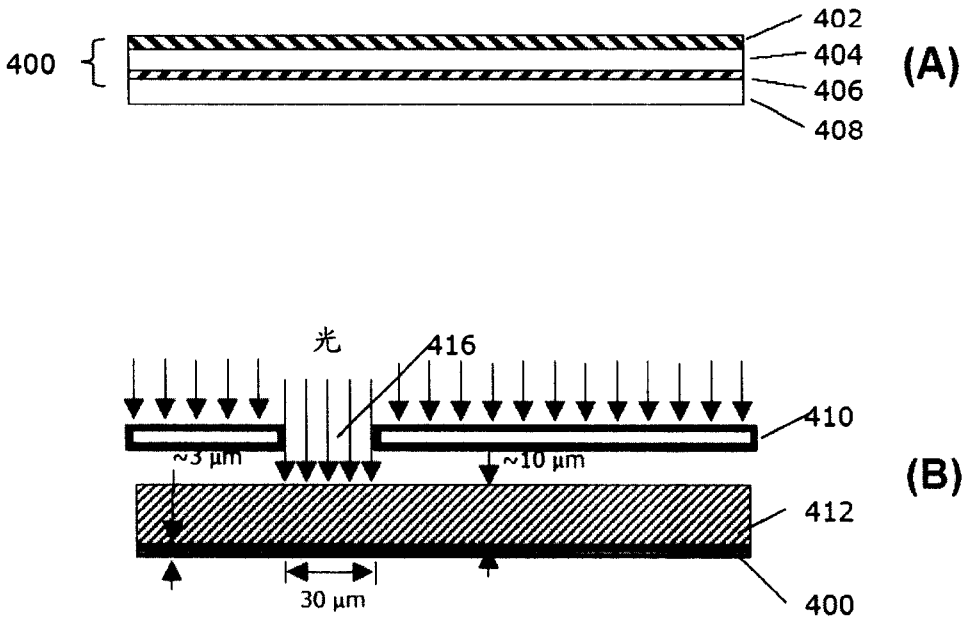

400
402
404
406
408
(A)
光
416
410
~3 μm
~10 μm
412
30 μm
400
(B)
418
~3 μm
30 μm
(C)
422
60°
~50 μm
428
418
光
~30 μm
(D)

图 4

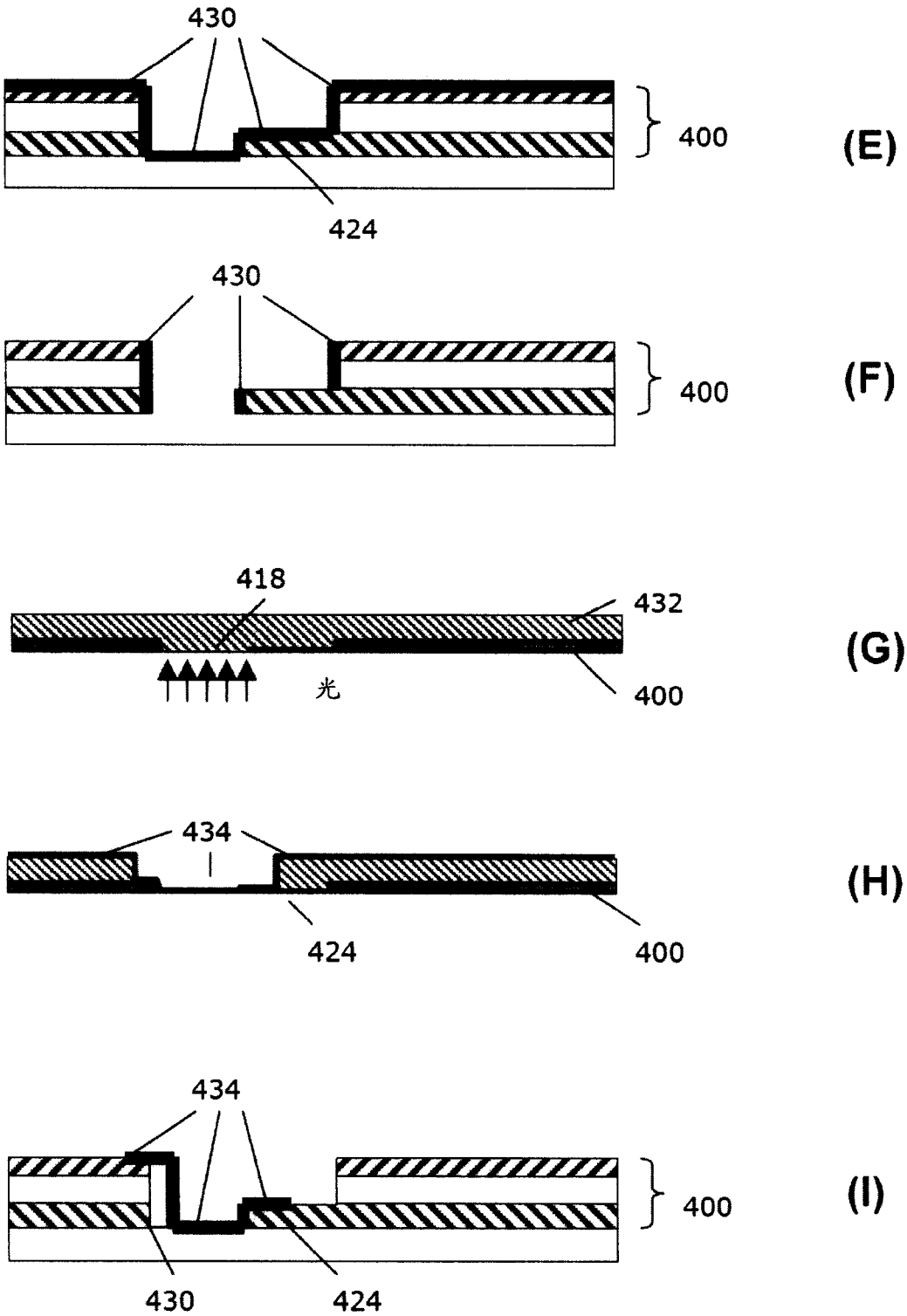

430
400
(E)
424
430
400
(F)
418
432
(G)
光
400
434
(H)
424
400
434
400
(I)
430
424

图 4

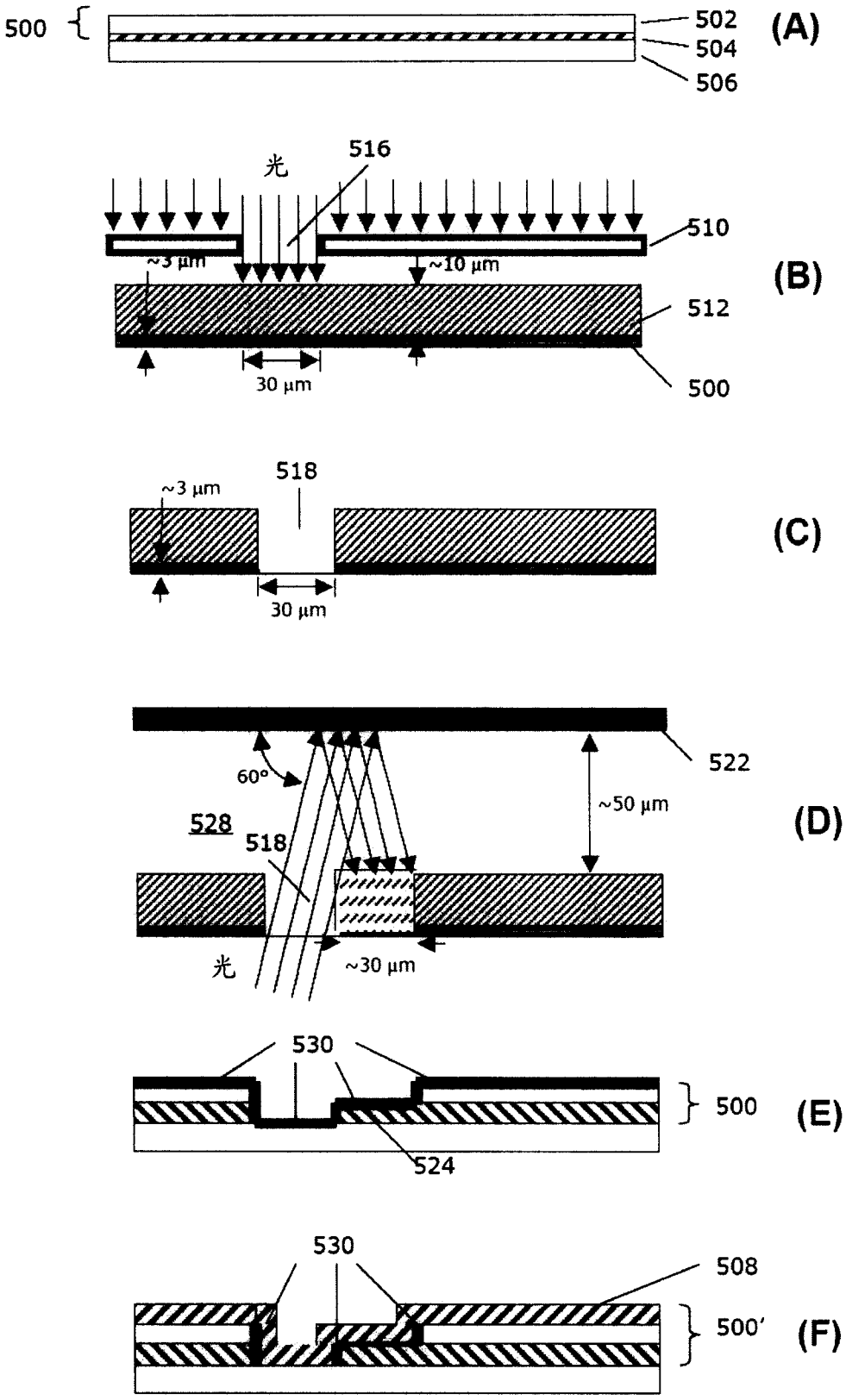

500
502
504
506
(A)
光
516
510
~3 μm
~10 μm
512
30 μm
500
(B)
518
~3 μm
30 μm
(C)
522
60°
~50 μm
528
518
光
~30 μm
(D)
530
500
524
(E)
530
508
500'
(F)

图 5

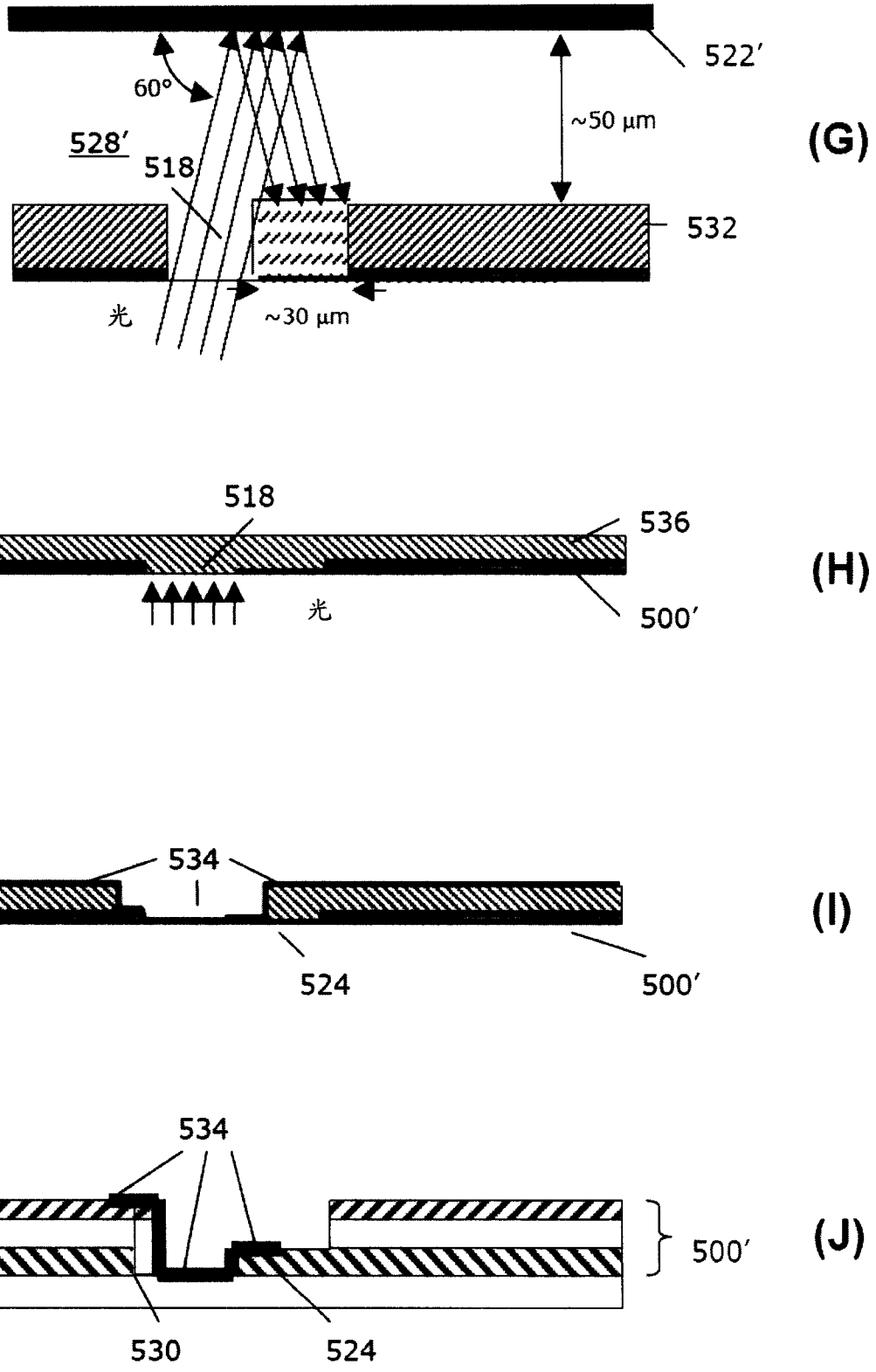

522′
60°
~50 μm
528′
518
532
光
~30 μm
(G)
518
536
光
500′
(H)
534
524
500′
(I)
534
500′
530
524
(J)

图 5