

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成20年10月9日(2008.10.9)

【公開番号】特開2007-66037(P2007-66037A)

【公開日】平成19年3月15日(2007.3.15)

【年通号数】公開・登録公報2007-010

【出願番号】特願2005-251927(P2005-251927)

【国際特許分類】

G 0 6 F 1/24 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 3 K 17/22 (2006.01)

【F I】

G 0 6 F 1/00 3 5 0 B

H 0 1 L 27/04 F

H 0 3 K 17/22 A

【手続補正書】

【提出日】平成20年8月22日(2008.8.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

外部端子、外部入出力バッファ回路、電源検出回路、パワーオンリセット回路、及び内部回路を有する半導体集積回路であって、

前記電源検出回路は外部から供給される電源電圧が所定の状態になったことを示す電源電圧検出信号を出力し、

前記パワーオンリセット回路は、前記電源電圧検出信号を入力し、所定のタイミングで前記内部回路の初期設定動作を指示し、前記内部回路の初期設定動作の完了に 응답して、前記外部入出力バッファ回路をハイレベル出力、ローレベル出力、高インピーダンスの何れか所定の初期状態から入出力動作可能な状態にし、前記内部回路に初期設定動作を指示するまで、所定の回路ノードの初期状態を保障する信号を出力し、

前記外部入出力バッファ回路、前記電源検出回路及び前記パワーオンリセット回路には第 1 電源電圧が供給され、前記内部回路には第 2 電源電圧が供給され、

前記電源検出回路は、第 1 電源電圧が供給されるのを検出する第 1 回路と、第 2 電源電圧が供給されるのを検出する第 2 回路とを別々に持ち、前記第 1 回路による第 1 電源電圧の検出結果と前記第 2 回路による第 2 電源電圧の検出結果に応じて前記電源電圧検出信号を出力する半導体集積回路。

【請求項 2】

前記電源検出回路は、前記第 1 電源電圧及び第 2 電源電圧が供給されるのを検出した後に、前記第 2 回路による第 2 電源電圧の供給停止を検出すると、外部入出力バッファ回路を動作可能な状態からハイレベル出力、ローレベル出力、高インピーダンスの何れか所定の状態に変化させる請求項 1 記載の半導体集積回路。

【請求項 3】

前記内部回路はシステムコントローラを有し、

前記システムコントローラは前記内部回路の初期設定動作の指示を受けて外部からクロ

ック信号を入力し、入力したクロック信号に同期して内部回路の初期設定動作を制御し、初期設定動作を完了したとき初期化完了信号をパワーオンリセット回路に返す請求項 2 記載の半導体集積回路。

【請求項 4】

前記内部回路は、前記電源端子に前記第 2 電源電圧が供給されている状態において、選択的に前記第 2 電源電圧の供給が停止可能にされる第 1 回路領域と、常時第 2 電源電圧が供給される第 2 回路領域とを有し、

前記システムコントローラは前記第 2 回路領域に形成される請求項 3 記載の半導体集積回路。

【請求項 5】

前記第 1 回路領域に対する第 2 電源電圧の供給と供給停止を制御する内部電源スイッチコントローラを前記第 2 回路領域に有し、

前記システムコントローラは前記パワーオンリセット回路からの初期設定動作の指示に応答するとき、前記第 1 回路領域に第 2 電源電圧を供給するように前記内部電源スイッチコントローラを初期設定する請求項 4 記載の半導体集積回路。

【請求項 6】

前記内部回路は中央処理装置とその周辺回路を有し、

前記システムコントローラは前記パワーオンリセット回路からの初期設定動作の指示に応答するとき、前記中央処理装置の内部状態を初期化すると共に周辺回路が有する所定のレジスタを初期値に設定する請求項 5 記載の半導体集積回路。

【請求項 7】

外部端子、外部入出力バッファ回路、電源検出回路、パワーオンリセット回路、及び内部回路を有する半導体集積回路であって、

前記電源検出回路は外部から供給される電源電圧が所定の状態になったことを示す電源電圧検出信号を出力し、

前記パワーオンリセット回路は、前記電源電圧検出信号を入力し、所定のタイミングで前記内部回路の初期設定動作を指示し、前記初期設定動作を指示するまで、所定の回路ノードの初期状態を保障する信号を出力し、前記内部回路の初期設定動作の完了に応答して、前記外部入出力バッファ回路を入出力動作可能な状態にする半導体集積回路。

【請求項 8】

前記外部入出力バッファ回路は、前記内部回路の初期設定動作の完了に応答して、ハイレベル出力、ローレベル出力、または高インピーダンス状態の何れか所定の初期状態から入出力動作可能な状態に制御される請求項 7 記載の半導体集積回路。

【請求項 9】

外部端子と、

外部入出力バッファと、

電源検出回路と、

パワーオンリセット回路と、

複数の内部回路を有する第 1 回路とを有する半導体集積回路であって、

前記電源検出回路は、外部から供給される電源電圧レベルが所定の状態に達したことを示す供給電源検出信号を出力し、

前記パワーオンリセット回路は、前記供給電源検出信号を入力し、所定のタイミングで少なくとも前記内部回路の一つの初期設定動作を指示し、前記一つの内部回路の初期設定動作の完了に応じて、前記外部入出力バッファ回路のハイレベル出力、ローレベル出力、高インピーダンス出力の何れかの所定の初期状態から入出力動作可能な状態に設定し、

前記パワーオンリセット回路は、前記初期設定動作が少なくとも一つの内部回路に指示されるまで、所定の回路ノードの初期状態を保障するための信号を出力し、

前記外部入出力バッファ回路と、前記電源検出回路と、前記パワーオンリセット回路とは第 1 電源レベルが供給され、前記少なくとも一つの内部回路は第 2 電源レベルが供給され、

前記電源検出回路は、前記第 1 電源レベルの供給を検出するための第 1 回路と、前記第 2 電源レベルに達したことを検出する第 2 回路と、前記第 1 回路による前記第 1 電源レベルの検出結果と前記第 2 回路による前記第 2 電源レベルの検出結果とに応じて前記供給電源検出信号とする半導体集積回路。

【請求項 10】

前記電源検出回路は、前記第 1 電源レベル及び前記第 2 電源レベルの供給を検出した後に、前記第 2 回路による第 2 電源レベルの供給の停止を検出すると、前記外部入出力バッファ回路は、動作状態からハイレベル出力、ローレベル出力、高インピーダンスの何れかの所定の状態へ変更される請求項 9 記載の半導体集積回路。

【請求項 11】

さらに、システム制御回路を有する第 2 回路領域を有し、

前記システム制御回路は、少なくとも一つの内部回路の初期設定動作の指示を入力し、外部クロック信号を入力し、前記入力されたクロック信号に同期して前記少なくとも一つの内部回路の初期設定動作を制御し、前記初期設定動作が完了したとき初期設定完了信号を前記パワーオンリセット回路へ出力する請求項 10 記載の半導体集積回路。

【請求項 12】

前記第 1 回路領域に対する第 2 電源レベルの供給は、前記第 2 電源レベルが前記電源供給端子に供給されている状態で、選択的に停止可能で、

前記第 2 回路領域への前記第 2 電源レベルの供給は常時供給され、

前記システム制御回路は前記第 2 回路領域に配置される請求項 11 記載の半導体集積回路。

【請求項 13】

前記第 2 電源供給レベルが前記第 1 回路領域に供給するかを制御するための内部電源供給切り換え制御回路を有し、

前記システム制御回路は、前記パワーオンリセット回路からの前記初期設定動作の指示に応じて、前記第 2 電源レベルを前記第 1 回路領域へ供給するために前記内部電源供給切り換え制御回路を初期設定し、

前記少なくとも一つの内部回路は、中央処理装置と、周辺回路とを有し、

前記システム制御回路は、前記パワーオンリセット回路からの前記初期設定動作の指示に応じて、前記中央処理装置の内部状態を初期化し、前記周辺回路の所定のレジスタを初期値へ設定する請求項 12 記載の半導体集積回路。