(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 29/70

(11) 공개번호 특1996-0030436
(43) 공개일자 1996년08월17일

(21) 출원번호 특1996-0000189
(22) 출원일자 1996년01월08일

(30) 우선권주장 8/370,137 1995년01월09일 미국(US)
(71) 출원인 텍사스 인스트루먼츠 인코포레이티드 윌리엄 이. 힐러
미합중국 텍사스주 달라스 노스 센트랄 익스프레스웨이 13500
(72) 발명자 에프. 스코트 존슨
미합중국 74379 텍사스주 플라노 아파트먼트 넘버 523 프레스톤 로드 3700
(74) 대리인 주성민, 김성택

심사청구 : 없음

(54) 패턴된 에칭 저지대와 확산원을 사용하는 고속 바이폴라 트랜지스터

요약

여기에는 바이폴라 트랜지스터(100)와 그 형성 방법이 개시되어 있다. 베이스-크링 확산원 층(118)은 컬렉터 영역(102)의 일부 상에 형성되어 있다. 베이스-링크 확산원 층(118)은 도펀트 소스로서 사용될 수 있으며 실리콘에 대해 선택 에칭될 수 있는 재료로 이루어진다. 베이스 전극(114)은 베이스-링크 확산원 층(118)의 적어도 일단부 상에 형성되고 베이스-링크 확산원 층(118)의 노출부는 제거된다. 불순물 베이스 영역(110)은 베이스 전극(114)으로부터 확산되고 베이스 결합 영역(112)은 베이스-링크 확산원 층(118)으로부터 확산된다. 그 후, 진성 베이스 영역(108), 에미터 영역(126) 및 에미터 전극(124)을 형성하기 위해 처리 공정이 계속된다.

대표도

도4

명세서

[발명의 명칭]

패턴된 에칭 저지대와 확산원을 사용하는 고속 바이폴라 트랜지스터

[도면의 간단한 설명]

제4도는 본 발명에 따른 BJT의 횡단면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

컬렉터 영역을 형성하는 단계; 베이스-링크 확산층(base-link diffusion source layer)을 상기 컬렉터 영역의 일부 상에 형성하는 단계; 상기 베이스-링크 확산원 층의 적어도 일단부를 덮는 베이스 전극을 형성하는 단계; 상기 적어도 일단부를 제외하고 상기 베이스-링크 확산원 층을 제거하는 단계; 및 불순물 베이스 영역을 상기 베이스 전극으로부터, 그리고 베이스 결합 영역(base link-up region)을 상기 베이스-링크 층의 상기 적어도 일단부로부터 확산하는 단계를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 2

제1항에 있어서, 상기-베이스 확산원 층은 규산염 유리(silicate galss)를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 3

제1항에 있어서, 상기-베이스 확산원 층은 붕규산염 유리(borosilicate galss)를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 4

제1항에 있어서, 상기-베이스 확산원 층은 인규산염 유리(phosphosilicate galdd)를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 5

제1항에 있어서, 상기-베이스 확산원 층은 실리콘-게르마늄을 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 6

제1항에 있어서, 상기 베이스 전극을 형성하는 상기 단계는, 폴리실리콘의 제1층을 상기 켈렉터 영역과 상기 베이스-링크 확산원 층 상에 피착하는 단계; 및 상기 베이스-링크 확산원 층이 에칭 저지대로서의 역할을 하며, 상기 베이스 전극을 형성하기 위해 폴리실리콘의 상기 제1층을 에칭하는 단계를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 7

제6항에 있어서, 유전체 층을 폴리실리콘의 상기 제1층 상에 형성하는 단계; 및 폴리실리콘의 상기 제1층을 에칭하는 상기 단계 이전에 상기 베이스-링크 확산원 층 상에 있는 상기 유전체 층의 일부를 제거하기 위해 상기 유전체 층을 에칭하는 단계를 더 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 8

제1항에 있어서, 진성 베이스 영역을 임플랜트(implant)하는 단계; 에미터 전극을 상기 진성 베이스 영역상에 형성하는 단계; 및 에미터 영역을 상기 진성 베이스 영역 내에 형성하는 단계를 더 포함하는 것을 특징으로 하는 바이폴라 트랜지스터의 형성 방법.

청구항 9

켈렉터 영역을 형성하는 단계; 베이스-링크 확산원 층을 상기 컬렉터 영역의 제1부분 상에 형성하는 단계; 폴리실리콘의 제1층을 상기 컬렉터 영역과 상기 베이스-링크 확산원 층 상에 피착하는 단계; 상기 베이스-링크 확산원 층이 에칭 저지대로서의 역할을 하며, 상기 베이스-링크 확산원 층의 적어도 일단부를 덮는 베이스 전극을 형성하기 위해 폴리실리콘의 상기 제1층을 에칭하는 단계; 상기 제1부분 내에 존재하는, 상기 켈렉터 영역의 제2 부분을 노출시키도록 상기 적어도 일단부를 제외하고 상기 베이스-링크 확산원 층을 제거하는 단계; 및 불순물 베이스 영역을 상기 베이스 전극으로부터, 그리고 베이스 결합 영역을 상기 베이스-링크 층의 상기 적어도 일단부로부터 확산시키는 단계를 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 10

제9항에 있어서, 진성 베이스 영역을 상기 켈렉터 영역의 상기 제2부분 내로 임플랜트하는 단계; 상기 베이스 전극에 인접한 베이스-에미터 스페이서를 형성하는 단계; 에미터 전극을 상기 진성 베이스 영역과 상기 베이스-에미터 스페이서 상에 형성하는 단계; 및 에미터 영역을 상기 진성 베이스 영역 내에 형성하는 단계를 더 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 11

제9항에 있어서, 상기 베이스-링크 확산원 층은 규산염 유리를 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 12

제9항에 있어서, 상기 베이스-링크 확산원 층은 붕규산염 유리를 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 13

제9항에 있어서, 상기 베이스-링크 확산원 층은 인규산염 유리를 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 14

제9항에 있어서, 상기 베이스-링크 확산원 층은 실리콘-게르마늄을 포함하는 것을 특징으로 하는 이중 폴리실리콘 바이폴라 트랜지스터의 형성 방법.

청구항 15

켈럭터 영역; 상기 컬렉터 영역 내의 진성 베이스 영역; 상기 컬렉터 영역 내의 불순물 베이스 영역; 상기 컬렉터 영역 내에서 상기 진성 베이스 영역과 상기 불순물 베이스 영역 사이에 베이스 결합 영역; 상기 베이스 결합 영역 위의 베이스-링크 확산원 층; 상기 베이스-링크 확산원 층과 상기 외부 베이스 층을 덮는 베이스 전극; 및 상기 진성 베이스 영역 내의 에미터 영역을 포함하는 것을 특징으로 하는 바이폴라 트랜지스터.

청구항 16

제15항에 있어서, 상기 베이스-링크 확산원 층은 규산염 유리를 포함하는 것을 특징으로 하는 바이폴라

트랜지스터.

청구항 17

제15항에 있어서, 상기 베이스-링크 확산원 층은 붕규산염 유리를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터.

청구항 18

제15항에 있어서, 상기 베이스-링크 확산원 층은 인규산염 유리를 포함하는 것을 특징으로 하는 바이폴라 트랜지스터.

청구항 19

제15항에 있어서, 상기 베이스-링크 확산원 층은 실리콘-게르마늄을 포함하는 것을 특징으로 하는 바이폴라 트랜지스터.

청구항 20

제15항에 있어서, 상기 바이폴라 트랜지스터는 두개 층의 폴리실리콘을 포함하는 것을 특징으로 하는 바이폴라 트랜지스터.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면4

