

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023年3月9日 (09.03.2023)



(10) 国际公布号
WO 2023/030153 A1

- (51) 国际专利分类号:
G06F 16/13 (2019.01)
- (21) 国际申请号: PCT/CN2022/114735
- (22) 国际申请日: 2022年8月25日 (25.08.2022)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202111008166.4 2021年8月30日 (30.08.2021) CN
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 林晗 (LIN, Han); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 陈宇轩 (CHEN, Yuxuan); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 曾建江 (ZENG, Jianjiang); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路80号汇华商贸大厦1508室, Guangdong 510070 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: DATA STORAGE APPARATUS AND DATA PROCESSING METHOD

(54) 发明名称: 数据存储装置和数据处理方法

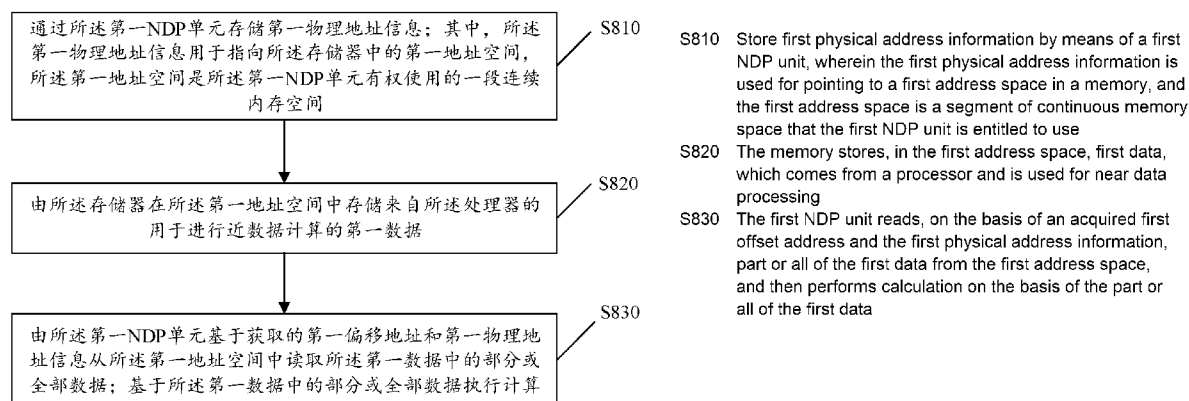


图 8

(57) Abstract: Disclosed in the present application are a data storage apparatus and a data processing method. The data storage apparatus comprises a memory and a first near data processing (NDP) unit, wherein the first NDP unit is electrically connected to the memory, and the data storage apparatus is connected to a processor by means of a bus. The first NDP unit is used for storing first physical address information, wherein the information points to a first address space, and the first address space is a segment of continuous memory space that the first NDP unit is entitled to use; the memory is used for storing, in the first address space, first data from the processor; and the first NDP unit is further used for reading, on the basis of an acquired first offset address and the first physical address information, part or all of the first data from the first address space, and then performing calculation. By means of the embodiments of the present application, hardware overheads caused by address translation in a first NDP unit can be eliminated, and the calculation performance and the energy consumption ratio during a near data processing process are greatly improved.

SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。
-

(57) 摘要: 本申请公开了一种数据存储装置和数据处理方法。数据存储装置包括存储器和第一近数据计算NDP单元, 第一NDP单元与存储器电连接, 数据存储装置通过总线与处理器相连。第一NDP单元, 用于存储第一物理地址信息, 该信息指向第一地址空间, 第一地址空间是第一NDP单元有权使用的一段连续内存空间; 存储器, 用于在第一地址空间存储来自处理器的第一数据; 第一NDP单元, 还用于基于获取的第一偏移地址和第一物理地址信息从第一地址空间中读取第一数据中的部分或全部数据, 并执行计算。采用本申请实施例, 可以消除地址翻译在第一NDP单元中带来的硬件开销, 并大幅提升近数据计算过程中的计算性能和能耗比。

数据存储装置和数据处理方法

本申请要求于 2021 年 8 月 30 日提交中国专利局、申请号为 202111008166.4、申请名称为“数据存储装置和数据处理方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及芯片技术领域，尤其涉及一种数据存储装置和数据处理方法。

背景技术

近数据计算 (Near Data Processing, NDP) 是一种在存储器件 (如内存) 附近部署计算单元 (如微处理单元 (Microprocessor Unit, MPU) 等) 进行相关数据运算的技术。此种技术通过高带宽的链路将计算单元集成到存储器件中, 赋予存储器件一部分计算能力。通过近数据计算技术可以将一些原本由中央处理单元 (Central Processing Unit, CPU) 执行的计算任务卸载到具有计算能力的存储器件中完成, 从而大幅减少 CPU 与存储器件之间的远距离数据传输, 以提升系统性能和降低能耗。

在近数据计算过程中, 用于执行计算任务的计算单元可以采用虚拟地址方式或物理地址方式访问存储器, 以获取相应的数据来执行计算任务。当采用物理地址访问内存时, 计算单元在执行计算过程中需要与处理器进行多次交互。

上述现有技术中, 当采用虚拟地址访问内存时, 所设计的计算单元的硬件复杂度高; 而采用物理地址访问内存时, 总线上的通信开销和数据传输量都较大。

发明内容

本申请实施例提供了一种数据存储装置和数据处理方法, 可以消除地址翻译带来的硬件开销, 并大幅提升近数据计算过程中的计算性能和能耗比。

第一方面, 本申请提供了一种数据存储装置, 所述数据存储装置包括存储器和第一近数据计算 NDP 单元, 所述第一 NDP 单元和所述存储器电连接, 所述数据存储装置通过总线与处理器相连; 其中, 所述第一 NDP 单元, 用于存储第一物理地址信息基址和第一长度; 其中, 所述第一物理地址信息基址和所述第一长度指向所述存储器中的第一地址空间, 所述第一地址空间是所述第一 NDP 单元有权使用的一段连续内存空间; 所述存储器, 用于在所述第一地址空间中存储来自所述处理器的用于进行近数据计算的第一数据; 所述第一 NDP 单元, 还用于获取第一偏移地址, 并基于获取的所述第一偏移地址和所述第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据; 基于所述第一数据中的部分或全部数据执行计算。

从技术效果上看, 本申请中, 第一 NDP 单元通过在其内部存储用于指向第一地址空间的第一物理地址信息, 使得后续可以基于物理地址在存储器中进行寻址, 以从连续的第一地址空间中获取用于近数据计算的第一数据, 相比现有技术中利用虚拟地址寻址来进行计算的过程, 省略了第一 NDP 单元中地址翻译的过程 (即虚拟地址和物理地址的转换过程), 可以有效降低第一 NDP 单元的硬件复杂度。此外, 在利用本申请中的装置进行近数据计算过程中, 只有在处理器为第一 NDP 单元分配第一地址空间以及向第一地址空间写入数据时, 处理器与第一 NDP 单元才会通过总线进行交互, 而第一 NDP 单元在启动计算的后续过程中再无需通

过总线和处理器侧进行交互，只通过物理链路与存储装置中的存储器进行交互。因而本申请相对现有技术而言，可以显著降低 NDP 单元与处理器侧的交互次数，即显著降低总线上的通信开销以及数据传输量，进而大幅提升近数据计算过程中的计算性能和能耗比。

应当理解，上述数据存储装置可以包括多个 NDP 单元，每个 NDP 单元执行计算任务的过程与第一 NDP 单元执行计算任务的过程对应相同。

其中，上述数据存储装置可以是具有可编程处理能力的存储产品，例如，其可以是通用内存条或磁盘等。在一种可行的实施方式中，所述第一 NDP 单元包括第一寄存单元和近数据计算核心 NDP core；所述第一 NDP 单元具体用于：通过所述第一寄存单元存储所述第一物理地址信息；通过所述 NDP core 从所述第一寄存单元获取所述第一物理地址信息，并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

从技术效果上看，由于本申请通过寄存单元存储用于指向第一地址空间的第一物理地址信息，因而只要确保寄存单元中的数据不被非法修改，便可保证存储器被访问过程的安全性。

在一种可行的实施方式中，所述第一物理地址信息包括第一边界地址和第一长度；所述 NDP core 具体用于：当所述第一偏移地址小于或等于所述第一长度时，基于所述第一偏移地址和所述第一边界地址，计算得到第一访问地址；其中，所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址，所述第一长度为所述第一地址空间的长度；从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一物理地址信息包括第二边界地址和第三边界地址；所述 NDP core 具体用于：基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址，或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址；其中，所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址；当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时，从所述第一访问地址中读取所述第一数据中的部分或全部数据。

其中，第一偏移地址为相对第一地址空间的起始物理地址或终止物理地址的偏移量 offset。

可选地，第一物理地址信息可以包括第一地址空间的起始物理地址、第一地址空间的终止物理地址和第一地址空间的长度(即第一长度)中的至少两个。

从技术效果上看，通过上述实施例中的第一 NDP 单元访问存储器的方式(即第一访问地址的计算方式)，可以确保 NDP core 的访问范围在预先设定的一段连续内存空间(即第一地址空间)的内部，不会超出该连续内存空间，从而提升存储器被访问过程的安全性。

在一种可行的实施方式中，所述数据存储装置还包括第二 NDP 单元，所述第二 NDP 单元和所述存储器电连接；所述第二 NDP 单元，用于存储第二物理地址信息；其中，所述第二物理地址信息用于指向所述存储器中的第二地址空间，所述第二地址空间是所述第二 NDP 单元有权使用的一段连续内存空间；所述存储器，用于在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的所述第二数据；所述第一 NDP 单元，还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

从技术效果上看，在第一 NDP 单元执行计算任务的过程中，第一 NDP 单元不仅可以访问与其对应的第一地址空间，还可以访问其它 NDP 单元对应的地址空间(如第二 NDP 单元对应的第二地址空间)，即采用本申请实施例进行近数据计算过程中，当第一 NDP 单元需要

与其它 NDP 单元（如第二 NDP 单元）进行数据交互时，可以基于存储的第二物理地址信息直接从第二地址空间获取用于计算的数据，相对于现有技术中需要遍历数据存储装置中的所有其它 NDP 单元对应的地址空间而言，本申请实施例可以使得第一 NDP 单元对存储器中除第一地址空间外的其它地址空间的访问具有良好的扩展性。

在一种可行的实施方式中，所述存储器还用于接收所述处理器的指令，所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间，以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

在一种可行的实施方式中，所述第一 NDP 单元还包括第二寄存单元和缓存单元；在所述第一 NDP 单元还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述第一 NDP 单元具体用于：在所述缓存单元缓存有所述第二物理地址信息的情况下，通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息，并更新到所述第二寄存单元中；通过所述 NDP core 基于获取的所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；或者，在所述缓存单元未缓存所述第二物理地址信息的情况下，通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息，并更新到所述第二寄存单元和所述缓存单元中；通过所述 NDP core 基于获取的所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

其中，缓存单元从物理实现上，可以是靠近 NDP core 的缓存 Cache，例如，可以是静态随机存储器 SRAM，其在逻辑上可以理解为缓存有相应内容的数据结构，例如可以为用于存储第二物理基址和第二长度的表单。

从技术效果上看，本申请通过在所述第一 NDP 单元中设置缓存单元来缓存获取过的第二物理地址信息，从而当后续计算过程中如需再次使用时，可以直接从缓存单元中获取第二物理地址信息来计算相应的访问地址，从而基于计算得到的访问地址读取用于进行近数据计算的数据。由于本申请在近数据计算过程中增加了上述缓存机制，因而可以有效降低近数据计算过程的延迟，提高计算效率和能耗比。

在一种可行的实施方式中，所述第二物理地址信息包括第四边界地址和第二长度；在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述 NDP core 具体用于：从所述第二寄存单元中读取所述第四边界地址和所述第二长度；其中，所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址，所述第二长度为所述第二地址空间的长度；当所述第二偏移地址小于或等于所述第二长度时，基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址；从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。

在一种可行的实施方式中，所述第二物理地址信息包括第五边界地址和第六边界地址；在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述 NDP core 具体用于：基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址，或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址；其中，所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址；当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时，从所述第二访问地址中读取所述第一数据中的部分或全部数据。

其中，第二偏移地址为相对第二地址空间的起始物理地址或终止物理地址的偏移量。

从技术效果上看，通过上述实施例中的第一 NDP 单元访问存储器中第二地址空间的方式，可以确保访问范围在第二地址空间的内部，不会超出第二地址空间，从而保证存储器被访问过程的安全性。

从技术效果上看，由于数据存储装置中的 NDP 单元不感知处理器中缓存的用于近数据计算的第一数据，因而在本申请中没有其它保证缓存一致性的机制时，需要将处理器中缓存的第一地址空间中的数据进行清除，以避免缓存一致性的问题。

在一种可行的实施方式中，所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

其中，上述寄存单元可以为具有数据存储和数据读写功能的高速存储器件，其数据读写速度远高于硬盘、U 盘等外部存储器件（外部存储器件指计算设备内存及处理器缓存以外的存储器件）。

其中，每个寄存单元中寄存器的数量要满足保存地址信息的要求。可选地，可以将第一物理地址信息共同存储在同一个寄存器中，或者分别存储在两个寄存器中。同理，第二物理地址信息也可以共同存储在同一个寄存器中，或者分别存储在两个寄存器中，本申请对此不限定。

从技术效果上看，由于第一物理地址信息是存储于寄存器中，因而只要确保寄存器中的数据不被非法修改，便可保证第一存储器被访问过程的安全性，即安全性好。

在一种可行的实施方式中，所述第一 NDP 单元，还用于在完成所述近数据计算后，通过所述总线向所述处理器发送第二信号；所述第二信号用于指示所述第一 NDP 单元已完成近数据计算。

从技术效果上看，当第一 NDP 单元完成近数据计算时，可以告知处理器侧其进度情况，以确保处理器侧能够掌握各 NDP 单元的近数据计算任务的完成情况。

第二方面，本申请提供了一种数据处理方法，应用于数据存储装置，所述数据存储装置包括存储器和第一近数据计算 NDP 单元，所述第一 NDP 单元和所述存储器电连接，所述数据存储装置通过总线与处理器相连；所述方法包括：通过所述第一 NDP 单元存储第一物理地址信息；其中，所述第一物理地址信息用于指向所述存储器中的第一地址空间，所述第一地址空间是第一 NDP 单元有权使用的一段连续内存空间；由所述存储器在所述第一地址空间中存储来自所述处理器的用于进行近数据计算的第一数据；由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据；基于所述第一数据中的部分或全部数据执行计算。

在一种可行的实施方式中，所述第一 NDP 单元包括第一寄存单元和近数据计算核心 NDP core；所述通过所述第一 NDP 单元存储第一物理地址信息，包括：通过所述第一寄存单元存储所述第一物理地址和所述第一长度；所述由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：由所述 NDP core 从所述第一寄存单元获取所述第一物理地址信息，并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一物理地址信息包括第一边界地址和第一长度；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：当所述第一偏移地址小于或等于所述第一长度时，由所述 NDP Core

基于所述第一偏移地址和所述第一边界地址，计算得到第一访问地址；其中，所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址，所述第一长度为所述第一地址空间的长度；由所述 NDP Core 从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一物理地址信息包括第二边界地址和第三边界地址；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：由所述 NDP Core 基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址，或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址；其中，所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址；当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时，由所述 NDP Core 从所述第一访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述数据存储装置还包括第二 NDP 单元，所述第二 NDP 单元和所述存储器电连接；所述方法还包括：通过所述第二 NDP 单元存储第二物理地址信息；其中，所述第二物理地址信息用于指向所述存储器中的第二地址空间，所述第二地址空间是第二 NDP 单元有权使用的一段连续内存空间；由所述存储器在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的所述第二数据；由所述第一 NDP 单元基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

在一种可行的实施方式中，所述方法还包括：由所述存储器接收所述处理器的指令，所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间，以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

在一种可行的实施方式中，所述第一 NDP 单元还包括第二寄存单元和缓存单元；所述基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据，包括：在所述缓存单元缓存有所述第二物理地址信息的情况下，通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息，并更新到所述第二寄存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；或者，在所述缓存单元未缓存所述第二物理地址信息的情况下，通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息，并更新到所述第二寄存单元和所述缓存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

在一种可行的实施方式中，所述第二物理地址信息包括第四边界地址和第二长度；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据，包括：通过所述 NDP core 从所述第二寄存单元中读取所述第四边界地址和所述第二长度；其中，所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址，所述第二长度为所述第二地址空间的长度；当所述第二偏移地址小于或等于所述第二长度时，由所述 NDP core 基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址；由所述 NDP core 从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。在一种可行的实施方式中，所述第二物理地址信息包括第五边界地址和第六边界地址；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据

的方面,包括:由所述 NDP core 基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址,或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址;其中,所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址;当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时,由所述 NDP core 从所述第二访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中,所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

在一种可行的实施方式中,所述方法还包括:在所述第一 NDP 单元完成所述近数据计算后,由所述第一 NDP 单元通过所述总线向所述处理器发送信号;所述信号用于指示所述第一 NDP 单元已完成近数据计算。

第三方面,本申请实施例提供了一种数据处理装置,包括处理器、上述第一方面中的任意一种实施方式所提供的数据存储装置以及耦合于该数据存储装置的分立器件。

第四方面,本申请实施例提供了一种计算机存储介质,所述计算机存储介质存储有计算机程序,该计算机程序被执行时,上述第二方面中任意一项所述的数据处理方法得以实现。

第五方面,本申请实施例提供了一种计算机程序,该计算机程序包括指令,当该计算机程序被执行时,上述第二方面中任意一项所述的数据处理方法得以实现。

附图说明

以下对本申请实施例用到的附图进行介绍。

图 1 是本申请实施例中一种用于近数据计算的系统架构的结构示意图;

图 2 是本申请实施例中一种数据处理装置的结构示意图;

图 3 是本申请实施例中另一种数据处理装置的结构示意图;

图 4 是本申请实施例中一种访存地址的计算逻辑示意图;

图 5 是本申请实施例中又一种数据处理装置的结构示意图;

图 6 是本申请实施例中一种数据存储装置的硬件结构示意图;

图 7 是本申请实施例中一种连续内存空间的空间布局示意图;

图 8 是本申请实施例中一种数据处理方法的流程示意图。

具体实施方式

下面结合本申请实施例中的附图对本申请实施例进行描述。

本申请的说明书和权利要求书及所述附图中的术语“第一”、“第二”、“第三”和“第四”等是用于区别不同对象,而不是用于描述特定顺序。此外,术语“包括”和“具有”以及它们任何变形,意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有限定于已列出的步骤或单元,而是可选地还包括没有列出的步骤或单元,或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。在本文中提及“实施例”意味着,结合实施例描述的特定特征、结构或特性可以包含在本申请的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例,也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员显式地和隐式地理解的是,本文所描述的实施例可以与其它实施例相结合。

首先对本申请实施例中的相关术语进行解释：

(1) 近数据计算 (Near-data Processing, NDP)：一种在存储器件附近部署计算单元的技术，旨在大幅减少远距离访存请求，以解决访存受限问题，提升整体性能和能耗比。

(2) 缓存一致性：在采用层次结构存储系统的计算机系统中，保证高速缓冲存储器中数据与主存储器中数据相同机制。在一个系统中，当许多不同的设备共享一个共同存储器资源，在高速缓存中的数据不一致，就会产生问题。如果某些共享数据同时存在于不同设备的缓存中，也需要保证其中数据的一致性。

(3) 地址翻译：指虚拟地址和物理地址的转换过程。虚拟地址通常是指由程序提供的地址，而物理地址则是指有效的存储器地址。由所有虚拟地址构成的集合叫做虚拟地址空间 (Virtual Address Space)，由所有物理地址构成的集合叫做物理地址空间 (Physical Address Space)。地址翻译的过程，可以简单理解为通过页表查询出虚拟地址对应的物理地址，而缩略语表格中的转译后备缓冲器 (Translation Lookaside Buffer, TLB) 就是用于缓存部分页表以加速查询过程的一种硬件结构。

(4) 缓存 (Cache)：计算机内存系统中一个层次，处于主存和处理器之间，是为了弥合两者之间的处理速度差异而加入的，与主存相比，cache 访问速度更快，但容量更小。Cache 通常也可分为多层，越靠近 CPU 的层次容量越小，访问速度也越快。

(5) 硅通孔 (Through Silicon Via, TSV)：在 3D 封装内存中通常采用的一种技术，可以将芯片中的多层结构在垂直方向上连接在一起，提供非常高的数据传输带宽。

(6) 栈 (Stack)：在内存中用于保存局部变量、函数调用参数等的一段特殊空间，具有后进先出的特征，一般从高地址向低地址方向增长。

(7) 能耗比：性能功耗比，即性能与功耗的比值，通常表示处理器在特定功耗下的性能水平。该值越高，表示在固定功耗下处理器可以完成的计算越多。

(8) 连续内存空间：指在物理上 (存储器中) 一段连续的存储空间，该内存空间对应一段连续的物理地址。

(9) 偏移地址：指相对于所对应地址空间的起始物理地址或终止物理地址的偏移量 offset。

请参见图 1，图 1 为本申请实施例中的一种用于近数据计算的系统架构的结构示意图。如图 1 所示，系统架构 100 可以包括中央处理单元 110 (Center Processing Unit, CPU)、图形处理单元 120 (Graphics Processing Unit, GPU)、数字信号处理器 130 (Digital Signal Processor, DSP)、M 个数据存储装置 150 和总线 160，其中 M 为正整数。

其中，CPU、GPU 和 DSP 通过总线 160 与 MC 相连，MC 通过物理连线与 M 个数据存储装置 150 直连。CPU、GPU 和 DSP 可以作为系统级芯片 (System on Chip, SOC) 的一部分。每个数据存储装置可以包括一个存储器和一个或多个近数据计算 NDP 单元。例如，数据存储装置 1 包括存储器 1 和 N 个近数据计算 NDP 单元，数据存储装置 M 包括存储器 M 和 K 个 NDP 单元；其中，存储器和 NDP 单元通过物理链路直连，N 和 K 为正整数。

其中，系统架构 100 中还可以包括存储控制器 (Memory Controller, MC, 图 1 未示出)，用于控制数据存储装置中的数据读写操作。

数据存储装置可以是具有可编程处理能力的存储产品。例如，通用内存条或磁盘等。数据存储装置中包括的存储器可以是随机存储器 (Random Access Memory, RAM) 或非易失性存储器 (Non-Volatile Memory, NVM) 中的任意一种。随机存储器 RAM 包括静态随机存储器 (Static Random-Access Memory, SRAM) 和动态随机存储器 (Dynamic Random Access

Memory, DRAM) 等;非易失性存储器 NVM 包括只读存储器 (Read-only Memory, ROM) 和闪存 FlashMemory 等。

其中,上述系统架构 100 可以被包含于任意用于进行近数据计算的终端设备中,该终端设备可以是手机、电脑、平板、可穿戴设备或车载终端等。系统架构 100 可以应用于通用计算、高性能计算或人工智能等任意需要进行近数据计算的场景中,本申请对此不限定。

请参见图 2,图 2 是本申请实施例一种数据处理装置的结构示意图。如图 2 所示,数据处理装置 200 是基于图 1 中近数据计算的系统架构 100 得到的一种数据处理装置,包括:数据存储装置 210、处理器 220、总线 230。数据存储装置 210 通过总线 230 和处理器 220 连接。数据存储装置 210 包括存储器 211 和第一 NDP 单元 212,存储器 211 与第一 NDP 单元 212 电连接。

可选地,电连接可以指存储器 211 与第一 NDP 单元 212 之间通过铜箔或导线等可传输电信号的实体线路进行直接连接,即它们之间不再包含其他的器件。

其中,数据存储装置 210 可以是图 1 中 M 个数据存储装置中的任意一个。数据处理装置 200 可以是任意用于进行近数据计算的终端设备,如手机、电脑、平板、可穿戴设备或车载终端等。处理器 220 可以是中央处理单元 (CPU) 或其他处理核心。处理器 220 也可以是异构处理器,即不同类型处理器,关于处理器的具体实现方案本实施例不做展开。

第一 NDP 单元 212,用于存储第一地址信息;其中,第一地址信息用于指向存储器中的第一地址空间,第一地址空间是由处理器为第一 NDP 单元 212 分配的一段连续内存空间。

具体地,在数据处理装置 200 进行近数据计算的过程中,首先由处理器 220 进行初始化,来为第一 NDP 单元 212 在存储器 211 中分配一段连续的内存空间,即第一地址空间。该第一地址空间可以是一系列连续的物理地址的集合。在处理器 220 为第一 NDP 单元 212 分配完第一地址空间后,由第一 NDP 单元 212 存储表征第一地址空间在存储器中具体位置的第一物理地址信息。

可选地,数据处理装置 200 可以通过处理器 220 运行一段初始化代码来执行相应初始化过程(也可称为近数据计算任务分发过程),来为第一 NDP 单元 212 在存储器 211 中分配一段连续内存空间。其中,第一 NDP 单元可以是中央处理单元 CPU 或微处理单元 (Microprocessor Unit, MCU) 等,本申请对此不做限定。

存储器 211,用于在第一地址空间中存储处理器发送的用于进行近数据计算的第一数据。

可选地,数据处理装置 200 可以通过在处理器 220 运行上述初始化代码,来实现向存储器 211 中第一地址空间中写入用于近数据计算的第一数据。具体地,在处理器 220 为第一 NDP 单元 212 分配完对应的第一地址空间后,可以通过总线 230 向第一地址空间中写入第一数据。

可选地,第一地址空间在存储器 211 中对应的连续内存空间在逻辑上可以划分为数据区块和代码区块,分别用于保存数据和代码,即用于近数据计算的第一数据中包括数据和代码。应当注意,在分页式内存管理系统中,上述由处理器 220 分配的连续内存空间大小不受页大小的限制。

其中,存储器 211 可以是随机存储器 (Random Access Memory, RAM) 或非易失性存储器 (Non-Volatile Memory, NVM) 中的任意一种。随机存储器 RAM 包括静态随机存储器 (Static Random-Access Memory, SRAM) 和动态随机存储器 (Dynamic Random Access Memory, DRAM) 等;非易失性存储器 NVM 包括只读存储器 (Read-only Memory, ROM) 和闪存 FlashMemory 等。

第一 NDP 单元 212, 还用于基于获取的第一偏移地址和所述第一物理地址信息从第一地址空间中读取第一数据中的部分或全部数据; 基于第一数据中的部分或全部数据执行计算。

具体地, 第一 NDP 单元 212 执行的计算可以包括一个或多个轮次的计算过程。在每轮计算的过程中, 第一 NDP 单元都需要从存储器 211 中读取相应的数据。在该多轮计算的一轮计算过程中, 第一 NDP 单元可以首先基于获取的第一偏移地址(也可称为第一偏移量), 然后基于第一偏移地址和第一物理地址信息从第一地址空间中读取第一数据中的部分或全部数据, 然后基于读取的第一数据的部分或全部数据执行计算。可选的, 第一 NDP 单元 212 可以从第一地址空间中的代码区块(例如, 代码区块中 load 或 store 指令的操作数)或者第一 NDP 单元中的程序计数器(Program Counter, PC)寄存器中, 或者上一轮计算过程中第一 NDP 单元从第一地址空间所读取的数据中获取该第一偏移地址, 然后基于第一物理地址信息和第一偏移地址从第一地址空间中读取第一数据中的部分或者全部数据。

从技术效果上看, 本申请中, 第一 NDP 单元通过在其内部存储用于指向第一地址空间的第一物理地址信息, 使得后续可以基于物理地址在存储器中进行寻址, 以从连续的第一地址空间中获取用于近数据计算的第一数据, 相比现有技术中利用虚拟地址寻址来进行近数据计算的过程, 省略了第一 NDP 单元中地址翻译的过程(即虚拟地址和物理地址的转换过程), 可以有效降低第一 NDP 单元的硬件复杂度。此外, 在利用本申请中的装置进行近数据计算过程中, 只有在处理器为第一 NDP 单元分配第一地址空间以及向第一地址空间写入数据时, 处理器与第一 NDP 单元才会通过总线进行交互, 而第一 NDP 单元在启动计算的后续过程中再无需通过总线和处理器侧进行交互, 只通过物理链路与存储装置中的存储器进行交互。因而本申请相对现有技术而言, 可以显著降低 NDP 单元与处理器侧的交互次数, 即显著降低总线上的通信开销以及数据传输量, 进而大幅提升近数据计算过程中的计算性能和能耗比。

请参见图 3, 图 3 是本申请实施例中另一种数据处理装置的结构示意图, 作为对图 2 中数据处理装置 200 中第一 NDP 单元 212 的细化。如图 3 所示, 第一 NDP 单元 212 可以包括近数据计算核心 NDP core2121 和第一寄存单元 2122。

在一种可行的实施方式中, 所述第一 NDP 单元 212 具体用于: 通过所述第一寄存单元 2122 存储所述第一物理地址信息; 通过所述 NDP core2121 从所述第一寄存单元获取所述第一物理地址信息, 并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

具体地, 第一 NDP 单元 212 基于第一物理地址信息和第一偏移地址从第一地址空间中读取数据的过程是由 NDP core2121 实现的。

从技术效果上看, 由于本申请通过寄存单元存储用于指向第一地址空间的第一物理地址信息, 因而只要确保寄存单元中的数据不被非法修改, 便可保证存储器被访问过程的安全性。

在一种可行的实施方式中, 所述第一物理地址信息包括第一边界地址和第一长度; 所述 NDP core 具体用于: 当所述第一偏移地址小于或等于所述第一长度时, 基于所述第一偏移地址和所述第一边界地址计算得到第一访问地址; 其中, 所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址, 所述第一长度为所述第一地址空间的长度; 从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

其中, 第一偏移地址为相对第一地址空间的起始物理地址或终止物理地址的偏移量。

可选地, 第一物理地址信息可以包括第一地址空间的起始物理地址、第一地址空间的终

止物理地址和第一地址空间的长度(即第一长度)中的至少两个。

具体地,当第一物理地址信息包括第一边界地址和第一长度时,NDP Core 2121 首先比较第一偏移地址和第一长度的大小:当第一偏移地址小于或等于第一长度时,基于第一偏移地址和第一边界地址计算得到第一访问地址。

此时基于第一偏移地址和第一边界地址计算第一访问地址的过程共包含四种情况:

(1)第一偏移地址为相对于第一地址空间起始物理地址的偏移量,第一边界地址为第一地址空间的起始物理地址时,NDP Core 2121 将第一边界地址和第一偏移地址相加,得到第一访问地址。

(2)第一偏移地址为相对于第一地址空间起始物理地址的偏移量,第一边界地址为第一地址空间的终止物理地址时,NDP Core 2121 首先将第一边界地址减去第一长度,再加上第一偏移地址,得到第一访问地址。

(3)第一偏移地址为相对于第一地址空间终止物理地址的偏移量,第一边界地址为第一地址空间的起始物理地址时,NDP Core 2121 将第一边界地址加上第一长度,再减去第一偏移量,得到第一访问地址。

(4)第一偏移地址为相对于第一地址空间终止物理地址的偏移量,第一边界地址为第一地址空间的终止物理地址时,NDP Core 2121 将第一边界地址减去第一偏移量,得到第一访问地址。

在一种可行的实施方式中,所述第一物理地址信息包括第二边界地址和第三边界地址;所述 NDP core 具体用于:基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址,或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址;其中,所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址;当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时,从所述第一访问地址中读取所述第一数据中的部分或全部数据。

具体地,当第一物理地址信息包括第二边界地址和第三边界地址时,NDP Core 2121 首先可以基于第二边界地址、第三边界地址和第一偏移地址计算得到第一访问地址,然后判断计算得到的第一访问地址是否落入第一地址空间中,且当第一访问地址落入第一地址空间内时,从所述第一访问地址中读取所述第一数据中的部分或全部数据。

上述基于第二边界地址、第三边界地址和第一偏移地址计算得到第一访问地址包含两种情况:

(1)第一偏移地址为相对于第一地址空间起始物理地址的偏移量时,NDP Core 2121 将第一偏移地址和第二边界地址相加,得到第一访问地址。

(2)第一偏移地址为相对于第一地址空间终止物理地址的偏移量时,NDP Core 2121 利用第三边界地址减去第一偏移地址,得到第一访问地址。

从技术效果上看,当第一物理地址信息中分别包含不同的内容时,采用本申请实施例中的上述计算逻辑计算得到的第一访问地址可以正好落入第一地址空间中,即第一 NDP 单元 212 对存储器 211 的访问不会超出处理器预先为第一 NDP 单元分配的连续内存空间(即第一地址空间),因而可以提升第一 NDP 单元 212 对存储器 211 访问过程的安全性。当第一偏移地址大于第一长度或者计算得到的第一访问地址未落入第一地址空间时,为保证存储器 211 被访问过程的安全性,此时第一 NDP 单元可以输出表征访问地址异常的信号。

请参见图 4，图 4 为本申请实施例中的一种访存地址的计算逻辑示意图。该计算过程可以由第一 NDP 单元中的硬件模块实现。如图 4 所示，用于计算访存地址所涉及的硬件模块可以包括：PC 寄存器 410、第一寄存器 420、第二寄存器 430、加法器 440、比较器 450 和存取单元 (Load Store Unit, LSU) 460。

下面将参照图 4 中所示硬件逻辑来详细描述第一访问地址的计算过程。图 4 中硬件模块可以是第一 NDP 单元 212 所包含硬件模块的一部分。

具体地，在第一访问地址计算过程中，PC 寄存器 410 用于存储第一偏移地址。第一寄存单元 2122 包括第一寄存器 420 和第二寄存器 430，第一寄存器 420 和第二寄存器 430 可以用于分别存储第一物理地址信息中的两种信息（第一边界地址和第一长度，或者第二边界地址和第三边界地址）。当第一寄存器 420 和第二寄存器 430 分别存储第一边界地址和第一长度时，比较器 450 从 PC 寄存器 410 和第二寄存器 430 中分别获取第一偏移地址和第一长度，并比较第一偏移地址和第一长度大小。加法器 440 从 PC 寄存器和第一寄存器 420 中分别获取第一偏移地址和第一边界地址，并基于上述实施例中对应的四种计算方式中的一种来计算第一访问地址。存取单元 460 基于比较器的比较结果来决定是否从存储器 211 中的第一访问地址中读取用于计算的数据；具体地，当第一偏移地址小于或等于第一长度时，存取单元 LSU 从第一地址空间中的第一访问地址中进行数据读取；当第一偏移地址大于第一长度时，存取单元 LSU 生成地址异常信号。

应当理解，图 4 中所示的利用硬件计算访存地址的逻辑只是本申请实施例中的一个示例，本领域中技术人员可以采用其它硬件逻辑或软件逻辑来实现访存地址的计算，本申请对此不限定。

请参见图 5，图 5 是本申请实施例中又一种数据处理装置的结构示意图，作为对图 2 或图 3 中数据处理装置 200 中部分模块的细化。如图 5 所示，数据存储装置 200 可以包括 E 个 NDP 单元（即第一 NDP 单元 212、第二 NDP 单元 213... 第 E 个 NDP 单元 214），E 为大于 2 的整数。该 E 个 NDP 单元分别对应存储器 211 中的 E 段连续内存空间，具体地，第一地址空间 2112 为处理器 220 为第一 NDP 单元 212 分配的一段连续内存空间、第二地址空间 2113 为处理器 220 为第二 NDP 单元分配的一段连续内存空间... 第 E 地址空间 2114 为处理器 220 为第 E 个 NDP 单元分配的一段连续内存空间。上述 E 个地址空间可以由处理器 220 在进行初始化过程中一次性分配完成。该 E 个 NDP 单元通过互连网络 (Crossbar Network) 214 进行连接。该 E 个 NDP 单元分别通过物理链路与存储器 211 直连。

应当理解，图 5 中为方便起见只示出了第一 NDP 单元 212 内部的具体结构，其它 E-1 个 NDP 单元的内部结构可以与第一 NDP 单元 212 内部结构相同或不同，本申请对此不限定。本申请实施例中的第一 NDP 单元 212 可以是数据存储装置 210 中包含的 E 个 NDP 单元中的任意一个。

在一种可行的实施方式中，所述第二 NDP 单元，用于存储第二物理地址信息；其中，所述第二物理地址信息用于指向所述存储器中的第二地址空间，所述第二地址空间是第二 NDP 单元有权使用的一段连续内存空间；所述存储器，用于在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的所述第二数据；所述第一 NDP 单元，还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

可选地，在处理器 220 运行初始化代码来进行各 NDP 单元近数据计算任务分发的过程中，

处理器 220 为第二 NDP 单元 213 在存储器 211 中分配一段连续内存空间，即第二地址空间 2113。第二地址空间 2113 由第二物理基址和第二长度进行表征，即第二地址空间 2113 的起始物理地址为第二物理基址，第二地址空间 2113 的长度为第二长度。第二地址空间 2113 为一段连续的物理地址的集合。同时，在处理器 220 进行近数据计算任务分发的过程中，处理器 220 在为第二 NDP 单元 213 分配第二地址空间 2113 后，还用于通过总线 230 向第二地址空间 2113 中写入用于近数据计算的第二数据。

可选的，上述第一 NDP 单元 212 获取第二偏移地址的方式与获取第一偏移地址的方式可以对应相同，此处不再赘述。

应当理解，上述第一 NDP 单元 212 从第二地址空间读取第二数据中的部分或全部数据进行计算的过程可以是第一 NDP 单元 212 进行的一轮或多轮计算任务中的一轮。

从技术效果上看，第一 NDP 单元既可以从处理器 220 为其分配的第一地址空间 2112 中读取相应的数据进行计算，也可从处理器 220 为其它近数据计算单元分配的连续内存空间中读取相应的数据进行计算。即对于两个需要进行数据交互的 NDP 单元，其只需进行点到点通信，无需进行全局同步，因而本申请实施例中，每个 NDP 单元对存储器中远程地址空间的访问具有良好的扩展性。

应当理解，本申请实施例只是以第一 NDP 单元 212 为对象描述 NDP 单元进行计算的具体过程。当数据存储装置 210 中包含多个 NDP 单元时，每个 NDP 单元进行计算的过程与本申请实施例中第一 NDP 单元 212 进行计算的过程对应相同，此处不再赘述。

在一种可行的实施方式中，所述存储器还用于接收所述处理器的指令，所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间，以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

即第一地址空间和第二地址空间是由处理器为第一 NDP 单元和第二 NDP 单元分别分配的连续内存空间。

在一种可行的实施方式中，所述第一 NDP 单元还包括第二寄存单元和缓存单元；在所述第一 NDP 单元还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述第一 NDP 单元具体用于：在所述缓存单元缓存有所述第二物理地址信息的情况下，通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息，并更新到所述第二寄存单元中；通过所述 NDP core 基于获取的所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；或者，在所述缓存单元未缓存所述第二物理地址信息的情况下，通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息，并更新到所述第二寄存单元和所述缓存单元中；通过所述 NDP core 基于获取的所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

其中，缓存单元 2124 用于在第一 NDP 单元 212 进行计算的过程中，缓存用于指向第二地址空间 2113 的第二物理地址信息。

应当理解，该第二 NDP 单元 213 可以是除第一 NDP 单元 212 外的其它任意一个 NDP 单元，即第二地址空间 2113 可以是除第一地址空间 2112 外的任意一段连续内存空间，且第二地址空间 2113 是由处理器 220 为第二 NDP 单元 213 分配的一段连续内存空间。

可选地，缓存单元 2124 在硬件上可以是随机存储器 RAM 或其它可行的存储器中的任意一种。其中，随机存储器 RAM 可以包括静态随机存储器 (Static Random-Access Memory, SRAM) 和动态随机存储器 (Dynamic Random Access Memory, DRAM)。缓存单元 2124 在逻辑上可

以为用于存储第二物理地址和第二长度的表单。

上述通过 NDP core 基于获取的第二偏移地址和第二物理地址信息从第二地址空间中读取所述第二数据中的部分或全部数据，进一步包括：NDP Core 从第二寄存单元 2123 中获取第二物理地址信息，基于第二物理地址信息和第二偏移地址从第二地址空间 2113 中获取第二数据中部分或全部数据，以进行接下来的一轮计算。

从技术效果上看，本申请通过在第一 NDP 单元中设置缓存单元来缓存获取过的第二物理地址信息，从而当后续计算过程中如需再次使用时，可以直接从缓存单元中获取第二物理地址信息来计算相应的访问地址，从而基于计算得到的访问地址读取用于进行计算的数据。由于本申请在近数据计算过程中增加了上述缓存机制，因而可以有效降低近数据计算过程的延迟，提高计算效率和能耗比。

在一种可行的实施方式中，所述第二物理地址信息包括第四边界地址和第二长度；在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述 NDP core 具体用于：从所述第二寄存单元中读取所述第四边界地址和所述第二长度；其中，所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址，所述第二长度为所述第二地址空间的长度；当所述第二偏移地址小于或等于所述第二长度时，基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址；从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。

在一种可行的实施方式中，所述第二物理地址信息包括第五边界地址和第六边界地址；在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，所述 NDP core 具体用于：基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址，或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址；其中，所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址；当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时，从所述第二访问地址中读取所述第一数据中的部分或全部数据。

具体地，上述第一 NDP 单元 212 通过 NDP Core 计算第二访问地址的具体过程可以参见与前述实施例中 NDP core 计算第一访问地址具体过程的对应描述，此处不再赘述。

其中，第二偏移地址为相对第二地址空间的起始物理地址或终止物理地址的偏移量。

从技术效果上看，通过上述实施例中的第一 NDP 单元访问存储器中第二地址空间的方式，可以确保访问范围在第二地址空间的内部，不会超出第二地址空间，从而保证存储器被访问过程的安全性。

从技术效果上看，由于数据存储装置中的 NDP 单元不感知处理器中缓存的用于近数据计算的第一数据，因而在本申请中没有其它保证缓存一致性的机制时，需要将处理器中缓存的第一地址空间中的数据进行清除，以避免缓存一致性的问题。

在一种可行的实施方式中，处理器 220 可以在第一 NDP 单元 212 在基于第一访问地址从第一地址空间中获取用于计算的数据之前，清除处理器 220 中缓存的第一地址空间中的数据。

从技术效果上看，由于第一 NDP 单元 212 不感知其它部件的缓存结构，因而在第一 NDP 单元 212 启动计算之前，需要指示处理器 220 将其缓存的第一地址空间中的数据进行清除，且在后续第一 NDP 单元 212 进行计算期间不再访问处理器 220 缓存的第一地址空间的数据，

从而避免缓存一致性的问题。

在一种可行的实施方式中，所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

其中，上述寄存单元可以为具有数据存储和数据读写功能的高速存储器件，其数据读写速度远高于硬盘、U 盘等外部存储器件（外部存储器件指计算设备内存及处理器缓存以外的存储器件）。寄存单元可以由具有高速读写速度的寄存器来实现。

其中，每个寄存单元中寄存器的数量要满足保存地址信息的要求。

具体地，当第一寄存单元 2122 包括一个寄存器且第一物理地址信息中包含两类信息时，可以将第一物理地址信息存入该一个寄存器中。例如，在 64 位寄存器中，可以用 48 位表示第一边界地址，剩余 16 位表示第一地址空间的长度，即第一长度，或者用 32 位表示第一边界地址，剩余 32 位表示第二边界地址。当第一寄存单元 2122 包括两个寄存器时，可以利用该两个寄存器分别存储第一物理地址信息中的两类信息（第一边界地址和第一长度，或者第二边界地址和第三边界地址）。同理，第二寄存单元也可以采用与第一寄存单元相同的方式存储第二物理地址信息，此处不再赘述。

从技术效果上看，本申请通过硬件寄存器来存储指向存储器 211 中第一地址空间 2112 的第一物理地址信息，由于硬件寄存器中信息很难被篡改，安全性高，因而本申请基于硬件逻辑完成第一访问地址的计算具有较高的安全性。同时，采用本申请中第一访问地址的计算逻辑，可以使得第一 NDP 单元 212 在存储器 211 中访问的范围不会超出第一物理地址信息所指向的连续内存空间，保证存储器 211 被访问过程的安全性。同理，也可保证第一 NDP 单元 212 访问存储器 211 中其它地址空间时的安全性。

可选地，本申请还可以通过增加简单的硬件逻辑，可以控制第一地址空间中不同区块的访问权限，以增强安全性。例如，可增加内存保护单元（Memory Protection Unit, MPU）来控制第一地址空间中代码区块和数据区块的读写权限。同理，对其它地址空间中的数据区块和代码区块也可设置不同的访问权限，此处不再赘述。

在一种可行的实施方式中，所述第一 NDP 单元，还用于在完成所述近数据计算后，通过所述总线向所述处理器发送信号；所述信号用于指示所述第一 NDP 单元已完成近数据计算。

具体地，在第一 NDP 单元 212 完成了处理器 220 为其分配的近数据计算任务（可以包括一轮或多轮计算过程）后，可以通过总线 230 向处理器 220 发送信号。

可选地，在处理器 220 收到上述信号后，处理器 220 可以维护一个计数器，在收到一个 NDP 单元发送的信号后，将该计数器的值增加 1，并相应保存该 NDP 单元的标识；其中，标识可以是 NDP 单元的编号。

请参见图 6，图 6 为本申请实施例一种数据存储装置的硬件结构示意图。该数据存储装置 600 是基于混合存储立方体（Hybrid Memory Cube, HMC）的存储装置。数据存储装置 600 可以适用到图 1、图 2、图 3 或图 5 中的数据装置中，作为其中的数据存储装置。

如图 6 所示，该数据存储装置 600 包括 8 层堆叠的 DRAM 芯片（分别为图 6 中的晶粒 A 到晶粒 H）和 1 层逻辑芯片，8 层堆叠的 DRAM 芯片作为存储器，可以对应前述实施例中的存储器 211；逻辑芯片作为控制单元，可以包括图 2-图 3 实施例中的第一 NDP 单元或图 5 实施例中的 E 个 NDP 单元。各层芯片之间可以通过硅通孔（Through Silicon Via, TSV）连接。该数据存储装置 600 中的每层芯片在逻辑上可以划分为若干单元（如图 6 所示，每层被划分

为 32 个区域，例如，晶粒 Die A 被划分为从 P00A 到 P31A 共 32 个区域，逻辑芯片被划分为 32 个逻辑单元。垂直方向上的多层存储器和逻辑单元构成一个存储库 Vault，数据存储装置 600 可被划分为 32 个 Vault (Vault 00 到 Vault 31)，Vault 00 包括逻辑单元 00、以及垂直方向上的 8 个存储器 (P00A 到 P00H)。

每个 Vault 通过内部的互连网络 (Crossbar Network) 连接，互连网络通过总线 (高速串行链路) 与处理器 (图 6 中未示出) 通信。数据存储装置 600 可以是 8GB 规格的存储装置，每层 DRAM 芯片的数据容量为 1GB，互连网络通过 8 条 40GB/s 的高速串行链路和数据存储装置 600 外部的设备相连。

如图 6 所示，以 Vault 00 为例，Vault 00 内部的逻辑单元 00 中包含存储库控制器 VC00 (Vault Controller, VC) 和 NDP 单元 00。VC00 集成在逻辑单元 00 中，负责 Vault 00 内部的数据读写操作。NDP 单元可以包括近数据计算核心 (Near-Data Processing Core, NDP Core)、高速暂存存储器 (Scratchpad Memory, SPM)、内存保护单元 (Memory Protection Unit, MPU)、直接内存访问 (Direct Memory Access, DMA) 引擎。此外，每个 NDP00 单元还可以包括第一寄存单元、第二寄存单元和缓存单元，图 6 中为简便起见未示出。应当理解，其它逻辑单元的内部结构可以与逻辑单元 00 相同，此处不再赘述。

如图 7 所示，图 7 为本申请实施例中一种连续内存空间的空间布局示意图。图 7 所示的连续内存空间 700 可以是一个 Vault 中存储器内一段连续的物理地址空间，在初始化过程中该物理地址空间被分配给该 Vault 中的 NDP 单元。如图 7 所述，该连续内存空间包括：.text 区域、.data 区域和.stack 区域。其中，.text 区域用于保存计算任务源码编译后的机器指令，对应前述实施例中的代码区块；.data 区域用于保存数据，对应前述实施例中的数据区块；.stack 区域为一块预留的栈空间。

下面将以图 7 中连续内存空间 700 为例描述初始化过程 (即近数据计算任务的分发过程)。

首先，处理器可以根据系统的计算需求和负载情况，通过总线将计算任务动态地分发给各个 Vault 中的 NDP 单元，具体地：处理器可以通过运行一段初始化代码，一次性为各 NDP 单元分别分配一段连续的内存空间，然后向每个 NDP 单元对应的连续内存空间中写入相应的用于近数据计算的数据。

具体地，处理器向每个连续内存空间写入相应于近数据计算数据的过程可以包括：计算逻辑分发和计算数据分发。以连续内存空间 700 为例，在进行计算逻辑分发时，处理器将编译后的二进制计算任务源码写入连续内存空间 700 中的.text 区域，然后设置 NDP core 中的 PC 寄存器来存储相应的偏移地址。在进行计算数据分发时，处理器将相应数据写入连续内存空间 700 中的.data 区域。应当注意，如果内存分配阶段选用的数据划分和数据分布的策略合理，处理器可能在处理其它计算任务时已经完成了计算数据的分发过程，在这种情况下，只需进行计算逻辑的分发。

在处理器对各 NDP 单元完成近数据计算任务的分发后，各 NDP 单元可以开始独立地启动计算。在图 6 所示的 NDP 单元进行计算过程中，SPM 用于存储 NDP 单元运行所需的数据；MPU 用于提供对存储器中数据的保护，即为连续内存空间中的不同区域分配不同的访问权限；DMA 引擎用于实现存储器与 SPM 之间的数据搬移。

请参见图 8，图 8 为本申请实施例中一种数据处理方法的流程示意图。该方法应用于数据存储装置，所述数据存储装置包括存储器和第一近数据计算 NDP 单元，所述第一 NDP 单元与所述存储器电连接，所述数据存储装置通过总线与处理器相连。所述方法包括：

步骤 S810：通过所述第一 NDP 单元存储第一物理地址信息；其中，所述第一物理地址信息用于指向所述存储器中的第一地址空间，所述第一地址空间是第一 NDP 单元有权使用的一段连续内存空间。

步骤 S820：由所述存储器在所述第一地址空间中存储来自所述处理器的用于进行近数据计算的第一数据。

步骤 S830：由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据；基于所述第一数据中的部分或全部数据执行计算。

在一种可行的实施方式中，所述第一 NDP 单元包括第一寄存单元和近数据计算核心 NDP core；所述通过所述第一 NDP 单元存储第一物理地址信息，包括：通过所述第一寄存单元存储所述第一物理基址和所述第一长度；所述由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：由所述 NDP core 从所述第一寄存单元获取所述第一物理地址信息，并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一物理地址信息包括第一边界地址和第一长度；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：当所述第一偏移地址小于或等于所述第一长度时，由所述 NDP Core 基于所述第一偏移地址和所述第一边界地址，计算得到第一访问地址；其中，所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址，所述第一长度为所述第一地址空间的长度；由所述 NDP Core 从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一物理地址信息包括第二边界地址和第三边界地址；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：由所述 NDP Core 基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址，或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址；其中，所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址；当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时，由所述 NDP Core 从所述第一访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述数据存储装置还包括第二 NDP 单元，所述第二 NDP 单元和所述存储器电连接；所述方法还包括：通过所述第二 NDP 单元存储第二物理地址信息；其中，所述第二物理地址信息用于指向所述存储器中的第二地址空间，所述第二地址空间是第二 NDP 单元有权使用的一段连续内存空间；由所述存储器在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的所述第二数据；由所述第一 NDP 单元基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

在一种可行的实施方式中，所述方法还包括：由所述存储器接收所述处理器的指令，所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间，以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

在一种可行的实施方式中，所述第一 NDP 单元还包括第二寄存单元和缓存单元；所述基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中

的部分或全部数据，包括：在所述缓存单元缓存有所述第二物理地址信息的情况下，通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息，并更新到所述第二寄存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；或者，在所述缓存单元未缓存所述第二物理地址信息的情况下，通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息，并更新到所述第二寄存单元和所述缓存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

在一种可行的实施方式中，所述第二物理地址信息包括第四边界地址和第二长度；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据，包括：通过所述 NDP core 从所述第二寄存单元中读取所述第四边界地址和所述第二长度；其中，所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址，所述第二长度为所述第二地址空间的长度；当所述第二偏移地址小于或等于所述第二长度时，由所述 NDP core 基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址；由所述 NDP core 从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。在一种可行的实施方式中，所述第二物理地址信息包括第五边界地址和第六边界地址；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，包括：由所述 NDP core 基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址，或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址；其中，所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址；当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时，由所述 NDP core 从所述第二访问地址中读取所述第一数据中的部分或全部数据。

在一种可行的实施方式中，所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

在一种可行的实施方式中，所述方法还包括：在所述第一 NDP 单元完成所述近数据计算后，由所述第一 NDP 单元通过所述总线向所述处理器发送信号；所述信号用于指示所述第一 NDP 单元已完成近数据计算。

本申请实施例提供了一种数据处理装置，包括处理器、上述实施例中的任意一种实施方式所提供的数据存储装置以及耦合于该数据存储装置的分立器件。该数据处理装置可以是前述图 2、图 3 和图 5 中任一实施例中的所述的数据处理装置。

本申请实施例提供了一种计算机存储介质，所述计算机存储介质存储有计算机程序，该计算机程序被执行时，使得第一 NDP 单元 212 可以执行如上述方法实施例中记载的任意一种的部分或全部步骤，以完成上述计算过程。

本申请实施例提供了一种计算机程序，该计算机程序包括指令，当该计算机程序被处理器或第一 NDP 单元 212 执行时，使得第一 NDP 单元 212 可以执行上述方法实施例中记载的任意一种的部分或全部步骤。

在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其它实施例的相关描述。需要说明的是，对于前述的各方法实施例，为了简单描述，故将其都表述为一系列的动作组合，但是本领域技术人员应该知悉，本申请并不受所描述的动作顺序的限制，因为依据本申请，某些步骤可能可以采用其它顺序或者同时进行。其次，

本领域技术人员也应该知悉，说明书中所描述的实施例均属于优选实施例，所涉及的动作和模块并不一定是本申请所必须的。

在本申请所提供的几个实施例中，应该理解到，所揭露的装置，可通过其它的方式实现。例如，以上所描述的装置实施例仅仅是示意性的，例如上述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个单元或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另一点，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以通过一些接口，装置或单元的间接耦合或通信连接，可以是电性或其它的形式。

上述作为分离部件说明的单元可以是或者也可以不是物理上分开的，作为单元显示的部件可以是或者也可以不是物理单元，即可以位于一个地方，或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

以上所述，以上实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案的精神和范围。

权 利 要 求 书

1.一种数据存储装置,其特征在于,所述数据存储装置包括存储器和第一近数据计算 NDP 单元,所述第一 NDP 单元与所述存储器电连接,所述数据存储装置通过总线与处理器相连;其中,

所述第一 NDP 单元,用于存储第一物理地址信息;其中,所述第一物理地址信息用于指向所述存储器中的第一地址空间,所述第一地址空间是所述第一 NDP 单元有权使用的一段连续内存空间;

所述存储器,用于在所述第一地址空间中存储来自所述处理器的用于进行近数据计算的第一数据;

所述第一 NDP 单元,还用于基于获取的第一偏移地址和所述第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据;基于所述第一数据中的部分或全部数据执行计算。

2.根据权利要求 1 所述的装置,其特征在于,所述第一 NDP 单元包括第一寄存单元和近数据计算核心 NDP core;所述第一 NDP 单元具体用于:

通过所述第一寄存单元存储所述第一物理地址信息;

通过所述 NDP core 从所述第一寄存单元获取所述第一物理地址信息,并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

3.根据权利要求 2 所述的装置,其特征在于,所述第一物理地址信息包括第一边界地址和第一长度;所述 NDP core 具体用于:

当所述第一偏移地址小于或等于所述第一长度时,基于所述第一偏移地址和所述第一边界地址,计算得到第一访问地址;其中,所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址,所述第一长度为所述第一地址空间的长度;

从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

4.根据权利要求 2 所述的装置,其特征在于,所述第一物理地址信息包括第二边界地址和第三边界地址;所述 NDP core 具体用于:

基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址,或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址;其中,所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址;

当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时,从所述第一访问地址中读取所述第一数据中的部分或全部数据。

5.根据权利要求 1-4 中任一项所述的装置,其特征在于,所述数据存储装置还包括第二 NDP 单元,所述第二 NDP 单元和所述存储器电连接;

所述第二 NDP 单元,用于存储第二物理地址信息;其中,所述第二物理地址信息用于指向所述存储器中的第二地址空间,所述第二地址空间是所述第二 NDP 单元有权使用的一段连续内存空间;

所述存储器,用于在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的

第二数据；

所述第一 NDP 单元,还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

6. 根据权利要求 5 所述的装置,其特征在于,所述存储器还用于:

接收所述处理器的指令,所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间,以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

7. 根据权利要求 5 或 6 所述的装置,其特征在于,所述第一 NDP 单元还包括第二寄存单元和缓存单元;在所述第一 NDP 单元还用于基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面,所述第一 NDP 单元具体用于:

在所述缓存单元缓存有所述第二物理地址信息的情况下,通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息,并更新到所述第二寄存单元中;通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据;

或者,

在所述缓存单元未缓存所述第二物理地址信息的情况下,通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息,并更新到所述第二寄存单元和所述缓存单元中;通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

8. 根据权利要求 7 所述的装置,其特征在于,所述第二物理地址信息包括第四边界地址和第二长度;在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面,所述 NDP core 具体用于:

从所述第二寄存单元中读取所述第四边界地址和所述第二长度;其中,所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址,所述第二长度为所述第二地址空间的长度;

当所述第二偏移地址小于或等于所述第二长度时,基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址;

从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。

9. 根据权利要求 7 所述的装置,其特征在于,所述第二物理地址信息包括第五边界地址和第六边界地址;在所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面,所述 NDP core 具体用于:

基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址,或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址;其中,所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址;

当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时,从所述第二访

问地址中读取所述第一数据中的部分或全部数据。

10.根据权利要求 5-9 中任一项所述的装置，其特征在于，所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

11.根据权利要求 1-10 中任一项所述的装置，其特征在于，
所述第一 NDP 单元，还用于在完成所述近数据计算后，通过所述总线向所述处理器发送信号；所述信号用于指示所述第一 NDP 单元已完成近数据计算。

12.一种数据处理方法，其特征在于，应用于数据存储装置，所述数据存储装置包括存储器和第一近数据计算 NDP 单元，所述第一 NDP 单元和所述存储器电连接，所述数据存储装置通过总线与处理器相连；所述方法包括：

通过所述第一 NDP 单元存储第一物理地址信息；其中，所述第一物理地址信息用于指向所述存储器中的第一地址空间，所述第一地址空间是所述第一 NDP 单元有权使用的一段连续内存空间；

由所述存储器在所述第一地址空间中存储来自所述处理器的用于进行近数据计算的第一数据；

由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据；基于所述第一数据中的部分或全部数据执行计算。

13.根据权利要求 12 所述的方法，其特征在于，所述第一 NDP 单元包括第一寄存单元和近数据计算核心 NDP core；

所述通过所述第一 NDP 单元存储第一物理地址信息，包括：

通过所述第一寄存单元存储所述第一物理基址和所述第一长度；

所述由所述第一 NDP 单元基于获取的第一偏移地址和第一物理地址信息从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：

由所述 NDP core 从所述第一寄存单元获取所述第一物理地址信息，并基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据。

14.根据权利要求 13 所述的方法，其特征在于，所述第一物理地址信息包括第一边界地址和第一长度；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：

当所述第一偏移地址小于或等于所述第一长度时，由所述 NDP Core 基于所述第一偏移地址和所述第一边界地址，计算得到第一访问地址；其中，所述第一边界地址为所述第一地址空间的起始物理地址或所述第一地址空间的终止物理地址，所述第一长度为所述第一地址空间的长度；

由所述 NDP Core 从所述第一地址空间中的所述第一访问地址中读取所述第一数据中的部分或全部数据。

15.根据权利要求 13 所述的方法，其特征在于，所述第一物理地址信息包括第二边界地

址和第三边界地址；所述基于所述第一物理地址信息和所述第一偏移地址从所述第一地址空间中读取所述第一数据中的部分或全部数据，包括：

由所述 NDP Core 基于所述第一偏移地址和所述第二边界地址计算得到第一访问地址，或者基于所述第一偏移地址和所述第三边界地址计算得到所述第一访问地址；其中，所述第二边界地址和所述第三边界地址分别为所述第一地址空间的起始物理地址和所述第一地址空间的终止物理地址；

当所述第一访问地址位于所述第二边界地址和所述第三边界地址之间时，由所述 NDP Core 从所述第一访问地址中读取所述第一数据中的部分或全部数据。

16. 根据权利要求 12-15 中任一项所述的方法，其特征在于，所述数据存储装置还包括第二 NDP 单元，所述第二 NDP 单元和所述存储器电连接；所述方法还包括：

通过所述第二 NDP 单元存储第二物理地址信息；其中，所述第二物理地址信息用于指向所述存储器中的第二地址空间，所述第二地址空间是所述第二 NDP 单元有权使用的一段连续内存空间；

由所述存储器在所述第二地址空间中存储来自所述处理器的用于进行近数据计算的第二数据；

由所述第一 NDP 单元基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；基于所述第二数据中的部分或全部数据执行计算。

17. 根据权利要求 16 所述的方法，其特征在于，所述方法还包括：

由所述存储器接收所述处理器的指令，所述指令指示所述存储器为所述第一 NDP 单元分配所述第一地址空间，以及指示所述存储器为所述第二 NDP 单元分配所述第二地址空间。

18. 根据权利要求 16 或 17 所述的方法，其特征在于，所述第一 NDP 单元还包括第二寄存单元和缓存单元；所述基于获取的第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据，包括：

在所述缓存单元缓存有所述第二物理地址信息的情况下，通过所述 NDP core 从所述缓存单元中获取所述第二物理地址信息，并更新到所述第二寄存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据；

或者，

在所述缓存单元未缓存所述第二物理地址信息的情况下，通过所述 NDP core 从所述第二 NDP 单元中获取所述第二物理地址信息，并更新到所述第二寄存单元和所述缓存单元中；通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据。

19. 根据权利要求 18 所述的方法，其特征在于，所述第二物理地址信息包括第四边界地址和第二长度；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据，包括：

通过所述 NDP core 从所述第二寄存单元中读取所述第四边界地址和所述第二长度；其中，

所述第四边界地址为所述第二地址空间的起始物理地址或所述第二地址空间的终止物理地址，所述第二长度为所述第二地址空间的长度；

当所述第二偏移地址小于或等于所述第二长度时，由所述 NDP core 基于所述第二偏移地址和所述第四边界地址计算得到第二访问地址；

由所述 NDP core 从所述第二地址空间中的所述第二访问地址中读取所述第二数据中的部分或全部数据。

20. 根据权利要求 18 中所述的方法，其特征在于，所述第二物理地址信息包括第五边界地址和第六边界地址；所述通过所述 NDP core 基于所述第二偏移地址和所述第二物理地址信息从所述第二地址空间中读取所述第二数据中的部分或全部数据的方面，包括：

由所述 NDP core 基于所述第二偏移地址和所述第五边界地址计算得到第二访问地址，或者基于所述第二偏移地址和所述第六边界地址计算得到所述第二访问地址；其中，所述第五边界地址和所述第六边界地址分别为所述第二地址空间的起始物理地址和所述第二地址空间的终止物理地址；

当所述第二访问地址位于所述第五边界地址和所述第六边界地址之间时，由所述 NDP core 从所述第二访问地址中读取所述第一数据中的部分或全部数据。

21. 根据权利要求 18-20 中任一项所述的方法，其特征在于，所述第一寄存单元和所述第二寄存单元分别都包括至少一个寄存器。

22. 根据权利要求 12-21 中任一项所述的方法，其特征在于，所述方法还包括：

在所述第一 NDP 单元完成所述近数据计算后，由所述第一 NDP 单元通过所述总线向所述处理器发送信号；所述信号用于指示所述第一 NDP 单元已完成近数据计算。

23. 一种计算机存储介质，其特征在于，所述计算机存储介质存储有计算机程序，所述计算机程序被执行时，权利要求 12-21 中任意一项所述的数据处理方法得以实现。

24. 一种计算机程序，其特征在于，该计算机程序包括指令，当所述计算机程序被执行时，权利要求 12-21 中任意一项所述的数据处理方法得以实现。

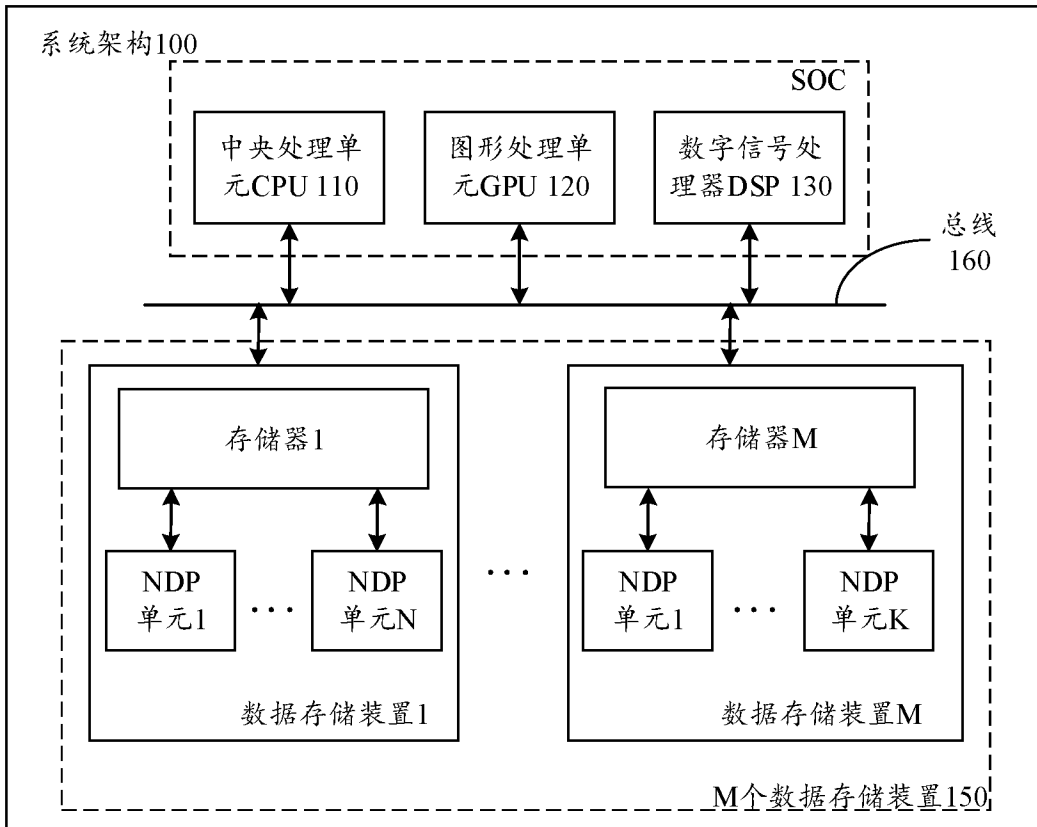


图 1

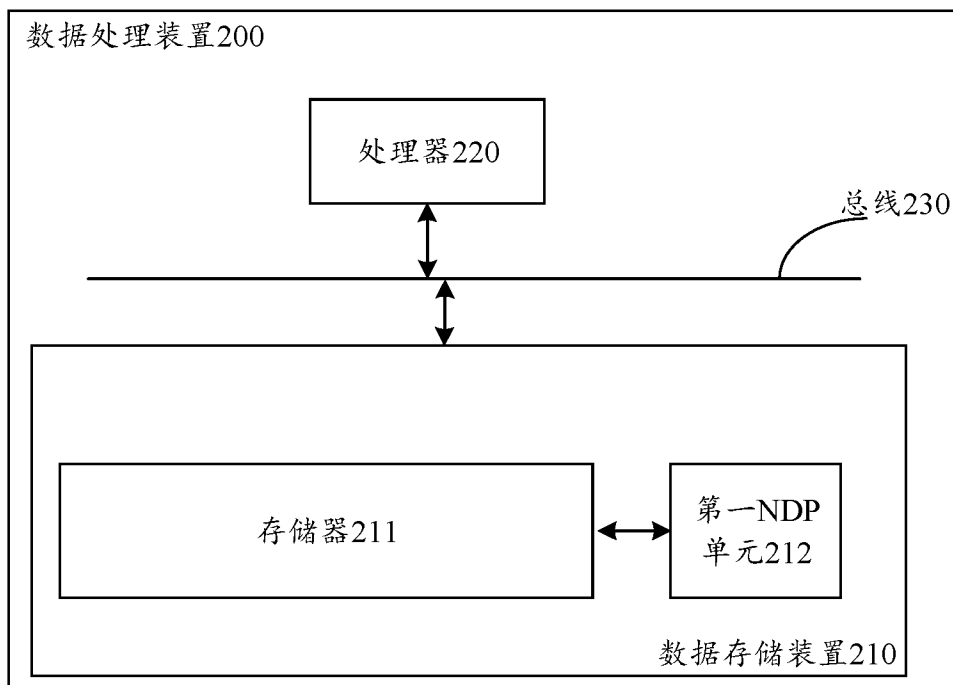


图 2

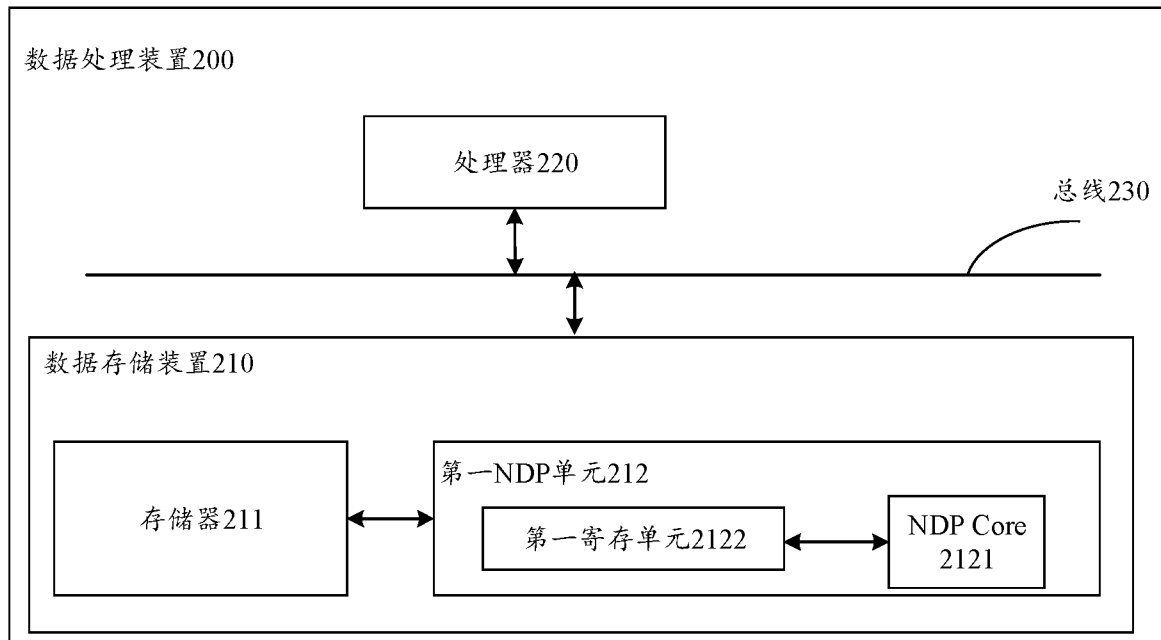


图 3

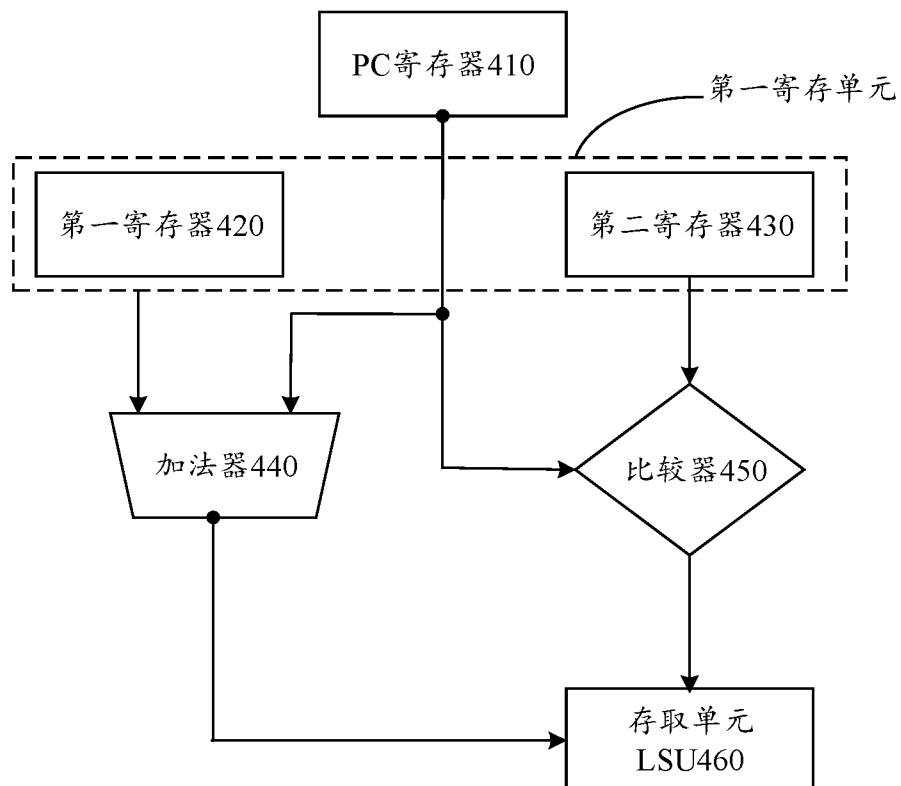


图 4

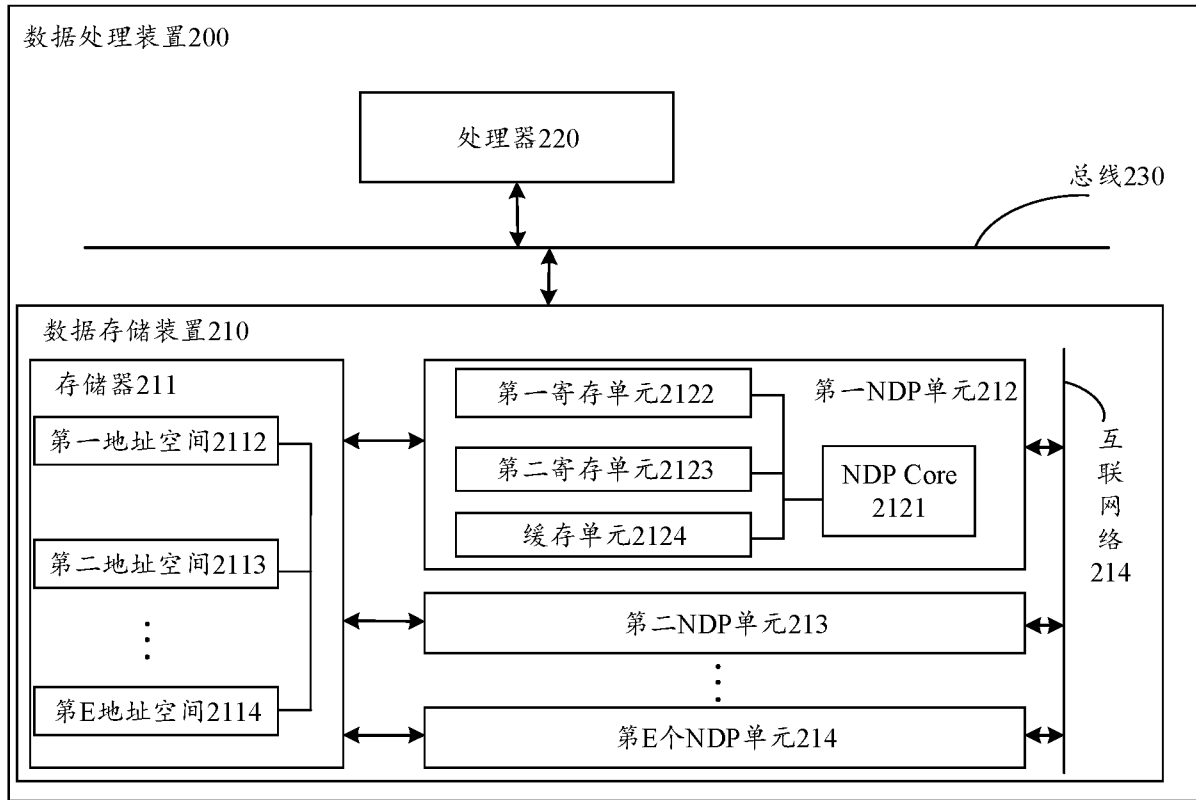


图 5

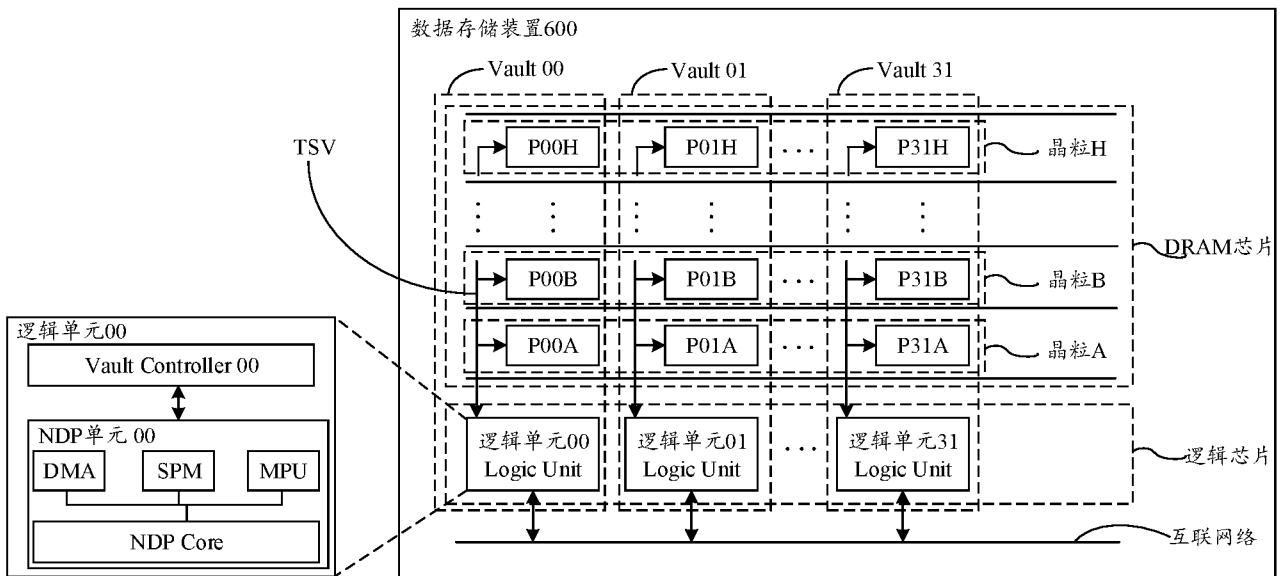


图 6

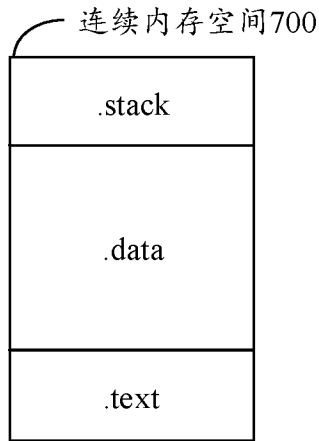


图 7

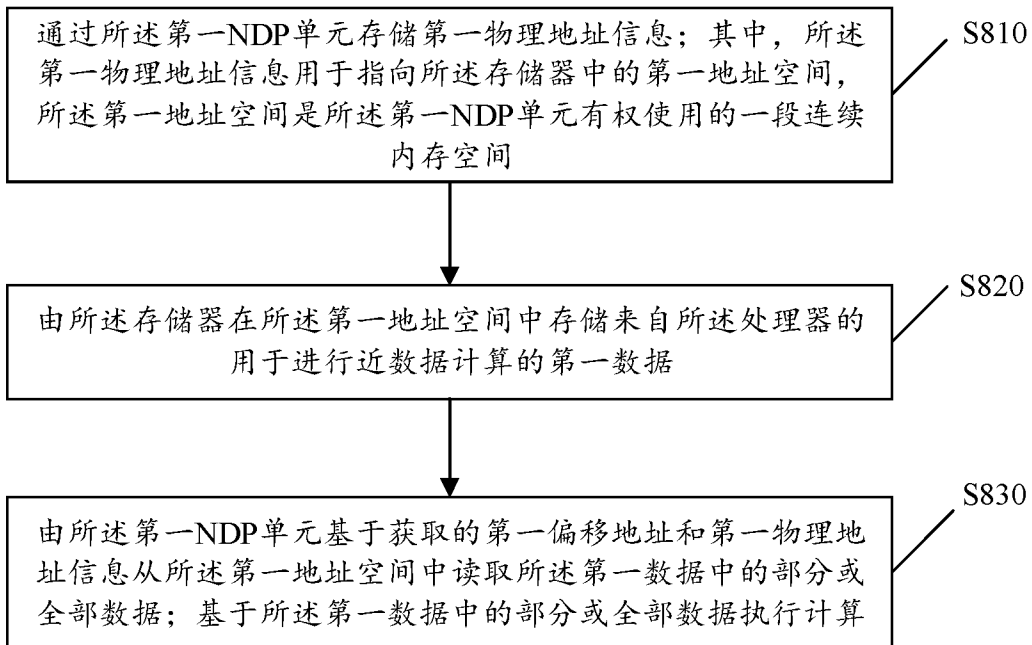


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/114735

A. CLASSIFICATION OF SUBJECT MATTER G06F 16/13(2019.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT; CNABS; DWPI; CNKI; ENTXT; ENTXTC: 存储, 内存, 近数据, 计算, 运算, 物理地址, 地址空间, 偏移地址, 读取, storage, memory, near data, compute, physical, address, space, offset, read		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 110019004 A (HUAWEI TECHNOLOGIES CO., LTD.) 16 July 2019 (2019-07-16) description, paragraphs [0002]-[0132]	1-24
A	CN 109213697 A (INTEL CORP.) 15 January 2019 (2019-01-15) entire document	1-24
A	US 2016350074 A1 (SAMSUNG ELECTRONICS CO., LTD.) 01 December 2016 (2016-12-01) entire document	1-24
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 02 November 2022		Date of mailing of the international search report 10 November 2022
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/ CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China Facsimile No. (86-10)62019451		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/CN2022/114735

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110019004	A	16 July 2019	CN	110019004	B	26 February 2021
CN	109213697	A	15 January 2019	DE	102018209205	A1	03 January 2019
				US	2019004800	A1	03 January 2019
				US	10776308	B2	15 September 2020
US	2016350074	A1	01 December 2016	KR	20160141675	A	09 December 2016
				US	9811379	B2	07 November 2017
				KR	102340277	B1	17 December 2021

国际检索报告

国际申请号

PCT/CN2022/114735

<p>A. 主题的分类 G06F 16/13 (2019.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>														
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号) G06F</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNTXT;CNABS;DWPI;CNKI;ENTXT;ENTXTC: 存储, 内存, 近数据, 计算, 运算, 物理地址, 地址空间, 偏移地址, 读取, storage, memory, near data, compute, physical, address, space, offset, read</p>														
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 110019004 A (华为技术有限公司) 2019年7月16日 (2019 - 07 - 16) 说明书第[0002]-[0132]段</td> <td>1-24</td> </tr> <tr> <td>A</td> <td>CN 109213697 A (英特尔公司) 2019年1月15日 (2019 - 01 - 15) 全文</td> <td>1-24</td> </tr> <tr> <td>A</td> <td>US 2016350074 A1 (SAMSUNG ELECTRONICS CO LTD) 2016年12月1日 (2016 - 12 - 01) 全文</td> <td>1-24</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 110019004 A (华为技术有限公司) 2019年7月16日 (2019 - 07 - 16) 说明书第[0002]-[0132]段	1-24	A	CN 109213697 A (英特尔公司) 2019年1月15日 (2019 - 01 - 15) 全文	1-24	A	US 2016350074 A1 (SAMSUNG ELECTRONICS CO LTD) 2016年12月1日 (2016 - 12 - 01) 全文	1-24
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
X	CN 110019004 A (华为技术有限公司) 2019年7月16日 (2019 - 07 - 16) 说明书第[0002]-[0132]段	1-24												
A	CN 109213697 A (英特尔公司) 2019年1月15日 (2019 - 01 - 15) 全文	1-24												
A	US 2016350074 A1 (SAMSUNG ELECTRONICS CO LTD) 2016年12月1日 (2016 - 12 - 01) 全文	1-24												
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>														
<p>* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件</p>														
<p>国际检索实际完成的日期 2022年11月2日</p>		<p>国际检索报告邮寄日期 2022年11月10日</p>												
<p>ISA/CN的名称和邮寄地址 中国知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451</p>		<p>授权官员 钟阳雪 电话号码 86-010-62411634</p>												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/114735

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110019004	A	2019年7月16日	CN	110019004	B	2021年2月26日
CN	109213697	A	2019年1月15日	DE	102018209205	A1	2019年1月3日
				US	2019004800	A1	2019年1月3日
				US	10776308	B2	2020年9月15日
US	2016350074	A1	2016年12月1日	KR	20160141675	A	2016年12月9日
				US	9811379	B2	2017年11月7日
				KR	102340277	B1	2021年12月17日