

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-20706  
(P2010-20706A)

(43) 公開日 平成22年1月28日(2010.1.28)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G06K 17/00 (2006.01)</b>	G06K 17/00 F	5B035
<b>G06K 19/07 (2006.01)</b>	G06K 19/00 H	5B058
<b>H04B 5/02 (2006.01)</b>	H04B 5/02	5B065
<b>G06F 3/08 (2006.01)</b>	G06F 3/08 H	5K012
	G06K 17/00 B	

審査請求 未請求 請求項の数 13 O L (全 32 頁) 最終頁に続く

(21) 出願番号	特願2008-182931 (P2008-182931)	(71) 出願人	00005049
(22) 出願日	平成20年7月14日 (2008.7.14)		シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
		(71) 出願人	504132272
			国立大学法人京都大学
			京都府京都市左京区吉田本町36番地1
		(71) 出願人	899000079
			学校法人慶應義塾
			東京都港区三田2丁目15番45号
		(74) 代理人	100064746
			弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄
		(74) 代理人	100083703
			弁理士 仲村 義平

最終頁に続く

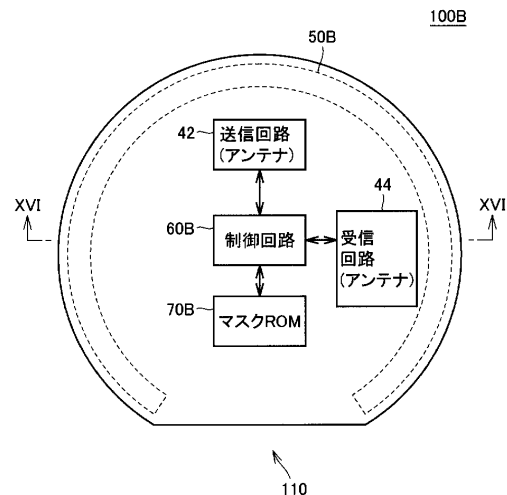
(54) 【発明の名称】 記憶システムおよびそれに用いられる半導体記憶装置

(57) 【要約】

【課題】従来の半導体記憶装置に比較して長寿命化を図った記憶システムおよびそれに用いられる半導体記憶装置を提供する。

【解決手段】ガラスからなる基板102上の所定領域にpn接合型の太陽電池が構成される。光照射部から照射された光は、基板102を透過した後n型半導体層124へ照射される。太陽電池からは照射光の量に応じた起電力が生じる。太陽電池の上層側には、制御回路60と、マスクROM70と、送信回路80、アンテナ90とが形成される。半導体記憶装置100の表面は、その全面に渡って絶縁膜150で覆われており外気の侵入が遮断される。この絶縁膜150は、代表的に、物理化学的に安定なガラスや二酸化シリコンからなる。

【選択図】 図15



## 【特許請求の範囲】

## 【請求項 1】

複数の半導体記憶装置とデータ読出装置とからなる記憶システムであって、  
 前記複数の半導体記憶装置は、所定の規則に従って近接配置されており、  
 前記複数の半導体記憶装置の各々は、  
 光透過性の基板と、  
 前記基板を透過する光を受けて電力を発生する電力発生部と、  
 前記基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、  
 前記基板上に配置され、前記電力発生部からの電力を受けて前記不揮発性記憶部に格納  
 されたデータを自装置に隣接する半導体記憶装置へ無線伝送する通信部と、  
 前記電力発生部、前記不揮発性記憶部、前記通信部の露出面を覆う封止膜とを含み、  
 前記データ読出装置は、  
 前記複数の半導体記憶装置へ光を照射する光照射部と、  
 前記近接配置された複数の半導体記憶装置の少なくとも 1 つに近接して設けられ、当該  
 半導体記憶装置が無線伝送するデータを受信する読出部とを含む、記憶システム。

10

## 【請求項 2】

前記通信部は、自装置に隣接する前記半導体記憶装置から受信したデータを自装置に隣  
 接する別の前記半導体記憶装置へ転送する、請求項 1 に記載の記憶システム。

## 【請求項 3】

前記通信部は、自装置に隣接する前記半導体記憶装置から受信したデータを転送した後  
 に、前記不揮発性記憶部に格納されたデータを当該転送先に送信する、請求項 2 に記載の  
 記憶システム。

20

## 【請求項 4】

前記基板は、略円板状であり、  
 前記通信部は、  
 前記自装置に隣接する半導体記憶装置からデータを受信するための受信部と、  
 前記自装置に隣接する別の半導体記憶装置へデータを送信するための送信部とを含み、  
 前記受信部と前記送信部とは、略円板状の前記基板上でその中心について所定の円周角  
 だけ離れて形成されており、  
 前記複数の半導体記憶装置は、その円周中心が同一直線上になるように配置されるとと  
 もに、隣接する半導体記憶装置間において、一方の前記受信部と他方の前記送信部とが近  
 接するように配置される、請求項 2 または 3 に記載の記憶システム。

30

## 【請求項 5】

前記複数の半導体記憶装置は、各半導体記憶装置が複数の半導体記憶装置と近接するよ  
 うに配置されており、  
 前記通信部は、前記自装置に隣接する半導体記憶装置との間でデータ送信およびデータ  
 受信が可能な送受信部を複数含んでおり、  
 前記送受信部の各々は、前記自装置に隣接する半導体記憶装置との間でアドホックネッ  
 トワークを確立する、請求項 1 に記載の記憶システム。

## 【請求項 6】

前記封止膜は、二酸化シリコン膜である、請求項 1 ~ 5 のいずれか 1 項に記載の記憶シ  
 ステム。

40

## 【請求項 7】

所定の規則に従って近接配置された複数の半導体記憶装置からなる記憶システムに用い  
 られる半導体記憶装置であって、  
 光透過性の基板と、  
 前記基板を透過する光を受けて電力を発生する電力発生部と、  
 前記基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、  
 前記基板上に配置され、前記電力発生部からの電力を受けて前記不揮発性記憶部に格納  
 されたデータを自装置に隣接する半導体記憶装置へ無線伝送する通信部と、

50

前記電力発生部、前記不揮発性記憶部、前記通信部の露出面を覆う封止膜とを含む、半導体記憶装置。

【請求項 8】

複数の半導体記憶装置とデータ読出装置とからなる記憶システムであって、前記複数の半導体記憶装置は、所定の規則に従って近接配置されており、前記複数の半導体記憶装置の各々は、基板と、前記基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、前記基板上に配置され、外部から非接触状態で供給されるエネルギーを受けて内部電力を発生する電力発生部と、前記基板上に配置され、前記内部電力を受けて自装置に隣接する半導体記憶装置との間で無線信号を用いてデータを送受信可能な通信部と、前記電力発生部、前記不揮発性記憶部、前記通信部の露出面を覆う封止膜とを含み、前記通信部は、自装置に隣接する前記半導体記憶装置からデータを受信すると、当該受信データを自装置に隣接する別の前記半導体記憶装置へ転送し、前記データ読出装置は、前記近接配置された複数の半導体記憶装置の少なくとも 1 つに近接して設けられ、当該半導体記憶装置が転送するデータを受信する読出部を含む、記憶システム。

10

【請求項 9】

前記通信部は、自装置に隣接する前記半導体記憶装置から受信したデータを転送した後に、前記不揮発性記憶部に格納されたデータを当該転送先に送信する、請求項 8 に記載の記憶システム。

20

【請求項 10】

前記複数の半導体記憶装置は、各半導体記憶装置が複数の半導体記憶装置と近接するように配置されており、前記通信部は、前記自装置に隣接する半導体記憶装置との間でデータ送信およびデータ受信が可能な送受信部を複数含んでおり、前記送受信部の各々は、前記自装置に隣接する半導体記憶装置との間でアドホックネットワークを確立する、請求項 8 または 9 に記載の記憶システム。

【請求項 11】

前記基板は、光透過性の基板であり、前記電力発生部は、前記基板を透過する光を受けて電力を発生する太陽電池であり、前記データ読出装置は、前記複数の半導体記憶装置へ光を照射する光照射部をさらに含む、請求項 8 ~ 10 のいずれか 1 項に記載の記憶システム。

30

【請求項 12】

前記データ読出装置は、前記複数の半導体記憶装置へ交番磁束を供給する磁束供給部をさらに含み、前記電力発生部は、前記交番磁束と鎖交する位置に形成されたコイルと、前記コイルが交番磁束と鎖交することで生じる起電力から内部電力を生成する電源回路とを含む、請求項 8 ~ 10 のいずれか 1 項に記載の記憶システム。

40

【請求項 13】

所定の規則に従って近接配置された複数の半導体記憶装置からなる記憶システムに用いられる半導体記憶装置であって、基板と、前記基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、前記基板上に配置され、外部から非接触状態で供給されるエネルギーを受けて内部電力を発生する電力発生部と、前記基板上に配置され、前記内部電力を受けて自装置に隣接する半導体記憶装置との間で無線信号を用いてデータを送受信可能な通信部と、

50

前記電力発生部、前記不揮発性記憶部、前記通信部の露出面を覆う封止膜とを含み、前記通信部は、自装置に隣接する前記半導体記憶装置からデータを受信すると、当該受信データを自装置に隣接する別の前記半導体記憶装置へ転送する、半導体記憶装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、記憶システムおよびそれに用いられる半導体記憶装置に関し、特に長期間のデータ記憶に耐え得る技術に関する。

【背景技術】

【0002】

近年の情報通信技術の急速な発展に伴って、大容量のデータを含むマルチメディアコンテンツを提供するサービスが普及しつつある。このようなマルチメディアコンテンツの提供形態の一つとして、従来のフィルムを用いて撮影や上映を行なう映画事業の形態に代えて、デジタル情報を用いて撮影や上映を行なう「デジタルシネマ」という形態が提案されている。このようなデジタルシネマについては、Digital Cinema Initiative, LLC (Limited Liability Company) などの標準化団体が設立されている。

【0003】

このデジタルシネマでは、撮影時に映像をデジタル化した上で編集を行い、上映時には、各映画館へネットワークを介して配信するような形態が想定されている。このようにデジタルデータを用いることにより、フィルムの経年変化や上映による機械的な損傷による映像の劣化を防止することができる。

【0004】

ところで、文化財としての価値もある映画コンテンツは、理想的には、恒久的に保存しておくことが要望されている。従来のフィルム映画では、たとえば1年毎にフィルムの焼き直しを行なうことによって、映画コンテンツ自体の品質を維持してきた。

【0005】

一方、デジタル情報は、磁気テープ、磁気ディスク、光ディスク、光磁気ディスク、フラッシュメモリといった様々な記録媒体に格納されて記憶されるが、このような記録媒体自体にも寿命が存在する。たとえば、CD (Compact Disc) やDVD (Digital Versatile Disc) などの光ディスクでは、アルミニウムなどで形成される記録層が大気の侵入によって腐食するなどの理由から、その寿命は数10年程度であると言われている。また、磁気テープおよび磁気ディスク(たとえば、ハードディスクやフレキシブルディスク)などの磁気を用いてデータを記憶する方式の記録媒体では、磁気自体が時間の経過とともに自然に減衰し、また外界からの磁界の影響も受けやすいため、データ記憶を長期間保持することは事実上困難である。また、フラッシュメモリなどの電荷を用いてデータを記憶する方式の記録媒体においても、電荷自体が時間の経過とともに自然に減衰し、外界からの電界の影響も受けやすいため、データ記憶を長期間保持することは事実上困難である。

【0006】

以上のように、現在普及しているこれらの記録媒体では、長期間のデータ保持が事実上不可能であり、従来のフィルムと同様に、所定期間毎の再複製処理が必要となる。

【0007】

そこで、より長寿命な記録媒体として、マスクROM (Read Only Memory) などの半導体記憶装置が考えられる。このような半導体記憶装置は、物理的および化学的に安定なシリコンによって構成されるため、腐食などの影響を受け難い。たとえば、特開2006-237454号公報(特許文献1)には、このようなマスクROMの構成や製造方法が開示されている。

【特許文献1】特開2006-237454号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

10

20

30

40

50

上述のような半導体記憶装置は、少量の不純物を含むシリコン層および金属層などを用いて電気回路を構成し、この電気回路に流れる電流量や電流の有無に基づいて、情報（デジタルデータ）を記憶する。すなわち、半導体記憶装置から情報を読み出すことは、半導体記憶装置からそこに記憶された情報に応じた電気信号が出力されることを意味する。そのため、半導体記憶装置には、情報読み出しのためのインターフェイスとして、パッド部と呼ばれる金属製の入出力部が形成される。

【0009】

しかしながら、通常のパッド部は大気中に露出しているため、このパッド部を介して、半導体記憶装置に形成された回路に腐食が生じるおそれがある。さらに、仮にパッド部に樹脂を充填したり、不活性ガスや真空環境下で維持管理したりすることで腐食を抑制できたとしても、情報を読み出すためにパッド部と接触する金属端子に、腐食や磨耗の問題が生じ得る。すなわち、情報の読み出しを接触方式で実現する限り、腐食や磨耗の問題を回避することはできない。このような理由によって、半導体記憶装置に恒久的に情報を記憶することは難しい。

10

【0010】

そこで、この発明は、かかる課題を解決するためになされたものであり、その目的は、従来の半導体記憶装置に比較して長寿命化を図った記憶システムおよびそれに用いられる半導体記憶装置を提供することである。

【課題を解決するための手段】

【0011】

この発明のある局面に従えば、複数の半導体記憶装置とデータ読み出し装置とからなる記憶システムを提供する。複数の半導体記憶装置は、所定の規則に従って近接配置される。複数の半導体記憶装置の各々は、光透過性の基板と、基板を透過する光を受けて電力を発生する電力発生部と、基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、基板上に配置され、電力発生部からの電力を受けて不揮発性記憶部に格納されたデータを自装置に隣接する半導体記憶装置へ無線伝送する通信部と、電力発生部、不揮発性記憶部、通信部の露出面を覆う封止膜とを含む。データ読み出し装置は、複数の半導体記憶装置へ光を照射する光照射部と、近接配置された複数の半導体記憶装置の少なくとも1つに近接して設けられ、当該半導体記憶装置が無線伝送するデータを受信する読み出し部とを含む。

20

【0012】

好ましくは、通信部は、自装置に隣接する半導体記憶装置から受信したデータを自装置に隣接する別の半導体記憶装置へ転送する。

30

【0013】

さらに好ましくは、通信部は、自装置に隣接する半導体記憶装置から受信したデータを転送した後に、不揮発性記憶部に格納されたデータを当該転送先に送信する。

【0014】

また、さらに好ましくは、基板は、略円板状であり、通信部は、自装置に隣接する半導体記憶装置からデータを受信するための受信部と、自装置に隣接する別の半導体記憶装置へデータを送信するための送信部とを含み、受信部と送信部とは、略円板状の基板上でその中心について所定の円周角だけ離れて形成されており、複数の半導体記憶装置は、その円周中心が同一直線上になるように配置されるとともに、隣接する半導体記憶装置間において、一方の受信部と他方の送信部とが近接するように配置される。

40

【0015】

好ましくは、複数の半導体記憶装置は、各半導体記憶装置が複数の半導体記憶装置と近接するように配置されており、通信部は、自装置に隣接する半導体記憶装置との間でデータ送信およびデータ受信が可能な送受信部を複数含んでおり、送受信部の各々は、自装置に隣接する半導体記憶装置との間でアドホックネットワークを確立する。

【0016】

好ましくは、封止膜は、二酸化シリコン膜である。

この発明の別の局面に従えば、所定の規則に従って近接配置された複数の半導体記憶装

50

置からなる記憶システムに用いられる半導体記憶装置を提供する。半導体記憶装置は、光透過性の基板と、基板を透過する光を受けて電力を発生する電力発生部と、基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、基板上に配置され、電力発生部からの電力を受けて不揮発性記憶部に格納されたデータを自装置に隣接する半導体記憶装置へ無線伝送する通信部と、電力発生部、不揮発性記憶部、通信部の露出面を覆う封止膜とを含む。

【0017】

この発明のさらに別の局面に従えば、複数の半導体記憶装置とデータ読出装置とからなる記憶システムを提供する。複数の半導体記憶装置は、所定の規則に従って近接配置されている。複数の半導体記憶装置の各々は、基板と、基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、基板上に配置され、外部から非接触状態で供給されるエネルギーを受けて内部電力を発生する電力発生部と、基板上に配置され、内部電力を受けて自装置に隣接する半導体記憶装置との間で無線信号を用いてデータを送受信可能な通信部と、電力発生部、不揮発性記憶部、通信部の露出面を覆う封止膜とを含む。通信部は、自装置に隣接する半導体記憶装置からデータを受信すると、当該受信データを自装置に隣接する別の半導体記憶装置へ転送する。データ読出装置は、近接配置された複数の半導体記憶装置の少なくとも1つに近接して設けられ、当該半導体記憶装置が転送するデータを受信する読出部を含む。

10

【0018】

好ましくは、通信部は、自装置に隣接する半導体記憶装置から受信したデータを転送した後に、不揮発性記憶部に格納されたデータを当該転送先に送信する。

20

【0019】

好ましくは、複数の半導体記憶装置は、各半導体記憶装置が複数の半導体記憶装置と近接するように配置されており、通信部は、自装置に隣接する半導体記憶装置との間でデータ送信およびデータ受信が可能な送受信部を複数含んでおり、送受信部の各々は、自装置に隣接する半導体記憶装置との間でアドホックネットワークを確立する。

【0020】

好ましくは、基板は、光透過性の基板であり、電力発生部は、基板を透過する光を受けて電力を発生する太陽電池であり、データ読出装置は、複数の半導体記憶装置へ光を照射する光照射部をさらに含む。

30

【0021】

好ましくは、データ読出装置は、複数の半導体記憶装置へ交番磁束を供給する磁束供給部をさらに含み、電力発生部は、交番磁束と鎖交する位置に形成されたコイルと、コイルが交番磁束と鎖交することで生じる起電力から内部電力を生成する電源回路とを含む。

【0022】

この発明のさらに別の局面に従えば、所定の規則に従って近接配置された複数の半導体記憶装置からなる記憶システムに用いられる半導体記憶装置を提供する。半導体記憶装置は、基板と、基板上に配置され、不揮発的にデータを格納する不揮発性記憶部と、基板上に配置され、外部から非接触状態で供給されるエネルギーを受けて内部電力を発生する電力発生部と、基板上に配置され、内部電力を受けて自装置に隣接する半導体記憶装置との間で無線信号を用いてデータを送受信可能な通信部と、電力発生部、不揮発性記憶部、通信部の露出面を覆う封止膜とを含む。通信部は、自装置に隣接する半導体記憶装置からデータを受信すると、当該受信データを自装置に隣接する別の半導体記憶装置へ転送する。

40

【発明の効果】

【0023】

この発明によれば、従来の半導体記憶装置に比較して長寿命化を図った記憶システムおよびそれに用いられる半導体記憶装置を実現できる。

【発明を実施するための最良の形態】

【0024】

この発明の実施の形態について、図面を参照しながら詳細に説明する。なお、図中の同

50

一または相当部分については、同一符号を付してその説明は繰返さない。

【0025】

[実施の形態1]

図1は、この発明の実施の形態1に従う記憶システム300の外観図である。

【0026】

図1を参照して、本実施の形態に従う記憶システム300は一種のデータ蓄積装置として機能する。具体的には、記憶システム300の側面には、複数の挿入口300aが形成されており、複数の半導体記憶装置100が受入可能に構成されている。そして、記憶システム300は、これらの半導体記憶装置100から必要な情報を読み出して図示しない外部装置へ出力する。なお、記憶システム300が受入可能な半導体記憶装置100の数は、一度に読出すべきデータ速度や蓄積すべきデータ量などに応じて適宜設計される。

10

【0027】

代表的な適用例として、本実施の形態に従う半導体記憶装置100の各々は、絵画や映画などの文化財としても価値のあるデータを格納する記憶媒体として利用される。なお、記憶システム300には、任意の半導体記憶装置100を挿入することが可能であるので、多数の半導体記憶装置100のうち、必要なものだけを記憶システム300に挿入するようにしてもよい。

【0028】

後述するように、記憶システム300に挿入された半導体記憶装置100の各々から読出されたデータは、無線信号によって、記憶システム300側へ伝送される。

20

【0029】

図2は、図1に示す記憶システム300の模式的な断面構造を示す概略図である。なお、図2には、簡略化のため、3つの挿入口だけが形成されている構成を示すが、実際には、挿入口の数に応じて必要な構成が適宜設けられる。

【0030】

図2を参照して、記憶システム300は、制御部10と、複数の光照射部20と、複数の受信部30と、インターフェイス部12とを含む。記憶システム300には、その側面に半導体記憶装置100を挿入するための挿入口が複数形成されている。各挿入口の下面側および上面側には、それぞれ光照射部20および受信部30が配置されている。

【0031】

30

光照射部20の各々は、対応する半導体記憶装置100へ非接触でエネルギーを供給するエネルギー供給部であり、代表的にLED(Light Emitting Diode)などの光源装置を含む。より具体的には、光照射部20の各々は、図示しない電源部からの電力を受けて光を発生し、この発生した光を紙面下側から半導体記憶装置100へ向けて照射する。受信部30の各々は、対応する半導体記憶装置100が光照射部20からの光を受けて送信するデータを受信し、その受信したデータを制御部10へ出力する。制御部10は、CPUやRAM(Random Access Memory)などを含んで構成されており、それぞれの受信部30から出力されるデータを受信して所定の処理を実行する。インターフェイス部12は、制御部10で所定の処理が行われた後に生成される読出しデータを図示しない外部装置へ出力するための部位であり、代表的に、イーサネット(登録商標)、USB(Universal Serial Bus)、IEEE(Institute of Electrical and Electronic Engineers)1394、SCSI(Small Computer System Interface)、RS-232Cといった有線インターフェイス、もしくは無線LAN(Local Area Network)やBluetooth(登録商標)といった無線インターフェイスなどからなる。

40

【0032】

図3は、この発明の実施の形態1に従う半導体記憶装置100の模式図である。

図3を参照して、半導体記憶装置100は、基板102上に複数の記憶セル120が形成される。基板102は、シリコンやガラスといった物理化学的に安定な絶縁物からなり、本実施の形態においては、代表的に光透過性のガラスからなる構成について例示する。さらに、複数の記憶セル120の露出面は全面にわたって封止膜によって覆われている。

50

この封止膜は、代表的に、二酸化シリコン膜などの物理化学的に安定な絶縁物からなる。

【0033】

記憶セル120の各々は、予めデータを格納しており、後述するように、半導体記憶装置100の外部から非接触状態でエネルギーを受けて、当該記憶するデータを無線信号として順次送信(応答)する。なお、図3では、複数の記憶セル120が形成される構成をより明確に示すために、各記憶セル120が区画された模式図を示すが、記憶セル120は必ずしも明確に区画されている必要はない。

【0034】

図4は、この発明の実施の形態1に従う半導体記憶装置100と受信部30の機能構成を示すブロック図である。

【0035】

図4を参照して、半導体記憶装置100を構成する記憶セル120の各々は、太陽電池50と、制御回路60と、マスクROM70と、送信回路80と、アンテナ90とを含む。

【0036】

太陽電池50は、基板102(図3)側に形成され、光照射部20から照射され、基板102(図3)を透過して内部に侵入した光を受光して内部電力を発生する。そして、太陽電池50は、この発生した内部電力を制御回路60および送信回路80へ供給する。

【0037】

制御回路60は、太陽電池50からの電力供給が開始されると、マスクROM70から所定の周期でデータを読み出して、送信回路80へ出力する。特に、制御回路60はカウンタ回路60aを含み、このカウンタ回路60aは、太陽電池50から内部電力を供給されると、そのカウント値をリセットして、所定の周期でカウントアップを開始する。制御回路60は、このカウントアップされるカウント値に従って、マスクROM70の所定のアドレス(番地)を順次指定して、データの読み出しを行なう。なお、マスクROM70の全アドレスの読み出しが終了すると、制御回路60は、マスクROM70の最初のアドレスからのデータ読み出しを繰り返す。すなわち、制御回路60は、太陽電池50から電力を供給されている限り、マスクROM70からのデータ読み出しをサイクリックに繰り返す。

【0038】

マスクROM70は、格納すべきデータに応じた回路パターンを形成することで、データを不揮発的に記憶する不揮発性記憶部である。マスクROM70は、代表的に、データに応じた回路パターンを予め作成するとともに、ステッパーなどを用いて基板にその回路パターンを転写することで形成される。

【0039】

なお、マスクROM70に代えて、事後的にプログラム可能なPROM(Programmable Read Only Memory)を用いてもよい。このようなPROMとしては、半導体記憶装置100の外部からレーザを照射して、必要なデータに対応する回路を形成することでデータ記憶可能な、レーザPROMやヒューズ式PROMなどが知られている。また、特表2005-504434号公報などに開示されているようなPROMを用いてもよい。

【0040】

送信回路80は、太陽電池50からの電力を受けて、制御回路60によってマスクROM70から読み出されるデータに応じた変調信号を生成する。そして、送信回路80は、この変調信号によってアンテナ90を励起する。

【0041】

アンテナ90は、代表的に基板上にループ状に形成された金属配線によって形成され、送信回路80からの変調信号を受けて無線信号を送信する。本実施の形態に従う半導体記憶装置100は、複数の記憶セル120を含むので、各記憶セル120から送信された無線信号を識別できるように、それぞれから送信される無線信号の搬送波周波数が異なるようにアンテナ90が形成される。具体的には、各アンテナ90は、それを構成する配線長、配線幅、隣接する配線間の距離などをそれぞれ調整されることでインピーダンス値が可

10

20

30

40

50

変となる、このインピーダンス値を可変にすることでそれぞれの同調周波数が異なるように形成される。これにより、各記憶セル120から送信される無線信号の周波数を互いに識別できるようになる。

【0042】

これに対して、記憶システム300の受信部30は、半導体記憶装置100の記憶セル120と対応するように複数の受信セル310を含む。受信セル310の各々は、半導体記憶装置100の対応する記憶セル120から送信される無線信号を受信し、この無線信号をデータに復号して、制御部10(図2)へ出力する。

【0043】

受信セル310の各々は、アンテナ30aと、受信回路30bとを含む。アンテナ30aは、対応の記憶セル120のアンテナ90と整合するように構成されている。そのため、アンテナ30aの各々は、対応の記憶セル120のアンテナ90から送信された無線信号を選択的に受信することができる。すなわち、受信回路30bには特定の周波数をもつ無線信号だけが与えられる。受信回路30bは、接続されたアンテナ30aが無線信号を受信することによって誘起される電圧信号に対して、所定の復号処理を行なう。受信回路30bは、この復号処理によって得られたデータを順次出力する。以下では、各受信回路30bから順次出力されるデータをデータ列Ch1, Ch2, ...とも記載する。

10

【0044】

図5は、この発明の実施の形態1に従う半導体記憶装置100の断面構造を示す模式図である。

20

【0045】

図5を参照して、半導体記憶装置100は、基板102と、反射防止膜122と、n型半導体層124と、p型半導体層126と、p+不純物半導体層128と、電極層130と、スルーホール132, 134, 136, 138と、絶縁膜140, 150とからなる。

【0046】

具体的には、二酸化ケイ素を主成分とする光透過性のガラスからなる基板102上の所定領域に、n型半導体層124が形成される。n型半導体層124は、シリコンやゲルマニウムにn型の不純物をドーブしたものである。このn型半導体層124の下層側には、反射防止膜122が形成される。また、このn型半導体層124の上層側には、p型半導体層126が形成される。さらに、p型半導体層126の上層側には、p+不純物半導体層128が形成される。すなわち、n型半導体層124、p型半導体層126、p+不純物半導体層128は、pn接合型の太陽電池セルを構成する。半導体記憶装置100の下側に位置する光照射部20(図2)から照射された光は、基板102を透過した後、反射防止膜122を経てn型半導体層124へ照射される。この光によってn型半導体層124では電子が励起し、n型半導体層124とp+不純物半導体層128との間には、照射光の量に応じた起電力が生じる。この起電力によって、各回路へ電力が供給される。

30

【0047】

この太陽電池の上層側には、制御回路60と、マスクROM70と、送信回路80、アンテナ90とが形成される。この太陽電池で発生した電力の一部は、n型半導体層124に接続されたスルーホール138と、p+不純物半導体層128の上層側に配置された電極層130に接続されたスルーホール134とを介して、制御回路60へ供給される。また、n型半導体層124に接続されたスルーホール136と、電極層130に接続されたスルーホール132とを介して、この太陽電池で発生した電力の一部は送信回路80へ供給される。

40

【0048】

記憶セル120の太陽電池と隣接する記憶セルの太陽電池との間は、絶縁層140が形成されており、それぞれの記憶セル同士が電氣的に絶縁された状態に維持される。

【0049】

さらに、半導体記憶装置100は、その表面を絶縁膜150によって封止されている。

50

すなわち、半導体記憶装置 100 の表面は、その全面に渡って絶縁膜 150 で覆われており外気の侵入が遮断される。この絶縁膜 150 は、代表的に、物理化学的に安定なガラスや二酸化シリコンからなる。

【0050】

図 1 ~ 図 5 に示す構成と本願発明との対応関係については、基板 102 が「基板」に対応し、マスク ROM 70 が「不揮発性記憶部」に対応し、太陽電池 50 が「電力発生部」に対応し、送信回路 80 が「送信部」に対応し、絶縁膜 150 が「封止膜」に対応し、光照射部 20 が「エネルギー供給部」に対応し、受信部 30 が「受信部」に対応する。

【0051】

図 6 は、この発明の実施の形態 1 に従う半導体記憶装置 100 から読出されるデータの一例を説明するための図である。

10

【0052】

図 6 を参照して、半導体記憶装置 100 の各記憶セル 120 は、光照射部 20 (図 2) から光照射が開始されると、その制御回路 60 に含まれるカウンタ回路 60a がカウンタ値をリセットし、対応のマスク ROM 70 の先頭アドレスから順次データの読出しを開始する。その結果、各記憶セル 120 からは、対応のマスク ROM 70 の先頭アドレスから順次データ読出しが行なわれる。すなわち、いずれかの記憶セル 120 では、対応のマスク ROM のアドレス ADD0 にあるデータが読出された後の、次のアドレス ADD1 にあるデータが読出され、以下、同様の手順でデータが読出される。

【0053】

20

図 7 は、この発明の実施の形態 1 に従う記憶システム 300 の受信部 30 における制御構造の一例を示す機能ブロック図である。

【0054】

図 7 に示す制御構造は、記憶されるべき情報 (データ列) を半導体記憶装置 100 の各記憶セル 120 にアドレス順に割り当てた場合において、当該記憶したデータを読出すための構成である。受信部 30 は、パラレル/シリアル変換部 31 と、誤り訂正回路 32 と、復号回路 33 とをその機能として含む。

【0055】

パラレル/シリアル変換部 31 は、各記憶セル 120 から並列 (パラレル) 出力されるデータ列 (Ch1, Ch2, ...) を 1次元のデータとして直列 (シリアル) 出力するための部位である。すなわち、パラレル/シリアル変換部 31 からは、Ch1 の 1 番目データ、Ch2 の 1 番目データ、...、Ch1 の 2 番目データ、Ch2 の 2 番目データ、... の順にデータ列が出力される。誤り訂正回路 32 は、パラレル/シリアル変換部 31 から出力されるデータ列に対して、所定の誤り訂正処理を行なう。このような誤り訂正方式としては、LDP C (Low Density Parity Check) と呼ばれる誤り訂正方式などを用いることができる。なお、このような誤り訂正を行なうためには、半導体記憶装置 100 に記憶されるべきデータに誤り訂正符号を付加した状態で、予め記憶セル 120 のマスク ROM 70 の各々に記憶させるデータを決定する必要がある。なお、このような誤り訂正符号を付加することで、無線信号を送受信する構成の一部に故障などが生じても、確実なデータ読出しを実現できる。

30

40

【0056】

図 8 は、この発明の実施の形態 1 に従う記憶システム 300 の受信部 30 における制御構造の他の例を示す機能ブロック図である。

【0057】

図 8 に示す制御構造は、半導体記憶装置 100 の各記憶セル 120 に記憶するべき情報を割り当てて記憶した場合において、当該記憶したデータをランダムに読出すための構成である。受信部 30 は、複数のバッファ部 34 および 36 と、空間スイッチ 35 とを含む。

【0058】

バッファ部 34 の各々は、対応の記憶セル 120 から順次読出されるデータを一時的に

50

格納する。空間スイッチ 35 は、制御部 10 などからのアドレス信号に従って、それぞれのバッファ部 34 に格納されるデータを選択的に抽出するとともに、その抽出したデータを特定のバッファ部 36 へ出力する。すなわち、空間スイッチ 35 は、各記憶セル 120 からアドレス順に読出されるデータのうち、必要なデータを選択的に抽出して、特定のバッファ部 36 へ出力する。バッファ部 36 では、空間スイッチ 35 から出力されるデータを一時的に格納するとともに、所定量のデータを格納するとデータ列として出力する。このように、入力側および出力側にそれぞれ複数のバッファ部を設けることで、記憶セル 120 に格納されるデータをランダム読出したり、離散的に格納されるデータを結合して 1 つのデータ列として出力したりすることができる。

【0059】

次に、本実施の形態に従う半導体記憶装置 100 のデータ記憶および使用形態について説明する。

【0060】

図 9 は、この発明の実施の形態 1 に従う半導体記憶装置 100 を用いたデータ流通に係る処理手順の一例を示す図である。

【0061】

図 10 は、この発明の実施の形態 1 に従う半導体記憶装置 100 を用いたデータ流通に係る処理手順の別形態を示す図である。

【0062】

図 9 には、半導体記憶装置 100 の製造時に、データ所有者（代表的には、著作権者）の管理下でデータの格納まで行なう形態を示す。具体的には、半導体記憶装置 100 を形成するために、基板 102 上に太陽電池の形成（ステップ S101）、太陽電池の上層に各回路の形成（ステップ S102）、形成した回路の表面を除く他の部位のグラシベーション化（ステップ S103）を順に行なう。なお、グラシベーション化とは、絶縁膜などの封止膜を形成する処理を意味する。ここで、形成した回路の表面をグラシベーションしなかった理由は、マスク ROM へのデータ書き込みを可能な状態に維持するためである。

【0063】

このように半導体記憶装置 100 が形成されると、データ所有者の管理下において、格納すべきデータに応じたマスク ROM へのパターン成形が行なわれ（ステップ S104）、さらに、半導体記憶装置 100 の露出面に対してグラシベーションが行なわれる（ステップ S105）。この時点で、半導体記憶装置 100 はその全面にわたってパッケージ化される。そして、このデータが格納された半導体記憶装置 100 は、ユーザへ頒布される。

【0064】

ユーザへ頒布された半導体記憶装置 100 は、所定のデータ読出装置などを用いて、自由にデータ読出し可能な状態におかれる（ステップ S106）。

【0065】

一方、図 10 には、半導体記憶装置 100 の製造後に、データ所有者が任意にデータを格納する形態を示す。具体的には、まず、半導体記憶装置 100 を形成するために、基板 102 上に太陽電池の形成（ステップ S101）、太陽電池の上層に各回路の形成（ステップ S102）、形成した回路の表面を除く他の部位のグラシベーション化（ステップ S103）を順に行なう。この時点で、半導体記憶装置 100 は、データ所有者へ供給される。

【0066】

データ所有者は、格納すべきデータに応じたマスク ROM へのパターン成形を行なう（ステップ S114）。マスク ROM への回路パターンの焼付けは、比較的大掛かりな装置が必要となるので、マスク ROM をレーザ PROM やヒューズ式 PROM などによって構成し、データ所有者がレーザなどを用いて、必要な回路パターンを成形すればよい。そして、データ所有者は、マスク ROM へのパターン成形が完了すると、半導体記憶装置 100 の全面に対してグラシベーションを行なう（ステップ S115）。そして、このデータ

10

20

30

40

50

が格納された半導体記憶装置 100 は、ユーザへ頒布される。

【0067】

ユーザへ頒布された半導体記憶装置 100 は、所定のデータ読出装置などを用いて、自由にデータ読出し可能な状態におかれる（ステップ S106）。

【0068】

本実施の形態によれば、基板上に、データを不揮発的に格納するマスク ROM およびこのマスク ROM からのデータ読出しを行なうための周辺回路が形成された上、これらの露出面を物理化学的に安定な封止膜で覆う構造を採用する。これにより、大気による侵食を抑制して、そのデータ保持の長寿命化を実現することができる。

【0069】

また、本実施の形態によれば、外部から供給されるエネルギーを利用して読出し動作などを行なうため、回路構成を簡素化できる。さらに、光透過性を有するガラス基板を採用することにより、当該基板上に形成した太陽電池を用いて電力供給を行なうことができる。また、シリコン基板などはある程度の導電性を有しているが、ガラス基板は良好な絶縁体であるため、電磁波の吸収が少ないため透過性が高く、より少ない送信電力で効率的にデータ通信を行なうことができる。

【0070】

[実施の形態 1 の変形例]

上述の実施の形態では、外部から照射される光を受けて内部電力を発生する太陽電池を含む半導体記憶装置について例示したが、パッシブ型の無線システムを搭載してもよい。

【0071】

図 11 は、この発明の実施の形態 1 の変形例に従う半導体記憶装置 100A と受信部 30A の機能構成を示すブロック図である。

【0072】

図 11 を参照して、記憶セル 120A の各々は、図 4 に示す記憶セル 120 に比較して、太陽電池 50 を取り除いた上で、送信回路 80 に代えて送受信回路 80A を設け、かつ制御回路 60 に代えて制御回路 60A を設けたものである。この記憶セル 120A は、装置外部からの無線信号を受けると、その内部に格納するデータを応答する、パッシブ型の記憶媒体である。

【0073】

より具体的には、対応の受信セル 310A からデータ読出しのための無線信号が送信されると、その無線信号はアンテナ 90 を介して送受信回路 80A によって受信される。送受信回路 80A は、受信セル 310A からの無線信号から電力および識別情報を取り出して、制御回路 60A へ供給する。制御回路 60A は、受信セル 310A からの電力を受けて活性化状態になり、受信セル 310A からの識別情報に従って、マスク ROM 70 の所定のアドレスからデータの読出す。この読出されたデータは、送受信回路 80A へ出力される。送受信回路 80A は、アンテナ 90 で受信した無線信号の一部を利用して、この無線信号をマスク ROM 70 から読出されたデータで変調して、再度送信を行なう。

【0074】

これに対して、受信セル 310A は、アンテナ 30a と送受信回路 30c とを含む。送受信回路 30c は、記憶セル 120A からデータを読出すための無線信号を生成して、アンテナ 30a から送出するとともに、アンテナ 30a によって受信された記憶セル 120A からの無線信号からデータを復号して出力する。

【0075】

このようにして、本実施の形態の変形例に従う受信セル 310A は、記憶セル 120A からデータの読出しを行なう。

【0076】

本実施の形態によれば、上述の実施の形態 1 における効果と同様の効果を得られるとともに、半導体記憶装置 100 に無線信号により電力供給がされ、また無線信号によりデータが読出されるので、半導体記憶装置 100 の全面に意匠を施すこともできる。

10

20

30

40

50

## 【 0 0 7 7 】

## [ 実施の形態 2 ]

図 1 2 は、この発明の実施の形態 2 に従う記憶システムを利用した構成の一例を示す外観図である。図 1 2 を参照して、本実施の形態に従う半導体記憶装置 1 0 0 は、一例として、携帯型ゲーム装置 2 0 0 で実行されるアプリケーションを格納する記録媒体として利用される。より具体的には、半導体記憶装置 1 0 0 は、携帯型ゲーム装置 2 0 0 の CPU (Central Processing Unit) などの演算装置で実行されるプログラムコードおよび各種データなどを不揮発的に格納しており、携帯型ゲーム装置 2 0 0 は、この半導体記憶装置 1 0 0 からデータを読み出すためのデータ読み出し装置を含む。そして、半導体記憶装置 1 0 0 が携帯型ゲーム装置 2 0 0 に挿入されることによって、それらの情報が読み出される。

10

## 【 0 0 7 8 】

図 1 3 は、図 1 2 に示す携帯型ゲーム装置 2 0 0 の断面構造を示す概略図である。

図 1 3 を参照して、携帯型ゲーム装置 2 0 0 は、制御部 1 0 A と、光照射部 2 0 と、受信部 3 0 と、電源部 (BAT) 4 0 とを含む。携帯型ゲーム装置 2 0 0 には、その本体部側に半導体記憶装置 1 0 0 を挿入するための切欠部が形成されている。この切欠部の下面側および上面側には、それぞれ光照射部 2 0 および受信部 3 0 が配置されている。

## 【 0 0 7 9 】

光照射部 2 0 は、半導体記憶装置 1 0 0 へ非接触でエネルギーを供給するエネルギー供給部であり、電源部 4 0 からの電力から光を発生し、この発生した光を紙面下側から半導体記憶装置 1 0 0 へ向けて照射する。受信部 3 0 は、半導体記憶装置 1 0 0 が光照射部 2 0 からの光を受けて送信するデータを受信し、その受信したデータを制御部 1 0 A へ出力する。制御部 1 0 A は、CPU や RAM および表示回路などを含んで構成されており、受信部 3 0 から出力されるデータを受信して所定の処理を実行する。電源部 4 0 は、代表的に蓄電池からなり、光照射部 2 0 や制御部 1 0 A へ駆動電力を供給する。

20

## 【 0 0 8 0 】

その他の構成や処理については、上述の実施の形態 1 と同様であるので、詳細な説明は繰返さない。

## 【 0 0 8 1 】

本実施の形態によれば、上述の実施の形態 1 における効果と同様の効果を得られるとともに、半導体記憶装置 1 0 0 から非接触でデータが読み出されるので、機械的な摩擦、化学的な錆の発生、および静電気による破損などに対する耐力が向上するという効果が得られる。また、解読 (リバースエンジニアリング) や改造などに対する耐力も向上するという効果が得られる。

30

## 【 0 0 8 2 】

上述の実施の形態 1 および 2 においては、予め方形状に成型された基板の上に回路が形成された構成について例示したが、より記憶容量を増大させる構成の一例として、結晶成長させた円板状のシリコンウェハに対して、本発明に係る半導体記憶装置を実現するための回路を形成してもよい。

## 【 0 0 8 3 】

## [ 実施の形態 3 ]

図 1 4 は、この発明の実施の形態 3 に従う記憶システム 4 0 0 の外観図である。図 1 4 を参照して、本実施の形態に従う記憶システム 4 0 0 は、複数の半導体記憶装置 1 0 0 B と、これらの半導体記憶装置 1 0 0 B を収納するラック 4 1 0 と、これらの半導体記憶装置 1 0 0 B に光を照射する光照射部 2 0 B と、一方端に位置する半導体記憶装置 1 0 0 B に近接して配置された読み出し部 3 0 B と、制御部 1 0 B と、インターフェイス部 1 2 とを含む。なお、ラック 4 1 0、光照射部 2 0 B、読み出し部 3 0 B、制御部 1 0 B、およびインターフェイス部 1 2 が「データ読み出し装置」として機能する。

40

## 【 0 0 8 4 】

半導体記憶装置 1 0 0 B の各々は、略円板状のシリコンウェハに、マスク ROM などの不揮発性記憶部と、マスク ROM からのデータ読み出しおよび無線伝送を行なう周辺回路と

50

、太陽電池などの外部から非接触状態で供給されるエネルギーを受けて内部電力を発生する電力発生部とを設けたものである。ラック４１０には、所定の規則に従って、このような半導体記憶装置１００Ｂが互いに近接して収納される。

【００８５】

本実施の形態に従う半導体記憶装置１００Ｂは、代表的に、アドホック（ad-hoc）ネットワークのような、隣接する半導体記憶装置１００Ｂの間で自律的な通信を行なうことが可能である。すなわち、本実施の形態に従う記憶システム４００では、光照射部２０Ｂからそれぞれの半導体記憶装置１００Ｂへ向けて光の照射が開始されると、各半導体記憶装置１００Ｂは、隣接する半導体記憶装置１００Ｂから受信したデータを隣接する他の半導体記憶装置１００Ｂへ無線伝送するとともに、各自の格納するデータについても隣接する半導体記憶装置１００Ｂへ無線伝送する。この結果、半導体記憶装置１００Ｂがそれぞれ格納しているデータは、半導体記憶装置１００Ｂの配列規則に沿って、いずれかの方向に順次伝送される。そして、この伝送方向の最下流側に位置する半導体記憶装置１００Ｂから送信されるデータは、読出部３０Ｂで受信され、制御部１０Ｂを介してインターフェイス部１２から外部出力される。

10

【００８６】

上述のように、本実施の形態に従う半導体記憶装置１００Ｂは、自律的にデータを伝送するので、ラック４１０に収納する順序や数については何らの制約も受けることがなく、各半導体記憶装置１００Ｂを隣接して配置する限り、必要に応じて半導体記憶装置１００Ｂを追加や交換することが容易にできる。

20

【００８７】

光照射部２０Ｂについては、その照射面積の点を除いて、上述の光照射部２０と同様であるので、詳細な説明は繰返さない。また、インターフェイス部１２についても、上述したので、詳細な説明は繰返さない。

【００８８】

制御部１０Ｂは、複数の半導体記憶装置１００Ｂから順次送信されるデータをそのＩＤなどに基づいて区別した上で内部メモリ内などに一時的に蓄積し、外部要求などに応じて、必要なデータをインターフェイス部１２から出力する。

【００８９】

図１５は、この発明の実施の形態３に従う半導体記憶装置１００Ｂの平面構造を示すブロック図である。図１６は、図１５に示す半導体記憶装置１００ＢのＸＶＩ－ＸＶＩ線断面図である。

30

【００９０】

図１５を参照して、半導体記憶装置１００Ｂの各々は、太陽電池５０Ｂと、制御回路６０Ｂと、マスクＲＯＭ７０Ｂと、送信用のアンテナを含む送信回路４２と、受信用のアンテナを含む受信回路４４とを含む。なお、送信回路４２および受信回路４４は、「通信部」として機能する。これらの各部位は、光透過性の基板（ウェハ）上に形成されるとともに、その露出面は全面にわたって封止膜（代表的に、二酸化シリコン膜などの物理化学的に安定な絶縁物）によって覆われている。

【００９１】

太陽電池５０Ｂは、光透過性のウェハ上に馬蹄形に形成され、光照射部２０Ｂ（図１４）から照射される光を受光して内部電力を発生する。この発生した内部電力は、制御回路６０Ｂ、送信回路４２および受信回路４４などへ供給される。本実施の形態に従う半導体記憶装置１００Ｂは、他の半導体記憶装置１００Ｂとその平面が互いに隣接するように配置される。そのような状態においても、光照射部２０Ｂ（図１４）からの光を有効に受光できるように、太陽電池５０Ｂは、半導体記憶装置１００Ｂの外周側に形成される。なお、図１５には、太陽電池５０Ｂが他の回路が形成される面とは反対の一方面に形成されている構成を示すが、より多くの内部電力を発生できるように、両面に形成されていてもよい。

40

【００９２】

50

制御回路 60B は、太陽電池 50B からの電力供給が開始されると、送信回路 42 および受信回路 44 と協働して、他の半導体記憶装置 100B との間でアドホックネットワークを構成する。具体的には、制御回路 60B は、受信回路 44 が隣接する半導体記憶装置 100B から送信されたデータを受信すると、送信回路 42 から当該受信したデータを隣接する別の半導体記憶装置 100B へ送信する。すなわち、制御回路 60B は、自装置に隣接する半導体記憶装置 100B から別の隣接する半導体記憶装置 100B へデータを転送する中継装置として機能する。この中継動作に併せて、制御回路 60B は、マスク ROM 70B からデータを読み出して送信回路 42 へ出力することで、各自の格納するデータを他の半導体記憶装置 100B へ送信する。なお、より詳細な通信処理については、後述する。

10

**【0093】**

マスク ROM 70B は、上述したマスク ROM 70 などと同様の構成であるので、詳細な説明は繰返さない。

**【0094】**

送信回路 42 は、太陽電池 50B からの電力を受けて、制御回路 60B によってマスク ROM 70B から読出されるデータに応じた変調信号を生成する。そして、送信回路 42 は、この変調信号によってアンテナ（図示しない）を励起することで、隣接する半導体記憶装置 100B へ無線信号（変調信号）を送信する。

**【0095】**

受信回路 44 は、太陽電池 50B からの電力を受けて、他の半導体記憶装置 100B からアンテナ（図示しない）を介して無線信号を受信すると、当該無線信号をデータに復号して制御回路 60B へ出力する。

20

**【0096】**

本実施の形態に従う半導体記憶装置 100B の各々では、無線信号の送信と無線信号の受信とが独立に行なわれるので、互いに無線信号が干渉しないように、送信回路 42 と受信回路 44 とは、そのウェハ面上で所定距離だけ離れて形成される。

**【0097】**

図 16 を参照して、半導体記憶装置 100B は、図 5 に示す実施の形態 1 に従う半導体記憶装置 100 と同様の断面構造を有しており、基板 102 と、反射防止膜 122 と、n 型半導体層 124 と、p 型半導体層 126 と、p + 不純物半導体層 128 と、電極層 130 と、スルーホール 136B, 138B と、絶縁膜 140, 150 とからなる。

30

**【0098】**

具体的には、二酸化ケイ素を主成分とする光透過性のガラスからなる基板 102 上の所定領域に、太陽電池 50B が形成される。この太陽電池 50B では、n 型半導体層 124、p 型半導体層 126、p + 不純物半導体層 128 が pn 接合型の太陽電池セルを構成する。そして、光照射部 20B（図 15）から照射された光は、基板 102 を透過した後、反射防止膜 122 を経て n 型半導体層 124 へ照射される。この光によって n 型半導体層 124 では電子が励起し、n 型半導体層 124 と p + 不純物半導体層 128 との間には、照射光の量に応じた起電力が生じる。この起電力によって、スルーホール 136B および 138B を通じて制御回路 60B、受信回路 44 および送信回路 42（図 15）などへ電力が供給される。

40

**【0099】**

図 16 に示すように、半導体記憶装置 100B では、基板 102 および絶縁膜 140 で囲まれた領域に太陽電池 50B が形成されるとともに、絶縁膜 140 の上表面に形成される制御回路 60B などの露出面は絶縁膜 150 によって封止されている。したがって、半導体記憶装置 100B の表面は、その全面に渡って物理化学的に安定なガラスや二酸化シリコンなどの絶縁膜で覆われており外気の侵入が遮断される。

**【0100】**

図 17 は、この発明の実施の形態 3 に従う記憶システム 400 におけるデータ伝送の状態を示す模式図である。

50

## 【0101】

図17を参照して、本実施の形態に従う記憶システム400では、複数の半導体記憶装置100Bが、その円周中心が同一直線上に配置されるように、ラック410(図14)に互いに近接して収納される。図15に示すように、各半導体記憶装置100Bには、同一の円周面上に送信回路42および受信回路44が、所定の円周角だけ離れて形成される。

## 【0102】

そこで、半導体記憶装置100Bを上記所定の円周角ずつ回転させて隣接配置することで、隣接する2つの半導体記憶装置100Bの間で送信回路42と受信回路44とを近接して配置することができる。代表的に、図17には、隣接する半導体記憶装置100B同士が90°ずつ回転した相対関係を保って順次配置されている場合を示す。なお、この半導体記憶装置100Bでは、送信回路42および受信回路44が円周角で90°だけ離れて配置されている。

10

## 【0103】

複数の半導体記憶装置100Bを図17に示すような位置関係に従って配置することで、アドホックネットワークを形成することができる。すなわち、図17に示す構成では、紙面左側の半導体記憶装置100Bから紙面右側の半導体記憶装置100Bに向けて、一方向にデータが伝送される。

## 【0104】

なお、各半導体記憶装置100Bでは、送信回路42および受信回路44は、それぞれ受信または送信される無線信号が互いに干渉しないように、所定距離だけ離れて形成される。さらに、各送信回路42から送信される無線信号は、最も近接した受信回路44でのみ受信されるような強度に設定される。すなわち、ある送信回路42から送信された無線信号が隣接する半導体記憶装置100Bとは別の半導体記憶装置100Bの受信回路44に影響を与えないように、その強度が設定される。

20

## 【0105】

なお、図17では、代表的に、送信回路42および受信回路44が円周角で90°離れた構成を例示したが、上述のような条件を満足すれば、いずれの円周角であってもよい。

## 【0106】

ところで、複数の半導体記憶装置100Bを上述したような位置関係を容易に実現できることが好ましい。そこで、本実施の形態では、このような位置合わせをより容易に行なえるように、半導体記憶装置100Bの各々に、その相対的な位置関係を特定するための切欠部110(図15)が形成される。すなわち、半導体記憶装置100Bを収納するラック410(図15)の各スロットにおいて、切欠部110と係合する突起部を適切な位置に設けておくことで、隣接する半導体記憶装置100Bの間での無線通信を確実に進めようための位置関係を実現することができる。

30

## 【0107】

このような構成を採用することで、何らの専門知識を持たないユーザであっても、新たな半導体記憶装置100B(すなわち、コンテンツ)を容易に追加することができる。また、各半導体記憶装置100Bの配置順序などの制限もない。

40

## 【0108】

図17に示す記憶システム400のアドホックネットワークのトポロジは、1次元となる。そこで、本実施の形態に従う記憶システム400では、データが一方向に伝送されるものとし、各半導体記憶装置100Bは、より上流側の半導体記憶装置100Bが存在する場合には、上流側からのデータ伝送を優先的に下流側に転送し、その転送が終わると、自身が格納しているデータの送信を行なうものとする。以下、これらのデータ伝送に係る通信シーケンスについて、図18を用いて説明する。

## 【0109】

図18は、この発明の実施の形態3に従う記憶システム400における通信シーケンス図である。なお、図18には、N個の半導体記憶装置100Bが配置されているものとし

50

、各半導体記憶装置 100B を、読出部 30B (図 15) から近い順に Node 1 ~ Node N と称す。

【0110】

図 18 を参照して、光照射部 20B (図 15) から N 個の半導体記憶装置 100B に対して光照射が開始されると、各半導体記憶装置 100B は、活性化されて処理を開始する。本実施の形態に従う記憶システム 400 では、いずれの半導体記憶装置 100B が最も上流に位置しているかを、他の半導体記憶装置 100B から「開始信号」を受信するか否かに基づいて判断する。すなわち、各半導体記憶装置 100B は、光照射の開始後、他の半導体記憶装置 100B から「開始信号」を受信しない無受信状態が所定期間にわたって継続した場合には、自身が最上流に位置すると判断し、自身が格納しているデータを下流側の半導体記憶装置 100B に送信し、データ送信が完了すると、それに続けて「終了信号」を下流側の半導体記憶装置 100B に送信する。一方、光照射の開始後、所定期間内に他の半導体記憶装置 100B から「開始信号」を受信した場合には、自身より上流側に他の半導体記憶装置 100B が存在すると判断し、当該他の半導体記憶装置 100B から「終了信号」を受信するまでの間、上流側から受信したデータを下流側の半導体記憶装置 100B に順次転送し、その後「終了信号」を受信すると、自身の格納するデータを下流側の半導体記憶装置 100B に送信し、データ送信が完了すると、それに続けて「終了信号」を下流側の半導体記憶装置 100B に送信する。

10

【0111】

このようにして、最上流側に位置する半導体記憶装置 100B から下流側に位置する半導体記憶装置 100B に向かって順次データが転送されることで、記憶システム 400 を構成するすべての半導体記憶装置 100B が格納するデータを読出すことができる。

20

【0112】

より具体的には、各半導体記憶装置 100B は、処理を開始すると、まず開始信号を送信する(ステップ S200)とともに、上流側の半導体記憶装置 100B からの開始信号の受信を所定期間だけ待つ。なお、この所定期間は、ランダムに決定されてもよい。

【0113】

このとき、少なくとも、最上流側に位置する(すなわち、読出部 30B (図 15) から最も離れた位置にある)半導体記憶装置 100B (Node N) では、他の半導体記憶装置 100B から開始信号を受信しない無受信状態が所定期間継続する(ステップ S202)。すると、Node N は、自身のマスク ROM 70B (図 15) に格納されたデータ N を読出し(ステップ S204)、そのデータ N を隣接する半導体記憶装置 100B (Node N - 1) へ送信する(ステップ S206)。すなわち、半導体記憶装置 100B は、所定の時間にわたって、他の半導体記憶装置 100B から開始信号を受信しない場合に限り、自身のデータ送信を開始する。なお、送信されるデータ N には、Node N からのデータあることを示す識別情報が付加されてもよい。さらに、Node N は、自身のデータ送信が完了すると、続けて、終了信号を隣接する Node N - 1 へ送信する。

30

【0114】

Node N - 1 は、Node N からデータ N を受信すると、そのままデータ N を隣接する Node N - 2 (図示しない) へ送信(転送)する(ステップ S208)。以下、同様にして、データ N は、Node N - 2 から Node 1 まで順次転送される。そして、データ N を受信(ステップ S210)した Node 1 は、当該受信したデータ N を読出部 30B (図 15) へ出力(送信)する(ステップ S212)。このような手順によって、Node N に格納されていたデータ N は、読出される。

40

【0115】

一方、Node N - 1 は、データ N に引き続いて送信される終了信号を受信すると、自身のマスク ROM 70B に格納されたデータ N - 1 を読出し(ステップ S214)、そのデータ N - 1 を隣接する Node N - 2 (図示しない) へ送信する(ステップ S216)。以下、データ N の場合と同様に、データ N - 1 についても、Node N - 2 から Node 1 まで順次転送される。そして、データ N - 1 を受信(ステップ S218)した Node

50

e 1 は、当該受信したデータ N - 1 を読出部 3 0 B へ出力（送信）する（ステップ S 2 2 0）。このような手順によって、Node N - 1 に格納されていたデータ N - 1 は、読出される。さらに、Node N - 1 は、自身のデータ送信が完了すると、続けて、終了信号を隣接する Node N - 2 へ送信する。

【0116】

同様に、Node N - 2 ~ Node 1 の各々は、より上流側から受信したデータを下流側に転送した後、当該データに引き続いて上流側から送信される終了信号を受信すると、自身が格納しているデータの下流側への送信を開始する。

【0117】

最終的に、Node 1 は、Node 2 からデータ 2 を受信する（ステップ S 2 2 2）と、当該受信したデータ 2 を読出部 3 0 B へ出力する（ステップ S 2 2 4）。そして、Node 1 は、データ 2 に引き続いて Node 2 から送信される終了信号を受信する（S 2 2 3）と、自身のマスク ROM 7 0 B に格納されたデータ 1 を読出し（ステップ S 2 2 6）、そのデータ 1 を読出部 3 0 B へ出力（送信）する（ステップ S 2 2 8）。

【0118】

このような一連の処理によって、すべての半導体記憶装置 1 0 0 B（Node 1 ~ Node N）からデータを読出すことができる。これらの一連のデータは、制御回路 6 0 B（図 1 5）に一旦蓄積され、必要に応じて、その一部または全部がインターフェイス部 1 2 から読出しデータとして出力される。

【0119】

本実施の形態によれば、各半導体記憶装置 1 0 0 B が隣接する他の半導体記憶装置 1 0 0 B との間で自律的にデータ通信を行ない、所定の通信規則に従ってデータを順次転送する。そのため、記憶システム 4 0 0 を構成する半導体記憶装置 1 0 0 B は自由に設定することができ、かつ半導体記憶装置 1 0 0 B の数にかかわらず読出部を 1 つだけ設ければすべてのデータを読出すことができる。さらに、半導体記憶装置 1 0 0 B の配置順序についても自由に設定することができる。

【0120】

よって、保存すべきデータが増大した場合であっても、柔軟かつ自由に半導体記憶装置 1 0 0 B を追加や変更することができる。

【0121】

また、本実施の形態によれば、各半導体記憶装置 1 0 0 B に切欠部を設けて、かつラック 4 1 0 に対応する突起部を適切な位置に設けておくことで、隣接する半導体記憶装置 1 0 0 B 同士が所定の相対関係となるように、それぞれを収納することができる。そのため、ユーザに意識させることなく、アドホックネットワークを確立するために必要な位置関係を実現することができる。

【0122】

[実施の形態 3 の変形例]

上述の実施の形態では、外部から照射される光を受けて内部電力を発生する太陽電池を含む半導体記憶装置について例示したが、外部から照射される電磁エネルギーを受けて内部電力を発生する構成を採用してもよい。

【0123】

図 1 9 は、この発明の実施の形態 3 の変形例に従う記憶システム 4 0 0 A の外観図である。図 1 9 を参照して、本実施の形態の変形例に従う記憶システム 4 0 0 A は、複数の半導体記憶装置 1 0 0 D と、これらの半導体記憶装置 1 0 0 D に磁束を供給する磁束供給部 9 0 A , 9 0 B と、一方端に位置する半導体記憶装置 1 0 0 D に近接して配置された読出部 3 0 B と、制御部 1 0 B と、インターフェイス部 1 2 とを含む。なお、ラック 4 1 0、磁束供給部 9 0 A , 9 0 B、読出部 3 0 B、制御部 1 0 B、およびインターフェイス部 1 2 が「データ読出装置」として機能する。

【0124】

本実施の形態の変形例に従う半導体記憶装置 1 0 0 D は、外部から非接触状態でエネル

10

20

30

40

50

ギーを供給する方式において、実施の形態3に従う半導体装置100Bと異なっているが、それ以外の構成は、実質的に同様である。すなわち、各半導体記憶装置100Dは、磁束供給部90Aおよび90Bによって磁束の供給が開始されると、隣接する半導体記憶装置100Dから受信したデータを隣接する他の半導体記憶装置100Dへ無線伝送するとともに、各自の格納するデータについても隣接する半導体記憶装置100Dへ無線伝送する。

【0125】

磁束供給部90Aおよび90Bは、一連に配置された複数の半導体記憶装置100Dの両サイドに対向配置され、すべての半導体記憶装置100Dを貫通するような磁束(交番磁束)を発生する。この発生する磁束は、各半導体記憶装置100Dのコイル(後述する)と鎖交することで、内部電力に変換される。

10

【0126】

制御部10B、インターフェイス部12、読出部30Bについては、図14に示す記憶システム400と同様であるので、詳細な説明は繰返さない。

【0127】

図20は、この発明の実施の形態3の変形例に従う半導体記憶装置100Dの平面構造を示すブロック図である。

【0128】

図20を参照して、半導体記憶装置100Dの各々は、コイル94と、電源回路96と、制御回路60Dと、マスクROM70Dと、送信用のアンテナを含む送信回路42と、受信用のアンテナを含む受信回路44とを含む。なお、送信回路42および受信回路44は、「通信部」として機能する。これらの各部位は、物理的および化学的に安定な基板(ウェハ)上に形成されるとともに、その露出面は全面にわたって封止膜(代表的に、二酸化シリコン膜などの物理化学的に安定な絶縁物)によって覆われている。

20

【0129】

コイル94は、ウェハの中心部に形成され、磁束供給部90Aおよび90B(図19)から供給される交番磁束を受けて起電力を誘起する。このコイル94に誘起した起電力は、電源回路96へ入力される。電源回路96は、整流機能および平滑化機能を有しており、コイル94で発生した交流の起電力を直流の内部電力として出力する。より具体的には、電源回路96は、ダイオードのブリッジ回路などからなる全波整流回路と、線路に並列接続されたコンデンサなどの平滑化回路とを含む。

30

【0130】

制御回路60Dは、電源回路96からの電力供給が開始されると、送信回路42および受信回路44と協働して、他の半導体記憶装置100Dとの間でアドホックネットワークを構成する。具体的には、制御回路60Dは、自装置に隣接する半導体記憶装置100Dから別の隣接する半導体記憶装置100Dへデータを転送する中継装置として機能する。この中継動作に併せて、制御回路60Dは、マスクROM70Dからデータを読出して送信回路42へ出力することで、各自の格納するデータを転送先である他の半導体記憶装置100Dへ送信する。これらのアドホックネットワークにおける通信処理については、上述の実施の形態3と同様であるので、詳細な説明は繰返さない。

40

【0131】

マスクROM70Dは、上述したマスクROM70などと同様の構成であるので、詳細な説明は繰返さない。

【0132】

送信回路42および受信回路44は、電源回路96からの電力を受けて動作する点を除いて、上述の実施の形態3と同様であるので、詳細な説明は繰返さない。

【0133】

本実施の形態の変形例によれば、上述の実施の形態3における効果と同様の効果を得られるとともに、供給する磁束の強度および/またはコイルの巻き数を増大させることで、内部電力の単位面積当りの発生効率を高めることができるので、各半導体記憶装置でのマ

50

スク ROM が形成される領域を大きくすることができる。この結果、各半導体記憶装置の記憶容量をより大きくすることができる。

【 0 1 3 4 】

[ 実施の形態 4 ]

上述の実施の形態 3 に従う記憶システム 4 0 0 では、半導体記憶装置 1 0 0 B を一次元的に配置し、各半導体記憶装置 1 0 0 B が格納しているデータを一方向に伝送される構成について例示した。これに対して、本実施の形態では、半導体記憶装置を二次元的あるいは三次元的に配置した構成について例示する。

【 0 1 3 5 】

図 2 1 は、この発明の実施の形態 4 に従う記憶システム 5 0 0 の外観図である。図 2 1 を参照して、本実施の形態に従う記憶システム 5 0 0 は、複数の半導体記憶装置 1 0 0 C と、これらの半導体記憶装置 1 0 0 C に光を照射する光照射部 2 0 C と、四隅に位置する半導体記憶装置 1 0 0 C に近接して配置された 4 つの読出部 3 0 C と、制御部 1 0 C と、インターフェイス部 1 2 とを含む。なお、光照射部 2 0 C、読出部 3 0 C、制御部 1 0 C、およびインターフェイス部 1 2 が「データ読出装置」として機能する。

10

【 0 1 3 6 】

本実施の形態に従う記憶システム 5 0 0 では、上述した実施の形態 3 に従う半導体記憶装置 1 0 0 B に類似した半導体記憶装置 1 0 0 C が 2 次元的に配置される。四隅に配置された半導体記憶装置 1 0 0 C を除いて、各半導体記憶装置 1 0 0 C は、2 ~ 4 個の半導体記憶装置 1 0 0 C と隣接配置される。また、各半導体記憶装置 1 0 0 C は、他の半導体記憶装置 1 0 0 C との間で送信および受信が可能な送受信回路を複数個含んでおり、隣接する半導体記憶装置 1 0 0 C との間でそれぞれ独立したデータの送受信が可能となっている。

20

【 0 1 3 7 】

読出部 3 0 C の各々は、実施の形態 3 に従う読出部 3 0 B の機能に加えて、制御部 1 0 C からの指令を近接する半導体記憶装置 1 0 0 C へ伝送する機能を有する。

【 0 1 3 8 】

光照射部 2 0 C は、実施の形態 3 に従う光照射部 2 0 B と同様であるので、詳細な説明は繰返さない。

【 0 1 3 9 】

図 2 1 に示すようなネットワーク構成を採用することで、読出し対象の半導体記憶装置 1 0 0 C から制御部 1 0 C までの経路の自由度を高めることができる。すなわち、読出し対象の半導体記憶装置 1 0 0 C から制御部 1 0 C までの経路を複数提供できるので、いずれかの半導体記憶装置 1 0 0 C に故障があった場合にもデータ読出しを継続できる。あるいは、複数の経路で並列的に読出すことで、読出し速度を高めることもできる。

30

【 0 1 4 0 】

また、本実施の形態に従う記憶システム 5 0 0 では、各半導体記憶装置 1 0 0 C が独立してデータの送受信が可能であるので、外部要求などに応じて、必要なデータを選択的に読出すことが可能である。

【 0 1 4 1 】

図 2 2 は、この発明の実施の形態 4 に従う半導体記憶装置 1 0 0 C の平面構造を示すブロック図である。

40

【 0 1 4 2 】

図 2 2 を参照して、半導体記憶装置 1 0 0 C の各々は、太陽電池 5 0 B と、制御回路 6 0 C と、マスク ROM 7 0 B と、6 個の送受信回路 4 6 - 1 ~ 4 6 - 6、送受信回路 4 6 - 1 ~ 4 6 - 6 にそれぞれ対応するアンテナ 4 8 - 1 ~ 4 8 - 6 とを含む。これらの各部位は、ウェハ上に形成されるとともに、その露出面は全面にわたって封止膜（代表的に、二酸化シリコン膜などの物理化学的に安定な絶縁物）によって覆われている。

【 0 1 4 3 】

制御回路 6 0 C は、太陽電池 5 0 B からの電力供給が開始されると、送受信回路 4 6 -

50

1 ~ 46 - 6 と協働して、隣接する少なくとも 1 つの半導体記憶装置 100 C との間でアドホックネットワークを構成する。具体的には、制御回路 60 C は、送受信回路 46 - 1 ~ 46 - 6 のうちいずれかが隣接する半導体記憶装置 100 C からデータ要求命令を受けると、自身の格納するデータが当該データ要求命令の対象であるか否かを判断し、対象である場合には、要求されたデータをマスク ROM 70 B から読出して隣接する半導体記憶装置 100 C へ送信する。一方、対象でない場合には、当該受信したデータ要求命令を隣接する他の半導体記憶装置 100 C へ転送する。なお、より詳細な通信処理については、後述する。

【0144】

送受信回路 46 - 1 ~ 46 - 6 は、それぞれ太陽電池 50 B からの電力を受けて、制御回路 60 C からの指令に従って、対応するアンテナ 48 - 1 ~ 48 - 6 を励起することで隣接する半導体記憶装置 100 C へ無線信号（変調信号）を送信し、また他の半導体記憶装置 100 C から対応するアンテナ 48 - 1 ~ 48 - 6 を介して受信した無線信号をデータに復号して制御回路 60 C へ出力する。

【0145】

太陽電池 50 B およびマスク ROM 70 B については、上述の実施の形態 3 に従う半導体記憶装置 100 B のそれと同じであるので、詳細な説明は繰返さない。

【0146】

また、本実施の形態に従う半導体記憶装置 100 C の断面構造についても、図 16 に示す実施の形態 3 に従う半導体記憶装置 100 B の断面構造と同様であるので、詳細な説明は繰返さない。

【0147】

本実施の形態に従う半導体記憶装置 100 C の各々では、無線信号の送受信処理が独立に行なわれるので、互いに無線信号が干渉しないように、アンテナ 48 - 1 ~ 48 - 6 は、そのウェハ面上で所定距離だけ離れて形成される。より具体的には、アンテナ 48 - 1 ~ 48 - 6 は、ウェハの中心点から所定距離だけ離れた同一の円周上に、所定の円周角だけ離れて配置される。

【0148】

図 23 は、この発明の実施の形態 3 に従う半導体記憶装置 100 C におけるアンテナ配置を示す模式図である。

【0149】

図 23 を参照して、各半導体装置 100 C では、紙面左側の円周上にアンテナ 48 - 1 ~ 48 - 3 が配置され、紙面右側の円周上にアンテナ 48 - 4 ~ 48 - 6 が配置される。なお、アンテナ 48 - 1, 48 - 2, 48 - 3 とアンテナ 48 - 6, 48 - 5, 48 - 4 は、それぞれウェハの中心点について点対称の関係にある。

【0150】

ここで、アンテナ 48 - 1 とアンテナ 48 - 2 との間の円周角は、アンテナ 48 - 2 とアンテナ 48 - 3 との間の円周角の約 2 倍となっている。同様に、アンテナ 48 - 6 とアンテナ 48 - 5 との間の円周角は、アンテナ 48 - 5 とアンテナ 48 - 4 との間の円周角の約 2 倍となっている。アンテナ 48 - 1 ~ 48 - 6 をこのような位置関係に配置することで、以下に示すように、三次元的に配置した場合における隣接する半導体記憶装置 100 C との間の混信を回避できる。

【0151】

より具体的には、隣接する半導体記憶装置 100 C 間において、3 つの直線 H, M, L を仮想的に考える。各半導体装置 100 C の相対的な角度を変化させることで、これらの直線 H, M, L と交差するアンテナ 48 - 1 ~ 48 - 6 を少なくとも 3 の配置パターンに切替えることができる。

【0152】

図 23 (a) には、半導体装置 100 C の紙面左側に配置されたアンテナ 48 - 2 および 48 - 3 がそれぞれ直線 H および直線 M と交差し、半導体装置 100 C の紙面右側に配

10

20

30

40

50

置されたアンテナ 48 - 4 および 48 - 5 がそれぞれ直線 M および直線 L と交差する「H M - M L 配置」を示す。

【0153】

図 23 (b) には、半導体装置 100C の紙面左側に配置されたアンテナ 48 - 2 および 48 - 3 がそれぞれ直線 M および直線 L と交差し、半導体装置 100C の紙面右側に配置されたアンテナ 48 - 4 および 48 - 5 がそれぞれ直線 H および直線 M と交差する「M L - H M 配置」を示す。

【0154】

図 23 (c) には、半導体装置 100C の紙面左側に配置されたアンテナ 48 - 1 および 48 - 2 がそれぞれ直線 H および直線 L と交差し、半導体装置 100C の紙面右側に配置されたアンテナ 48 - 5 および 48 - 6 がそれぞれ直線 H および直線 L と交差する「H L - H L 配置」を示す。

【0155】

図 24 は、図 21 に示す記憶システム 500 を構成する場合の半導体装置 100C の位置関係を示す模式図である。なお、図 24 において、「H L」、「H M」、「M L」といった記号は、図 23 に示す各配置パターンに対応している。

【0156】

図 24 において、隣接する半導体記憶装置 100C の間では、同じ直線上に配置されたアンテナを介してデータの送受信が可能となる。たとえば、「H L」の記号が付された半導体記憶装置 100C では、図 23 に示す直線 H および直線 L と交差する位置にアンテナが配置されており、「H M」の記号が付された半導体記憶装置 100C では、図 23 に示す直線 H および直線 M と交差する位置にアンテナが配置されている。そのため、図 24 の紙面鉛直方向において「H」の位置、すなわち、紙面横方向に延在する同一の直線 H 上に、それぞれの半導体装置 100C のアンテナが位置することになる。したがって、この直線 H 上に位置する 2 つのアンテナを介して、隣接する半導体記憶装置 100C の間でデータの送受信が行なわれる。

【0157】

また、図 24 に示すような配置とすることで、半導体記憶装置 100C の表面および裏面、すなわち図 24 における紙面右側および紙面左側でそれぞれ隣接する半導体記憶装置 100C との間でのデータ通信に用いるアンテナの位置を互いに異ならせることができる。より具体的には、図 24 に示すように、紙面最上段に配置されたそれぞれの半導体記憶装置 100C が隣接する半導体記憶装置 100C との間でデータ送受信に用いるアンテナの位置は、「H」、「M」、「L」、「H」・・・の順で巡回的に変化する。

【0158】

図 21 に示す記憶システム 500 のネットワークトポロジーは、2次元となる。そこで、本実施の形態に従う記憶システム 500 では、論理的な通信経路が動的に形成されるように、各半導体記憶装置 100C が経路設定プロトコルに従う制御を行なう。以下、これらのデータ伝送に係る経路設定プロトコルについて、図 25 および図 26 を用いて説明する。

【0159】

図 25 は、この発明の実施の形態 4 に従う記憶システム 500 における経路設定プロトコルを説明するための図である。図 26 は、図 25 に示すネットワークにおいて故障がある場合の処理を説明するための図である。ここで、図 25 および図 26 では、複数の半導体記憶装置 100C を便宜上、Node 1 ~ Node 7 とも称し、Node 1 に相当する半導体記憶装置 100C に近接して読出部 30C が配置されているものとする。なお、図 25 および図 26 に示すトポロジーは、各 Node の論理的な接続関係の一例を示すものであり、実際の半導体記憶装置 100C の位置関係とは必ずしも一致していない。

【0160】

図 25 を参照して、インターフェイス部 12 (図 21) から制御部 10C に対して、特定のデータに対する読出し要求が与えられたとすると、Node 1 に対して要求命令が送

10

20

30

40

50

信される。この要求命令には、一例として、Node 4に格納されているデータの読出しを要求するメッセージが含まれているものとする。なお、この要求命令は、ブロードキャスト（放送）メッセージとして扱われる。

【0161】

各Nodeは、要求命令の内容に基づいて、自Nodeに格納されているデータに要求されているものが含まれているか否かをそれぞれ判断する。そして、要求されたデータは、自Nodeに格納されているデータには含まれていないと判断した場合には、各Nodeは、隣接する他の（要求命令の送信元とは異なる）Nodeへ当該要求命令を転送する。なお、複数のNodeと隣接している場合には、1つ以上のNodeへ要求命令を転送してもよい。図25（a）には、Node 1は、受信した要求命令を隣接するNode 2およびNode 5へそれぞれ転送する場合を示す。

10

【0162】

ここで、各Nodeは、隣接するNodeへ転送する要求命令に、自Nodeの情報を経路情報として付加する。すなわち、図25（a）に示すように、Node 1からNode 2およびNode 5へそれぞれ転送される要求命令には、経路情報として「Node 1」がそれぞれ付加される。

【0163】

このNode 1からの要求命令をそれぞれ受信したNode 2およびNode 5は、要求命令の内容に基づいて、自Nodeに格納されているデータに要求されているものが含まれているか否かをそれぞれ判断する。いずれのNodeにおいても、要求されたデータが自Nodeに格納されているデータには含まれていないと判断されるので、Node 2およびNode 5は、自Nodeの情報を経路情報としてそれぞれ付加した上で、隣接するNodeへ受信した要求命令をそれぞれ転送する。すなわち、図25（a）に示すように、Node 2からNode 3へ転送される要求命令には、経路情報として「Node 1 + 2」が付加され、Node 5からNode 6へ転送される要求命令には、経路情報として「Node 1 + 5」が付加される。

20

【0164】

以下、同様の処理がなされて、最終的には、送信要求は、2つの経路でNode 3に転送される。同じ送信要求を受信したNode 3は、それぞれに付加されている経路情報を参照し、その中継したNode数の最も少ない送信要求を、隣接するNode 4へ転送する。あるいは、各Nodeに最も早く到達した送信要求のみを転送するようにしてもよい。

30

【0165】

Node 4では、要求されたデータが自Nodeに格納されているデータに含まれていると判断される。そして、Node 4は、自身のマスクROM 70Bに格納されている、要求されたデータを読出し、読出したデータを要求命令の送信元のNodeへ返送する。このとき、図25（b）に示すように、Node 4から送信されるデータには、経路情報が付加される。この経路情報は、受信した送信要求に付加していた経路情報の基づいて生成されるものであり、図25（b）に示す例では、経路情報として「Node 4 + 3 + 2 + 1」が付加される。その後、この付加された経路情報に従って、要求されたデータは、それぞれのNodeに転送されていき、最終的にNode 1から読出部30C（図21）へ出力（送信）される。

40

【0166】

あるいは、Node 1とNode 4との間の2つの経路を通じてデータを並列的に読出すことで、読出し速度をより高めることもできる。

【0167】

次に、上述のようなトポロジーにおいて、Node 2とNode 3との経路に何らかの故障があって、データの送受信ができない場合の処理について説明する。

【0168】

図26（a）に示すように、Node 1に対して要求命令が与えられると、上述の図2

50

5 ( a ) と同様に、この要求命令は Node 2 まで転送される。しかしながら、Node 2 から Node 3 への要求命令の転送はできない。

【 0 1 6 9 】

一方、Node 1 から Node 5 へ転送された要求命令は、Node 5 Node 6 Node 7 の順に転送されて Node 3 へ到達する。さらに、Node 3 から Node 4 へこの要求命令は転送される。

【 0 1 7 0 】

さらに、Node 4 は、この Node 3 から転送された要求命令を受信すると、自身のマスク ROM 7 0 B に格納されている、要求されたデータを読み出し、読み出したデータを要求命令の送信元の Node へ返送する。このとき、要求命令に付加されていた経路情報「Node 1 + 5 + 7 + 3」に基づいて、Node 4 で読み出されたデータは、Node 4 Node 3 Node 7 Node 6 Node 5 の順に転送されて Node 1 へ到達する。

【 0 1 7 1 】

このように、Node 1 から Node 4 への経路が複数存在する場合には、何らかの故障があっても、他の経路を介してデータの読み出しを行なうことができる。

【 0 1 7 2 】

本実施の形態によれば、各半導体記憶装置 1 0 0 C が隣接する他の半導体記憶装置 1 0 0 C との間でアドホックネットワークを自律的に確立するため、記憶システム 5 0 0 を構成する半導体記憶装置 1 0 0 C は自由に設定することができる。さらに、半導体記憶装置 1 0 0 C の配置順序についても自由に設定することができる。

【 0 1 7 3 】

よって、保存すべきデータが増大した場合であっても、柔軟かつ自由に半導体記憶装置 1 0 0 C を追加や変更することができる。

【 0 1 7 4 】

また、本実施の形態によれば、いずれかの半導体記憶装置 1 0 0 C に故障が生じた場合であっても、他の経路が自動的に選択されて、要求されたデータの読み出しが継続される。そのため、より冗長性を高めて信頼性の高い記憶システムを実現できる。

【 0 1 7 5 】

[ 実施の形態 4 の変形例 ]

上述の実施の形態 4 に対しても、実施の形態 3 の変形例と同様に、外部から電磁エネルギー（交番磁束）を供給することで各半導体記憶装置における内部電力を発生するように構成してもよい。なお、その具体的な構成については、実施の形態 3 の変形例と同様であるので、詳細な説明は繰返さない。

【 0 1 7 6 】

[ その他の形態 ]

上述の実施の形態 1 ~ 4 およびその変形例では、半導体記憶装置に非接触でエネルギーを供給する構成として、光エネルギー（太陽電池）を用いる構成、および電磁エネルギーを用いる構成について例示したが、その他の構成を採用してもよい。

【 0 1 7 7 】

たとえば、外部から熱エネルギーを供給する構成を採用することも可能である。具体的には、ゼーベック効果を生じる熱電変換素子を各半導体記憶装置に形成した上で、外部から熱エネルギーを供給、すなわち各半導体装置に温度変化を生じさせることで、内部電力を発生することが可能である。

【 0 1 7 8 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

10

20

30

40

50

## 【図面の簡単な説明】

【0179】

【図1】この発明の実施の形態1に従う記憶システム300の外観図である。

【図2】図1に示す記憶システム300の模式的な断面構造を示す概略図である。

【図3】この発明の実施の形態1に従う半導体記憶装置100の模式図である。

【図4】この発明の実施の形態1に従う半導体記憶装置100と受信部30の機能構成を示すブロック図である。

【図5】この発明の実施の形態1に従う半導体記憶装置100の断面構造を示す模式図である。

【図6】この発明の実施の形態1に従う半導体記憶装置100から読出されるデータの一例を説明するための図である。 10

【図7】この発明の実施の形態1に従う記憶システム300の受信部30における制御構造の一例を示す機能ブロック図である。

【図8】この発明の実施の形態1に従う記憶システム300の受信部30における制御構造の他の例を示す機能ブロック図である。

【図9】この発明の実施の形態1に従う半導体記憶装置100を用いたデータ流通に係る処理手順の一例を示す図である。

【図10】この発明の実施の形態1に従う半導体記憶装置100を用いたデータ流通に係る処理手順の別形態を示す図である。

【図11】この発明の実施の形態1の変形例に従う半導体記憶装置100Aと受信部30Aの機能構成を示すブロック図である。 20

【図12】この発明の実施の形態2に従う記憶システムを利用した構成の一例を示す外観図である。

【図13】図12に示す携帯型ゲーム装置200の断面構造を示す概略図である。

【図14】この発明の実施の形態3に従う記憶システム400の外観図である。

【図15】この発明の実施の形態3に従う半導体記憶装置100Bの平面構造を示すブロック図である。

【図16】図15に示す半導体記憶装置100BのXVI-XVI線断面図である。

【図17】この発明の実施の形態3に従う記憶システム400におけるデータ伝送の状態を示す模式図である。 30

【図18】この発明の実施の形態3に従う記憶システム400における通信シーケンス図である。

【図19】この発明の実施の形態3の変形例に従う記憶システム400Aの外観図である。

【図20】この発明の実施の形態3の変形例に従う半導体記憶装置100Dの平面構造を示すブロック図である。

【図21】この発明の実施の形態4に従う記憶システム500の外観図である。

【図22】この発明の実施の形態4に従う半導体記憶装置100Cの平面構造を示すブロック図である。

【図23】この発明の実施の形態3に従う半導体記憶装置100Cにおけるアンテナ配置を示す模式図である。 40

【図24】図21に示す記憶システム500を構成する場合の半導体装置100Cの位置関係を示す模式図である。

【図25】この発明の実施の形態4に従う記憶システム500における経路設定プロトコルを説明するための図である。

【図26】図25に示すネットワークにおいて故障がある場合の処理を説明するための図である。

【符号の説明】

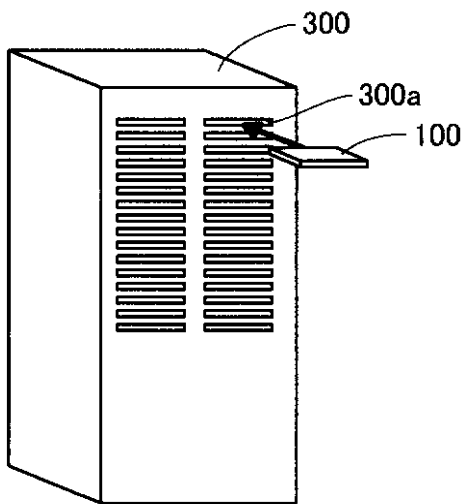
【0180】

10, 10A, 10B, 10C 制御部、12 インターフェイス部、20, 20B, 50

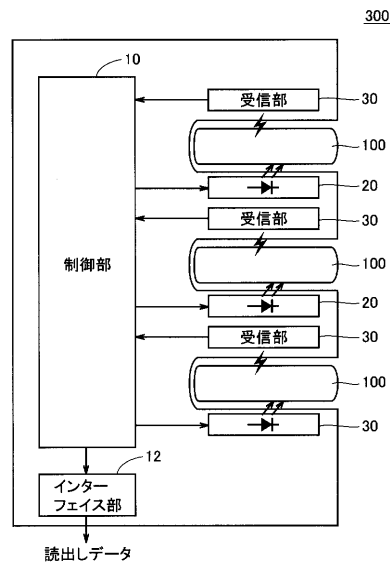
20C 光照射部、30, 30A 受信部、30a, 90 アンテナ、30b 受信回路、30c 送受信回路、30B, 30C 読出部、31 シリアル変換部、32 訂正回路、33 復号回路、34, 36 バッファ部、35 空間スイッチ、40 電源部、42 送信回路、44 受信回路、46, 46-1~46-6 送受信回路、48-1~48-6 アンテナ、50, 50B 太陽電池、60, 60A, 60B, 60C, 60D 制御回路、60a カウンタ回路、70, 70B, 70D マスクROM、80, 80A 送受信回路、90A, 90B 磁束供給部、96 電源回路、100, 100A, 100B, 100C, 100D 半導体記憶装置、102 基板、110 切欠部、120, 120A 記憶セル、122 反射防止膜、124 n型半導体層、126 p型半導体層、128 p+不純物半導体層、130 電極層、132, 134, 136, 136B, 138B, 138 スルーホール、140, 150 絶縁膜、200 携帯型ゲーム装置、300, 400, 400A, 500 記憶システム、310, 310A 受信セル、410 ラック。

10

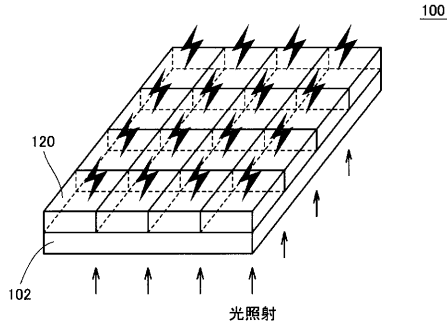
【図1】



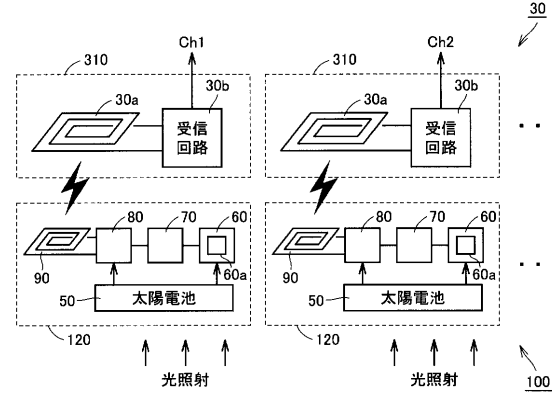
【図2】



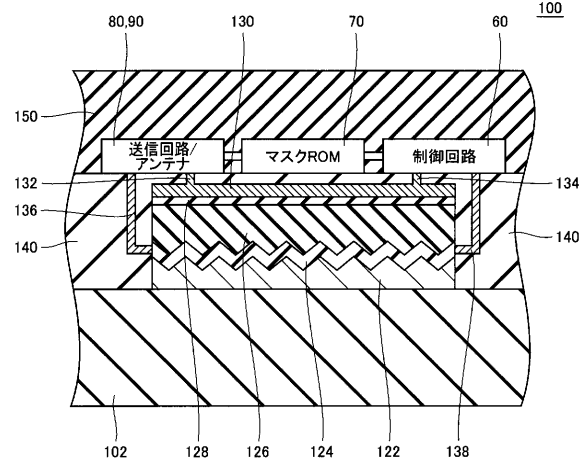
【 図 3 】



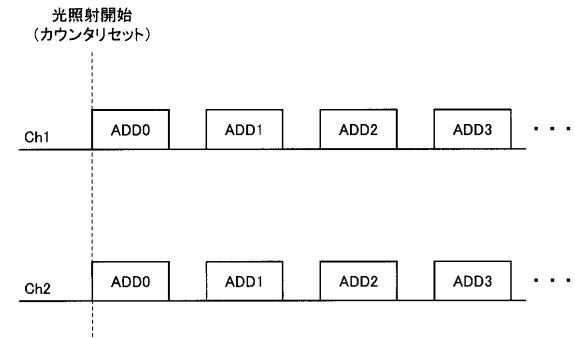
【 図 4 】



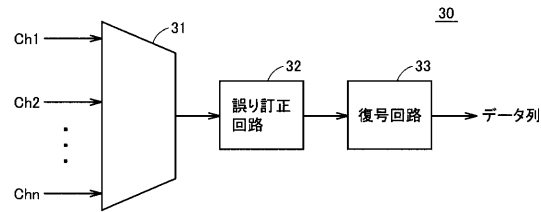
【 図 5 】



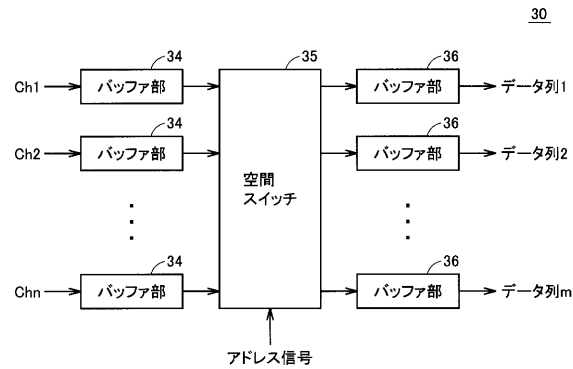
【 図 6 】



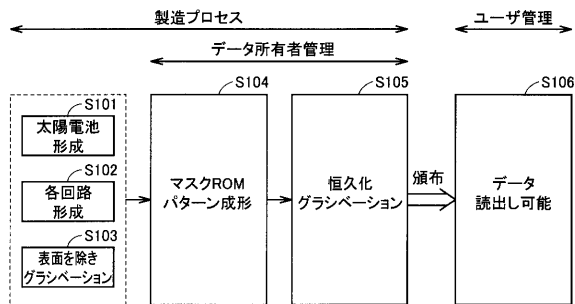
【 図 7 】



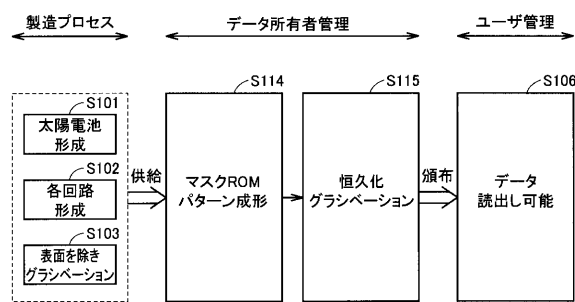
【 図 8 】



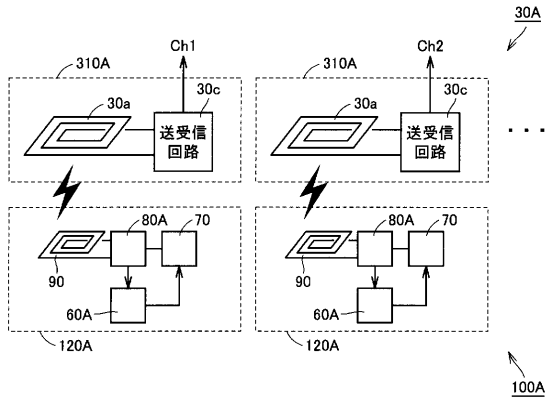
【 図 9 】



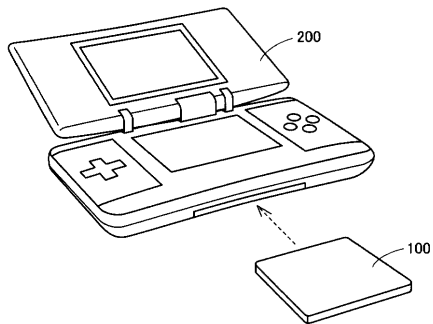
【 図 10 】



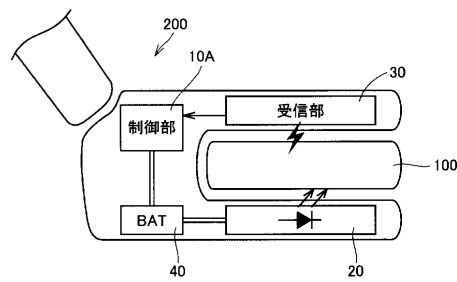
【図 1 1】



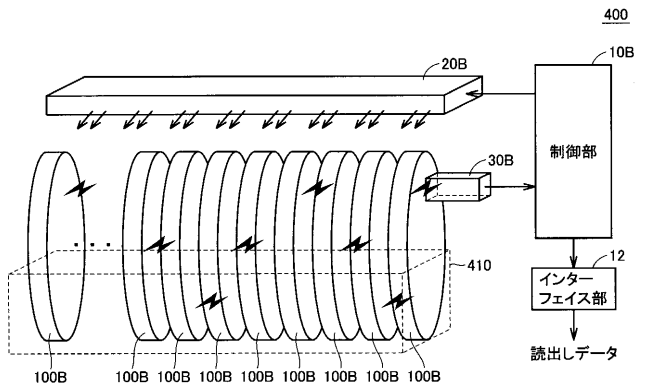
【図 1 2】



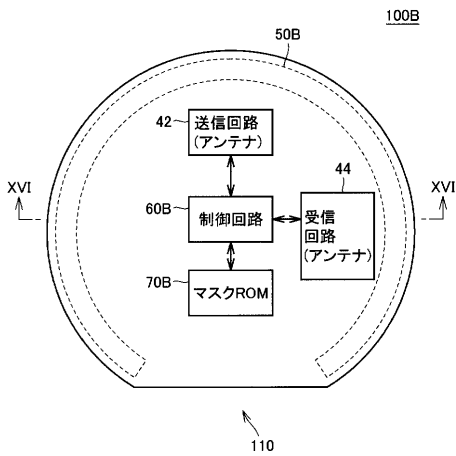
【図 1 3】



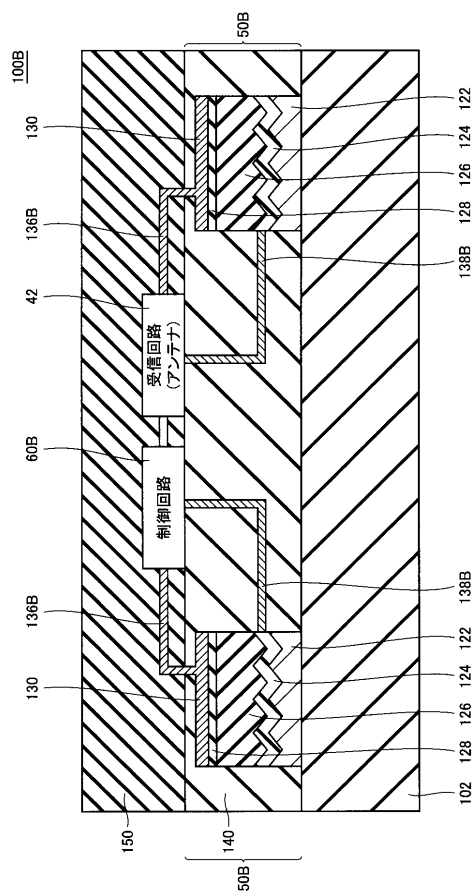
【図 1 4】



【図 1 5】

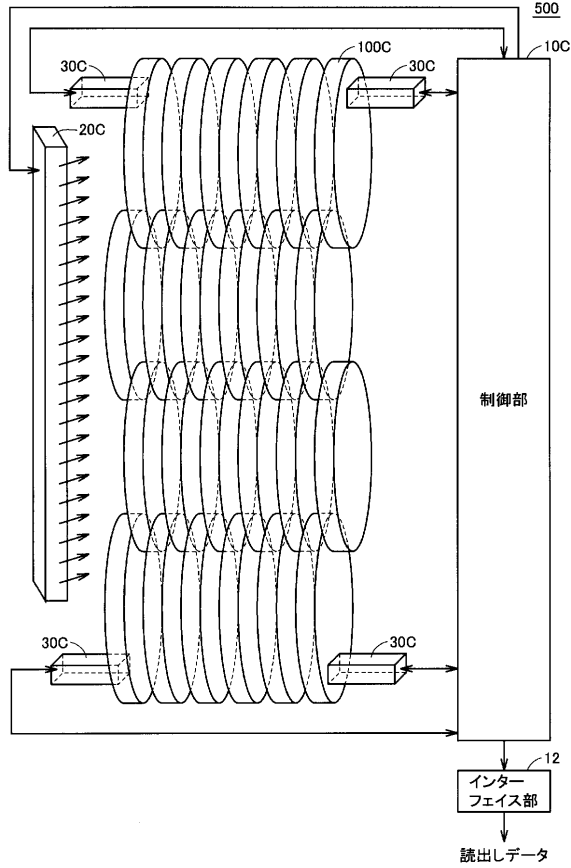


【図 1 6】

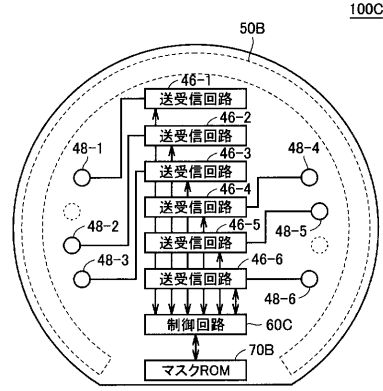




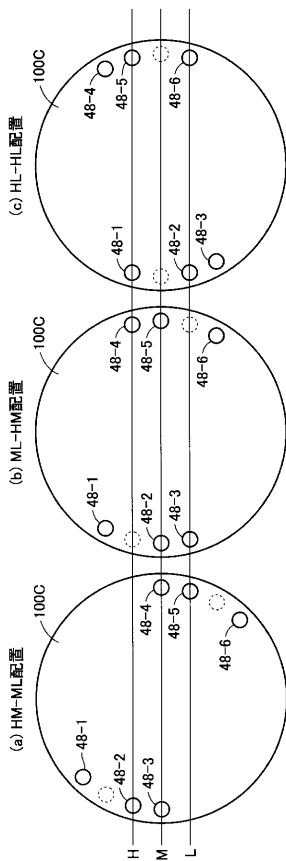
【図 2 1】



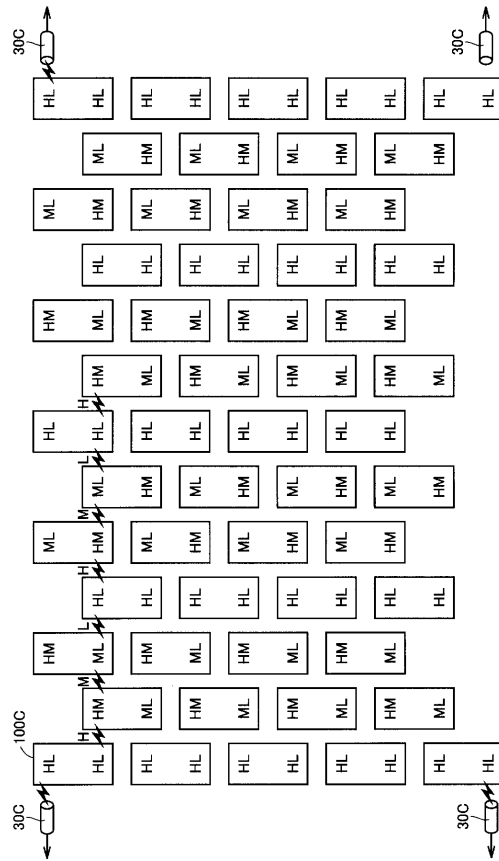
【図 2 2】



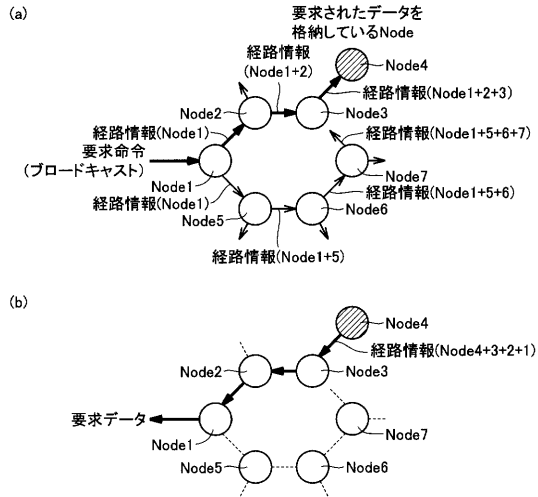
【図 2 3】



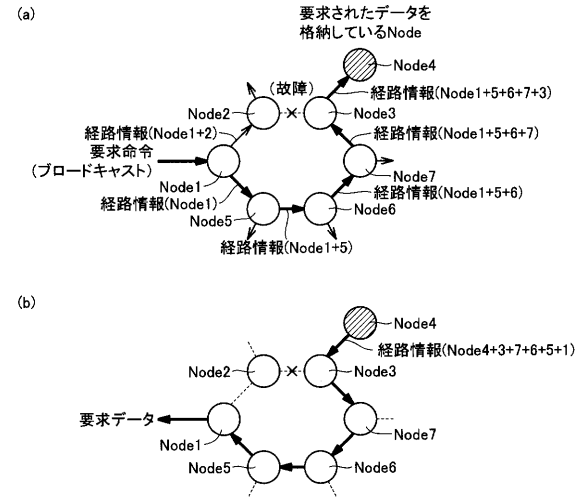
【図 2 4】



【 図 2 5 】



【 図 2 6 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 6 K 19/00	J

(74)代理人 100096781  
弁理士 堀井 豊

(74)代理人 100098316  
弁理士 野田 久登

(74)代理人 100109162  
弁理士 酒井 將行

(74)代理人 100111246  
弁理士 荒川 伸夫

(72)発明者 今井 繁規  
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 中村 行宏  
神奈川県横須賀市長沢3丁目17番7号

(72)発明者 越智 裕之  
京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

(72)発明者 太田 直久  
神奈川県横浜市港北区日吉4-1-1 慶應義塾大学 日吉キャンパス内

(72)発明者 小野 定康  
東京都港区三田2-15-45 慶應義塾大学 デジタルメディア・コンテンツ統合研究機構内

Fターム(参考) 5B035 BA01 BA03 BB09 CA01 CA07 CA12 CA23  
5B058 CA17 CA22 KA24  
5B065 BA05 CC10  
5K012 AB03 AC06