

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5812669号
(P5812669)

(45) 発行日 平成27年11月17日 (2015.11.17)

(24) 登録日 平成27年10月2日 (2015.10.2)

(51) Int. Cl.

F I

H O 4 N 1/40 (2006.01)

H O 4 N 1/40 1 O 1 Z

G O 3 G 15/01 (2006.01)

G O 3 G 15/01 Y

B 4 1 J 29/38 (2006.01)

B 4 1 J 29/38 Z

H O 4 N 1/113 (2006.01)

H O 4 N 1/04 1 O 4 A

H O 4 N 1/60 (2006.01)

H O 4 N 1/40 D

請求項の数 17 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2011-99712 (P2011-99712)
 (22) 出願日 平成23年4月27日 (2011.4.27)
 (65) 公開番号 特開2012-231401 (P2012-231401A)
 (43) 公開日 平成24年11月22日 (2012.11.22)
 審査請求日 平成26年4月25日 (2014.4.25)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100126240
 弁理士 阿部 琢磨
 (74) 代理人 100124442
 弁理士 黒岩 創吾
 (72) 発明者 春田 健一郎
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内

審査官 西谷 憲人

最終頁に続く

(54) 【発明の名称】 画像処理装置および画像処理方法およびコンピュータプログラム。

(57) 【特許請求の範囲】

【請求項 1】

画素を所定の画素数未満分、副走査方向にずらす第1の補正と、前記画素を前記所定の画素数の倍数分、副走査方向にずらす第2の補正とを行う画像処理装置であって、

主走査方向に伸びる画素列における、注目画素を含む第1の画素群に対応する第1の補正值と、前記第1の画素群とは異なる前記画素列における第2の画素群に対応する第2の補正值とを記憶する記憶手段と、

前記第1の画素群に含まれる画素が前記第2の補正によってずらされる量と、前記第2の画素群に含まれる画素が前記第2の補正によってずらされる量とが異なるかどうかを判定する判定手段と、

前記判定結果に従って前記記憶手段に記憶されている前記第1の補正值および前記第2の補正值を用いた補間を行うことで、前記注目画素の補正值を決定する決定手段と、

前記決定された補正值に基づいて前記注目画素を前記所定の画素数未満分、副走査方向にずらす前記第1の補正を行う補正手段と、

を有することを特徴とする画像処理装置。

【請求項 2】

前記決定手段は、前記判定結果が前記第1の画素群に含まれる画素が前記第2の補正によってずらされる量と、前記第2の画素群に含まれる画素が前記第2の補正によってずらされる量とが異なることを示す場合に、前記第2の補正值を前記第1の補正值に近づけるように、前記第2の補正值から所定の値が増加あるいは減少した値を求め、前記第1の補

正值と前記求められた値との補間を行うことで、前記注目画素の補正值を決定することを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】

前記決定手段は、前記判定結果が前記第 1 の画素群に含まれる画素が前記第 2 の補正によってずらされる量と、前記第 2 の画素群に含まれる画素が前記第 2 の補正によってずらされる量とが異なることを示す場合に、前記第 1 の補正值と前記第 2 の補正值との補間を行うことで、前記注目画素の補正值を決定することを特徴とする請求項 2 に記載の画像処理装置。

【請求項 4】

前記判定手段は、前記第 1 の補正值と前記第 2 の補正值との差が閾値を越えるか否かを判定し、

10

当該差が閾値を越える場合に、前記第 1 の画素群に含まれる画素が前記第 2 の補正によってずらされる量と、前記第 2 の画素群に含まれる画素が前記第 2 の補正によってずらされる量とが異なると判定し、

当該差が閾値以下の場合に、前記第 1 の画素群に含まれる画素が前記第 2 の補正によってずらされる量と、前記第 2 の画素群に含まれる画素が前記第 2 の補正によってずらされる量とが異なると判定することを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の画像処理装置。

【請求項 5】

前記補正手段は、前記第 1 の補正を行った後に、前記第 2 の補正を行うことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の画像処理装置。

20

【請求項 6】

主走査方向に並ぶ複数の画素で形成される第 1 の画素群に対応する副走査方向の第 1 の補正值と、主走査方向に並ぶ前記複数の画素とは異なる複数の画素で形成される第 2 の画素群に対応する副走査方向の第 2 の補正值とを記憶する記憶手段と、

前記第 1 の補正值と前記第 2 の補正值との差が閾値以下かを判定する判定手段と、

前記判定結果に従って前記第 1 の補正值および前記第 2 の補正值を用いた補間を行うことで、前記複数の画素それぞれの副走査方向の補正值を決定する決定手段と、

前記決定されたそれぞれの補正值に基づいて、前記複数の画素それぞれを副走査方向にずらす補正を行う補正手段と、

30

を有し、

前記決定手段は、

前記差が前記閾値以下であると前記判定手段によって判定された場合に、前記第 1 の補正值と前記第 2 の補正值との補間を行うことで、前記それぞれの補正值を決定し、

前記差が前記閾値を超えると前記判定手段によって判定された場合に、前記第 2 の補正值を前記第 1 の補正值に近づけるように、前記第 2 の補正值から所定の値が増加あるいは減少した値を求め、前記第 1 の補正值と前記求められた値との補間を行うことで、前記それぞれの補正值を決定することを特徴とする画像処理装置。

【請求項 7】

前記決定されたそれぞれの補正值は、所定の整数画素数未満の整数画素数に対応し、

40

前記補正手段は、前記複数の画素および前記異なる複数の画素のそれぞれを、前記決定されたそれぞれの補正值に対応する整数画素数だけ副走査方向にずらす前記補正を行うことを特徴とする請求項 6 に記載の画像処理装置。

【請求項 8】

前記所定の値は、前記所定の整数画素数に対応し、

前記画像処理装置は、

前記補正手段による補正が行われた画素を、前記所定の整数画素数の倍数だけ副走査方向にずらす補正を行う別の補正手段を有することを特徴とする請求項 7 に記載の画像処理装置。

【請求項 9】

50

前記補正手段は、第 1 のメモリを用いて前記補正を行い、
 前記別の補正手段は、第 2 のメモリを用いて前記補正を行い、
 前記第 1 のメモリは、前記第 2 のメモリよりも高速なランダムアクセスが可能なメモリであることを特徴とする請求項 8 に記載の画像処理装置。

【請求項 10】

前記第 1 のメモリは、SRAM であり、
 前記第 2 のメモリは、DRAM であることを特徴とする請求項 9 に記載の画像処理装置。

【請求項 11】

前記第 1 の補正值および前記第 2 の補正值のそれぞれは、前記所定の値未満の整数であることを特徴とする請求項 6 乃至 10 の何れか 1 項に記載の画像処理装置。

10

【請求項 12】

前記閾値は、前記所定の値の半分の値であることを特徴とする請求項 11 に記載の画像処理装置。

【請求項 13】

前記第 1 の画素群および前記第 2 の画素群は、互いに主走査方向で隣接することを特徴とする請求項 1 乃至 12 の何れか 1 項に記載の画像処理装置。

【請求項 14】

前記第 1 の補正值および前記第 2 の補正值を用いた補間とは、線形補間であることを特徴とする請求項 1 乃至 13 の何れか 1 項に記載の画像処理装置。

20

【請求項 15】

画素を所定の画素数未満分、副走査方向にずらす第 1 の補正と、前記画素を前記所定の画素数の倍数分、副走査方向にずらす第 2 の補正とを行う画像処理方法であって、

記憶手段が、主走査方向に伸びる画素列における、注目画素を含む第 1 の画素群に対応する第 1 の補正值と、前記第 1 の画素群とは異なる前記画素列における第 2 の画素群に対応する第 2 の補正值とを記憶する記憶工程と、

判定手段が、前記第 1 の画素群に含まれる画素が前記第 2 の補正によってずらされる量と、前記第 2 の画素群に含まれる画素が前記第 2 の補正によってずらされる量とが異なるかどうかを判定する判定工程と、

決定手段が、前記判定結果に従って前記記憶工程で記憶されている前記第 1 の補正值および前記第 2 の補正值を用いた補間を行うことで、前記注目画素の補正值を決定する決定工程と、

30

補正手段が、前記決定された補正值に基づいて前記注目画素を前記所定の画素数未満分、副走査方向にずらす前記第 1 の補正を行う補正工程と、

を有することを特徴とする画像処理装置。

【請求項 16】

記憶手段が、主走査方向に並ぶ複数の画素で形成される第 1 の画素群に対応する副走査方向の第 1 の補正值と、主走査方向に並ぶ前記複数の画素とは異なる複数の画素で形成される第 2 の画素群に対応する副走査方向の第 2 の補正值とを記憶する記憶工程と、

判定手段が、前記第 1 の補正值と前記第 2 の補正值との差が閾値以下かを判定する判定工程と、

40

決定手段が、前記判定結果に従って前記第 1 の補正值および前記第 2 の補正值を用いた補間を行うことで、前記複数の画素それぞれの副走査方向の補正值を決定する決定工程と、

補正手段が、前記決定されたそれぞれの補正值に基づいて、前記複数の画素それぞれを副走査方向にずらす補正を行う補正工程と、

を有し、

前記決定工程は、

前記差が前記閾値以下であると前記判定工程によって判定された場合に、前記第 1 の補正值と前記第 2 の補正值との補間を行うことで、前記それぞれの補正值を決定し、

50

前記差が前記閾値を超えると前記判定工程によって判定された場合に、前記第 2 の補正値を前記第 1 の補正値に近づけるように、前記第 2 の補正値から所定の値が増加あるいは減少した値を求め、前記第 1 の補正値と前記求められた値との補間を行うことで、前記それぞれの補正値を決定することを特徴とする画像処理方法。

【請求項 17】

請求項 1 乃至 14 の何れか 1 項に記載の各手段としてコンピュータを機能させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像処理装置、画像処理方法、およびコンピュータプログラムに関する。特に、画像データのレジストレーションずれ補正のための処理を行う画像処理装置、画像処理方法、およびコンピュータプログラムに関する。

【背景技術】

【0002】

近年、電子写真方式のカラー画像形成装置（例えばレーザープリンタ）における画像形成速度をより高速化するためにタンデム方式が多く採用されている。この方式では、色材（トナー）の種類数と同数の現像器及び感光ドラムを配置し、搬送ベルト或は記録シート上に順次異なる色の画像を転写してカラー画像を形成している。このようなタンデム方式のカラー画像形成装置では、それぞれ異なる色の画像が各色に対応する画像形成部（例えばプリンタエンジン）で形成されるため、各色の画像間でレジストレーションずれを生じる複数の要因が存在し、それを補正するための様々な対処法が提案されている。

それら要因の一つとして、画像形成部における、感光ドラム上へのレーザー光の偏向走査を行う偏向走査装置のレンズの不均一性や、レンズの取り付け位置ずれ、偏向走査装置のカラー画像形成装置本体への組み付け位置ずれ等が考えられる。このような事態が発生すると、レーザー光の感光ドラム上への走査ライン（露光走査ライン）に傾きや曲がりが生じる。また、その露光走査ラインの傾きや曲がりの程度が各色毎に異なるため、結果としてレジストレーションずれとなって表れることになる。

このようなレジストレーションずれへの対処方法として、特許文献 1 では、光学センサを用いて、偏向走査装置における露光走査ラインの傾きと曲がりの大きさを測定し、それらを相殺するようにビットマップ画像データを補正し、その補正した画像データに基づいて画像を形成することが記載されている。具体的には、一部の画像を副走査方向にずらすことでビットマップ画像を補正する。この特許文献 1 の方法は、画像データを処理することで電氣的に（ソフトウェアで）レジストレーションずれの補正を行っているため、機械的な調整や組立時の調整工程が不要となる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2004 - 170755

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記したレーザープリンタのプリンタエンジンといった画像形成装置の画像形成部は、近年の半導体集積技術の向上に従い、高解像度化が進んでいる。

特許文献 1 を用いた場合、画像形成部の高解像度化に伴って、電氣的にレジストレーションずれを補正するために必要な情報（補正情報）のデータ量が増加する。レジストレーションずれを補正するためには、レーザー光の走査ライン（露光走査ライン）の曲りを補正するための該補正情報をレジスタなどで保持しておく必要がある。レジスタに保持するライン補正情報の情報量は、（主走査方向の補正位置の数）×（副走査方向のずらす位置）で計算できる。例えば、600 dpi の解像度のプリンタエンジンの場合は、主走査方向

10

20

30

40

50

の補正位置の数が256ヶ所で、副走査方向のずらす位置が16(=2の4乗)段階である場合は、 $256 \times 4 = 1024$ ビット必要となる。プリンタエンジンの解像度が2400 dpiの場合は、より高精度のレジストレーションずれ補正が求められるので、補正位置の数は4倍の1024ヶ所、副走査方向のずらす位置は64(=2の6乗)段階必要となる。つまり、 $1024 \times 6 = 6144$ ビット必要となり、6倍に膨れ上がり、回路規模が増大し、コストが増大してしまう。

【課題を解決するための手段】

【0005】

本発明の画像処理装置は、画素を所定の画素数未満分、副走査方向にずらす第1の補正と、前記画素を前記所定の画素数の倍数分、副走査方向にずらす第2の補正とを行う画像処理装置であって、主走査方向に伸びる画素列における、注目画素を含む第1の画素群に対応する第1の補正值と、前記第1の画素群とは異なる前記画素列における第2の画素群に対応する第2の補正值とを記憶する記憶手段と、前記第1の画素群に含まれる画素が前記第2の補正によってずらされる量と、前記第2の画素群に含まれる画素が前記第2の補正によってずらされる量とが異なるかどうかを判定する判定手段と、前記判定結果に従って前記記憶手段に記憶されている前記第1の補正值および前記第2の補正值を用いた補間を行うことで、前記注目画素の補正值を決定する決定手段と、前記決定された補正值に基づいて前記注目画素を前記所定の画素数未満分、副走査方向にずらす前記第1の補正を行う補正手段と、を有することを特徴とする。

【発明の効果】

【0006】

本発明によれば、レジストレーションずれの補正処理に用いられ、レジスタで保持されるライン補正情報の情報量が削減されることで、露光走査ラインの曲がりを補正するためのコストが削減される。

【図面の簡単な説明】

【0007】

【図1】本発明の実施の形態に係る画像形成装置の構成を説明するブロック図である。

【図2】本発明の実施の形態に係るプリンタコントローラの詳細構成を示すブロック図である。

【図3】本発明の実施形態1に係るプリンタコントローラのレジストレーションずれ補正部の詳細構成を示すブロック図である。

【図4】本発明の実施形態1に係るレジストレーションずれを説明するための図である。

【図5】本発明の実施形態1に係る本実施形態におけるレジストレーションずれ補正部305の画像処理結果を説明するための図である。

【図6】本発明の実施形態1に係る本実施形態におけるレジストレーションずれ補正部305の画像処理結果を説明するための図である。

【図7】本発明の実施形態1に係る補正曲線補間部の処理を説明するフローチャートである。

【図8】本発明の実施形態1に係る補正曲線補間部の処理を説明するための図である。

【図9】本発明の実施形態2に係る補正曲線補間部の処理を説明するフローチャートである。

【図10】本発明の実施形態2に係る補正曲線補間部の処理を説明するための図である。

【図11】本発明の実施形態3に係るプリンタコントローラのレジストレーションずれ補正部の詳細構成を示すブロック図である。

【発明を実施するための形態】

【0008】

以下、本発明を実施するための形態について図面を用いて説明する。

【0009】

(第一の実施形態)

[画像形成装置]

10

20

30

40

50

図１は、本実施形態のカラー画像形成装置（以下、画像形成装置と称する）１００の構成を説明するブロック図である。

【００１０】

この画像形成装置１００は、例えば、複数種類の機能を実現する複合機である多機能処理装置で実現される。またこの画像形成装置１００は、ネットワークＩ／Ｆ１０８を介してネットワークに接続され、このネットワークを利用して、ネットワークに接続された外部機器との間で画像データや各種情報をやりとりすることができる。また、本実施形態において、画像形成装置１００は、後述する露光走査ラインの曲がりのために生じるレジストレーションずれを補正する画像処理装置としても機能する。

【００１１】

図１において、原稿台とオートドキュメントフィーダ（ＡＤＦ）を含む画像読取部１０５は、原稿台上の束状あるいは１枚の原稿画像を光源で照射し、その原稿からの反射像をレンズで固体撮像素子（不図示）に結像する。これにより画像読取部１０５は、その固体撮像素子からラスタ状の画像読取信号を所定密度（例えば、６００dpi）のページ単位のラスタ画像として得ることができる。尚、本実施形態では画像読取部１０５で読み取られる印刷物として、紙文書を例に挙げて説明するが、紙以外の記録媒体（例えば、ＯＨＰシート、フィルム等の透過原稿、布等）等の印刷物を画像読取部１０５の読取対象としても良い。画像読取部１０５で得られた画像データはデータ処理部１０１で処理される。

【００１２】

また画像形成装置１００は、画像読取信号に対応する画像を画像形成部である印刷部１０７で記録媒体に印刷する複写機能を有する。特に、原稿画像を１部複写する場合には、この画像読取信号をデータ処理部１０１で画像処理して記録信号を生成し、これを印刷部１０７によって記録媒体に印刷させる。一方、原稿画像を複数部複写する場合には、ＨＤＤ等の記憶部１０６に一旦、画像データを記憶させた後、これを指定された部数分繰り返し印刷部１０７に出力して記録媒体上に印刷させる。尚、印刷部１０７を用いる各種印刷制御は、プリンタコントローラ１０３によって実現される。印刷部１０７は、本実施形態では、例えばタンデム方式のレーザプリンタのプリンタエンジンを含むものとする。

画像形成装置１００への操作者の指示は、画像形成装置１００に装備された操作部１０４から行われ、これら一連の動作はデータ処理部１０１内のプリンタコントローラ１０３（図２のＣＰＵ３０７）で制御される。また、操作部１０４における入力状態の表示及び処理中の画像データの表示等は表示部１０２に表示される。尚、この画像形成装置１００では、後述する各種処理を実行するための各種操作及び表示をユーザに提供するユーザインタフェースを、表示部１０２及び操作部１０４によって実現している。

【００１３】

次に、プリンタコントローラ１０３の詳細構成について図２を用いて説明する。

【００１４】

図２は、本発明の実施の形態に係るプリンタコントローラ１０３の詳細構成を示すブロック図である。

このプリンタコントローラ１０３はホストＩ／Ｆ部３０２を有する。このホストＩ／Ｆ部３０２には、データ処理部１０１から送出された印刷データや、この画像形成装置１００の動作を指示する設定を入力する入力バッファ（不図示）が設けられている。またホストＩ／Ｆ部３０２には、データ処理部１０１へ送出する信号や機器情報データを含む出力データを一時的に保持する出力バッファ（不図示）が設けられている。またホストＩ／Ｆ部３０２は、データ処理部１０１との間で送受信される信号や通信パケットの入出力部を構成するとともに、データ処理部１０１との間の通信制御を行う。

ホストＩ／Ｆ部３０２を介して入力された印刷データは、画像データ発生部３０３に送信される。ここで、入力される印刷データは、例えば、ＰＤＬ（ページ記述言語）データで構成される。画像データ発生部３０３は、不図示の解析部により、入力された印刷データの解析（例えば、ＰＤＬ解析処理）を行う。そして、その解析結果から中間言語を生成し、更に印刷部（プリンタエンジン）１０７が処理可能なビットマップデータを生成する

10

20

30

40

50

。

【 0 0 1 5 】

具体的には、印刷データの解析とその解析による中間言語情報の作成を行うとともに、その中間言語情報の作成と並行してラスタライズ処理を行う。このラスタライズ処理では、印刷データに含まれる表示色 R G B (加法混色) から印刷部 1 0 7 が処理可能な Y M C K (減法混色) への変換が含まれる。またこの処理には、印刷データに含まれる文字コードから予め格納されているビットパターン、アウトラインフォント等のフォントデータへの変換等の処理が含まれる。その後、ラスタライズ処理では、ページ単位或はバンド単位でビットマップデータを作成し、このビットマップデータに対してディザパターンを用いる疑似階調処理を施し、印刷部 1 0 7 において印刷処理が可能なビットマップデータ (ハーフトーン画像) を生成する。こうして作成されたビットマップデータは画像メモリ 3 0 4 に格納される。

10

【 0 0 1 6 】

この画像メモリ 3 0 4 に格納されているビットマップデータの読み出しは、レジストレーションずれ補正部 3 0 5 で制御されている。このレジストレーションずれ補正部 3 0 5 による画像メモリ 3 0 4 からのビットマップデータの読み出しに対する制御は、C P U 3 0 7 からの指示に基づき行なわれる。

画像メモリ 3 0 4 から読み出され、レジストレーションずれ補正部 3 0 5 で補正処理されたビットマップデータは、エンジン I / F 部 3 0 6 を介してビデオ信号として印刷部 1 0 7 に転送される。

20

エンジン I / F 部 3 0 6 は、印刷部 1 0 7 へ転送する記録データ (ビデオ信号) を一時的に保持する出力バッファ (不図示) と、印刷部 1 0 7 から送出された信号を一時的に保持する入力バッファ (不図示) とが設けられている。またエンジン I / F 部 3 0 6 は、印刷部 1 0 7 との間で送受信される信号の入出力部を構成するとともに、印刷部 1 0 7 との間の通信制御をも司っている。

【 0 0 1 7 】

また操作部 1 0 4 におけるユーザの操作入力によって入力されるモード設定に関する指示等の各種指示は、操作部 I / F 部 3 0 1 を介して入力される。この操作部 I / F 部 3 0 1 は、操作部 1 0 4 と C P U 3 0 7 との間のインタフェースを構成する。

C P U 3 0 7 は、操作部 1 0 4 もしくはデータ処理部 1 0 1 から指示されたモードに応じて、上述の各部に対する制御を行う。この制御は R O M 3 0 8 に格納されている制御プログラムに基づいて実行される。具体的には、C P U 3 0 7 が制御プログラムを R O M 3 0 8 から R A M 3 0 9 に読み出し、解析、実行することで、画像形成装置 1 0 0 全体の動作が制御される。また、この R O M 3 0 8 に格納されている制御プログラムは、システムクロックによってタスクと称されるロードモジュール単位に時分割制御を行うための O S を含んでいる。またこの制御プログラムには、この O S によって機能単位に実行制御される複数のロードモジュールが含まれる。C P U 3 0 7 による演算処理の作業領域としては、R A M 3 0 9 が使用される。C P U 3 0 7 を含む各部は、システムバス 3 1 0 に接続されている。このシステムバス 3 1 0 は、アドレスバスとデータバス及び制御信号バスとを有している。

30

40

【 0 0 1 8 】

[レジストレーションずれ補正]

次に、レジストレーションずれ補正について、図 4 を用いて説明する。

【 0 0 1 9 】

図 4 (A)、(B) は、本実施形態のレジストレーションずれ補正を説明するための図である。

図 4 (A) は、レジストレーションずれの原因となる、露光走査ライン (走査ライン) の曲がり方を説明する図である。図 4 (A) に示される走査ラインは印刷部 1 0 7 における不図示の感光ドラムなどの感光媒体上への走査ラインである。以下、感光媒体上に走査される曲がりのない理想的な走査ラインの走査方向を主走査方向と称する。例えば感光媒体

50

が感光ドラムであった場合、感光ドラムの長手方向を主走査方向と称する。また、以下、この主走査方向に垂直な方向を副走査方向と称する。図4(A)において、横軸右方向は走査ラインの主走査方向を示し、縦軸下方向は副走査方向を示している。図4(B)は、この走査ラインの曲がりを相殺するように補正、すなわち各走査ラインに対応するラインデータに切り換えながら、ビットマップデータを印刷部107へ送り出す様子を示している。なお、補正を行わなかった場合、nライン目の画素は一行に並ぶことになり、走査ラインの曲がりの影響により印刷部107で形成される画像は歪む。図4(B)において、横軸右方向は走査ラインの主走査方向を示し、縦軸上方向は副走査方向を示している。図4(B)において、黒い部分がnライン目の画素データの印刷時に、印刷部107へ送り出される主走査方向に並ぶラインデータが切り替えられていることを示している。つまり、画像データの主走査方向に並ぶ画素について、該画素の副走査方向の位置が補正されている。画素の副走査方向の位置をどれだけ補正するかを決定する補正量は、当該画素の主走査位置によって決定される。以上、説明したように走査ラインの曲がりを相殺するように、印刷部107に出力するデータのラインを切り換える処理をレジストレーションずれ補正と称し、レジストレーションずれ補正は当該補正量に基づいて実行される。このレジストレーションずれ補正により、露光での走査ラインに曲がりが生じていても、印刷部107で形成される画像は歪みのないものとなる。

【0020】

次に、本実施形態のレジストレーションずれ補正部305の詳細構成について図3を用いて説明する。

【0021】

図3は、本発明の実施の形態に係るプリンタコントローラ103のレジストレーションずれ補正部305の詳細構成を示すブロック図である。なお、本実施形態では、2400dpiビットマップデータを画像補正処理の対象とする。

【0022】

第一の補正曲線記憶部403(第1の記憶手段)は、複数の揮発性のレジスタ(不図示)で構成される。これら複数のレジスタには、CPU307からの指示で、ROM308に格納された情報を書き込まれる。このレジスタに書き込まれる情報は、後述する補正曲線補間部402による補間処理で用いられるセグメント(画素列)の位置情報(補正情報)であり、本実施形態ではセグメントを代表する補正量である。また、当該補正量と当該補正情報とは対応している。なお、本実施形態はレジスタが揮発性であるか不揮発性であるかに限られず、第一の補正曲線記憶部403は、値を保持し続ける複数の不揮発性のレジスタで構成されていても良い。

【0023】

第一のメモリ404は、第一の補正部401が用いるメモリであり、主走査方向1ライン分のビットマップデータを複数ライン格納可能なラインバッファである。第一のメモリ404は、1ライン分のビットマップデータが転送されるごとに、転送されたビットマップデータを格納するとともに、格納されているビットマップデータをライン単位でシフトして、もっとも古く格納されているビットマップデータを削除する。このように動作することにより、補正処理に必要なビットマップデータを出力する。この第一のメモリ404は、読み書き可能で、後述する第二のメモリ407よりも高速なランダムアクセスが可能なメモリ、例えばSRAMにより実現される。

【0024】

補正曲線補間部402は、第一の補正曲線記憶部403の各レジスタに格納された補正情報に基づき、第一の補正部401が必要とする補正曲線の情報(補正曲線情報)を補間処理によって生成し、第一の補正部401に出力する。なお、補正曲線とは、画像データを補正するための主走査方向1ライン分の画素の補正位置(補正量)を示したものである。

。

第一の補正部401は、画像メモリ304から入力されたビットマップデータ(ハーフトーン画像)を補正曲線補間部402の生成する補正曲線情報に基づき、副走査方向に2

10

20

30

40

50

400dpiで0～15画素、すなわち16画素未満の補正処理（高解像度補正処理）を行う。詳細については、後述する。補正処理が行われたビットマップデータは第二の補正部405に出力される。

【0025】

第二の補正曲線記憶部406（第2の記憶手段）は、複数のレジスタ（不図示）で構成される。このレジスタは第一の補正曲線記憶部403と同様に揮発性のレジスタであっても、不揮発性のレジスタであっても良い。なお、このレジスタに保持される値は、後述する第二の補正部で実行される複数のサブセグメント（後述）毎のレジストレーションずれ補正処理に用いられる情報（広域補正值）である。

【0026】

第二のメモリ407は、第二の補正部405が用いるメモリであり、主走査方向1ライン分のビットマップデータを複数ライン格納可能なラインバッファである。第二のメモリ407は、1ライン分のビットマップデータが転送されるごとに、転送されたビットマップデータを格納するとともに、格納されているビットマップデータをライン単位でシフトして、もっとも古く格納されているビットマップデータを削除する。このように動作することにより、補正処理に必要なビットマップデータを出力する。この第二のメモリ407は、読み書き可能で、大容量化が容易なメモリ、例えばDRAMにより実現される。

第二の補正部405は、第一の補正部401から入力されたビットマップデータを第二の補正曲線記憶部406の情報に基づき、副走査方向に2400dpiで16画素単位の補正処理（低解像度補正処理）を行う。詳細については、後述する。補正処理が行われたビットマップデータはエンジンI/F部306に出力される。

本実施形態では、2400dpiの1画素単位を処理の最小単位としたが、これに限定するものではなく、例えば、1200dpiでも4800dpiでも良い。

【0027】

次に本実施形態のレジストレーションずれ補正部305における、第一の補正部401と第二の補正部405の処理について図5（A）、（B）、（C）、（D）を参照して説明する。

【0028】

ここではビットマップデータの主走査方向の1ラインを等分に分割して考える。以下、この分割された1つをサブセグメントと呼ぶことにする。サブセグメントは1つ以上の画素で構成されている。レジストレーションずれ補正部305が出力するビットマップは、サブセグメント単位でレジストレーションずれ補正が行われたビットマップである。本実施形態では、サブセグメントの長さをSubSegLenの固定長とするが本実施形態はこれに限られず、SubSegLenを可変長としても良い。

【0029】

図5（A）は、画像形成装置の走査ラインのプロファイルとして、レーザの走査ラインが主走査方向に進むにつれて副走査方向で順方向（下方向）にずれていることを示した例である。

なお、以下で説明するプロファイルは、プリンタコントローラ103で補正がなされるべき方向を示す情報であっても良く、プロファイルとしての定義は、これに限定されるものではない。

図5（B）は、画像データ発生部303で生成されたビットマップデータ（ハーフトーン画像）を示す。生成されたビットマップデータは、一度、画像メモリ304に格納され、その後、CPU307指示でレジストレーションずれ補正部305へ入力され、レジストレーションずれの補正処理が施される。

図5（C）は、第一の補正部401の補正処理が行われたビットマップデータを表す図である。第一の補正部401では、図5（B）のビットマップデータに対して、図5（A）に示すプロファイルの示す方向と副走査方向で逆方向に16画素未満（0～15画素）で補正する。第一の補正部401は、第一のメモリ404を用いて、0～15ライン分のビットマップデータをバッファリングする。そして、第一の補正部401は、補正曲線情

10

20

30

40

50

報（レジストレーションずれ補正が行われる主走査方向の位置に対応する副走査方向の位置情報）を補正曲線補間部 402 から取得し、その情報に基づいて、第一のメモリ 404 にバッファリングされたビットマップデータを読み出す。入力されたすべてのビットマップデータが含まれるビットマップデータを出力するために、図 5（C）において黒で示した領域には、画像形成が行われない空白のデータや白データ等を付加する。

図 5（D）は、第一の補正部 401 で処理が施されたビットマップデータに対して第二の補正部 405 で補正処理が行われたビットマップデータを示す図である。第二の補正部 405 では、図 5（C）のビットマップデータに対して、図 5（A）に示すプロファイルの示す方向と副走査方向で逆方向に 16 画素単位で補正する。第二の補正部 405 は、まず入力されたビットマップデータを第二のメモリ 407 に順次書き込み、バッファリングする。次に、第二の補正部 405 は、広域補正值（複数のサブセグメントごとに 16 画素単位のレジストレーションずれ補正を行うための、主走査方向の位置と該位置に対応する副走査方向の位置情報）を第二の補正曲線記憶部 406 から取得し、その情報に基づいて、第二のメモリ 407 にバッファリングされたビットマップデータを読み出す。このような方法で、第一の補正部 401 では、0 ~ 15 画素のレジストレーションずれ補正、第二の補正部 405 では、16 画素単位のレジストレーションずれ補正を実施する。2 段階に分けることで、高価で高速なメモリには、細かい補正を、低価で低速なメモリには、粗い補正を実施することで、最小限のコストで高速にレジストレーションずれを解消することができる。

【0030】

〔フローチャートの説明〕

次に、補正曲線補間部 402 の詳細な説明を行う。主走査方向に連続する複数のサブセグメントのまとまりをセグメントと呼ぶ。本実施形態において、1つのセグメントは4つのサブセグメントで構成される。

【0031】

図 7 は、セグメントを構成するサブセグメントの位置情報を決定する処理のフローチャートである。以下では、第一の補正曲線記憶部 403 に記憶されているセグメントどうしの補正情報（注目セグメントと仮の隣接セグメントの位置情報）に対応する補正量どうしの大小関係に基づいて、サブセグメント（注目サブセグメント）の補正量を決定する処理について説明する。なお、定数 p_{osmax} は、第二の補正部 405 で副走査方向に補正を行う画素の数であり、第二の補正曲線記憶部 406（第 2 の記憶手段）の記憶する情報（広域補正值）から求まる補正量である。なお、本実施形態では、 p_{osmax} を 16 とするが、本実施形態はこれに限定されるものではない。

【0032】

補正曲線補間部 402 は、第一の補正曲線記憶部 403（第 1 の記憶手段）から注目サブセグメントを含むセグメント（第 1 の画素列）を注目セグメントとして、この注目セグメントの副走査方向の位置情報（第 1 の補正情報）を取得する。そして補正曲線補間部 402 は、取得した位置情報に対応する補正量を補正量 A とする。また、補正曲線補間部 402 は、注目セグメントと主走査方向で隣接し、注目サブセグメントに主走査方向で近い方のセグメントを仮の隣接セグメント（第 2 の画素列）として、仮の隣接セグメントの副走査方向の位置情報（第 2 の補正情報）を、第一の補正曲線記憶部 403 から取得する。そして補正曲線補間部 402 は、取得した位置情報に対応する補正量を補正量 B とする（ステップ S1001）。

【0033】

補正曲線補間部 402 は、仮の隣接セグメントの位置情報と注目セグメントの位置情報の差の絶対値（第 1 および第 2 の補正情報に対応する補正量の差分（ $|A - B|$ ））を算出する。そして補正曲線補間部 402 は、この絶対値が $p_{osmax} / 2$ （所定の閾値）より大きい否かを判断し、絶対値が $p_{osmax} / 2$ を超える場合（S1002 で「YES」の場合）、処理をステップ S1005 に移行する。また、この絶対値が $p_{osmax} / 2$ 以下の場合（S1002 で「NO」の場合）、処理はステップ S1003 へ移行され

る。これらセグメント間の補正量の差分が $p o s m a x / 2$ より大きい場合、補正曲線補間部 402 は、注目セグメントおよび仮の隣接セグメントの間で第二の補正部 405 による補正処理の補正量が異なると判断する。第二の補正部 405 による補正処理の補正量が異なると判断された場合は、第二の補正部 405 による補正処理を考慮して、注目サブセグメントの補正量（位置情報）を決定する必要がある。処理の詳細については、後述する。

【0034】

補正曲線補間部 402 は、仮の隣接セグメントの位置情報 B を真の隣接セグメントの位置情報 C とする。（ステップ S1003）。

【0035】

補正曲線補間部 402 は、注目セグメントの位置情報に対応する補正量 A が $p o s m a x / 2$ 以上である場合、ステップ S1007 へ処理を移行し、 $p o s m a x / 2$ 未満である場合、ステップ S1006 へ処理を移行する（ステップ S1005）。ここでは、第二の補正部 405 によって、仮の隣接セグメントが注目セグメントに対してどちらの方向に補正されるのかが判断されている。注目セグメントの補正量 A が $p o s m a x / 2$ 以上である場合は、仮の隣接セグメントが注目セグメントに対して副走査方向で逆方向（図 8（B）において上方向）に補正される。同様に、 $p o s m a x / 2$ 未満である場合は、仮の隣接セグメントが注目セグメントに対して副走査方向で順方向（図 8（B）において下方向）に補正される。

【0036】

補正曲線補間部 402 は、仮の隣接セグメントの補正量 B に定数 $p o s m a x$ を引いた値を、真の隣接セグメントの補正量 C とする（ステップ S1006）。これは、第一の補正曲線記憶部 403 で記憶される情報から求まる補正量と第二の補正曲線記憶部 406 で記憶される情報から求まる副走査方向で順方向の補正量との総和を求めることに相当する。したがって、ステップ S1006 では、第二の補正部 405 が仮の隣接セグメントを注目セグメントに対して副走査方向で順方向に補正することを考慮した補正量 C が算出される。

【0037】

補正曲線補間部 402 は、仮の隣接セグメントの補正量 B に定数 $p o s m a x$ を加算した値を、真の隣接セグメントの補正量 C とする（ステップ S1007）。これは、第一の補正曲線記憶部 403 で記憶される情報に対応する補正量と第二の補正曲線記憶部 406 で記憶される情報から求まる副走査方向で逆方向の補正量との総和を求めることに相当する。ステップ S1007 では、第二の補正部 405 が仮の隣接セグメントを注目セグメントに対して副走査方向で逆方向に補正することを考慮した補正量 C が算出される。

【0038】

補正曲線補間部 402 は、補正量 A および C の線形補間により注目サブセグメントの補正量 D を決定する（ステップ S1004）。

【0039】

下記に線形補間に用いた関数を示す。a、b は注目サブセグメントの注目セグメントおよび真の隣接セグメントの間の主走査方向の位置関係により決定される。

$$D = a \times A + b \times C$$

例えば図 8（B）のサブセグメント 1201 が注目サブセグメントである場合、注目セグメント 1102 の補正量 A は 12、真の隣接セグメント 1101 の補正量 C は 4、注目のサブセグメント 1201 の補間位置はこれらのセグメントから副走査方向における距離で 3：5 の位置になるため、a は 8 分の 5、b は 8 分の 3 となる。

以上のステップがある注目サブセグメントの補正量 D の決定フローである。このフローは全てのサブセグメントに対して実行され、全てのサブセグメントの画素の補正量が決定される。

【0040】

補正曲線補間部 402 は、算出したサブセグメントの補正量 D を第一の補正部 401 に

出力する。

【 0 0 4 1 】

本実施形態では、線形補間で画素の補正量の算出を行うが、これに限定せず、スプライン補間などの非線形補間法などほかの補間方法によって補正量を算出しても良い。また、本実施形態では、セグメントの差が $pos_{max}/2$ より大きい場合に対象セグメント間で第二の補正部 405 による補正の補正量がセグメント間で異なると判断したが、これに限るものではない。例えば、所定の閾値を設け、注目セグメントと仮の隣接セグメントとの間の副走査方向の補正量の差と、前記所定の閾値とを比較することで、第二の補正部 405 による補正処理が行われるか否かを判断しても良い。

【 0 0 4 2 】

[詳細な画像処理結果の説明]

図 8 (A)、(B)、(C)、図 5 (C)、(D)、図 6 (A)、(B)を用いて、第一の補正部 401 で行われる処理結果について説明する。

図 8 (A)は、第一の補正曲線記憶部 403 に格納されている、各セグメントの補正量 (補正位置) の一部を示したものである。

図 8 (B)は、本実施形態において、前記補正曲線補間部 402 が第一の補正曲線記憶部 403 から出力された各セグメントの補正位置から算出したサブセグメントの補正位置を示したものである。

図 8 (C)は、補正曲線補間部 402 が第二の補正部 405 による補正処理を考慮せずに、各セグメントに対して線形補間を実施した場合のサブセグメントの補正位置を示したものである。

【 0 0 4 3 】

注目サブセグメントをサブセグメント 1201、1202 とした場合、注目セグメントはセグメント 1102 である。仮の隣接セグメントはセグメント 1101 である。注目セグメントの補正位置は 12、隣接セグメントの補正位置は 4 であることが、図 8 (A)よりわかる。注目セグメントと仮の隣接セグメントの補正位置の差の絶対値が $pos_{max}/2$ 以下なので、補正曲線補間部 402 は、第二の補正部 405 で補正が行われないと判断する。よって、仮の隣接セグメントの補正位置は真の隣接セグメントの補正位置とされ、セグメント 1101 とセグメント 1102 の補正位置の線形補間でサブセグメント 1201 および 1202 の補正位置 (9 および 11) を算出する。

サブセグメント 1203、1204 がそれぞれ注目サブセグメントである場合の注目セグメントはセグメント 1102 である。仮の隣接セグメントはセグメント 1103 である。注目セグメントの補正位置は 12、仮の隣接セグメントの補正位置は 3 であることが、図 8 (A)よりわかる。注目セグメントと隣接セグメントの補正位置の差の絶対値が $pos_{max}/2$ より大きいので、補正曲線補間部 402 は、第二の補正部 405 で補正が行われると判断する。さらに、注目セグメントの補正位置 (12) は、 $pos_{max}/2$ 以上なので、セグメント 1103 は、第二の補正部 405 で上方向 (副走査方向で逆方向) に補正されると判断される。したがって、真の隣接セグメントの補正位置として、セグメント 1103 の補正位置 (3) ではなく、真の隣接セグメント 1104 の補正位置 ($19 = 3 + 16$) が算出されて補間処理に用いられる。補正曲線補間部 402 は、サブセグメント 1203 および 1204 補正位置 (13 および 15) を注目セグメントおよび真の隣接セグメントの補正位置の線形補間によって算出する。

【 0 0 4 4 】

このようにして、補正曲線補間部 402 で処理することによって、第一の補正部 401 で第二の補正部 405 の処理を考慮した補正が可能となる。

【 0 0 4 5 】

ここで、補正曲線補間部 402 の処理フローを用いずに、各サブセグメントを各セグメントの線形補間を実施した場合の処理結果が図 6、図 8 (C)に示されている。

【 0 0 4 6 】

補正曲線補間部 402 の処理フローを用いない場合は、第一の補正部 401 の出力画像

10

20

30

40

50

は図6(A)のように主走査方向に進むにつれて一見滑らかに繋がっている。しかし、第二の補正部405で16画素単位の補正処理が施されるので、第二の補正部405は図6(B)のように不連続となってしまう。しかしながら、本実施形態の補正曲線補間部402の処理フローを用いた場合は、第二の補正部405で16画素単位の補正処理が施されることを考慮しているため、第一の補正部401の出力画像は、図5(C)のように不連続だが、第二の補正部405の出力画像は図5(D)のようになり滑らかに繋がる。

【0047】

以上の方法によって、セグメントの位置情報(補正情報)からサブセグメントの補正位置(補正量)を算出し、第一の補正部401で補正処理を行う。サブセグメント単位より粗いセグメント単位で第一の補正曲線記憶部403に情報を保持することで、レジスタとして保持する情報を削減することができる。本実施形態では、4つのサブセグメントで一つのセグメントを構成しているので、第一の補正曲線記憶部403を構成するレジスタで保持する情報を4分の1に削減できる。その結果、レジスタの回路規模を削減し、高解像度なレジストレーション補正を行う画像形成装置の生産コストを減らすことができる。

なお、本実施形態では、セグメントの分割数は4としたが、これに限定するものではなく、8や16といった数でも良い。セグメントの分割数が大きいほど、レジスタに保持する情報量の削減効果は大きい。

【0048】

また、本実施形態では、第一の補正部401による16画素未満の補間処理の後、第二の補正部405による16画素単位の補間処理を行っていたが、本実施形態はこれに限定されない。すなわち、先に第二の補正部405による16画素単位の補間処理を行った後、次に第一の補正部401による16画素未満の補間処理を行っても良い。この場合でも、第一の補正部401による16画素未満の補間処理は、上記本実施形態で説明した、第二の補正部405による16画素単位の補間処理を考慮した補間処理である。

【0049】

[第二の実施形態]

以下、本発明の第二の実施形態に係る画像処理を説明する。

【0050】

本実施形態においては、補正曲線補間部402のセグメントの補間方法として、線形補間と非線形補間を切り替える場合を例として説明する。

なお、特に断りがなければ前述した第一の実施形態と構成は変わらないので、差分のみについて説明する。差分としては、補正曲線補間部402の一部の処理フローである。補間に用いるセグメントの補正位置の決定方法は、第一の実施形態と同じ方法を用いる。

【0051】

図9を用いて、補正曲線補間部402における、サブセグメントの補間方法を決定する処理フローの詳細について説明する。

図9は、補正曲線補間部402のサブセグメントの補間方法を決定するフローチャートを示したものである。

補正曲線補間部402は、第一の補正曲線記憶部403から各セグメントの補正位置を取得し、補正位置 $S[n]$ に注目セグメントの補正位置を代入する。補正位置 $S[n+1]$ に注目セグメントの1つ右隣のセグメントの補正位置を代入する。補正位置 $S[n+2]$ に注目セグメントの2つ右隣のセグメントの補正位置を代入する。補正位置 $S[n-1]$ に注目セグメントの1つ左隣のセグメントの補正位置を代入する。補正位置 $S[n-2]$ に注目セグメントの2つ左隣のセグメントの補正位置を代入する(ステップS2001)。

補正曲線補間部402は、各セグメント間の傾きを算出する。傾き $g[n+1]$ は隣接するセグメントどうしの補正位置の差分 $S[n] - S[n+1]$ から算出される。同様に傾き $g[n+2]$ は $S[n+1] - S[n+2]$ から算出され、傾き $g[n-1]$ は $S[n-1] - S[n]$ から算出され、傾き $g[n-1]$ は、 $S[n-2] - S[n-1]$ から算出される(ステップS2002)。

【 0 0 5 2 】

これによって、それぞれの傾き g の正負で左隣のセグメントの存在する方向が判断できる。傾きが正である場合は、左隣のセグメントが上（副走査方向で逆方向）に存在していることがわかる。傾きが負の場合は、左隣のセグメントが下（副走査方向で順方向）に存在していることがわかる。また、傾きが 0 の場合は、左隣のセグメントは、副走査方向で等しい位置に存在していることがわかる。

【 0 0 5 3 】

主走査方向に進むにつれてセグメントの補正位置が単純増加や単純減少、横ばいとなる場合は、補間方法として線形補間で十分に滑らかに補間できる。しかし、補正曲線の変化点（傾きが単調増加から単調減少へ変化する点）では、線形補間より非線形補間のほうが滑らかに曲線を再現することが可能となる。

10

【 0 0 5 4 】

補正曲線補間部 4 0 2 は、 $g[n+1] \times g[n+2]$ が負または、 $g[n-1] \times g[n-2]$ が負である場合、注目セグメント内は曲線の変化点（補正量の変化点）の周辺であること判断し（ステップ S 2 0 0 3）、ステップ S 2 0 0 5 へ移行する。前記条件を満たさない場合には、注目セグメント内は傾きが単純増加、あるいは単純減少、あるいは横ばいの状態にいと判断し（ステップ S 2 0 0 3）、ステップ S 2 0 0 4 へ移行する。

補正曲線補間部 4 0 2 は、第一の実施形態で説明した線形補間によってサブセグメントの補正位置を算出する（ステップ S 2 0 0 4）。

補正曲線補間部 4 0 2 は、スプライン補間などの非線形補間によってサブセグメントの補正位置を算出する（ステップ S 2 0 0 5）。

20

【 0 0 5 5 】

次に、図 1 0 (A)、(B)、(C)を用いて、補正曲線補間部 4 0 2 で行われる処理結果について説明する。

【 0 0 5 6 】

図 1 0 (A) は、第一の補正曲線記憶部 4 0 3 に格納されている、各セグメントの補正位置の一部を示したものである。

図 1 0 (B) は、補正曲線補間部 4 0 2 で行われる補間処理を線形補間のみで行った場合の補正曲線の様子を示したものである。

図 1 0 (C) は、本実施形態で補正曲線補間部 4 0 2 が補間処理を線形補間と非線形補間を切り替えて処理した場合の補正曲線の様子を示したものである。

30

【 0 0 5 7 】

図 1 0 (A) の主走査位置 $Seg[n]$ に対応するセグメントが補正曲線の変化点となっている。このような場合、主走査位置 $Seg[n]$ に対応するセグメントにおいて、図 1 0 (B) で示されるサブセグメントの補正位置（図 1 0 (B) の斜線部分）は図 1 0 (C) で示されるサブセグメントの補正位置（図 1 0 (C) の斜線部分）に比べ 2 回分多くレジストレーションずれ補正を行うことになる。したがって、補正曲線の変化点の周辺である場合、線形補間ではなく非線形補間を行うことで、より滑らかな補間曲線を生成することができ、変化点を考慮して補間処理の回数を適切にした補正処理を可能とする。

【 0 0 5 8 】

40

[第三の実施形態]

以下、本発明の第三の実施形態に係る画像処理を説明する。

【 0 0 5 9 】

本実施形態においては、第二の補正部の利用するレジスタを削減した場合を例として説明する。

本実施形態における画像形成装置 1 0 0 は、特に断りがなければ第一の実施形態における画像形成装置 1 0 0 と同様の構成を採る。差分としては、レジストレーションずれ補正部 3 0 5 の構成である。

【 0 0 6 0 】

図 1 1 は、本実施形態に係るプリンタコントローラ 1 0 3 のレジストレーションずれ補

50

正部 3 0 5 の詳細構成を示すブロック図である。なお、第一の補正部 5 0 1、第一の補正曲線補間部 5 0 2、第一の補正曲線記憶部 5 0 3、第一のメモリ 5 0 4 は、第一の実施形態における第一の補正部 4 0 1、第一の補正曲線補間部 4 0 2、第一の補正曲線記憶部 4 0 3、第一のメモリ 4 0 4 と同様の構成である。また、第二の補正曲線記憶部 5 0 6、第二のメモリ 5 0 7 は、第一の実施形態における第二の補正曲線記憶部 4 0 6、第二のメモリ 4 0 7 と同様の構成である。ただし、第二の補正曲線記憶部 5 0 6 の保持する情報は、第一の実施形態における第二の補正曲線記憶部 4 0 6 の保持する情報と異なる情報であって、且つ、情報量が第一の実施形態における第二の補正曲線記憶部 4 0 6 の保持する情報量より少ない。本実施形態の第二の補正曲線記憶部 5 0 6 の保持する情報は、第二の補正曲線補間部 5 0 8 で行われる補間処理にて、第一の実施形態でいうところの広域補正值（例えば 1 6 画素単位の補正が行われる主走査方向の位置と該位置における副走査方向の位置情報）が再現されるのに十分な情報量をもつ情報である。

10

【 0 0 6 1 】

第二の補正曲線補間部 5 0 8 は、第二の補正曲線記憶部 5 0 6 の各レジスタで保持する情報に基づき、第二の補正部 5 0 5 が必要とする補正曲線の情報（広域補正值）を補間処理によって生成し、第二の補正部 5 0 5 に出力する。この補間処理は、第一の実施形態で説明した第一の補正曲線補間部 4 0 2 の処理フローと同様である。

第二の補正部 5 0 5 は、第一の補正部 5 0 1 から入力されたビットマップデータを第二の第二の補正曲線補間部 5 0 8 の情報（広域補正值）に基づき、例えば副走査方向に 2 4 0 0 d p i で 1 6 画素単位の補正処理を行う。補正処理が行われたビットマップデータはエンジン I / F 部 3 0 6 に出力される。

20

【 0 0 6 2 】

本実施形態では、第二の補正曲線記憶部 5 0 6 を構成するレジスタの保持する情報の情報量を少なくすることで、第一および第二の実施形態よりも小さい回路規模で、高解像度なレジストレーションずれ補正が可能となる。

【 0 0 6 3 】

[その他の実施形態]

以上説明した実施形態では、第一のメモリおよび第二のメモリはそれぞれ独立したものとして構成されていたが、本発明はこれに限られず、メモリを共有化しても良い。メモリを共有化することで、レジストレーションずれの補正がより小さい回路規模で実現可能である。

30

【 0 0 6 4 】

また、以上説明した実施形態における画像形成装置はカラー画像形成装置であったが、本発明はこれに限られず、単色の画像形成装置であっても良い。

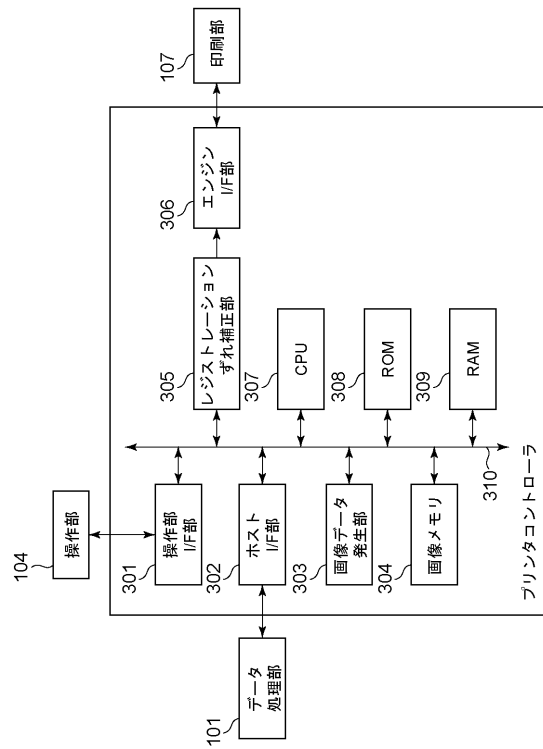
また、以上説明した実施形態におけるレジストレーションずれ補正部 3 0 5 は、ハードウェア回路で構成されとしたが、本発明はこれに限られず、以下の処理を実行することによっても実現される。その処理は、上述した実施形態の機能を実現させるソフトウェア（コンピュータプログラム）を、ネットワーク又は各種記憶媒体を介してシステム或いは装置に供給し、そのシステム或いは装置のコンピュータ（または C P U や M P U 等）が当該コンピュータプログラムを読み出して実行する処理である。

40

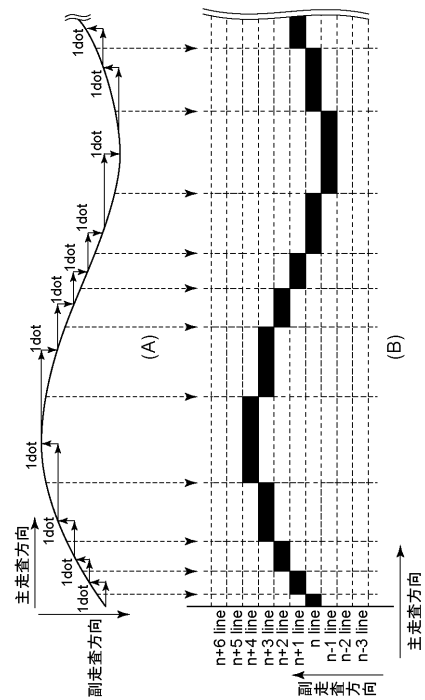
【 0 0 6 5 】

また、このようなプログラムを格納した不揮発性メモリや C D - R O M、磁気ディスクなどのコンピュータ読み取り可能な各種記憶媒体も本発明の一部を構成する。

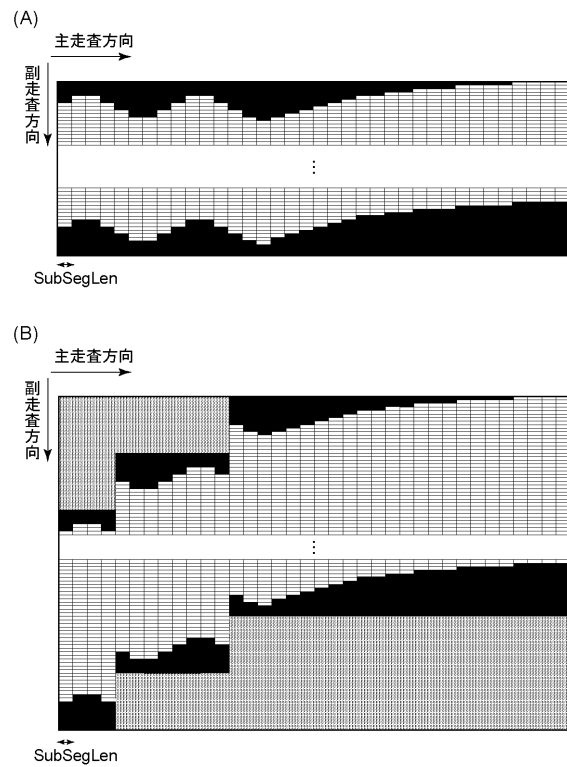
【 図 2 】



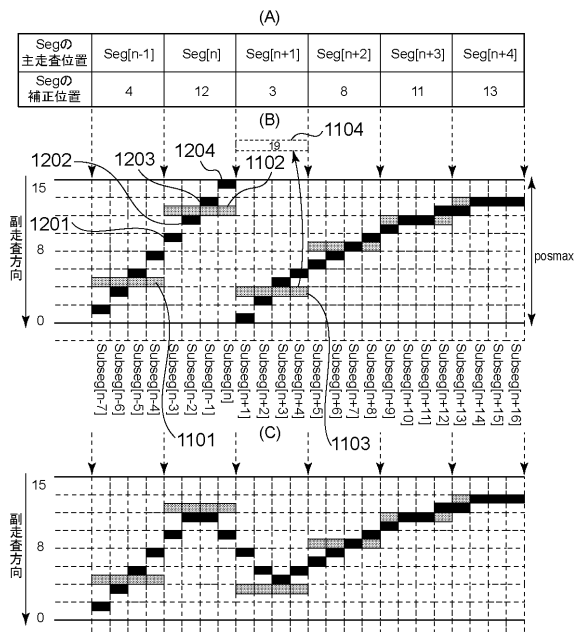
【 図 4 】



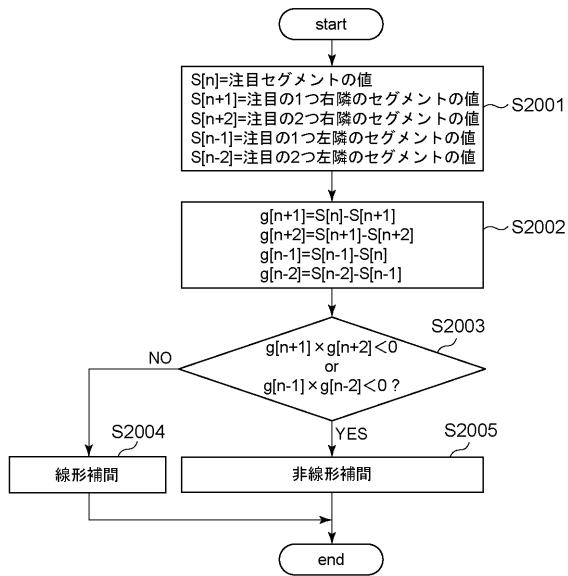
【 図 6 】



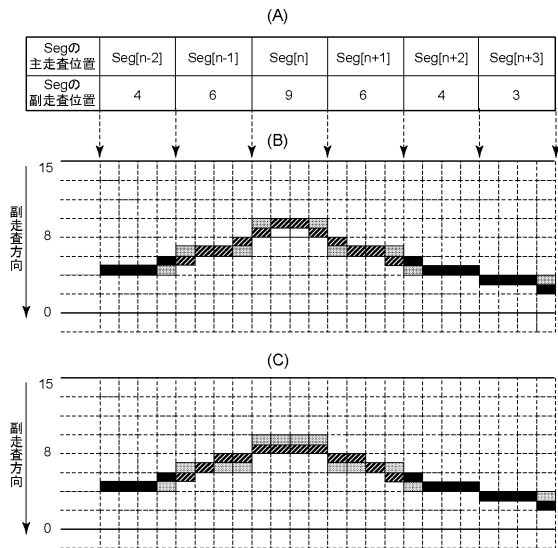
【 図 8 】



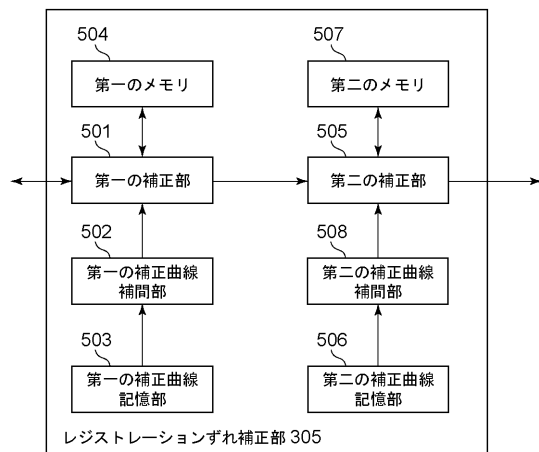
【図 9】



【図 10】



【図 11】



 フロントページの続き

(51)Int.Cl.			F I		
H 0 4 N	1/23	(2006.01)	H 0 4 N	1/23	1 0 3 C
B 4 1 J	5/30	(2006.01)	B 4 1 J	5/30	Z

(56)参考文献 特開 2 0 1 0 - 1 3 9 7 9 7 (J P , A)
 特開 2 0 0 9 - 1 2 5 9 8 6 (J P , A)
 特開 2 0 0 9 - 1 4 1 5 4 4 (J P , A)
 特開 2 0 0 8 - 0 4 6 4 8 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 4 N	1 / 4 0
B 4 1 J	5 / 3 0
B 4 1 J	2 9 / 3 8
G 0 3 G	1 5 / 0 1
H 0 4 N	1 / 1 1 3
H 0 4 N	1 / 2 3
H 0 4 N	1 / 6 0