

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7300603号
(P7300603)

(45)発行日 令和5年6月30日(2023.6.30)

(24)登録日 令和5年6月22日(2023.6.22)

(51)国際特許分類

F I

H 0 1 L 33/08 (2010.01)

H 0 1 L 33/32 (2010.01)

H 0 1 L 33/62 (2010.01)

H 0 1 L 33/08

H 0 1 L 33/32

H 0 1 L 33/62

請求項の数 11 (全18頁)

(21)出願番号	特願2020-190816(P2020-190816)	(73)特許権者	000226057
(22)出願日	令和2年11月17日(2020.11.17)		日亜化学工業株式会社
(65)公開番号	特開2022-79935(P2022-79935A)		徳島県阿南市上中町岡4 9 1 番地1 0 0
(43)公開日	令和4年5月27日(2022.5.27)	(74)代理人	100108062
審査請求日	令和3年12月10日(2021.12.10)		弁理士 日向寺 雅彦
		(74)代理人	100168332
			弁理士 小崎 純一
		(74)代理人	100172188
			弁理士 内田 敬人
		(72)発明者	西山 浩史
			徳島県阿南市上中町岡4 9 1 番地1 0 0
			日亜化学工業株式会社内
		(72)発明者	湊 俊介
			徳島県阿南市上中町岡4 9 1 番地1 0 0
			日亜化学工業株式会社内
			最終頁に続く

(54)【発明の名称】 発光素子及び発光素子の製造方法

(57)【特許請求の範囲】

【請求項1】

基板と、

前記基板上に配置された窒化物半導体からなる第1積層体と、第1p側電極と、第1n側電極とを含む第1発光部と、

前記基板上に配置された窒化物半導体からなる第2積層体と、第2p側電極と、第2n側電極とを含む第2発光部と、

前記基板上に配置された第1p側パッドと、

前記基板上に配置された第2p側パッドと、

前記基板上に配置されたn側パッドと、

前記第1p側パッドと前記第1p側電極とを電氣的に接続する第1p側配線と、

前記第2p側パッドと前記第2p側電極とを電氣的に接続する第2p側配線と、

前記n側パッドと前記第1n側電極とを電氣的に接続し、かつ、前記n側パッドと前記第2n側電極とを電氣的に接続するn側配線と、

を備え、

前記第1積層体は、

前記基板上に設けられた第1n型層と、

前記第1n型層上に設けられた第1活性層と、

前記第1活性層上に設けられた第1p型層と、

前記第1p型層上に設けられた第1トンネル接合層と、

前記第 1 トンネル接合層上に設けられた第 2 n 型層と、
を含み、

前記第 1 p 側電極は、前記第 2 n 型層上に設けられ、前記第 2 n 型層と電氣的に接続され、かつ、前記第 1 p 側配線を介して前記第 1 p 側パッドと電氣的に接続され、

前記第 1 n 側電極は、前記第 1 n 型層上に設けられ、前記第 1 n 型層と電氣的に接続され、かつ、前記 n 側配線を介して前記 n 側パッドと電氣的に接続され、

前記第 2 積層体は、

前記基板上に設けられた第 3 n 型層と、

前記第 3 n 型層上に設けられた第 2 p 型層と、

前記第 2 p 型層上に設けられた第 2 トンネル接合層と、

前記第 2 トンネル接合層上に設けられた第 4 n 型層と、

前記第 4 n 型層上に設けられた第 2 活性層と、

前記第 2 活性層上に設けられた第 3 p 型層と、

前記第 3 p 型層上に設けられた透光性導電膜と、

を含み、

前記第 2 p 側電極は、前記透光性導電膜上に設けられ、前記第 3 p 型層と電氣的に接続され、かつ、前記第 2 p 側配線を介して前記第 2 p 側パッドと電氣的に接続され、

前記第 2 n 側電極は、前記第 4 n 型層上に設けられ、前記第 4 n 型層と電氣的に接続され、かつ、前記 n 側配線を介して前記 n 側パッドと電氣的に接続され、

前記第 2 n 型層の抵抗率は、前記透光性導電膜の抵抗率よりも高く、

前記第 2 n 型層の厚さは、前記透光性導電膜の厚さよりも厚い発光素子。

【請求項 2】

前記第 1 発光部の前記第 1 活性層の発光ピーク波長と、前記第 2 発光部の前記第 2 活性層の発光ピーク波長とは異なる請求項 1 に記載の発光素子。

【請求項 3】

前記第 2 n 型層の厚さは、前記第 1 トンネル接合層の厚さよりも厚い請求項 1 または 2 に記載の発光素子。

【請求項 4】

前記第 2 n 型層の厚さは、80 nm 以上 700 nm 以下である請求項 1 ~ 3 のいずれか 1 つに記載の発光素子。

【請求項 5】

前記第 1 p 側パッド、前記第 2 p 側パッド、及び、前記 n 側パッドは、前記基板上において、前記第 1 発光部及び前記第 2 発光部が設けられた領域の外側に配置される請求項 1 ~ 4 のいずれか 1 つに記載の発光素子。

【請求項 6】

前記第 1 積層体および前記第 2 積層体は、前記基板上に、溝によって互いに分離して設けられ、前記溝は前記基板に達する請求項 1 ~ 5 のいずれか 1 つに記載の発光素子。

【請求項 7】

前記第 1 p 側配線は、前記第 1 発光部上に設けられ、前記第 1 p 側電極に接続され、

前記第 2 p 側配線は、前記第 2 発光部上に設けられ、前記第 2 p 側電極に接続され、

前記 n 側配線は、前記第 1 発光部上と前記第 2 発光部上とに連続して設けられ、前記第 1 n 側電極及び前記第 2 n 側電極に接続されている請求項 1 ~ 6 のいずれか 1 つに記載の発光素子。

【請求項 8】

前記第 2 活性層が含む井戸層の数は、前記第 1 活性層が含む井戸層の数よりも少ない請求項 1 ~ 7 のいずれか 1 つに記載の発光素子。

【請求項 9】

前記透光性導電膜の上面と前記第 2 p 側電極の上面とを覆い、前記第 2 p 側電極の上面の一部を露出させる絶縁層をさらに備える請求項 1 ~ 8 のいずれか 1 つに記載の発光素子。

【請求項 10】

10

20

30

40

50

基板上に設けられた第 1 n 型層と、前記第 1 n 型層上に設けられた第 1 活性層と、前記第 1 活性層上に設けられた第 1 p 型層と、前記第 1 p 型層上に設けられたトンネル接合層と、前記トンネル接合層上に設けられた第 2 n 型層と、前記第 2 n 型層上に設けられた第 2 活性層と、前記第 2 活性層上に設けられた第 2 p 型層と、を含む窒化物半導体層からなる半導体積層体を準備する工程と、

前記半導体積層体における第 1 領域の前記第 2 p 型層上に、前記第 2 n 型層よりも抵抗率が低い透光性導電膜を形成する工程と、

前記半導体積層体における第 2 領域の前記第 2 p 型層および前記第 2 活性層を除去し、前記第 1 領域における前記第 2 n 型層の上面を露出させるとともに、前記第 2 領域の最上層に、前記透光性導電膜よりも厚い前記第 2 n 型層を残す工程と、

10

前記第 2 領域における前記第 2 n 型層の一部、前記トンネル接合層の一部、前記第 1 p 型層の一部、および前記第 1 活性層の一部を除去し、前記第 2 領域における前記第 1 n 型層の上面を前記半導体積層体から露出させる工程と、

前記透光性導電膜の上面、前記第 1 領域における前記第 2 n 型層の前記上面、前記第 2 領域における第 2 n 型層の上面、および前記第 1 n 型層の前記上面のそれぞれに電極を形成する工程と、

前記半導体積層体のうち前記第 1 領域と前記第 2 領域との間に位置する第 3 領域における前記第 2 n 型層、前記トンネル接合層、前記第 1 p 型層、前記第 1 活性層、および前記第 1 n 型層を除去し、前記半導体積層体に前記基板に達する溝を形成する工程と、

を備える発光素子の製造方法。

20

【請求項 1 1】

前記溝を形成する工程は、

前記第 2 領域における前記第 1 n 型層の前記上面を露出させる工程と同時に、前記第 3 領域における前記第 1 n 型層に達する第 1 溝部を形成する工程と、

前記電極を形成した後、前記第 1 溝部の下方に、前記基板に達する第 2 溝部を形成する工程と、

を含む請求項 1 0 に記載の発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

30

本発明は、発光素子及び発光素子の製造方法に関する。

【背景技術】

【0 0 0 2】

例えば、特許文献 1 には、互いに発光波長が異なる複数の活性層の間にトンネル接合が挿入された半導体積層構造が開示されている。

【先行技術文献】

【特許文献】

【0 0 0 3】

【文献】特表 2 0 1 7 - 5 1 3 2 2 5 号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0 0 0 4】

本発明の一実施形態は、トンネル接合層を含む半導体積層体により得られる第 1 発光部と第 2 発光部の個別点灯制御が可能な発光素子及び発光素子の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0 0 0 5】

本発明の一態様によれば、発光素子は、窒化物半導体からなる第 1 積層体と、第 1 p 側電極と、第 1 n 側電極とを含む第 1 発光部と、窒化物半導体からなる第 2 積層体と、第 2 p 側電極と、第 2 n 側電極とを含む第 2 発光部と、を備える。前記第 1 積層体は、第 1 n

50

型層と、前記第 1 n 型層上に設けられた第 1 活性層と、前記第 1 活性層上に設けられた第 1 p 型層と、前記第 1 p 型層上に設けられた第 1 トンネル接合層と、前記第 1 トンネル接合層上に設けられた第 2 n 型層と、を含む。前記第 1 p 側電極は、前記第 2 n 型層上に設けられ、前記第 2 n 型層と電氣的に接続され、前記第 1 n 側電極は、前記第 1 n 型層上に設けられ、前記第 1 n 型層と電氣的に接続されている。前記第 2 積層体は、第 3 n 型層と、前記第 3 n 型層上に設けられた第 2 p 型層と、前記第 2 p 型層上に設けられた第 2 トンネル接合層と、前記第 2 トンネル接合層上に設けられた第 4 n 型層と、前記第 4 n 型層上に設けられた第 2 活性層と、前記第 2 活性層上に設けられた第 3 p 型層と、前記第 3 p 型層上に設けられた透光性導電膜と、を含む。前記第 2 p 側電極は、前記透光性導電膜上に設けられ、前記第 3 p 型層と電氣的に接続され、前記第 2 n 側電極は、前記第 4 n 型層上に設けられ、前記第 4 n 型層と電氣的に接続されている。前記第 2 n 型層の抵抗率は、前記透光性導電膜の抵抗率よりも高く、前記第 2 n 型層の厚さは、前記透光性導電膜の厚さよりも厚い。

10

【 0 0 0 6 】

本発明の一態様によれば、発光素子の製造方法は、基板上に設けられた第 1 n 型層と、前記第 1 n 型層上に設けられた第 1 活性層と、前記第 1 活性層上に設けられた第 1 p 型層と、前記第 1 p 型層上に設けられたトンネル接合層と、前記トンネル接合層上に設けられた第 2 n 型層と、前記第 2 n 型層上に設けられた第 2 活性層と、前記第 2 活性層上に設けられた第 2 p 型層と、を含む窒化物半導体層からなる半導体積層体を準備する工程と、前記半導体積層体における第 1 領域の前記第 2 p 型層上に、前記第 2 n 型層よりも抵抗率が低い透光性導電膜を形成する工程と、前記半導体積層体における第 2 領域の前記第 2 p 型層および前記第 2 活性層を除去し、前記第 1 領域における前記第 2 n 型層の上面を露出させるとともに、前記第 2 領域の最上層に、前記透光性導電膜よりも厚い前記第 2 n 型層を残す工程と、前記第 2 領域における前記第 2 n 型層の一部、前記トンネル接合層の一部、前記第 1 p 型層の一部、および前記第 1 活性層の一部を除去し、前記第 2 領域における前記第 1 n 型層の上面を前記半導体積層体から露出させる工程と、前記透光性導電膜の上面、前記第 1 領域における前記第 2 n 型層の前記上面、前記第 2 領域における第 2 n 型層の上面、および前記第 1 n 型層の前記上面のそれぞれに電極を形成する工程と、を備える。

20

【発明の効果】

【 0 0 0 7 】

本発明の一実施形態によれば、トンネル接合層を含む半導体積層体により得られる第 1 発光部と第 2 発光部の個別点灯制御が可能な発光素子及び発光素子の製造方法を提供することができる。

30

【図面の簡単な説明】

【 0 0 0 8 】

【図 1】本発明の一実施形態の発光素子における構成の一部を示す模式平面図である。

【図 2】図 1 の II-II 線に沿った模式断面図である。

【図 3】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 4】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 5】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

40

【図 6】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 7】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 8】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 9】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 10】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【図 11】本発明の一実施形態の発光素子の製造方法を示す模式断面図である。

【発明を実施するための形態】

【 0 0 0 9 】

以下、図面を参照し、実施形態について説明する。なお、各図面中、同じ構成には同じ符号を付している。

50

【 0 0 1 0 】

図 1 は、本発明の一実施形態の発光素子 1 0 0 における構成の一部を示す模式平面図である。

【 0 0 1 1 】

発光素子 1 0 0 は、基板 1 1 0 と、基板 1 1 0 上に配置された複数の第 1 発光部 1 と、同じ基板 1 1 0 上に配置された複数の第 2 発光部 2 とを含む。

【 0 0 1 2 】

基板 1 1 0 の主面 1 1 0 a に対して平行な面内において互いに直交する 2 つの方向を第 1 方向 X および第 2 方向 Y とする。第 1 発光部 1 と第 2 発光部 2 とは、第 1 方向 X に交互に配置されている。また、Y 方向において第 1 発光部 1 同士が隣り合って配置され、Y 方向において第 2 発光部 2 同士が隣り合って配置されている。なお、第 1 発光部 1 と第 2 発光部 2 の配置関係は図 1 に示す例に限らない。

10

【 0 0 1 3 】

図 2 は、図 1 の II-II 線に沿った模式断面図である。

【 0 0 1 4 】

第 1 発光部 1 は、窒化物半導体からなる第 1 積層体 1 0 と、第 1 p 側電極 4 1 p と、第 1 n 側電極 4 1 n とを含む。第 2 発光部 2 は、窒化物半導体からなる第 2 積層体 2 0 と、第 2 p 側電極 4 2 p と、第 2 n 側電極 4 2 n とを含む。第 1 積層体 1 0 および第 2 積層体 2 0 は、溝 8 0 によって、1 つの基板 1 1 0 上に互いに分離して設けられている。溝 8 0 の底面には基板 1 1 0 の主面 1 1 0 a が露出している。

20

【 0 0 1 5 】

本明細書において「窒化物半導体」とは、例えば、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1, 0 < y < 1, x + y < 1$) なる化学式において組成比 x 及び y をそれぞれの範囲内で変化させた全ての組成の半導体を含むものとする。また、上記化学式において、N (窒素) 以外の V 族元素もさらに含むもの、導電型などの各種の物性を制御するために添加される各種の元素をさらに含むものも「窒化物半導体」に含まれるものとする。

【 0 0 1 6 】

第 1 積層体 1 0 は、第 1 n 型層 1 1 n と、第 1 n 型層 1 1 n 上に設けられた第 1 活性層 1 1 a と、第 1 活性層 1 1 a 上に設けられた第 1 p 型層 1 1 p と、第 1 p 型層 1 1 p 上に設けられた第 1 トンネル接合層 1 1 t と、第 1 トンネル接合層 1 1 t 上に設けられた第 2 n 型層 1 2 n とを含む。

30

【 0 0 1 7 】

第 1 n 型層 1 1 n および第 2 n 型層 1 2 n は、n 型不純物として、例えば Si (シリコン) を含む。第 1 p 型層 1 1 p は、p 型不純物として、例えば Mg (マグネシウム) を含む。第 1 活性層 1 1 a は、光を発する発光層であり、例えば複数の障壁層と、複数の井戸層を含む MQW (Multiple Quantum well) 構造を有する。第 1 トンネル接合層 1 1 t は、第 1 p 型層 1 1 p よりも高い p 型不純物濃度を有する p 型層と、第 2 n 型層 1 2 n よりも高い n 型不純物濃度を有する n 型層のうち少なくとも 1 つの半導体層を含む。

【 0 0 1 8 】

第 1 p 側電極 4 1 p は第 2 n 型層 1 2 n 上に設けられ、第 2 n 型層 1 2 n と電氣的に接続されている。第 1 p 側電極 4 1 p は、例えば、第 2 n 型層 1 2 n に接して設けられている。第 1 n 型層 1 1 n は、第 1 活性層 1 1 a、第 1 p 型層 1 1 p、第 1 トンネル接合層 1 1 t、および第 2 n 型層 1 2 n から露出した上面 1 1 n a を含む。第 2 n 型層 1 2 n の上面 1 1 n a に第 1 n 側電極 4 1 n が設けられ、第 1 n 側電極 4 1 n は第 1 n 型層と電氣的に接続されている。

40

【 0 0 1 9 】

第 1 p 側電極 4 1 p および第 1 n 側電極 4 1 n は、金属材料からなる。第 1 p 側電極 4 1 p および第 1 n 側電極 4 1 n に使用する金属材料としては、例えば、Ti、Ni、Rh、Pt、Al などである。例えば、第 1 p 側電極 4 1 p および第 1 n 側電極 4 1 n は、第 1 積層体 1 0 に接する Ti (チタン) 膜と、Ti 膜上に設けられた Rh (ロジウム) 膜と

50

を含む。R h 膜は、第 1 活性層 1 1 a が発する光を反射する反射膜として機能する。第 1 活性層 1 1 a からの光は基板 1 1 0 側から主に取り出される。

【 0 0 2 0 】

第 2 積層体 2 0 は、第 3 n 型層 1 3 n と、第 3 n 型層 1 3 n 上に設けられた活性層 1 3 a と、活性層 1 3 a 上に設けられた第 2 p 型層 1 2 p と、第 2 p 型層 1 2 p 上に設けられた第 2 トンネル接合層 1 2 t と、第 2 トンネル接合層 1 2 t 上に設けられた第 4 n 型層 1 4 n と、第 4 n 型層 1 4 n 上に設けられた第 2 活性層 1 2 a と、第 2 活性層 1 2 a 上に設けられた第 3 p 型層 1 3 p と、第 3 p 型層 1 3 p 上に設けられた透光性導電膜 3 0 とを含む。

【 0 0 2 1 】

第 3 n 型層 1 3 n および第 4 n 型層 1 4 n は、n 型不純物として、例えば S i を含む。第 2 p 型層 1 2 p および第 3 p 型層 1 3 p は、p 型不純物として、例えば M g を含む。第 2 活性層 1 2 a は、光を発する発光層であり、例えば複数の障壁層と、複数の井戸層を含む M Q W 構造を有する。第 2 活性層 1 2 a が含む井戸層の数は、第 1 活性層 1 1 a が含む井戸層の数よりも少なくてもよい。活性層 1 3 a は、後述するように、第 1 活性層 1 1 a と同時に形成され、第 1 活性層 1 1 a と同じ材料により形成された層であるが、活性層 1 3 a には十分な電流が供給されず、発光層としては機能しない。第 2 トンネル接合層 1 2 t は、第 2 p 型層 1 2 p よりも高い p 型不純物濃度を有する p 型層および第 4 n 型層 1 4 n よりも高い n 型不純物濃度を有する n 型層のうち少なくとも 1 つの半導体層を含む。

【 0 0 2 2 】

透光性導電膜 3 0 は、第 2 活性層 1 2 a が発する光の波長に対して高い透光性を有する。透光性導電膜 3 0 は、例えば、第 2 活性層 1 2 a が発する光の波長に対して、7 0 % 以上、好ましくは 8 0 % 以上の透光性を有する。透光性導電膜 3 0 は、例えば、導電性金属酸化膜である。このような導電性金属酸化膜として、例えば、Z n、I n、S n、G a、および T i からなる群から選択された少なくとも 1 種の元素を含む酸化物が挙げられる。例えば、透光性導電膜 3 0 の材料は、I T O (Indium Tin Oxide)、Z n O (Zinc Oxide) である。

【 0 0 2 3 】

第 2 p 側電極 4 2 p は、透光性導電膜 3 0 上に設けられ、透光性導電膜 3 0 を介して第 3 p 型層 1 3 p と電氣的に接続されている。第 2 p 側電極 4 2 p は、例えば、透光性導電膜 3 0 に接して設けられている。第 4 n 型層 1 4 n は、透光性導電膜 3 0、第 3 p 型層 1 3 p、および第 2 活性層 1 2 a から露出した上面 1 4 n a を含む。その第 4 n 型層 1 4 n の上面 1 4 n a に第 2 n 側電極 4 2 n が設けられ、第 2 n 側電極 4 2 n は第 4 n 型層 1 4 n と電氣的に接続されている。

【 0 0 2 4 】

第 2 p 側電極 4 2 p および第 2 n 側電極 4 2 n は、金属材料からなる。第 2 p 側電極 4 2 p および第 2 n 側電極 4 2 n に使用する金属材料としては、例えば、T i、N i、R h、P t、A l などである。例えば、第 2 p 側電極 4 2 p および第 2 n 側電極 4 2 n は、第 2 積層体 2 0 に接する T i 膜と、T i 膜上に設けられた R h 膜とを含む。R h 膜は、第 2 活性層 1 2 a が発する光を反射する反射膜として機能する。第 2 活性層 1 2 a からの光は基板 1 1 0 側から主に取り出される。

【 0 0 2 5 】

第 1 発光部 1 の第 1 活性層 1 1 a の発光ピーク波長と、第 2 発光部 2 の第 2 活性層 1 2 a の発光ピーク波長とは異なる。例えば、第 1 活性層 1 1 a の発光ピーク波長は、4 3 0 n m 以上 4 8 0 n m 以下であり、青色光を発光する。例えば、第 2 活性層 1 2 a の発光ピーク波長は、5 0 0 n m 以上 5 4 0 n m 以下であり、緑色光を発光する。なお、第 1 発光部 1 の第 1 活性層 1 1 a の発光ピーク波長と、第 2 発光部 2 の第 2 活性層 1 2 a の発光ピーク波長とを同じにしてもよい。

【 0 0 2 6 】

発光素子 1 0 0 は、さらに、第 1 絶縁層 5 1 と、第 2 絶縁層 5 2 と、第 1 p 側配線 6 1

10

20

30

40

50

pと、第2p側配線62pと、n側配線63nとを含む。

【0027】

第1絶縁層51は、第1積層体10の側面、第1積層体10の上面、第2積層体20の側面、および第2積層体20の上面を覆っている。また、第1絶縁層51は、第1積層体10と第2積層体20とを分離する溝80の底面に位置する基板110の主面110aを覆っている。

【0028】

n側配線63nは、第1発光部1の第1絶縁層51上、および第2発光部2の第1絶縁層51上に設けられている。第1発光部1の第1n側電極41n上の第1絶縁層51に、第1n側電極41nに達する開口部が形成されている。第1n側電極41n上に設けられた第1絶縁層51の開口部内にn側配線63nが設けられ、n側配線63nは第1n側電極41nと電氣的に接続されている。

10

【0029】

また、第2発光部2の第2n側電極42n上の第1絶縁層51に、第2n側電極42nに達する開口部が形成されている。第2n側電極42n上に設けられた第1絶縁層51の開口部内にn側配線63nが設けられ、n側配線63nは第2n側電極42nと電氣的に接続されている。

【0030】

第2絶縁層52は、第1絶縁層51およびn側配線63nを覆うように設けられている。第1p側配線61pは、第1発光部1の第2絶縁層52上に設けられている。第1発光部1の第1p側電極41p上の第1絶縁層51および第2絶縁層52に、第1p側電極41pに達する開口部が形成されている。第1p側電極41p上に設けられた第1絶縁層51および第2絶縁層52の開口部内に第1p側配線61pが設けられ、第1p側配線61pは第1p側電極41pと電氣的に接続されている。

20

【0031】

第2p側配線62pは、第2発光部2の第2絶縁層52上に設けられている。第2発光部2の第2p側電極42p上の第1絶縁層51および第2絶縁層52に、第2p側電極42pに達する開口部が形成されている。第2p側電極42p上に設けられた第1絶縁層51および第2絶縁層52の開口部内に第2p側配線62pが設けられ、第2p側配線62pは第2p側電極42pと電氣的に接続されている。

30

【0032】

図1に示すように、基板110の主面110a上における複数の第1発光部1および複数の第2発光部2が配置された領域の外側の領域には、第1p側パッド71p、第2p側パッド72p、およびn側パッド73nが配置されている。

【0033】

第1p側パッド71pは、第1p側配線61pと電氣的に接続されている。第2p側パッド72pは、第2p側配線62pと電氣的に接続されている。n側パッド73nは、n側配線63nと電氣的に接続されている。

【0034】

n側配線63nは、第1方向Xに並んだ複数の第1発光部1上と複数の第2発光部2上とに連続して設けられている。n側配線63nは、第1方向Xに並んだ複数の第1発光部1の第1n側電極41nおよび第1方向Xに並んだ複数の第2発光部2の第2n側電極42nにそれぞれ接続されている。

40

【0035】

第1p側配線61pは、第2方向Yに並んだ複数の第1発光部1上に連続して設けられている。第1p側配線61pは、第2方向Yに並んだ複数の第1発光部1のそれぞれの第1p側電極41pと接続されている。

【0036】

第2p側配線62pは、第2方向Yに並んだ複数の第2発光部2上に連続して設けられている。第2p側配線62pは、第2方向Yに並んだ複数の第2発光部2のそれぞれの第

50

2 p 側電極 4 2 p と接続されている。

【 0 0 3 7 】

発光素子 1 0 0 は配線基板上に実装される。配線基板上には、複数の配線部が設けられている。発光素子 1 0 0 は、基板 1 1 0 の主面 1 1 0 a を配線基板の実装面に対向させ、いわゆるフリップチップ実装で配線基板上に実装される。第 1 p 側パッド 7 1 p、第 2 p 側パッド 7 2 p、および n 側パッド 7 3 n は、導電性の接合部材を介して、配線基板上に設けられた配線部と電気的に接続される。発光素子 1 0 0 を配線基板に実装した後、発光素子 1 0 0 を覆う光反射性部材を設けてもよい。光反射性部材は、発光素子 1 0 0 と実装基板の間にも設けられる。光反射性部材としては、例えば、光反射部材を含む樹脂を用いる。樹脂としては、シリコン樹脂、エポキシ樹脂、アクリル樹脂などを用いることができる。光反射部材としては、酸化チタン、酸化ケイ素、酸化アルミニウムなどを用いることができる。

10

【 0 0 3 8 】

第 1 p 側パッド 7 1 p に正電位を印加し、n 側パッド 7 3 n に第 1 p 側パッド 7 1 p に印加する電位よりも低い電位を印加すると、第 1 発光部 1 の第 1 活性層 1 1 a に順方向電圧がかかり、第 1 活性層 1 1 a が発光する。第 1 活性層 1 1 a からの光は、基板 1 1 0 の主面 1 1 0 a の反対側の面である光取り出し面 1 1 0 b 側から発光素子 1 0 0 の外部に取り出される。電流は、第 1 p 側電極 4 1 p から、第 2 n 型層 1 2 n、第 1 トンネル接合層 1 1 t、第 1 p 型層 1 1 p、第 1 活性層 1 1 a、および第 1 n 型層 1 1 n を経由して第 1 n 側電極 4 1 n へと流れる。

20

【 0 0 3 9 】

第 1 p 側パッド 7 1 p に正電位が印加され、n 側パッド 7 3 n に第 1 p 側パッド 7 1 p に印加する電位よりも低い電位が印加されたとき、第 1 トンネル接合層 1 1 t におけるトンネル接合 (p n 接合) には逆方向電圧が印加されることになる。そのため、第 1 トンネル接合層 1 1 t においては、トンネル効果により電流を流す。つまり、第 1 トンネル接合層 1 1 t においては、価電子帯に存在する電子を、伝導帯にトンネリングさせることで電流を流す。

【 0 0 4 0 】

第 2 p 側パッド 7 2 p に正電位を印加し、n 側パッド 7 3 n に第 2 p 側パッド 7 2 p に印加する電位よりも低い電位を印加すると、第 2 発光部 2 の第 2 活性層 1 2 a に順方向電圧がかかり、第 2 活性層 1 2 a が発光する。第 2 活性層 1 2 a からの光は、基板 1 1 0 の光取り出し面 1 1 0 b 側から発光素子 1 0 0 の外部に取り出される。第 3 n 型層 1 3 n には電極が設けられていない。電流は、第 2 p 側電極 4 2 p から、透光性導電膜 3 0、第 3 p 型層 1 3 p、第 2 活性層 1 2 a、および第 4 n 型層 1 4 n を経由して第 2 n 側電極 4 2 n へと流れる。第 3 n 型層 1 3 n 上に設けられた活性層 1 3 a には実質的に電流が供給されず、活性層 1 3 a は第 2 発光部 2 の発光に寄与しない。

30

【 0 0 4 1 】

第 1 p 側パッド 7 1 p と n 側パッド 7 3 n との間に順方向電位を印加し、第 2 p 側パッド 7 2 p には電位を印加しないことで、第 1 発光部 1 を発光させ、第 2 発光部 2 を非発光にすることができる。第 2 p 側パッド 7 2 p と n 側パッド 7 3 n との間に順方向電位を印加し、第 1 p 側パッド 7 1 p には電位を印加しないことで、第 2 発光部 2 を発光させ、第 1 発光部 1 を非発光にすることができる。

40

【 0 0 4 2 】

第 1 発光部 1 と第 2 発光部 2 とは互いに異なる波長の光を発光する。例えば、第 1 発光部 1 は青色光を発光し、第 2 発光部 2 は緑色光を発光する。本実施形態によれば、第 1 発光部 1 による青色光の発光のみ、または第 2 発光部 2 による緑色光の発光のみの個別点灯制御が可能となる。

【 0 0 4 3 】

また、第 1 p 側パッド 7 1 p、第 2 p 側パッド 7 2 p、および n 側パッド 7 3 n に所定電位を印加することで、第 1 発光部 1 と第 2 発光部 2 の両方を発光させることができ、発

50

光素子 100 は、例えば青色光と緑色光とが混合された光を発光する。また、第 1 発光部 1 と第 2 発光部 2 のそれぞれに供給する電流値や、オンオフのデューティ比を制御することで、第 1 発光部 1 の発光と第 2 発光部 2 の発光により得られる光の色度を調整できる。

【0044】

また、複数の第 1 発光部 1 は複数のグループに分けられ、グループごとに第 1 p 側パッド 71 p が接続されている。複数の第 2 発光部 2 は複数のグループに分けられ、グループごとに第 2 p 側パッド 72 p が接続されている。図 1 の例では、第 2 方向 Y に並んだ複数の第 1 発光部 1 が同じグループに属し、同じ第 1 p 側パッド 71 p に接続されている。また、第 2 方向 Y に並んだ複数の第 2 発光部 2 が同じグループに属し、同じ第 2 p 側パッド 72 p に接続されている。したがって、グループごと、すなわち領域ごとの第 1 発光部 1 および第 2 発光部 2 の点灯及び非点灯の制御が可能である。

10

【0045】

第 2 発光部 2 において第 2 p 側電極 42 p が接する透光性導電膜 30 は、第 2 p 側電極 42 p からの電流を第 2 積層体 20 の面方向に拡散させる電流拡散層として機能する。第 1 発光部 1 において第 1 p 側電極 41 p が接する第 2 n 型層 12 n は、第 1 p 側電極 41 p からの電流を第 1 積層体 10 の面方向に拡散させる電流拡散層として機能する。

【0046】

第 2 n 型層 12 n の抵抗率は、透光性導電膜 30 の抵抗率よりも高い。例えば、第 2 n 型層 12 n の抵抗率は、透光性導電膜 30 の抵抗率の 10 倍以上である。そのため、第 2 n 型層 12 n の厚さを透光性導電膜 30 の厚さよりも厚くしている。これにより、第 2 n 型層 12 n によって第 1 p 側電極 41 p からの電流を第 1 積層体 10 の面方向に拡散させやすくなる。その結果、発光素子 100 を点灯制御する際の順方向電圧を低減することができる。透光性導電膜 30 の抵抗率は、例えば $1 \times 10^{-6} \Omega \text{m}$ 以上 $5 \times 10^{-6} \Omega \text{m}$ 以下である。第 2 n 型層 12 n の抵抗率は、例えば $1 \times 10^{-5} \Omega \text{m}$ 以上 $5 \times 10^{-4} \Omega \text{m}$ 以下である。透光性導電膜 30 の厚さは、例えば 30 nm 以上 60 nm 以下である。第 2 n 型層 12 n の厚さは、例えば、80 nm 以上 700 nm 以下であり、好ましくは 80 nm 以上 500 nm 以下である。

20

【0047】

第 1 発光部 1 において第 1 トンネル接合層 11 t も電流拡散層として機能し得る。しかし、第 1 トンネル接合層 11 t の厚さが厚くなると、第 1 発光部 1 に印加する順方向電圧の増大をまねく。本実施形態では、第 1 トンネル接合層 11 t の上に設けた第 2 n 型層 12 n を電流拡散層として用いる。第 2 n 型層 12 n の厚さは、第 1 トンネル接合層 11 t の厚さよりも厚いことが好ましい。

30

【0048】

第 1 積層体 10 の第 1 n 型層 11 n と、第 2 積層体 20 の第 3 n 型層 13 n とが、溝 80 によって互いに分離されることで、第 1 積層体 10 の第 1 活性層 11 a からの光と、第 2 積層体 20 の第 2 活性層 12 a からの光が第 1 n 型層 11 n と第 3 n 型層 13 n を通じて相互に伝搬することを抑制できる。これにより、第 1 発光部 1 と第 2 発光部 2 の個別点灯制御をする際に、点灯箇所から隣接する発光部への光の伝搬を低減し、点灯箇所から所望の光の波長を取り出すことができる。

40

【0049】

次に、図 3 ~ 図 11 を参照して、本発明の一実施形態の発光素子 100 の製造方法について説明する。

【0050】

まず、図 3 に示すように、基板 110 上に設けられた半導体積層体 200 を準備する。半導体積層体 200 は、基板 110 上に設けられた第 1 n 型層 111 n と、第 1 n 型層 111 n 上に設けられた第 1 活性層 111 a と、第 1 活性層 111 a 上に設けられた第 1 p 型層 111 p と、第 1 p 型層 111 p 上に設けられたトンネル接合層 111 t と、トンネル接合層 111 t 上に設けられた第 2 n 型層 112 n と、第 2 n 型層 112 n 上に設けられた第 2 活性層 112 a と、第 2 活性層 112 a 上に設けられた第 2 p 型層 112 p と、

50

を含む窒化物半導体層からなる。

【0051】

例えば、基板110はサファイア基板である。基板110上に窒化物半導体を含む半導体積層体200をMOCVD (metal organic chemical vapor deposition) 法により成長する。基板110上に、第1n型層111n、第1活性層111a、第1p型層111p、トンネル接合層111t、第2n型層112n、第2活性層112a、および第2p型層112pが順に成長する。または、半導体積層体200は購入して準備してもよい。

【0052】

また、半導体積層体200は、基板110上に第1n型層111n、第1活性層111a、第1p型層111p、およびトンネル接合層111tを順に形成した第1ウェーハと、別の基板上に第2p型層112p、第2活性層112a、および第2n型層112nを順に形成した第2ウェーハとを準備する。そして、第1ウェーハのトンネル接合層111tと、第2ウェーハの第2n型層112nを接合させて準備してもよい。第1ウェーハにおけるトンネル接合層111tと、第2ウェーハにおける第2n型層112nとを接合する。第1ウェーハと第2ウェーハとを接合した後、第2ウェーハの基板を除去する。

【0053】

図4に示すように、半導体積層体200の第1領域a1における第2p型層112p上の一部に、第2n型層112nよりも抵抗率が低い透光性導電膜30を形成する。半導体積層体200の第1領域a1は第2発光部2が形成される領域である。透光性導電膜30は、第2p型層112pの全面に形成された後、例えばレジストマスクを用いたドライエッチングにより部分的に除去することで、第1領域a1の一部に残される。例えば、第2p型層112pの全面に形成した透光性導電膜30のうち、第1領域a1の一部に形成した透光性導電膜30の表面にレジストマスクを形成した状態で、透光性導電膜30をエッチングする。その後、レジストマスクを除去することで第1領域a1の一部に透光性導電膜30を形成する。透光性導電膜30のドライエッチングには、例えば、RIE (Reactive Ion Etching) 法を用いる。なお、透光性導電膜30の除去には、ウェットエッチングを用いてもよい。

【0054】

透光性導電膜30を第1領域a1に形成した後、図5に示すように、半導体積層体200の第2領域a2における第2p型層112pおよび第2活性層112aを除去する。第2p型層112pおよび第2活性層112aは、例えばレジストマスクを用いたドライエッチングにより除去する。半導体積層体200の第2領域a2は第1発光部1が形成される領域である。また、半導体積層体200の第2領域a2における第2p型層112pおよび第2活性層112aを除去する際、第1領域a1と第2領域a2との間に位置する第3領域a3の第2p型層112pおよび第2活性層112aも除去する。さらに、第1領域a1において第3領域a3に隣接する第2p型層112pの一部および第2活性層112aの一部も除去する。第2p型層112pおよび第2活性層112aのドライエッチングには、例えば、RIE法を用いる。

【0055】

図5に示すように、第2p型層112pおよび第2活性層112aが除去された第1領域a1、第2領域a2、および第3領域a3において、第2n型層112nの上面が露出する。第2領域a2および第3領域a3の最上層に、透光性導電膜30よりも厚い第2n型層112nが残される。また、第1領域a1において、第2p型層112pおよび第2活性層112aの除去により露出した第2n型層112nの上面14naは、前述した第2発光部2における第2n側電極42nが設けられる面となる。

【0056】

第2領域a2において除去後に残った第2n型層112nは、前述した第1発光部1の電流拡散層として機能する第2n型層12nとなる。したがって、ある程度の厚さの第2n型層112nが第2領域a2に残るように、第2n型層112nの除去を制御することが求められる。除去前の第2n型層112nの厚さが薄いと、所定厚さ以上の第2n型層

10

20

30

40

50

1 1 2 nを残して第2 n型層1 1 2 nを除去する制御が難しくなる。一方で、第2 n型層1 1 2 nの厚さが厚くなるほど、第2 n型層1 1 2 nを成長させる時間が長くなり、第2 n型層1 1 2 nよりも下側に形成されたトンネル接合層1 1 1 tや第1活性層1 1 1 aに熱ダメージが加わるおそれがある。

【0057】

そのため、第2 n型1 1 2 nを除去するときの制御性と第2 n型層1 1 2 nよりも下側に形成された層への熱ダメージを考慮して、第2 n型層1 1 2 nの厚さを設定する必要がある。本実施形態では、除去前の第2 n型層1 1 2 nの厚さを例えば1 μmとし、その厚さ1 μmの第2 n型層1 1 2 nのうち約半分の厚さの500 nm程度を除去する。したがって、第2領域a2には500 nmほどの第2 n型層1 1 2 nが残される。

10

【0058】

図5に示す工程の後、図6に示すように、第2領域a2における第2 n型層1 1 2 nの一部、トンネル接合層1 1 1 tの一部、第1 p型層1 1 1 pの一部、および第1活性層1 1 1 aの一部を除去する。第2領域a2における第2 n型層1 1 2 nの一部、トンネル接合層1 1 1 tの一部、第1 p型層1 1 1 pの一部、および第1活性層1 1 1 aの一部は、例えばレジストマスクを用いたドライエッチングにより除去する。これにより、第2領域a2における第1 n型層1 1 1 nの上面1 1 n aが半導体積層体200から露出する。第1 n型層1 1 1 nの上面1 1 n aは、前述した第1発光部1における第1 n側電極4 1 nが設けられる面となる。第2領域a2における第2 n型層1 1 2 nの一部、トンネル接合層1 1 1 tの一部、第1 p型層1 1 1 pの一部、および第1活性層1 1 1 aの一部のドライエッチングには、例えば、RIE法を用いる。

20

【0059】

また、第2領域a2における第1 n型層1 1 1 nの上面1 1 n aを露出させる工程と同時に、第1領域a1と第2領域a2との間に位置する第3領域a3における第2 n型層1 1 2 n、トンネル接合層1 1 1 t、第1 p型層1 1 1 p、および第1活性層1 1 1 aも、除去する。これにより、第3領域a3に、第1 n型層1 1 1 nに達する第1溝部81を形成する。第3領域a3における第2 n型層1 1 2 n、トンネル接合層1 1 1 t、第1 p型層1 1 1 p、および第1活性層1 1 1 aは、例えばレジストマスクを用いたドライエッチングにより除去する。第3領域a3における第2 n型層1 1 2 n、トンネル接合層1 1 1 t、第1 p型層1 1 1 p、および第1活性層1 1 1 aのドライエッチングには、例えば、RIE法を用いる。

30

【0060】

図6に示す工程の後、図7に示すように、透光性導電膜30の上面、第1領域a1における第2 n型層1 1 2 nの上面1 4 n a、第2領域a2における第2 n型層1 1 2 nの上面、および第2領域a2における第1 n型層1 1 1 nの上面1 1 n aのそれぞれに電極を形成する。

【0061】

図7に示すように、透光性導電膜30の上面に第2 p側電極4 2 pを形成する。第1領域a1における第2 n型層1 1 2 nの上面1 4 n aに第2 n側電極4 2 nを形成する。第2領域a2における第2 n型層1 1 2 nの上面に第1 p側電極4 1 pを形成する。第2領域a2における第1 n型層1 1 1 nの上面1 1 n aに第1 n側電極4 1 nを形成する。

40

【0062】

例えば、第1 p側電極4 1 p、第1 n側電極4 1 n、第2 p側電極4 2 p、および第2 n側電極4 2 nを形成しない領域を覆い、第1 p側電極4 1 p、第1 n側電極4 1 n、第2 p側電極4 2 p、および第2 n側電極4 2 nを形成する領域を露出させるマスクを半導体積層体200の表面に形成した状態で、金属膜をスパッタ法で形成する。その後、マスクを除去することでマスク上に堆積した金属膜がマスクとともに除去され、マスクから露出した領域に金属膜が第1 p側電極4 1 p、第1 n側電極4 1 n、第2 p側電極4 2 p、および第2 n側電極4 2 nとして残される。

【0063】

50

第1 p側電極4 1 p、第1 n側電極4 1 n、第2 p側電極4 2 p、および第2 n側電極4 2 nを形成した後、図8に示すように、第1溝部8 1の下方に、基板1 1 0に達する第2溝部8 2を形成する。第1溝部8 1と第2溝部8 2は半導体積層体2 0 0の厚さ方向につながり、半導体積層体2 0 0を基板1 1 0上で第1積層体1 0と第2積層体2 0に分離し、基板1 1 0に達する溝8 0となる。溝8 0を形成する工程は、第1溝部8 1を形成する工程と、第2溝部8 2を形成する工程と、を含む。第1溝部8 1の深さは、例えば、1 μ m以上4 μ m以下である。第2溝部8 2の深さは、例えば、6 μ m以上10 μ m以下である。

【0064】

図1に示すように、上面視において、溝8 0が第1方向Xおよび第2方向Yに沿って格子状に形成される。第1方向Xにおいて、溝8 0は隣り合う第1積層体1 0の間と、隣り合う第2積層体2 0の間とに位置している。また第2方向Yにおいて、溝8 0は第1積層体1 0と第2積層体2 0との間に位置している。この溝8 0により、半導体積層体2 0 0は、基板1 1 0で複数の第1積層体1 0と複数の第2積層体2 0に分離される。図8に示すように、第1積層体1 0において溝8 0に隣接する側面は面一になる。例えば、第2 n型層1 2 nの側面、第1トンネル接合層1 1 tの側面、第1 p型層1 1 pの側面、第1活性層1 1 aの側面、および第1 n型層1 1 nの側面は面一である。図8に示すように、第2積層体2 0において溝8 0に隣接する側面は面一になる。例えば、溝8 0を形成する工程で形成された第4 n型層1 4 nの側面、第2トンネル接合層1 2 tの側面、第2 p型層1 2 pの側面、活性層1 3 aの側面、及び第3 n型層1 3 nの側面は面一である。ここで、一の面と他の面とが面一とは、一の面が他の面に対して1度程度傾斜している場合を含む。

【0065】

溝8 0を形成することで、第1 n型層1 1 1 n、第1活性層1 1 1 a、第1 p型層1 1 1 p、トンネル接合層1 1 1 t、及び第2 n型層1 1 2 nを、複数の部分に分離する。溝8 0を形成する工程を行うことで、第1 n型層1 1 1 nは、第1積層体1 0の第1 n型層1 1 nと、第2積層体2 0の第3 n型層1 3 nに分離される。第1活性層1 1 1 aは、第1積層体1 0の第1活性層1 1 aと、第2積層体2 0の活性層1 3 aに分離される。第1 p型層1 1 1 pは、第1積層体1 0の第1 p型層1 1 pと、第2積層体2 0の第2 p型層1 2 pに分離される。トンネル接合層1 1 1 tは、第1積層体1 0の第1トンネル接合層1 1 tと、第2積層体2 0の第2トンネル接合層1 2 tに分離される。第2 n型層1 1 2 nは、第1積層体1 0の第2 n型層1 2 nと、第2積層体2 0の第4 n型層1 4 nに分離される。

【0066】

図6に示す工程の後、第1発光部1が形成される第2領域a 2の積層体上にも透光性導電膜を形成することが考えられるが、半導体積層体2 0 0には第1溝部8 1などによる段差部が形成され、第2領域a 2に透光性導電膜を形成することは難しい。そのため、本実施形態では、第2領域a 2に第2 n型層1 1 2 nを残し、その第2 n型層1 1 2 n(図2において第2 n型層1 2 nに対応する)を第1発光部1における第1 p側電極4 1 p側の電流拡散層として用いる。

【0067】

図6に示す、第2領域a 2の第1 n型層1 1 1 nの上面1 1 n aを露出させる工程において第1溝部8 1を形成せずに、第1 p側電極4 1 p、第1 n側電極4 1 n、第2 p側電極4 2 p、および第2 n側電極4 2 nを形成した後、図8に示す工程において第3領域a 3に基板1 1 0に達する溝8 0を形成することもできる。

【0068】

第1 n型層1 1 1 nの厚さは、第1活性層1 1 1 a、第1 p型層1 1 1 p、トンネル接合層1 1 1 t、および第2 n型層1 1 2 nの合計厚さよりも数倍厚い。第1 n型層1 1 1 nの厚さは、第1活性層1 1 1 a、第1 p型層1 1 1 p、トンネル接合層1 1 1 t、および第2 n型層1 1 2 nの合計厚さの例えば、3倍以上10倍以下である。そのため、図6

10

20

30

40

50

に示す工程において、第2領域a2の第1n型層111nの上面11naを露出させる工程の際に、第3領域a3に第1溝部81を形成して第1n型層111nもある程度除去しておく。これにより、図8に示す工程において第1n型層111nを分離するエッチングの際の第1n型層111nの除去量、すなわち第1n型層111nの除去にかかる時間を減らすことができ、工程を効率化できる。

【0069】

溝80を形成した後、図9に示すように、第1積層体10の上面、第1積層体10の側面、第2積層体20の上面、および第2積層体20の側面を覆う第1絶縁層51を形成する。第1絶縁層51は、溝80の底面に位置する基板110の主面110aにも形成される。

10

【0070】

第1絶縁層51を形成した後、第1積層体10の第1n側電極41n上の第1絶縁層51と、第2積層体20の第2n側電極42n上の第1絶縁層51にそれぞれ開口部を形成する。そして、図10に示すように、第1絶縁層51の開口部内に第1n側電極41nおよび第2n側電極42nのそれぞれと接続するn側配線63nを形成する。n側配線63nは、第1絶縁層51上を図1に示す第1方向Xに延び、第1方向Xに並ぶ複数の第1積層体10の第1n側電極41nと、複数の第2積層体20の第2n側電極42nに接続される。

【0071】

n側配線63nを形成した後、図11に示すように、第1絶縁層51およびn側配線63nを覆うように、第2絶縁層52を形成する。溝80内には、第1絶縁層51、n側配線63n、および第2絶縁層52が形成される。

20

【0072】

第2絶縁層52を形成した後、図2に示すように、第1積層体10の第1p側電極41p上の第2絶縁層52および第1絶縁層51に第1p側電極41pに達する開口部を形成する。その開口部内に第1p側電極41pと接続する第1p側配線61pを形成する。また、第2積層体20の第2p側電極42p上の第2絶縁層52および第1絶縁層51に第2p側電極42pに達する開口部を形成する。その開口部内に第2p側電極42pと接続する第2p側配線62pを形成する。

【0073】

第1p側配線61pは、第2絶縁層52上を図1に示す第2方向Yに延び、第2方向Yに並ぶ複数の第1積層体10の第1p側電極41pに接続される。第2p側配線62pは、第2絶縁層52上を図1に示す第2方向Yに延び、第2方向Yに並ぶ複数の第2積層体20の第2p側電極42pに接続される。

30

【0074】

トンネル接合層111tは、MOCVD法に限らず、MBE (molecular beam epitaxy) 法で形成してもよい。MBE法で形成したトンネル接合層111tは、MOCVD法で形成したトンネル接合層111tよりも結晶性を向上させやすく、第1発光部1を発光させる際の順方向電圧を低減できる。

【0075】

基板110は半導体積層体200から剥離することができる。また、基板110の剥離によって露出した第1n型層111nの表面を粗面化することができる。これにより、第1発光部1の第1n型層111nの粗面化された表面、および第2発光部2の第3n型層13nの粗面化された表面からの光取り出し効率を向上させることができる。

40

【0076】

基板110を剥離した場合、図1において第1発光部1および第2発光部2が配置された領域の外側にも半導体積層体200及び/又は絶縁層を設け、その半導体積層体200及び/又は絶縁層上に、第1p側パッド71p、第2p側パッド72p、およびn側パッド73nを配置することができる。

【0077】

50

本発明の実施形態にかかる発光素子は、液晶ディスプレイのバックライト光源、各種照明器具、ディスプレイ等に用いる発光装置の光源として利用することができる。特に、第1発光部1を青色光を発する発光部、第2発光部2を緑色光を発する発光部とした発光装置を、直下型またはエッジ型のバックライトの光源用の発光装置として用いることで、色域を広げることができるため好ましい。

【0078】

本発明の実施形態に係る発光素子を発光装置の光源として用いる場合、第1発光部1および第2発光部2を含む領域ごとに波長変換部材を配置することができる。波長変換部材は基板110のうち第1発光部1および第2発光部2が配置されている面と対向する面側に配置される。波長変換部材としては、例えば、樹脂やガラスに蛍光体を含むものを用いることができる。また、光拡散シート、プリズムシート、導光板などの光学部材を基板110のうち第1発光部1および第2発光部2が配置されている面と対向する面側にさらに設けることができる。

10

【0079】

以上、具体例を参照しつつ、本発明の実施形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。本発明の上述した実施形態を基にして、当業者が適宜設計変更して実施し得る全ての形態も、本発明の要旨を包含する限り、本発明の範囲に属する。その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものである。

20

【符号の説明】

【0080】

1...第1発光部、2...第2発光部、10...第1積層体、11n...第1n型層、11a...第1活性層、11p...第1p型層、11t...第1トンネル接合層、12n...第2n型層、12a...第2活性層、12p...第2p型層、12t...第2トンネル接合層、13n...第3n型層、13p...第3p型層、14n...第4n型層、20...第2積層体、30...透光性導電膜、41p...第1p側電極、41n...第1n側電極、42p...第2p側電極、42n...第2n側電極、61p...第1p側配線、62p...第2p側配線、63n...n側配線、80...溝、81...第1溝部、82...第2溝部、100...発光素子、110...基板、200...半導体積層体

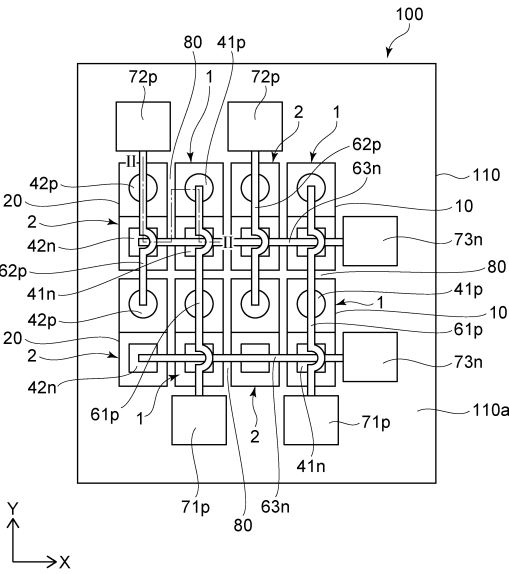
30

40

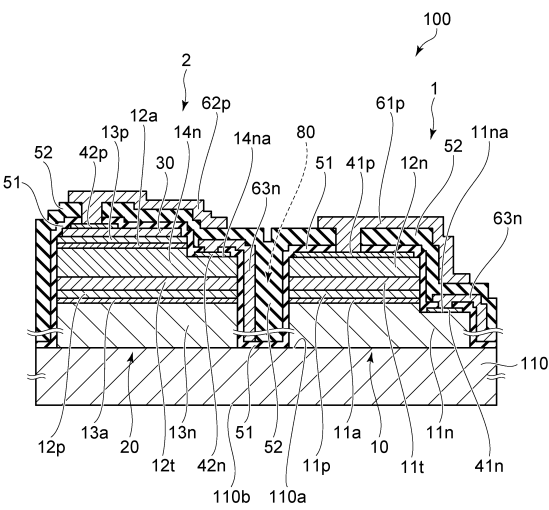
50

【図面】

【図 1】



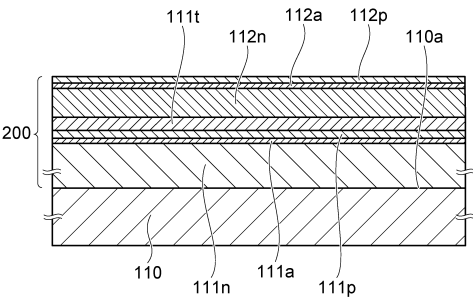
【図 2】



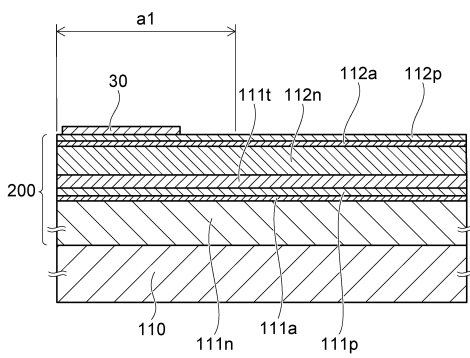
10

20

【図 3】



【図 4】

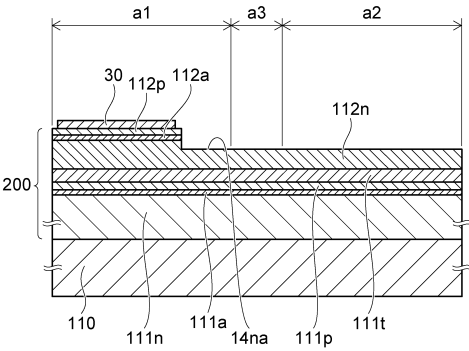


30

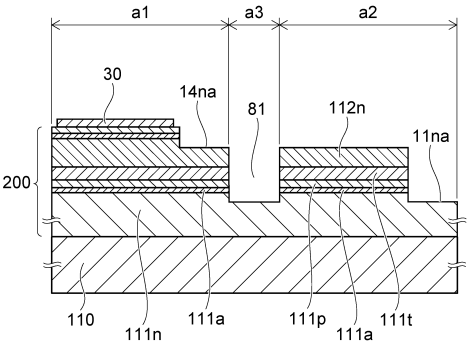
40

50

【図 5】

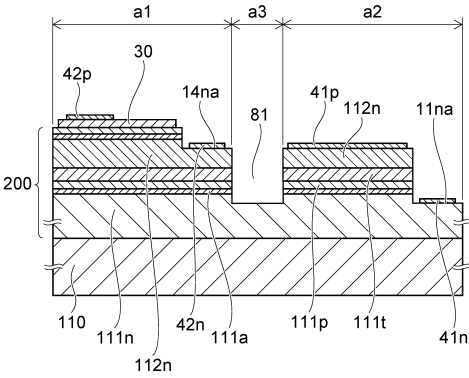


【図 6】

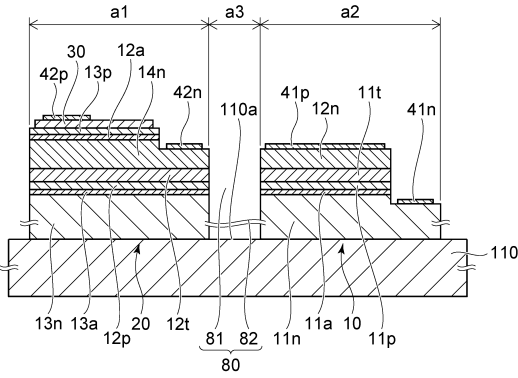


10

【図 7】

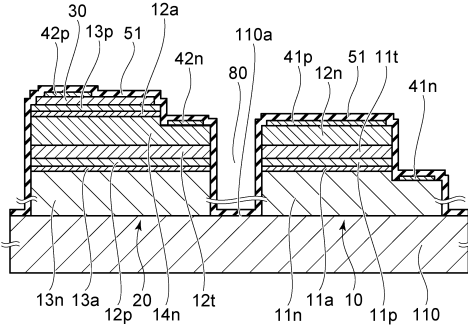


【図 8】

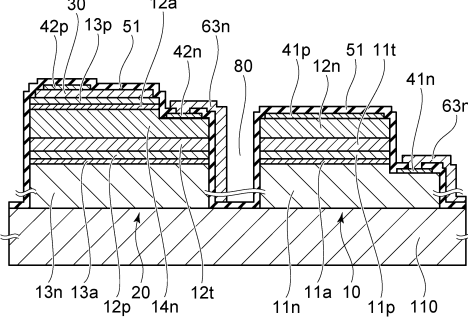


20

【図 9】



【図 10】

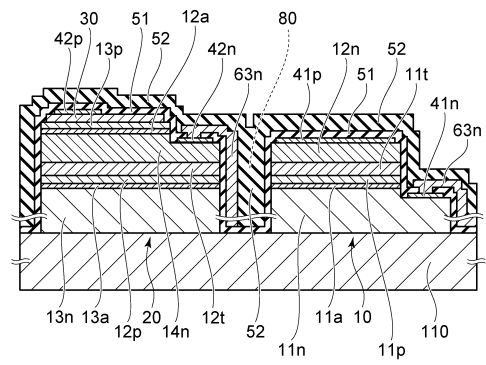


30

40

50

【図 11】



10

20

30

40

50

フロントページの続き

審査官 浅見 一喜

- (56)参考文献 特表 2 0 1 7 - 5 1 3 2 2 5 (J P , A)
特開 2 0 0 5 - 2 5 9 9 7 1 (J P , A)
特開 2 0 1 4 - 0 5 3 5 9 3 (J P , A)
特開 2 0 1 3 - 0 9 3 3 9 9 (J P , A)
特開 2 0 1 0 - 1 7 7 2 2 4 (J P , A)
米国特許出願公開第 2 0 1 9 / 0 1 9 8 5 6 1 (U S , A 1)
特開 2 0 1 8 - 0 3 2 7 9 8 (J P , A)
特開 2 0 0 1 - 3 5 8 3 6 4 (J P , A)
特開 2 0 1 2 - 0 2 8 3 8 1 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 1 L 3 3 / 0 0 - 3 3 / 6 4