

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4233873号  
(P4233873)

(45) 発行日 平成21年3月4日(2009.3.4)

(24) 登録日 平成20年12月19日(2008.12.19)

(51) Int.Cl. F I  
H05B 33/08 (2006.01) H05B 33/08

請求項の数 14 (全 15 頁)

(21) 出願番号	特願2002-568868 (P2002-568868)	(73) 特許権者	503183640
(86) (22) 出願日	平成14年2月26日(2002.2.26)		ペリコン リミテッド
(65) 公表番号	特表2004-521457 (P2004-521457A)		イギリス、シーエフ83 2アールゼッド
(43) 公表日	平成16年7月15日(2004.7.15)		カエフィリー、トレッセンディッド ビ
(86) 国際出願番号	PCT/GB2002/000859		ジネス パーク、 ユニット アール
(87) 国際公開番号	W02002/069675	(74) 代理人	110000040
(87) 国際公開日	平成14年9月6日(2002.9.6)		特許業務法人池内・佐藤アンドパートナーズ
審査請求日	平成17年2月15日(2005.2.15)	(72) 発明者	ジョーンズ、フィリップ、マシュー
(31) 優先権主張番号	0104717.4		イギリス、シービー1 3エーエル、ケン
(32) 優先日	平成13年2月26日(2001.2.26)		ブリッジ、セドウィック ストリート 1
(33) 優先権主張国	英国 (GB)		21

最終頁に続く

(54) 【発明の名称】 電子回路

(57) 【特許請求の範囲】

【請求項1】

D C 電源からエレクトロルミネセントランプへ高電圧交番電流を与えるための電子回路であって、

前記回路は、直列に配置された誘導性素子および出力スイッチング素子を備え、

前記出力スイッチング素子は、使用中、第1の状態と第2の状態との間で交番するように動作可能であり、それにより、前記第1の状態では、前記誘導性素子および前記出力スイッチング素子を介して電流路が設けられ、前記電流路は、前記出力スイッチング素子が前記第1の状態から前記第2の状態に変化するときに、前記誘導性素子が、エレクトロルミネセントランプを充電するための電圧を前記回路の出力において生成するように、前記第2の状態

10

で遮断され、前記回路は、前記出力スイッチング素子が前記第1の状態にある間、電流が前記出力から逆流するのを防止するように配置された出力ダイオードを備え、

前記回路はさらに、貯蔵コンデンサ、前記誘導性素子と直列の貯蔵スイッチング素子、および貯蔵ダイオードを備え、

前記貯蔵スイッチング素子は、第1の状態と第2の状態との間で交番するように動作可能であり、それにより、前記第1の状態では、前記エレクトロルミネセントランプから前記誘導性素子および前記貯蔵スイッチング素子を介して電流路が設けられ、前記電流路は、前記貯蔵スイッチング素子が前記第1の状態から前記第2の状態に変化するときに、前記誘導性素子が前記貯蔵コンデンサを充電するための電圧を生成するように、前記第2の状

20

態で遮断され、

前記貯蔵ダイオードは、前記貯蔵スイッチング素子が前記第 1 の状態にある間、前記貯蔵コンデンサから電流が逆流するのを防止するように配置され、

それによって、エネルギーは、前記誘導性素子および前記貯蔵スイッチング素子によって、前記エレクトロルミネセントランプから前記貯蔵コンデンサまで転送され、またエネルギーは、前記誘導性素子および前記出力スイッチング素子によって、前記貯蔵コンデンサから前記エレクトロルミネセントランプまで転送され、

DC 電源からの電流の供給を選択的に可能または不能にするように配置された供給セクタを更に備え、前記供給セクタは、前記エレクトロルミネセントランプから前記貯蔵コンデンサにエネルギーが転送されるときは、電流の供給を不能とすることを特徴とする電子回路。

10

【請求項 2】

前記貯蔵コンデンサは、前記エレクトロルミネセントランプの容量値よりも大きい容量値を有する請求項 1 記載の電子回路

【請求項 3】

前記誘導性素子は変圧器である請求項 1 または 2 記載の電子回路。

【請求項 4】

前記出力ダイオードは、前記貯蔵スイッチング素子と並列に配置されている請求項 1 から 3 のいずれか一項記載の電子回路。

【請求項 5】

前記出力ダイオードおよび前記貯蔵スイッチング素子は、単一の電界効果型トランジスタの形態である請求項 4 記載の電子回路。

20

【請求項 6】

前記貯蔵ダイオードは、前記出力スイッチング素子と並列に配置されている請求項 1 から 5 のいずれか一項記載の電子回路。

【請求項 7】

前記貯蔵ダイオードおよび前記出力スイッチング素子は、単一の電界効果型トランジスタの形態である請求項 6 記載の電子回路。

【請求項 8】

前記出力スイッチング素子および/または前記貯蔵スイッチング素子は、大地電位に直接接続されている請求項 1 から 7 のいずれか一項記載の電子回路。

30

【請求項 9】

前記回路はさらに、前記出力に接続されて、2つの並列リムを有するHブリッジを備え、各リムは、直列の第1のスイッチング素子と第2のスイッチング素子、および前記第1のスイッチング素子と前記第2のスイッチング素子との間のノードを有し、前記容量性負荷は、使用中、前記リムのそれぞれのノード間に接続され、

前記Hブリッジの前記スイッチング素子は、第1の条件では、一方のリムの前記第1のスイッチング素子および他方のリムの前記第2のスイッチング素子が導通して、前記出力から前記エレクトロルミネセントランプへと一方向に電流を供給し、第2の条件では、前記2つのリムの残りの2つのスイッチング素子が導通して、前記出力から前記エレクトロルミネセントランプへと反対方向に電流を供給するように交互に制御される請求項 1 から 8 のいずれか一項記載の電子回路。

40

【請求項 10】

前記Hブリッジは、前記エレクトロルミネセントランプからのエネルギーが前記貯蔵コンデンサに保存される間、前記第1の条件と前記第2の条件との間で切り替えられるように構成されている請求項 9 に記載の電子回路。

【請求項 11】

前記回路は、

a) 前記Hブリッジを前記第1の条件に切り替えるステップと、

b) 前記貯蔵コンデンサからのエネルギーを前記誘導性素子および前記出力スイッチン

50

グ素子によって前記エレクトロルミネセントランプに転送するステップと、  
 c) 前記エレクトロルミネセントランプからのエネルギーを前記誘導性素子および前記  
 貯蔵スイッチング素子によって前記貯蔵コンデンサに転送するステップと、  
 d) 前記Hブリッジを前記第2の条件に切り替えるステップと、  
 e) 前記貯蔵コンデンサからのエネルギーを前記誘導性素子および前記出力スイッチン  
 グ素子によって前記エレクトロルミネセントランプに転送するステップと、  
 f) 前記エレクトロルミネセントランプからのエネルギーを前記誘導性素子および前記  
 貯蔵スイッチング素子によって前記貯蔵コンデンサに転送するステップと、  
 g) 前記ステップa)からf)を繰り返すステップとに従って動作するように構成され  
 ている請求項9または10記載の電子回路。

10

## 【請求項12】

前記回路におけるエネルギー損失を補償するために、電流がDC電源から前記貯蔵部お  
 よび/または前記エレクトロルミネセントランプに供給される請求項1から11のいずれ  
 か一項記載の電子回路。

## 【請求項13】

前記供給セレクトアがスイッチを備えた請求項1に記載の電子回路。

## 【請求項14】

前記供給セレクトアがDC電流源を備えた請求項1に記載の電子回路。

## 【発明の詳細な説明】

## 【技術分野】

20

## 【0001】

本発明は、電子回路に関し、特に、エレクトロルミネセントランプなどの容量性負荷用  
 の高電圧電源において用いることができる電子回路に関する。

## 【背景技術】

## 【0002】

エレクトロルミネセントランプは、一般に、2つの電極間にドーピングされた硫化亜鉛  
 などの蛍光体材料の層を含む。少なくとも1つの電極を、ポリエステルまたはポリエチ  
 レンテレフタレート(PET)膜などの透明な基板上に設けられたインジウム錫酸化物(  
 ITO)などの透明な材料で構成することは有用である。ランプは、例えば、スクリーン  
 印刷によって電極層および蛍光体層を基板に堆積させることによって形成される。この場  
 合、不透明な電極は、導電性(例えば、銀が充填された)インクで形成される。エレクト  
 ロルミネセントデバイスの例は、WO00/72638およびWO99/55121に記載されている。

30

## 【0003】

上記の一般的な型のエレクトロルミネセントランプは、ランプの電極間に適切な周波数  
 の交番電圧を印加して蛍光体を励起することによって照明される。通常、エレクトロルミ  
 ネセントランプにおいて用いられる蛍光体は、数百ボルトの電圧を必要とする。典型的に  
 は、このようなエレクトロルミネセントランプは、100pFから1μFの範囲の容量値  
 を有する。

## 【0004】

40

本発明者らは、情報を表示するための選択的に照明可能な領域を有するエレクトロルミ  
 ネセントランプを含むエレクトロルミネセントディスプレイの開発に参与した。このよう  
 なディスプレイは、大型であり、可撓性であり、比較的安価であるという利点を有する。  
 このようなエレクトロルミネセントディスプレイに関して、本発明者らは、エレクトロル  
 ミネセントランプまたはディスプレイ用の簡単な電源構成を提供することを追及した。

## 【0005】

低電圧DC電源からより高い出力電圧を生成するための回路のタイプとして、「フライ  
 バックコンバータ」が知られている。このような回路は、直列に配置されたインダクタお  
 よび揺動スイッチを有する。揺動スイッチと並列に、ダイオードおよびコンデンサが直列  
 に配置されている。スイッチは、開状態と閉状態との間で揺動する。閉状態では、電流は

50

、DC電源からインダクタおよびスイッチを通して流れる。スイッチが開くと、電流路が遮断されるが、インダクタに伴う磁界によって電流は流れ続ける。従って、インダクタによって電流はダイオードを通して流れ、コンデンサを充電する。ダイオードは、スイッチが閉じている間、コンデンサが放電するのを防止する。従って、コンデンサは、DC電源電圧よりも高い電圧に充電され、この電圧において電流は、コンデンサから引き出される。

#### 【0006】

交番電流をフライバックコンバータから負荷に供給するために、Hブリッジをコンデンサと並列に設けることもできる。一般に、Hブリッジは、2つの並列なリムを有し、各リムは、第2のスイッチと直列に接続された第1のスイッチを有する。第1および第2のスイッチの間の各リム上にはノードがあり、負荷はリムのそれぞれのノードの間に接続されている。電流は、一方のリムの第1のスイッチおよび他方のリムの第2のスイッチを介して一方向に、そして残りの2つのスイッチを介して他方向に流れることができる。Hブリッジのスイッチは、電流が負荷を通過して、まず一方向に、次に他方向に流れるように動作する。

10

#### 【0007】

Hブリッジを用いて容量性負荷 $C_L$ に電源電圧 $V$ を供給するとき、動作サイクルの前半において、負荷 $C_L$ は、 $+V$ にある。Hブリッジが切り替わり負荷の極性を反転させると、電源電圧と負荷との間には $-2V$ の電位差がある。負荷には、電位差がなくなるまで、電源から電流が急速に供給されるが、これには、 $2C_L V^2$ のエネルギーが必要である。同様に、Hブリッジが、サイクルの終わりに、負荷を元の極性に戻すように切り替えられると、負荷を $+V$ に戻すためにさらに $2C_L V^2$ のエネルギーが必要である。

20

#### 【0008】

従って、Hブリッジの動作の各サイクルには $4C_L V^2$ のエネルギーが必要であることが理解される。効率が100%であると仮定し、 $f$ をHブリッジの繰り返し周波数とした場合、消費電力は $4C_L V^2 f$ である。これは、周波数および電圧が高い場合には、消費電力が著しく大きくなることを示している。

#### 【0009】

容量性負荷の急速充放電用の電流を供給するために、Hブリッジと並列に（上記のフライバックコンバータのコンデンサなどの）大容量の平滑コンデンサを設けることが有用である。平滑コンデンサは、Hブリッジの極性を切り替えることによって生じる大電流から電源を保護し、電源電圧が大幅に低下しなくなるのを確実にする。

30

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0010】

Hブリッジの極性が切り替えられると、エネルギーは容量性負荷の再充電において消費される。本発明者が求めることは、この消費エネルギーの低減にある。

#### 【課題を解決するための手段】

#### 【0011】

本発明は、DC電源からエレクトロルミネセントランプへ高電圧交番電流を与えるための電子回路を提供する。

40

#### 【0012】

この回路は、直列に配置された誘導性素子および出力スイッチング素子を有し、出力スイッチング素子は、使用中、第1の状態と第2の状態との間で交番するように動作可能であり、それにより、第1の状態では、誘導性素子および出力スイッチング素子を介して電流路が設けられ、電流路は、出力スイッチング素子が第1の状態から第2の状態に変化するとき、誘導性素子が、エレクトロルミネセントランプを充電するための電圧を回路の出力において生成するように、第2の状態では遮断され、前記回路は、出力スイッチング素子が第1の状態にある間、電流が出力から逆流するのを防止するように配置された出力ダイオードを有し、前記回路はさらに、貯蔵コンデンサ、誘導性素子と直列の貯蔵スイッチン

50

グ素子、および貯蔵ダイオードを有し、貯蔵スイッチング素子は、第1の状態と第2の状態との間で交番するように動作可能であり、それにより、第1の状態では、誘導性素子および貯蔵スイッチング素子を介してエレクトロルミネセントランプから電流路が設けられ、電流路は、貯蔵スイッチング素子が第1の状態から第2の状態に変化するとき、誘導性素子が貯蔵コンデンサを充電するための電圧を生成するように、第2の状態では遮断され、貯蔵ダイオードは、貯蔵スイッチング素子が第1の状態にある間、貯蔵コンデンサから電流が逆流するのを防止するように配置され、それによって、エネルギーは、誘導性素子および貯蔵スイッチング素子によって、エレクトロルミネセントランプから貯蔵コンデンサまで転送され、またエネルギーは、誘導性素子および出力スイッチング素子によって、貯蔵コンデンサからエレクトロルミネセントランプまで転送され、DC電源からの電流の供給を選択的に可能または不能にするように配置された供給セクタを更に備え、前記供給セクタは、前記エレクトロルミネセントランプから前記貯蔵コンデンサにエネルギーが転送されるときは、電流の供給を不能とする。

10

## 【0013】

このように、本発明によれば、充電されたエレクトロルミネセントランプに保存されるエネルギーは、回収されて貯蔵コンデンサに保存され、回路の全消費エネルギーが、既知のフライバックコンバータ構成と比較して低減される。

## 【0014】

貯蔵コンデンサは、任意の適切な容量値を有する。しかし、好ましくは、貯蔵コンデンサは、エレクトロルミネセントランプの容量値よりも大きな容量値を有する。このことは、エレクトロルミネセントランプに保存されるエネルギーを貯蔵コンデンサに転送し、かつはるかに低い電圧で保存することができ、それにより、貯蔵コンデンサの充電における電力損失が低減されるという利点を有する。貯蔵コンデンサは、エレクトロルミネセントランプの容量値の少なくとも10倍、または好ましくは少なくとも100倍であればよい。

20

## 【0015】

誘導性素子は、必要に応じて動作可能な任意の適切な構成要素であればよい。通常、誘導性素子は、50  $\mu$ Hから50 mHの範囲、例えば、470  $\mu$ Hのインダクタンスを有する。

## 【0016】

簡単な形態では、誘導性素子は、インダクタまたはコイルである。しかし、好ましい構成では、誘導性素子は変圧器である。変圧器を設けることにより、貯蔵コンデンサを含む回路の部分と、エレクトロルミネセントランプを含む回路の部分との間でのエネルギーの転送が、変圧器の2つの側の磁界の相互作用によって成し遂げられるという利点が得られる。これにより、エレクトロルミネセントランプから貯蔵コンデンサへと、また貯蔵コンデンサからエレクトロルミネセントランプへと直流電流が流れることはできない。このことは、このような電流の流れを調節するためのスイッチング構成なしに、前記回路を実現することができることを意味する。

30

## 【0017】

変圧器は、実質的に同一の一次および二次巻線を有する。しかし、エレクトロルミネセントランプに電気接続される二次巻線が一次巻線よりもターン数が多いのが有利である。これにより、変圧器は、貯蔵コンデンサからエレクトロルミネセントランプに転送される電圧を昇圧し、またエレクトロルミネセントランプから貯蔵コンデンサに転送される電圧を降圧するように作用する。二次巻線に対する一次巻線のターン数の比は、1から100の範囲であればよく、一般に10よりも大きい。

40

## 【0018】

出力スイッチング素子は、変圧器の一方の巻線と直列に配置され、貯蔵スイッチング素子は、変圧器の他方の巻線と直列に配置される。

## 【0019】

出力ダイオードは、回路の動作電圧の範囲にわたってのみ一方方向に電流の流れを可能に

50

する任意の適切なデバイスであればよく、それに応じて、本明細書では、「ダイオード」という用語を用いる。出力ダイオードの役割は、エレクトロルミネセントランプから誘導性素子に向かって電流が逆流しないように、DC電源電圧よりも高い電圧をエレクトロルミネセントランプに保存させることにある。貯蔵ダイオードは、回路の動作電圧の範囲にわたってのみ一方に電流の流れを可能にする任意の適切なデバイスであればよい。貯蔵ダイオードの役割は、貯蔵コンデンサから誘導性素子に向かって電流が逆流しないように、DC電源電圧よりも高い電圧を貯蔵コンデンサに保存させることにある。

【0020】

出力スイッチング素子および貯蔵スイッチング素子は、任意の適切なスイッチングデバイスであればよく、一般には、トランジスタである。好ましい構成では、スイッチング素子は、電界効果型トランジスタ(FET)である。特に好ましい構成では、出力スイッチング素子および貯蔵スイッチング素子は、nチャンネルFETである。

10

【0021】

特に有利な構成では、出力ダイオードは、貯蔵スイッチング素子と並列に配置される。特に、出力ダイオードおよび貯蔵スイッチング素子は、単一の電界効果型トランジスタの形態である。この場合、出力ダイオードは、電界効果型トランジスタを構成した際に付きものの寄生ダイオードによって得られる。

【0022】

同様に、貯蔵ダイオードは、出力スイッチング素子と並列に配置される。特に、貯蔵ダイオードおよび出力スイッチング素子は、単一の電界効果型トランジスタの形態である。この場合、貯蔵ダイオードは、電界効果型トランジスタを構成した際に付きものの寄生ダイオードによって得られる。

20

【0023】

有利なのは、出力スイッチング素子および/または貯蔵スイッチング素子が大地電位に直接接続されることである。この構成によれば、スイッチング素子は、高電圧で切り替えを行うことができる必要はなく、これにより回路の設計が簡単になる。

【0024】

出力貯蔵スイッチング素子および/または貯蔵スイッチング素子の動作は、任意の適切な手段で制御される。好ましい構成では、制御電圧が、それぞれのスイッチング素子、例えばFETのゲートに印加される。制御電圧は、パルス幅変調信号としてもよい。通常、制御電圧の周波数は、10から100kHzの範囲である。前記回路はさらに、制御電圧を生成するように構成された発振器を含んでもよい。

30

【0025】

本発明による前記回路は、エレクトロルミネセントランプに変動電圧を直接供給するために用いられる。しかし、好ましい構成では、前記回路には、交番電流をエレクトロルミネセントランプに供給するために、Hブリッジが設けられる。

【0026】

このように、前記回路は、2つの並列リムを有するHブリッジを含んでもよい。各リムは、第2のスイッチング素子と直列の第1のスイッチング素子、および第1のスイッチング素子と第2のスイッチング素子との間のノードを有する。エレクトロルミネセントランプは、使用中、リムのそれぞれのノード間に接続される。Hブリッジのスイッチング素子は、第1の条件では、一方のリムの第1のスイッチング素子および他方のリムの第2のスイッチング素子が導通して、出力からエレクトロルミネセントランプへと一方向に電流を供給し、第2の条件では、リムの残りの2つのスイッチング素子が導通して、出力からエレクトロルミネセントランプへと反対方向に電流を供給するように交互に制御される。

40

【0027】

平滑コンデンサは、Hブリッジのスイッチング素子の不完全な切り替えを補うために、Hブリッジと並列に設けられる。しかし、スイッチングコンデンサの容量値は小さく(例えば、エレクトロルミネセントランプの容量値の50%未満、好ましくはエレクトロルミネセントランプの容量値の10%と20%との間に)保たれるのが望ましい。

50

## 【0028】

Hブリッジのスイッチング素子は、任意の適切なスイッチングデバイスであればよく、一般に、トランジスタである。好ましい構成では、スイッチング素子は、電界効果型トランジスタ(FET)である。特に好ましい構成では、第1のスイッチング素子は、pチャネルFETであり、第2のスイッチング素子は、nチャネルFETである。

## 【0029】

Hブリッジのスイッチング素子の動作は、任意の適切な手段によって制御される。好ましい構成では、極性電圧が、スイッチング素子、例えばFETのゲートに印加される。極性電圧は、パルス幅変調信号であってもよい。このように、回路はさらに、極性電圧を生成するように構成された発振器を含んでもよい。特に都合のよい構成では、発振器からの信号を用いて、貯蔵スイッチング素子および/または出力スイッチング素子用の制御電圧を生成して、随意に分周器によってコンバータおよびHブリッジを同期動作させることもできる。通常、極性電圧の周波数は、50Hzから10kHzの範囲である。

## 【0030】

本発明による前記回路は、Hブリッジ構成と組み合わせて用いた場合に特に有用である。なぜなら、Hブリッジの極性は、エレクトロルミネセントランプからのエネルギーが貯蔵コンデンサに保存されている間に切り替えることができるからである。このように、Hブリッジは、エレクトロルミネセントランプの電圧がほとんどないまたは全くない間に切り替えられ、これにより、エネルギーの損失は低減し、回路の設計は大幅に簡略化される。

## 【0031】

前記回路は、a) Hブリッジを第1の条件に切り替えるステップと、b) 貯蔵コンデンサからのエネルギーを誘導性素子および出力スイッチング素子によってエレクトロルミネセントランプに転送するステップと、c) エレクトロルミネセントランプからのエネルギーを誘導性素子および貯蔵スイッチング素子によって貯蔵コンデンサに転送するステップと、d) Hブリッジを第2の条件に切り替えるステップと、e) 貯蔵コンデンサからのエネルギーを誘導性素子および出力スイッチング素子によってエレクトロルミネセントランプに転送するステップと、f) エレクトロルミネセントランプからのエネルギーを誘導性素子および貯蔵スイッチング素子によって貯蔵コンデンサに転送するステップとに従って動作するよう構成される。

## 【0032】

ステップa)からf)は、交番電圧でエレクトロルミネセントランプを駆動するために繰り返される。

## 【0033】

前記回路におけるエネルギー損失を補償するために、電流がDC電源から貯蔵コンデンサおよび/またはエレクトロルミネセントランプに供給される。特に、エレクトロルミネセントランプは、初期に、誘導性素子および出力スイッチング素子によってDC電源から充電される。

## 【0034】

通常、DC電源は、100V未満、例えば2から24Vの範囲の電圧を有する。エレクトロルミネセントランプは、電源電圧の5から500倍の間のピーク電圧に充電される。通常、ピーク電圧は、電源電圧の10から100倍の範囲にある。

## 【0035】

出力スイッチング素子は、貯蔵スイッチング素子と同じ周波数で、第1の状態と第2の状態との間で交番するように構成される。しかし、出力スイッチング素子は、貯蔵スイッチング素子が第1の状態と第2の状態との間で交番する周波数とは異なる周波数で、第1の状態と第2の状態との間で交番するように構成してもよい。出力スイッチング素子は、Hブリッジが第1の状態と第2の状態との間で交番する周波数の倍数である周波数で、第1の状態と第2の状態との間で交番するように構成してもよい。この場合、コンバータおよびHブリッジのスイッチング素子へのスイッチング信号は、同じ発振器から、例えば分

10

20

30

40

50

割器を用いて生成される。

【0036】

好ましい構成では、供給セレクトは、スイッチまたはDC電流源を備える。

【発明を実施するための最良の形態】

【0037】

以下、本発明のいくつかの実施形態について、単なる例として、添付の図面を参照しながら説明する。

【0038】

以下で説明する実施形態において、対応する参照符号は、対応する構成要素を示すために用いられている。

10

【0039】

図1aを参照すると、Hブリッジを組み入れた電子回路が示されている。この回路は、ダイオードDおよびHブリッジ構成Hと直列の電流源Iを有する。平滑コンデンサ $C_S$ が、Hブリッジ構成Hと並列に設けられ、大地電位に接続されている。

【0040】

図1aにおけるHブリッジ構成Hは、明瞭化のため、簡単なスイッチとして示される4つのスイッチ素子 $S_A$ から $S_D$ を有する。実際の回路では、スイッチ $S_A$ から $S_D$ は、電界効果型トランジスタ(FET)によって得られる。Hブリッジは、直列に配置された2つのスイッチ $S_A$ と $S_D$ 、 $S_C$ と $S_B$ をそれぞれ有する2つの並列なリムから構成される。エレクトロミネセントランプの形態の容量性負荷 $C_L$ は、リムのスイッチ間にある各リムのノードにおいてHブリッジのリム間に接続されている。Hブリッジは、一端が大地電位に接続されている。

20

【0041】

スイッチ $S_A$ から $S_D$ の位置は、極性電圧 $V_p$ によって制御され、その経時的変化は、図1aおよび図1bに示されている。 $V_p$ が低いとき、スイッチ $S_A$ および $S_B$ は開かれて導通せず、スイッチ $S_C$ および $S_D$ は閉じられて導通する。この状況は図1aに示されている。 $V_p$ が高いと、スイッチ $S_A$ および $S_B$ は閉じられて導通し、一方、スイッチ $S_C$ および $S_D$ が開かれて導通しない。この状況は、図1bに例示されている。

【0042】

以下、図1aおよび図1bに示される回路の動作について説明する。電流源Iとして示されるフライバックコンバータまたはフォワードコンバータなどのコンバータは、ダイオードDを介して、電流を平滑コンデンサ $C_S$ および容量性負荷 $C_L$ に供給する。容量性負荷 $C_L$ が充電される方向は、スイッチ $S_A$ から $S_D$ の位置によって決定される。平滑コンデンサ $C_S$ および容量性負荷 $C_L$ は、電流源Iが電流の供給を停止するまで充電され続ける。この結果、平滑コンデンサ $C_S$ および容量性負荷 $C_L$ の電圧は上昇する。コンデンサからの逆方向電流の流れは、ダイオードDによって阻止される。

30

【0043】

このように、容量性負荷 $C_L$ が負荷電圧 $V_L$ に完全に充電されると、その電荷は $C_L V_L$ となり、平滑コンデンサの電荷は $C_S V_L$ となる。図1bに示されるように、極性電圧 $V_p$ が上昇すると、平滑コンデンサ $C_S$ および電流源に対する、充電された容量性負荷 $C_L$ の極性は反転される。従って、図1bにおけるY点は、大地電位に対して電位 $-V_L$ になるのに対して、X点における電位は、大地電位に対して $+V_L$ になる。この電位差により、XおよびY点が同じ電位になるまで電流は流れ続ける。

40

【0044】

図2aおよび図2bは、容量性負荷を高電圧に充電するためのフライバックコンバータの構成を示す。図2に示されるフライバックコンバータは、簡略化のために、Hブリッジのない容量性負荷 $C_L$ が示されているが、図1に示されるHブリッジ構成Hと共に用いられる。

【0045】

図2aに示されるように、フライバックコンバータは、インダクタLおよびスイッチS

50

と直列のDC電源を有する。スイッチSは、インダクタと大地電位との間に接続されている。実際の構成では、スイッチSは、電界効果型トランジスタにより得られる。しかし、明瞭化のため、図2aおよび図2bでは、スイッチSは、単純なスイッチとして示されている。

【0046】

スイッチSと並列に、容量性負荷 $C_L$ と直列のダイオードDが設けられている。容量性負荷 $C_L$ は、ダイオードと大地電位との間に配置されている。

【0047】

スイッチSは、図2aに示されるように、経時的に変化するスイッチ電圧 $V_S$ によって制御される。スイッチ電圧 $V_S$ が高いと、スイッチSは閉じられて導通する。この状況は、図2aに示されている。スイッチ電圧 $V_S$ が低いと、スイッチSは開かれて導通しない。この状況は図2bに示されている。

10

【0048】

図2aおよび図2bに示される回路は、以下のように動作する。図2aに示されるように、スイッチ電圧 $V_S$ が高い間、電流Iは、DC電源からインダクタLおよび閉じられたスイッチSを通して大地へと流れる。容量性負荷 $C_L$ の電圧がDC電源電圧よりも高いと想定すると、電流はダイオードDを通して流れない。

【0049】

図2bに示されるように、スイッチ電圧 $V_S$ が低下すると、インダクタLおよびスイッチSを介した電流路は、開かれたスイッチSによって遮断される。しかし、インダクタLに伴う磁界に保存されたエネルギーにより、電流Iは流れ続け、インダクタLは十分に高い電圧を生成し、電流IはダイオードDを通して流れて容量性負荷 $C_L$ を充電する。このように、スイッチ電圧 $V_S$ が高から低へと遷移する度に、図2bに示されるように、容量性負荷 $C_L$ の電圧 $V_L$ は上昇する。ダイオードDは、スイッチSが閉じられているとき、電流が容量性負荷 $C_L$ から大地またはDC電源へと流れるのを防止する。

20

【0050】

従って、容量性負荷 $C_L$ は、交番スイッチ電圧 $V_S$ をスイッチSに印加することにより、任意の所望の電圧に充電可能であることがわかる。

【0051】

図3aから図3cは、本発明による改善されたフライバックコンバータを示す。同様に、この構成もまた、図1に示されるHブリッジと共に用いられるが、簡略化のため、容量性負荷 $C_L$ に直接接続されている回路が示されている。この構成は、インダクタLと直列のDC電源を有するという点で、図2の構成と同様である。インダクタLはまた、スイッチ $S_1$ と直列であり、スイッチ $S_1$ はインダクタLと大地電位との間に接続され、図2におけるスイッチSに対応する。スイッチ $S_1$ と並列なのは、図2のダイオードDに対応する出力ダイオード $D_1$ と容量性負荷 $C_L$ である。容量性負荷 $C_L$ は、一方の側が大地電位に接続されている。

30

【0052】

図2に示される回路の構成要素に対応する構成要素に加えて、図3の構成はまた、出力ダイオードバイパススイッチ $S_2$ を含む。出力ダイオードバイパススイッチ $S_2$ は、閉じられているとき、出力ダイオード $D_1$ をバイパスして、電流を容量性負荷 $C_L$ からインダクタLへと流させる。

40

【0053】

DC電源とインダクタLとの間には、容量性負荷 $C_L$ 、出力ダイオード $D_1$ 、出力ダイオードバイパススイッチ $S_2$ 、および出力スイッチ $S_1$ の構成と実質的にミラー関係にある構成部品が配置されている。従って、貯蔵スイッチ $S_3$ が、インダクタLと大地電位との間に設けられている。貯蔵スイッチ $S_3$ と並列に、貯蔵コンデンサ $C_R$ が設けられている。貯蔵コンデンサ $C_R$ もまた、一方の側が大地電位に接続されている。DC電源とインダクタLとの間には、貯蔵コンデンサ $C_R$ からインダクタLを通して電流が流れるのを防止するために、貯蔵ダイオード $D_2$ が配置されている。貯蔵ダイオードバイパススイッチ $S_4$ が、

50

インダクタ $L$ を通して貯蔵コンデンサ $C_R$ の放電を選択的に可能にするために、貯蔵ダイオード $D_2$ と並列に設けられている。電源スイッチ $S_5$ が、回路への電流の供給を選択的に許可また禁止するために、DC電源と直列に設けられている。

【0054】

図3 aから図3 cに示される回路は、容量性負荷 $C_L$ からのエネルギーが貯蔵コンデンサ $C_R$ に保存されるように、容量性負荷 $C_L$ をDC電源よりも高い電圧に充電した後、容量性負荷 $C_L$ の放電を行うことができる。次に、容量性負荷 $C_L$ に対して、貯蔵コンデンサ $C_R$ から再充電することができる。このように、容量性負荷 $C_L$ に対して、エネルギーを大幅に無駄にせずに、充電および放電を行うことができる。

【0055】

図3 aから図3 cに示される回路は、以下のように動作する。図3 aに示されるように、電源スイッチ $S_5$ および貯蔵ダイオードバイパススイッチ $S_4$ は、閉じられて、DC電源からインダクタ $L$ を介した電流路が得られる。貯蔵スイッチ $S_3$ および出力ダイオードバイパススイッチ $S_2$ は、開かれている。従って、この状態における回路は、図2 aおよび図2 bに示される回路と実質的に電氣的に等価であることがわかる。従って、出力スイッチ $S_1$ は、図2 aおよび図2 bに関連して説明したものと対応して、容量性負荷 $C_L$ を所望の電圧に充電するために、開位置と閉位置との間で脈動する。

【0056】

容量性負荷 $C_L$ の放電を行うために、電源スイッチ $S_5$ および貯蔵ダイオードバイパススイッチ $S_4$ は、開状態に保持される。出力スイッチ $S_1$ は開状態に保持され、また出力ダイオードバイパススイッチ $S_2$ は閉状態に保持されるため、容量性負荷 $C_L$ からインダクタ $L$ を介した電流路が形成される。貯蔵スイッチ $S_3$ は、容量性負荷 $C_L$ から電流を引き出しながら、図2に関連して説明したように、貯蔵コンデンサ $C_R$ を充電するために脈動する。

【0057】

図3 cに示されるように、容量性負荷 $C_L$ に対して、貯蔵コンデンサ $C_R$ から再充電が行われる。この場合、容量性負荷がDC電源から充電されると、スイッチ $S_1$ から $S_4$ の構成は、図3 aの構成と同じである。しかし、この場合、電源スイッチ $S_5$ は、電流がDC電源から引き出されないように開状態に保持される。

【0058】

このように、図3に示される回路は、負荷からのエネルギーを捨てずに、容量性負荷に対して充電および放電を行うことが可能であることがわかる。

【0059】

図4は、大地電位への接続を必要としない、図3の実施形態の代替構成を示す。この構成によれば、接続が容量性負荷 $C_L$ と貯蔵スイッチ $S_3$ との間でなされ、また接続が貯蔵コンデンサ $C_R$ と出力スイッチ $S_1$ との間でなされる。回路の動作は、図3 aから図3 cに示される回路の動作と同様であるが、この構成では、出力スイッチ $S_1$ および貯蔵スイッチ $S_3$ は、一方が開かれているとき、他方が閉じられ、また一方が閉じられているとき、他方が開かれるように逆位相で動作するように構成されている点を除く。

【0060】

図5 aから図5 cは、インダクタ $L$ の代わりに変圧器 $T$ を用いた本発明の他の実施形態を示す。この構成は、貯蔵コンデンサ $C_R$ と容量性負荷 $C_L$ との間に直流経路が存在せず、これにより回路内で必要とされるスイッチの数が削減されるという利点を有する。

【0061】

回路は、変圧器 $T$ によって誘導結合される2つの半体から構成される。回路の一方の半体は、直列に接続された貯蔵コンデンサ $C_R$ 、変圧器 $T$ の一次巻線、および出力スイッチ $S_1$ からなる。貯蔵ダイオード $D_2$ は、出力スイッチ $S_1$ と並列に設けられている。DC電源は、電源スイッチ $S_5$ と直列で、貯蔵コンデンサ $C_R$ と並列に設けられている。

【0062】

回路の他の半体は、変圧器 $T$ の二次巻線および貯蔵スイッチ $S_3$ と、それらに直列の容量性負荷 $C_L$ からなる。出力ダイオード $D_1$ は、出力スイッチ $S_3$ と並列に設けられている

10

20

30

40

50

。一次および二次巻線は、二次巻線に誘導される電流の方向が一次巻線に誘導される電流の方向とは反対になるように構成されている。

【0063】

図5 aから図5 cに示される回路の動作は以下の通りである。図5 aに示されるように、DC電源から容量性負荷 $C_L$ を充電するために、電源スイッチ $S_5$ は閉じられて、貯蔵スイッチ $S_3$ は開かれる。出力スイッチ $S_1$ が脈動するため、エネルギーが、変圧器Tの巻線の誘導結合によって、変圧器の貯蔵部側から容量性負荷 $C_L$ に転送される。このようにして、容量性負荷 $C_L$ は、高電圧に充電される。

【0064】

容量性負荷 $C_L$ の放電を行うために、電源スイッチ $S_5$ は開状態に保持され、出力スイッチ $S_1$ も開状態に保持され、貯蔵スイッチ $S_3$ は脈動して、エネルギーが変圧器T内の誘導結合によって容量性負荷 $C_L$ から貯蔵コンデンサ $C_R$ に転送される。この状況は図5 bに示される。

【0065】

エネルギーを貯蔵コンデンサ $C_R$ から容量性負荷 $C_L$ に転送するために、電源スイッチ $S_5$ は、開状態に保持され、貯蔵スイッチ $S_3$ も開状態に保持され、出力スイッチ $S_1$ は脈動して、エネルギーが変圧器T内の誘導結合によって貯蔵コンデンサ $C_R$ から容量性負荷 $C_L$ に転送される。

【0066】

図5の簡単な構成により、容量性負荷 $C_L$ は高電圧に充電され、また容量性負荷 $C_L$ からのエネルギーは貯蔵コンデンサ $C_R$ に逆転送されるため、エネルギー損失を最小限に抑えられることがわかる。

【0067】

図6は、本発明の好ましい実施形態による回路を示す。この回路は、図5の構成および図1のHブリッジの特徴を組み合わせたものである。

【0068】

図6に示される回路は、変圧器Tの一次巻線およびnチャネルFETと、それらと直列の、約 $1\mu\text{F}$ の容量値を有する貯蔵コンデンサ $C_R$ とから構成される。nチャネルFETは、出力スイッチ $S_1$ を構成し、またFETを構成した際に付きものの寄生ダイオードによる貯蔵ダイオード $D_2$ も構成する。nチャネルFET  $S_1$ のゲートには、順方向電圧信号 $V_F$ が供給される。

【0069】

DC電源は、電流 $I_S$ を供給するための貯蔵コンデンサ $C_R$ と並列に配置されている。

【0070】

図6に示される回路はさらに、変圧器Tの二次巻線およびHブリッジHと直列の別のnチャネルFETを有する。このnチャネルFETは、貯蔵スイッチ $S_3$ と、FETの寄生ダイオードによる出力ダイオード $D_1$ とを構成する。FET  $S_3$ のゲートには、逆方向電圧 $V_R$ が供給される。

【0071】

平滑コンデンサ $C_S$ が、HブリッジHと並列に設けられ、約 $1\text{nF}$ の容量値を有する。

【0072】

HブリッジHは2つの並列なリムから構成される。第1のリムは、nチャネルFET  $S_D$ と直列のpチャネルFET  $S_A$ を有する。2つのFET  $S_A$ とFET  $S_D$ との間には、約 $10\text{nF}$ の容量値を有するエレクトロルミネセントランプである容量性負荷 $C_L$ 用の接続がある。FET  $S_A$ およびFET  $S_D$ のゲートには、極性電圧 $V_p$ が供給される。Hブリッジの他のリムは、nチャネルFET  $S_B$ と直列のpチャネルFET  $S_C$ を有する。容量性負荷 $C_L$ は、2つのFET  $S_C$ とFET  $S_B$ との間の点に接続されている。FET  $S_C$ とFET  $S_B$ のゲートには、インバータINVにより極性電圧 $V_p$ の反転電圧が供給される。

【0073】

10

20

30

40

50

図6の電圧グラフにより示されているように、回路の1サイクルは、4つの別個の段階a、b、cおよびdを含む。段階aでは、極性電圧 $V_p$ は低いため、FET  $S_C$ およびFET  $S_D$ は導通しないが、FET  $S_A$ およびFET  $S_B$ は導通する。逆方向電圧 $V_R$ は低いため、貯蔵FET  $S_3$ は導通しない。順方向電圧 $V_F$ は脈動するため、出力FET  $S_1$ は導通および非導通を交互に行う。この結果、変圧器Tの一次巻線を通る変動電流は、二次巻線に電流を誘導し、FET  $S_A$ を介して、平滑コンデンサ $C_S$ および容量性負荷 $C_L$ を充電する。図6の矢印方向における容量性負荷 $C_L$ の両端電圧 $V_L$ は、X点における電圧 $V_{HV}$ のように、容量性負荷 $C_L$ の電荷が増大するため上昇する。

【0074】

段階bでは、順方向電圧 $V_F$ は低く保持されるため、出力FET  $S_1$ は導通しない。極性電圧 $V_p$ は低いままであるため、FET  $S_C$ およびFET  $S_D$ は導通しないが、FET  $S_A$ およびFET  $S_B$ は導通し続ける。逆方向電圧 $V_R$ は脈動するため、逆方向電圧 $V_R$ が高いと、電流は、容量性負荷 $C_L$ からFET  $S_A$ を介して変圧器Tの二次巻線および貯蔵FET  $S_3$ を通して大地へと流れる。順方向電圧 $V_F$ が低くなると、貯蔵FET  $S_3$ は、導通が停止され、変圧器Tの二次巻線におけるエネルギーにより、一次巻線に電流が流されて貯蔵コンデンサ $C_R$ は充電される。この結果、容量性負荷 $C_L$ の両端電圧 $V_L$ は、X点における電圧 $V_{HV}$ のように低下する。

【0075】

段階cでは、極性電圧 $V_p$ は高くなるため、FET  $S_A$ およびFET  $S_B$ は導通を停止し、FET  $S_C$ および $S_D$ は導通し始める。従って、X点に対する容量性負荷 $C_L$ の極性は反転される。しかし、この極性の変化が発生すると、容量性負荷 $C_L$ の電荷は、小さくなることに留意されたい。このようにして、Hブリッジの極性が切り替えられる際に、大幅な電流を引き出すことが不要になる。

【0076】

段階cの間、逆方向電圧 $V_R$ は低いため、貯蔵FET  $S_3$ は導通しない。順方向電圧 $V_F$ は脈動するため、電流が貯蔵コンデンサ $C_R$ から変圧器Tの一次巻線を通して間欠的に引き出され、電流を二次巻線に誘導し、容量性負荷 $C_L$ を充電する。しかし、FET  $S_A$ およびFET  $S_B$ ではなくFET  $S_C$ およびFET  $S_D$ が導通しているため、容量性負荷 $C_L$ は、段階aの電流とは反対方向の電流で充電され、X点における電圧 $V_{HV}$ に対して負の電圧が容量性負荷 $C_L$ に与えられる。

【0077】

段階dでは、容量性負荷 $C_L$ は放電され、エネルギーは、段階bと同様に、貯蔵コンデンサ $C_R$ に保存される。

【0078】

段階dと段階aの繰り返しとの間で、極性電圧 $V_p$ は低くなる。これもまた、容量性負荷 $C_L$ の電圧が小さい間に生じるため、大幅な電流を引き出すことが不要になる。

【0079】

このように、本構成によれば、エレクトロルミネセントランプ用の、簡単でエネルギー効率の良好な電源が提供されることがわかる。

【0080】

要約すると、エレクトロルミネセントランプなどの容量性負荷用の高電圧AC電源回路には、直列の誘導性部品および出力FETが含まれる。この出力FETが脈動することで、誘導性部品が、Hブリッジを介して容量性負荷を充電するための電圧を生成できる。出力FETが閉じられている間、ダイオードによって、電流が容量性負荷から放電するのが防止される。回路はまた、誘導性部品と直列の貯蔵コンデンサおよび貯蔵FETを有する。この貯蔵FETが脈動することで、誘導性部品が、エネルギーを容量性負荷から転送することにより貯蔵コンデンサを充電するための電圧を生成できる。貯蔵FETが閉じられている間、ダイオードによって、電流が貯蔵コンデンサから放電されるのが防止される。エネルギーは、容量性負荷から貯蔵コンデンサに転送され、再び戻り、回路の動作中に捨てなければならないエネルギーの量が低減される。

10

20

30

40

50

【図面の簡単な説明】

【0081】

【図1a】本発明で用いられるHブリッジの動作を示す図

【図1b】本発明で用いられるHブリッジの動作を示す図

【図2a】フライバックコンバータの動作を例示する図

【図2b】フライバックコンバータの動作を例示する図

【図3a】本発明の実施形態の動作を例示する図

【図3b】本発明の実施形態の動作を例示する図

【図3c】本発明の実施形態の動作を例示する図

【図4】図3の実施形態の代替形態の構成を例示する図

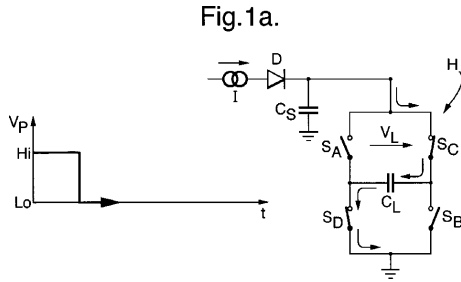
【図5a】本発明の他の実施形態の動作を例示する図

【図5b】本発明の他の実施形態の動作を例示する図

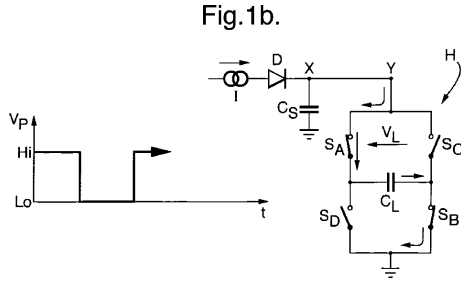
【図5c】本発明の他の実施形態の動作を例示する図

【図6】本発明の好ましい実施形態の動作を例示する図

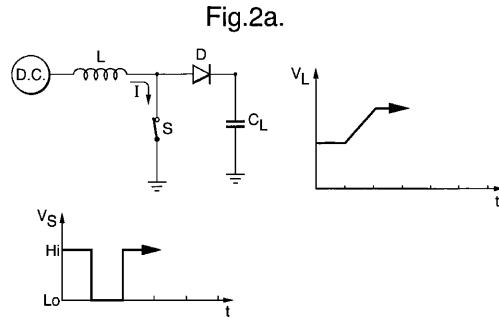
【図1a】



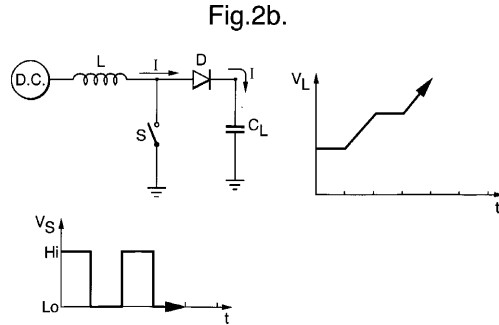
【図1b】



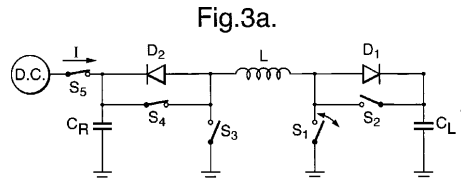
【図2a】



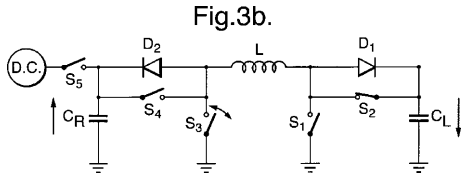
【図2b】



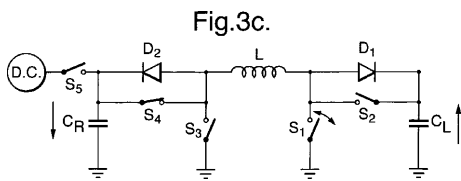
【図3a】



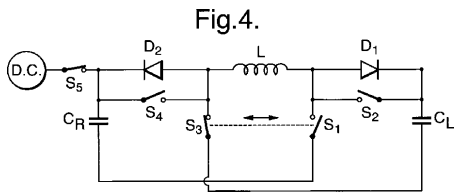
【 図 3 b 】



【 図 3 c 】

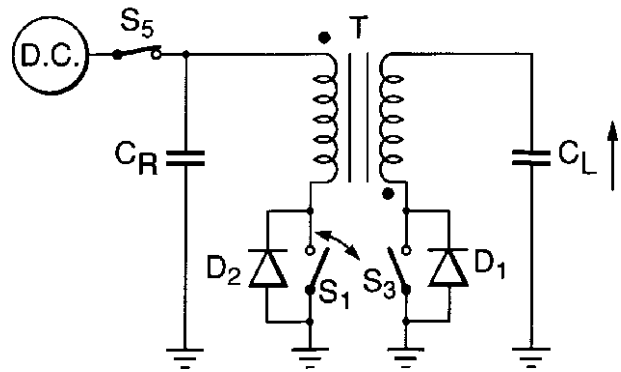


【 図 4 】



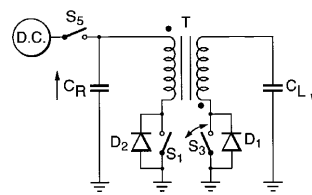
【 図 5 a 】

Fig.5a.



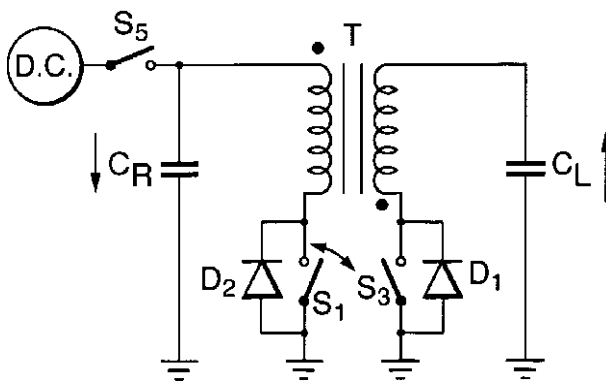
【 図 5 b 】

Fig.5b.



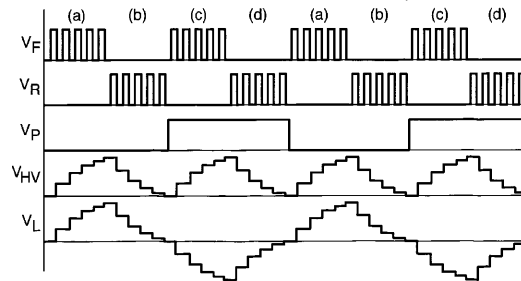
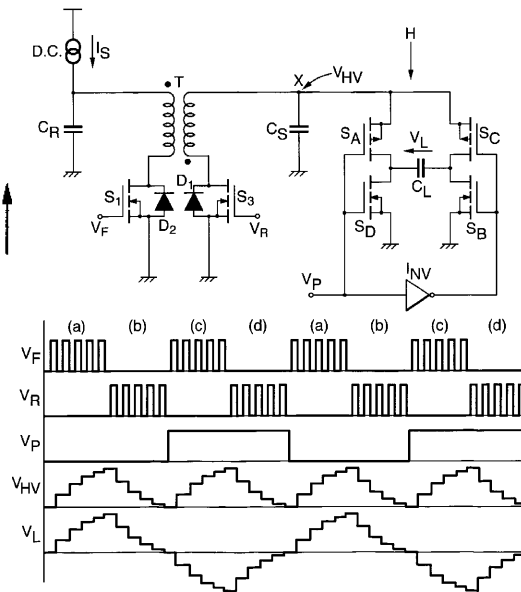
【 図 5 c 】

Fig.5c.



【 図 6 】

Fig.6.



---

フロントページの続き

(72)発明者 フライヤー、クリストファー、ジェイムス、ニュートン  
イギリス、シービー4 8エスディー、ケンブリッジシャー、コッテナム、ハイ ストリート 1  
4 9

審査官 濱野 隆

(56)参考文献 米国特許第05594629(US,A)  
米国特許第06069804(US,A)  
特開平06-225546(JP,A)  
特開平08-083683(JP,A)  
実開昭01-145086(JP,U)  
特開平05-036477(JP,A)  
特開平11-204255(JP,A)  
特開2000-030860(JP,A)  
特開2000-243560(JP,A)  
米国特許第05770923(US,A)  
米国特許第05861719(US,A)

(58)調査した分野(Int.Cl., DB名)

H05B 33/08