I707405

(19)中華民國智慧財產局

(12)發明說明書公告本　**(11)證書號數：TW I707405 B**

(45)公告日： 中華民國 109 (2020) 年 10 月 11 日

(21)申請案號：108120329　(22)申請日： 中華民國 99 (2010) 年 09 月 01 日

(51)Int. Cl.：　*H01L21/336 (2006.01)*　*H01L29/786 (2006.01)*

G02F1/136 (2006.01)　*H01L27/32 (2006.01)*

(30)優先權：2009/09/04　日本　2009-204972

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)
日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP) ；坂田淳一郎 SAKATA, JUNICHIRO (JP) ；坂倉真之 SAKAKURA, MASAYUKI (JP) ；及川欣聰 OIKAWA, YOSHIAKI (JP) ；岡崎健一 OKAZAKI, KENICHI (JP) ；丸山穗高 MARUYAMA, HOTAKA (JP)

(74)代理人：林志剛

(56)參考文獻：

JP　2007-250983A　JP　2009-021612A

JP　2009-049223A

審查人員：張展溢

申請專利範圍項數：10 項　圖式數：26　共 145 頁

(54)名稱

發光裝置及其製造方法

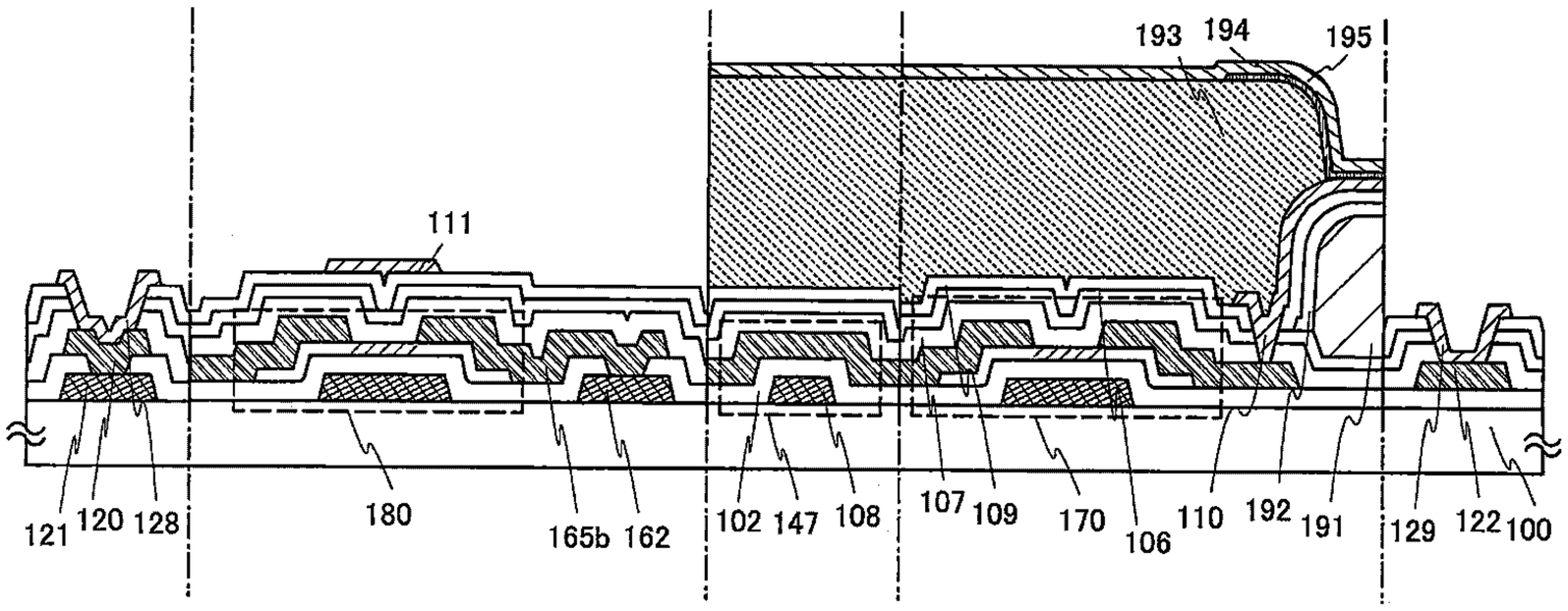
(57)摘要

目的係為了提高發光裝置的可靠性。發光裝置在一基板上具有：驅動器電路部，其包括用於驅動器電路之電晶體；及像素部，其包括用於像素之電晶體。用於該驅動器電路之該電晶體和用於該像素之該電晶體為反向交錯式電晶體，其各個包括與氧化物絕緣層的一部分接觸之氧化物半導體層。在該像素部中，濾色器層和發光元件係設置在該氧化物絕緣層上。在用於該驅動器電路的該電晶體中，與閘極電極層和該氧化物半導體層重疊之導電層係設置在該氧化物絕緣層上。該閘極電極層、源極電極層、和汲極電極層係使用金屬導電膜所形成。

An object is to improve reliability of a light-emitting device. A light-emitting device has a driver circuit portion including a transistor for a driver circuit and a pixel portion including a transistor for a pixel over one substrate. The transistor for the driver circuit and the transistor for the pixel are inverted staggered transistors each including an oxide semiconductor layer in contact with part of an oxide insulating layer. In the pixel portion, a color filter layer and a light-emitting element are provided over the oxide insulating layer. In the transistor for the driver circuit, a conductive layer overlapping with a gate electrode layer and the oxide semiconductor layer is provided over the oxide insulating layer. The gate electrode layer, a source electrode layer, and a drain electrode layer are formed using metal conductive films.

指定代表圖：

圖1



符號簡單說明：

100・・・基板

102・・・閘極電極層

106・・・保護絕緣層

107・・・氧化物絕緣膜

108・・・電容器配線層

109・・・保護絕緣層

110・・・電極層

111・・・導電層

120・・・連接電極

121・・・終端

122・・・終端

128・・・終端電極

129・・・終端電極

147・・・電容器

162・・・導電層

165b・・・汲極電極層

170・・・薄膜電晶體

180・・・薄膜電晶體

191・・・濾色器層

192・・・保護層

193・・・隔板

194・・・電致發光層

195・・・電極層

公告本

I707405

發明摘要

【發明名稱】(中文/英文)

發光裝置及其製造方法

LIGHT-EMITTING DEVICE AND METHOD FOR MANUFACTURING THE SAME

【中文】

目的係為了提高發光裝置的可靠性。發光裝置在一基板上具有：驅動器電路部，其包括用於驅動器電路之電晶體；及像素部，其包括用於像素之電晶體。用於該驅動器電路之該電晶體和用於該像素之該電晶體為反向交錯式電晶體，其各個包括與氧化物絕緣層的一部分接觸之氧化物半導體層。在該像素部中，濾色器層和發光元件係設置在該氧化物絕緣層上。在用於該驅動器電路的該電晶體中，與閘極電極層和該氧化物半導體層重疊之導電層係設置在該氧化物絕緣層上。該閘極電極層、源極電極層、和汲極電極層係使用金屬導電膜所形成。

【英文】

An object is to improve reliability of a light-emitting device. A light-emitting device has a driver circuit portion including a transistor for a driver circuit and a pixel portion including a transistor for a pixel over one substrate. The transistor for the driver circuit and the transistor for the pixel are inverted staggered transistors each including an oxide semiconductor layer in contact with part of an oxide insulating layer. In the pixel portion, a color filter layer and a light-emitting element are provided over the oxide insulating layer. In the transistor for the driver circuit, a conductive layer overlapping with a gate electrode layer and the oxide semiconductor layer is provided over the oxide insulating layer. The gate electrode layer, a source electrode layer, and a drain electrode layer are formed using metal conductive films.

【代表圖】

【本案指定代表圖】：第(１)圖。

【本代表圖之符號簡單說明】：

100：基板　　102：閘極電極層

106：保護絕緣層　　107：氧化物絕緣膜

108：電容器配線層　　109：保護絕緣層

110：電極層　　111：導電層

120：連接電極　　121：終端

122：終端　　128：終端電極

129：終端電極　　147：電容器

162：導電層　　165b：汲極電極層

170：薄膜電晶體　　180：薄膜電晶體

191：濾色器層　　192：保護層

193：隔板　　194：電致發光層

195：電極層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】(中文/英文)

發光裝置及其製造方法

LIGHT-EMITTING DEVICE AND METHOD FOR MANUFACTURING THE SAME

【技術領域】

本發明係相關於發光裝置，其包括含有有機化合物作為發光層之層；及發光裝置的製造方法。例如，本發明係相關於安裝具有有機發光元件的發光顯示裝置作為一部分之電子裝置。

需注意的是，在此說明書中，半導體裝置意指可藉由利用半導體特性來運作之所有裝置，及諸如發光裝置、半導體電路、及電子裝置等光電裝置都是半導體裝置。

【先前技術】

具有諸如薄型、明亮、高速回應、及以低電壓來 DC 驅動等特徵之含有機化合物作為發光體的發光元件期待被應用於下一代平板顯示器或下一代照明裝置。尤其是，發光元件被排列成矩陣之顯示裝置被認為在寬廣視角和絕佳能見度上具有優於習知液晶顯示裝置的有利點。

至於發光元件的發光機構，可說是將 EL 層插入在一對電極之間和將電壓施加到此對電極，使得從陰極所注射

的電子和從陽極所注射的電洞在 EL 層的發射中心重組，以形成分子激發，及當回到接地狀態時分子激發釋放能量，藉以發出光線。單態激發和三態激發為激發狀態為已知，及或許可經由激發狀態的任一個來達成光發射。

包括在發光元件中之 EL 層至少包括發光層。此外，除了發光層之外，EL 層還可具有包括電洞注射層、電洞運送層、電子運送層、電子注射層、及/或等等之疊層結構。

作為具有半導體特性之材料，金屬氧化物已引起注意。具有半導體特性之此種金屬氧化物的例子為氧化鎢、氧化錫、氧化銦、氧化鋅等等。有使用具有半導體特性的此種金屬氧化物形成通道形成區之薄膜電晶體為已知（例如，見專利文件 1 及 2）。

應用氧化物半導體之 TFT 具有高場效遷移率。因此，顯示裝置等中之驅動器電路係可使用 TFT 來形成。

〔參考文件〕

〔專利文件 1〕日本公開專利申請案號 2007-123861

〔專利文件 2〕日本公開專利申請案號 2007-096055

【發明內容】

就包括氧化物半導體膜之薄膜電晶體而言，需要高速操作、相對簡易的製程、和足夠的可靠性。

目的係為了提高包括氧化物半導體膜之薄膜電晶體的操作特性和可靠性。

尤其是，在驅動器電路中所使用之薄膜電晶體的較高操作速度較佳。

例如，當薄膜電晶體的通道長度（L）被降低或其通道寬度（W）被增加時，操作速度增加。然而，當通道長度被降低時，具有交換特性（如、開關比）降低之問題。此外，當通道寬度（W）被增加時，具有薄膜電晶體本身的電容負載增加之問題。

另一目的係為了設置發光裝置，其包括甚至當通道長度小時仍具有穩定電特性之薄膜電晶體。

當彼此不同的複數個電路形成在絕緣表面上時，例如，當像素部和驅動器電路形成在一基板上時，像素部中所使用之薄膜電晶體需要諸如高開關比等絕佳的交換特性，而驅動器電路中所使用之薄膜電晶體需要高操作速度。尤其是，隨著顯示裝置的清晰度越高，顯示影像的寫入時間越降低。因此，以高速操作用於驅動器電路的薄膜電晶體較佳。

另外，另一目的係為了降低包括氧化物半導體膜之薄膜電晶體的電特性變化。

本發明的一實施例為發光裝置，其在一基板上具有驅動器電路部，包括用於驅動器電路的電晶體；及像素部，包括用於像素的電晶體。用於驅動器電路之電晶體和用於像素之電晶體的每一個包括閘極電極層；閘極絕緣層，其在閘極電極層上；氧化物半導體層，其在閘極絕緣層上；源極電極層和汲極電極層，其在氧化物半導體層上；及氧

化物絕緣層，其在氧化物半導體層、源極電極層、和汲極電極層上，與氧化物半導體層的一部分接觸。像素部被設置有濾色器層在氧化物絕緣層上，以及電連接到像素用的電晶體之第一電極層、EL 層、和第二電極層的堆疊在濾色器層上。用於驅動器電路的電晶體被設置有導電層在氧化物絕緣層上，導電層與閘極電極層和氧化物半導體層重疊。閘極電極層、源極電極層、和汲極電極層係使用金屬導電膜所形成。

本發明的另一實施例為發光裝置，其在一基板上具有驅動器電路部，包括用於驅動器電路的電晶體；及像素部，包括用於像素的電晶體。用於驅動器電路之電晶體和用於像素之電晶體的每一個包括閘極電極層；閘極絕緣層，其在閘極電極層上；氧化物半導體層，其在閘極絕緣層上；源極電極層和汲極電極層，其在氧化物半導體層上；及氧化物絕緣層，其在氧化物半導體層、源極電極層、和汲極電極層上，與氧化物半導體層的一部分接觸。像素部被設置有濾色器層在氧化物絕緣層上，以及經由連接電極層電連接到像素用的電晶體之第一電極層、EL層、和第二電極層的堆疊在濾色器層上。用於驅動器電路的電晶體被設置有導電層在氧化物絕緣層上，導電層與閘極電極層和氧化物半導體層重疊。閘極電極層、源極電極層、和汲極電極層係使用金屬導電膜所形成。

具有底閘極結構之反向交錯式電晶體被使用作為用於像素之電晶體和用於驅動器電路之電晶體的每一個。用於

像素之電晶體和用於驅動器電路之電晶體各個為通道蝕刻電晶體，其中氧化物絕緣膜被設置與暴露在源極電極層和汲極電極層之間的氧化物半導體層接觸。

用於驅動器電路之電晶體具有氧化物半導體層夾置在閘極電極和導電層之間的結構。利用此結構，可降低電晶體的臨界電壓變化；因此，可設置包括具有穩定電特性之電晶體的發光裝置。導電層可具有與閘極電極層相同的電位，或可具有浮動電位或諸如 GND 電位或 0 V 等固定電位。藉由將導電層的電位設定至適當的值，可控制電晶體的臨界電壓。

用於像素之電晶體係可形成與像素電極直接接觸，或可經由連接電極層電連接到像素電極。連接電極層係可使用包括選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作為其主要成分的膜或含這些元素的任一個之合金膜的堆疊膜來形成。

設置在用於驅動器電路的電晶體之氧化物半導體層上之導電層、第一配線（亦稱作終端或連接電極）、和第二配線（亦稱作終端或連接電極）係可在與像素電極相同步驟中使用諸如氧化銦、氧化銦和氧化錫的合金、氧化銦和氧化鋅的合金、或氧化鋅等氧化物導電材料來形成，或者在與連接電極層相同步驟中使用諸如選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作為其主要成分的膜或包括元素的任一個之合金等金屬膜來形成。

發出具有複數個顏色之光的發光元件以及電連接到發

光元件之用於像素的電晶體係可形成在一基板上，使得能夠製造諸如顯示器等發光裝置。

可設置發出白光之複數個發光元件，及可設置光學膜，尤其是濾色器，以重疊發光元件的發光區，使得可製造能夠全彩顯示之發光顯示裝置。需注意的是，在此說明書中，濾色器非意指除了黑色矩陣及/或保護膜之外的包括具有三種顏色之濾色器層的整個膜（如、紅色濾色器、藍色濾色器、和綠色濾色器），而是意指具有一種顏色的濾色器。

為了實現上述結構，本發明的一實施例為製造發光裝置之方法，包括以下步驟：使用金屬導電膜形成閘極電極層在包括用於驅動器電路部和像素部的區域之具有絕緣表面的基板上；將閘極絕緣層形成在閘極電極層上；將氧化物半導體層形成在閘極絕緣層上；在防止水和氫再次進入氧化物半導體層的同時，在未暴露至空氣之下，將氧化物半導體層脫水或除氫；使用金屬導電膜形成源極電極層和汲極電極層在氧化物半導體層上；將氧化物絕緣層形成在氧化物半導體層、源極電極層、和汲極電極層上，其與氧化物半導體層的部分接觸，藉以用於驅動器電路的電晶體係形成在驅動器電路部中，而用於像素的電晶體係形成在像素部中；將濾色器層形成在像素部中之氧化物絕緣層上；將第一電極層形成在濾色器層上，其電連接到用於像素的電晶體；以 EL 層和第二電極層的順序堆疊在第一電極層上；及在與形成第一電極層相同的步驟中，將導電層

形成在驅動器電路部中之氧化物絕緣層上，導電層與用於驅動器電路的電晶體之閘極電極層和氧化物半導體層重疊。

為了實現上述結構，本發明的另一實施例為製造發光裝置之方法，包括以下步驟：使用金屬導電膜形成閘極電極層在包括用於驅動器電路部和像素部的區域之具有絕緣表面的基板上；將閘極絕緣層形成在閘極電極層上；將氧化物半導體層形成在閘極絕緣層上；在防止水和氫再次進入氧化物半導體層的同時，在未暴露至空氣之下，將氧化物半導體層脫水或除氫；使用金屬導電膜形成源極電極層和汲極電極層在氧化物半導體層上；將氧化物絕緣層形成在氧化物半導體層、源極電極層、和汲極電極層上，其與氧化物半導體層的部分接觸，藉以用於驅動器電路的電晶體係形成在驅動器電路部中，而用於像素的電晶體係形成在像素部中；將濾色器層形成在像素部中之氧化物絕緣層上；將第一電極層形成在濾色器層上，其經由連接電極層電連接到用於像素的電晶體；以 EL 層和第二電極層的順序堆疊在第一電極層上；及在與形成連接電極層相同的步驟中，將導電層形成在驅動器電路部中之氧化物絕緣層上，導電層與用於驅動器電路的電晶體之閘極電極層和氧化物半導體層重疊。

需注意的是，在製造發光裝置的步驟之光致微影步驟中，可使用使用多色調遮罩所形成之遮罩層來執行蝕刻步驟，多色調遮罩為透射光以具有複數個強度之曝光遮罩。

因為藉由使用多色調遮罩所形成之遮罩層具有複數個膜厚度，及可藉由在遮罩層上執行蝕刻來改變其形狀，可在複數個蝕刻步驟中使用遮罩層，用以處理成不同圖案。因此，對應於至少兩種或更多不同圖案之遮罩層係可以一多色調遮罩來形成。如此，可降低曝光遮罩的數目，且亦可降低對應的光致微影步驟數目，藉以可實現處理的簡化。

利用上述結構，可解決上述問題的至少其中之一。

此說明書所使用的氧化物半導體被形成以 $InMO_3(ZnO)_m$（$m>0$）來表示之材料的薄膜，及製造使用薄膜作為氧化物半導體層之薄膜電晶體。需注意的是，*M* 表示選自 Ga（鎵）、Fe（鐵）、Ni（鎳）、Mn（錳）、或 Co（鈷）之一金屬元素或複數個金屬元素。作為例子，*M* 可以是 Ga，或除了 Ga 以外還可包括上述金屬元素，例如，*M* 可以是 Ga 和 Ni 或 Ga 和 Fe。而且，在上述氧化物半導體中，在一些例子中，除了含有作為 *M* 的金屬元素之外，還含有諸如 Fe 或 Ni 等過渡金屬元素或過渡金屬的氧化物作為雜質元素。在此說明書中，包括至少 Ga 作為 *M* 之組成分子式以 $InMO_3(ZnO)_m$（$m>0$）來表示的氧化物半導體層被稱作 In-Ga-Zn-O 為基的氧化物半導體，及其薄膜被稱作 In-Ga-Zn-O 為基的非單晶膜。

作為應用於氧化物半導體層之金屬氧化物，除了上述之外，還可使用下面金屬氧化物的任一個：In-Sn-Zn-O 為基的金屬氧化物；In-Al-Zn-O 為基的金屬氧化物；Sn-Ga-

Zn-O 為基的金屬氧化物；Al-Ga-Zn-O 為基的金屬氧化物；Sn-Al-Zn-O 為基的金屬氧化物；In-Zn-O 為基的金屬氧化物；Sn-Zn-O 為基的金屬氧化物；Al-Zn-O 為基的金屬氧化物；In-O 為基的金屬氧化物；Sn-O 為基的金屬氧化物；及 Zn-O 為基的金屬氧化物。另一選擇是，氧化矽可含在使用上述金屬氧化物所形成之氧化物半導體層中。

可說是藉由在諸如氮或稀有氣體（如、氬或氦）等鈍氣的大氣中熱處理，氧化物半導體層被改變成氧不足氧化物半導體層以具有較低電阻，即、變成 N 型（N^-型）氧化物半導體層，然後，藉由形成與氧化物半導體層接觸之氧化物絕緣膜以及形成後的熱處理，以及形成後的熱處理，使氧化物半導體層處於氧過量狀態以具有較高電阻，即、變成 i 型氧化物半導體層。此外，亦可說是，執行使氧化物半導體層處於氧過量狀態之固相氧化。如此，能夠製造和設置包括具有令人滿意的電特性之高度可靠的薄膜電晶體之發光裝置。

作為脫水作用或除氫作用，以高於或等於 400°C 和低於或等於 750°C，高於或等於 425°C 和低於或等於 750°C 較佳之溫度，在諸如氮或稀有氣體（如、氬或氦）等鈍氣的大氣中執行熱處理，使得包括在氧化物半導體層中之諸如濕氣等雜質被降低。另外，可防止水（H_2O）稍後再次包含在氧化物半導體層中。

在具有 H_2O 濃度為 20 ppm 或更低之氮大氣中執行用於脫水作用或除氫作用之熱處理較佳。另一選擇是，可在

具有 H_2O 濃度為 20 ppm 或更低之超級乾燥空氣中執行熱處理。

即使在已經過脫水作用或除氫作用之氧化物半導體層上以直到 450°C 來執行 TDS，在約 300°C 之水的兩峰值或水的至少一峰值仍未被偵測到之條件下，將氧化物半導體層經過用於脫水作用或除氫作用之熱處理。因此，甚至當在如 450°C 一般高的溫度中使用將已脫水或除氫的氧化物半導體層之薄膜電晶體經過 TDS，仍未偵測到在約 300°C 之水的至少一峰值。

此外，重要的是，當溫度從執行脫水作用或除氫作用的加熱溫度 T 下降時，藉由使用在氧化物半導體層上執行脫水作用或除氫作用之同一爐，在不暴露至空氣之下，不將水或氫混合到氧化物半導體層內。當使用氧化物半導體層形成薄膜電晶體時，薄膜電晶體的臨界電壓（V_{th}）可以是正電壓，使得能夠實現所謂的正常關交換元件。此氧化物半導體層係藉由以脫水作用或除氫作用將氧化物半導體層改變成低電阻氧化物半導體層（即、N 型（如、N^- 型）），然後藉由將低電阻氧化物半導體層改變成高電阻氧化物半導體層以變成 i 型半導體層所獲得。就半導體裝置（顯示裝置）而言，較佳的是，在薄膜電晶體中，通道被形成有正的臨界電壓並且盡可能接近 0 V。需注意的是，若薄膜電晶體的臨界電壓是負的，則薄膜電晶體傾向正常開；換言之，甚至當閘極電壓是 0 V 時，電流仍流經源極電極和汲極電極。在主動矩陣式顯示裝置中，包括在

電路中之薄膜電晶體的電特性是重要的，會影響顯示裝置的性能。在薄膜電晶體的電特性之中，臨界電壓尤其重要。當甚至在場效遷移率是高的時臨界電壓仍是高的或負的時，難以控制電路。在薄膜電晶體具有高的臨界電壓和其臨界電壓之大的絕對值之例子中，薄膜電晶體無法執行作為 TFT 的交換功能，及當以低電壓驅動 TFT 時是負載。在 n 通道薄膜電晶體中，較佳的是，形成通道及在施加正電壓作為閘極電壓之後汲極電流流動。除非驅動電壓增加否則不形成通道之電晶體，以及形成通道及甚至當施加負電壓時汲極電流仍流動之電晶體並不適用於電路中所使用的薄膜電晶體。

加熱溫度 *T* 減少之氣體大氣可轉換到不同於溫度增加到加熱溫度 *T* 之氣體大氣的氣體大氣。例如，在未暴露至空氣之下，以脫水作用或除氫作用所使用的爐來執行冷卻，其被充填有高純度氧氣、高純度 N_2O 氣體、或超級乾燥空氣（具有露點 -40°C 或更低，-60°C 或更低較佳）。

使用在以用於脫水作用或除氫作用的熱處理降低膜中所含有的濕氣之後未含有濕氣的大氣中（具有露點 -40°C 或更低，-60°C 或更低較佳）慢速冷卻（或冷卻）之氧化物半導體膜提高薄膜電晶體的電特性，實現可大量生產之高性能的薄膜電晶體。

在此說明書中，諸如氮或稀有氣體（如、氬或氦）等鈍氣的大氣中之熱處理被稱作用於脫水作用或除氫作用的

熱處理。在此說明書中，為了方便，脫水作用或除氫作用不僅意指去除 H_2，亦去除 H、OH 等。

在諸如氮或稀有氣體（如、氬或氦）等鈍氣的大氣中執行熱處理之例子中，藉由熱處理將氧化物半導體層改變成氧不足氧化物半導體層，以變成低電阻氧化物半導體層，即、N 型（如、N^-型）氧化物半導體層。

與汲極電極層重疊之區域被形成作為氧不足區的高電阻汲極區（亦稱作 HRD 區）。此外，與源極電極層重疊之區域被形成作為氧不足區之高電阻源極區（亦稱作 HRS 區）。

尤其是，高電阻汲極區的載子濃度高於或等於 1 x $10^{18}/cm^3$，及至少高於通道形成區的載子濃度（低於 1 x $10^{18}/cm^3$）。需注意的是，此說明書中的載子濃度為在室溫中以霍爾效應測量所獲得之載子濃度。

然後，藉由使已脫水或除氫的氧化物半導體層之至少一部分在氧過量狀態，以成為高電阻氧化物半導體層，即、i 型氧化物半導體層。需注意的是，作為用以使已脫水或除氫的氧化物半導體層之至少一部分在氧過量狀態的處理，可利用下面方法的任一種：藉由濺鍍沈積氧化物絕緣膜在已脫水或除氫的氧化物半導體層上並且與已脫水或除氫的氧化物半導體層接觸；熱處理形成在已脫水或除氫的氧化物半導體層上並且與已脫水或除氫的氧化物半導體層接觸之氧化物絕緣膜；在包括氧的大氣中，熱處理形成在已脫水或除氫的氧化物半導體層上並且與已脫水或除氫

的氧化物半導體層接觸之氧化物絕緣膜；在鈍氣大氣中，熱處理形成在已脫水或除氫的氧化物半導體層上並且與已脫水或除氫的氧化物半導體層接觸之氧化物絕緣膜，接著在氧大氣中冷卻處理；及在鈍氣大氣中，熱處理形成在已脫水或除氫的氧化物半導體層上並且與已脫水或除氫的氧化物半導體層接觸之氧化物絕緣膜，接著在超級乾燥空氣中冷卻處理（具有露點-40°C 或更低，-60°C 或更低較佳）。

另外，為了使用已經過脫水作用或除氫作用之氧化物半導體層的至少一部分（與閘極電極層重疊之部位）作為通道形成區，可選擇性使氧化物半導體層在氧過量狀態，以成為高電阻氧化物半導體層，即、i 型氧化物半導體層。能夠以使用 Ti 等的金屬電極所形成之源極電極層和汲極電極層形成在經過脫水作用或除氫作用之氧化物半導體層上並且與其接觸；以及選擇性使未與源極電極層和汲極電極層重疊之曝光區成為在氧過量狀態的此種方式來形成通道形成區。在選擇性使曝光區成為在氧過量狀態之例子中，與源極電極層重疊之第一高電阻源極區和與汲極電極層重疊之第二高電阻汲極區被形成，及通道形成區係形成在第一高電阻源極區和第二高電阻汲極區。也就是說，通道形成區係以自我對準方式形成在源極電極層和汲極電極層之間。

如此，能夠製造和設置包括具有令人滿意的電特性之高度可靠的薄膜電晶體之發光裝置。

需注意的是，藉由在與汲極電極層重疊的氧化物半導體層中形成高電阻汲極區，當形成驅動電路時可提高可靠性。尤其是，藉由形成高電阻汲極區，可獲得從汲極電極層到高電阻汲極區和通道形成區階梯式改變導電性之結構。因此，在薄膜電晶體使用連接到供應高供電電位 VDD 之配線的汲極電極層操作之例子中，高電阻汲極區充作緩衝器，及即使高電場施加在閘極電極層和汲極電極層之間，亦仍未局部施加高電場，使得可提高薄膜電晶體的耐壓。

此外，高電阻汲極區和高電阻源極區係形成在與汲極電極層和源極電極層重疊之氧化物半導體層中，使得在形成驅動器電路時在通道形成區中可達成漏電流的降低。尤其是，藉由形成高電阻汲極區，電晶體的汲極電極層和源極電極層之間的漏電流流經汲極電極層、汲極電極層側上的高電阻汲極區、通道形成區、源極電極層側上的高電阻源極區、和源極電極層的此順序。在此例中，在通道形成區中，從汲極電極層側上之高電阻汲極區流到通道形成區之漏電流可集中於當電晶體關掉時具有高電阻的通道形成區和閘極絕緣層之間的介面附近。如此，可降低背通道部中（與閘極電極層分開之通道形成區的表面之部分）的漏電流量。

另外，與源極電極層重疊之高電阻源極區以及和汲極電極層重疊之高電阻汲極區彼此重疊，依據閘極電極層的寬度具有閘極電極層和閘極絕緣層的部分在其間，及可更

有效地降低汲極電極層的端部位附近之電場強度。

另外，氧化物導電層係可形成在氧化物半導體層與源極和汲極電極之間。氧化物導電層含有氧化鋅作為成分較佳，及未含有氧化銦較佳。例如，可使用氧化鋅、氧化鋅鋁、氮氧化鋅鋁、氧化鎵鋅等。氧化物導電層亦充作低電阻汲極（LRD，亦稱作 LRN（低電阻 n 型導電性））區。尤其是，低電阻汲極區的載子濃度高於高電阻汲極區（HRD 區）的載子濃度，及在 1 x $10^{20}/cm^3$ 至 1 x $10^{21}/cm^3$（含）範圍中較佳。氧化物導電層係設置在氧化物半導體層與源極和汲極電極之間，藉以可降低接觸電阻，及可實現電晶體的較高速操作。因此，可提高周邊電路（驅動器電路）的頻率特性。

可連續形成氧化物導電層和用以形成源極和汲極電極之金屬層。

另外，上述第一配線和第二配線係可使用藉由堆疊金屬材料和與充作 LRN 區或 LRD 區之氧化物導電層的材料相同之材料所形成的配線來形成。藉由堆疊金屬和氧化物導電層，可提高諸如配線的重疊部位或開口等步驟之覆蓋範圍；如此，可降低配線電阻。而且，可期待防止由於遷移等而導致配線的電阻局部增加以及防止配線的分離之效果；因此，可設置高度可靠的發光裝置。

關於上述第一配線和第二配線之間的連接，當氧化物導電層夾置在其間時，期待能夠防止由於在連接部（接觸部）中的金屬表面上形成絕緣氧化物所導致之接觸電阻的

增加；因此，可設置高度可靠的發光裝置。

因為薄膜電晶體容易由於靜電等而被破壞，所以在用於閘極線或源極線之相同基板上設置用以保護像素部中的薄膜電晶體之保護電路較佳。保護電路被形成有包括氧化物半導體層之非線性元件較佳。

需注意的是，為了方便而使用此說明書中之諸如“第一”和“第二”等序數，並不表示步驟的順序和層的堆疊順序。此外，此說明書中的序數不表示指定本發明的特別名稱。

可實現為半導體裝置之發光裝置，其係設置有包括氧化物半導體層且具有絕佳電特性和高度可靠性之薄膜電晶體。

【圖式簡單說明】

在附圖中：

圖 1 為發光裝置圖；

圖 2A 至 2C 為發光裝置之製造方法圖；

圖 3A 至 3C 為發光裝置之製造方法圖；

圖 4A 及 4B 為發光裝置之製造方法圖；

圖 5A 及 5B 為發光裝置之製造方法圖；

圖 6A 至 6D 為發光裝置之製造方法圖；

圖 7A 及 7B 為發光裝置之製造方法圖；

圖 8A 至 8D 為發光裝置之製造方法圖；

圖 9A 及 9B 為發光裝置之製造方法圖；

圖 10 為發光裝置圖；

圖 11A1 至 11B2 為發光裝置圖；

圖 12A 及 12B 各個為發光裝置的方塊圖；

圖 13A 及 13B 為信號線驅動器電路的結構和時序圖；

圖 14A 至 14C 為移位暫存器的組態之電路圖；

圖 15A 及 15B 為移位暫存器的電路圖和時序圖；

圖 16 為發光裝置圖；

圖 17A 至 17D 為發光裝置之製造方法圖；

圖 18A 及 18B 為發光裝置之製造方法圖；

圖 19 為發光裝置的像素之等效電路圖；

圖 20A 至 20C 各個為發光裝置圖；

圖 21A 及 21B 各個為發光元件圖；

圖 22A 及 22B 為發光裝置圖；

圖 23A 及 23B 為電子裝置圖；

圖 24A 及 24B 為電子裝置圖；

圖 25 為電子裝置圖；及

圖 26 為電子裝置圖。

【實施方式】

將參考附圖說明本發明的實施例。需注意的是，本發明並不侷限於下面說明，其模式和細節的各種變化對精於本技藝之人士是顯而易見的，除非此種變化違背本發明的精神和範疇。因此，本發明不應被闡釋作侷限於下面實施

例的說明。在欲待給定的結構中，在不同圖式中以相同參考號碼表示相同部位或具有類似功能的部位，及將不再重複其說明。

（實施例 1）

將參考圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、圖 5A 及 5B、和圖 11A1 至 11B2 說明包括薄膜電晶體之發光裝置及其製造處理。

圖 1 圖解本發明的一模式之發光裝置。圖 1 之發光裝置在基板 100 上被設置有像素部，其包括發光元件、薄膜電晶體 170、和電容器 147；以及驅動器電路部，其包括薄膜電晶體 180。另外，第一終端 121、連接電極 120、和連接用的終端電極 128 係設置在用於閘極配線的終端部中，及第二終端 122 和連接用的終端電極 129 係設置在用於源極配線的終端部中。而且，氧化物絕緣膜 107 和保護絕緣層 106 係形成在薄膜電晶體 180 和薄膜電晶體 170 上。

使用包括第一電極層 110、EL 層 194、及第二電極層 195 的堆疊來形成發光元件。薄膜電晶體 170 的汲極電極層和第一電極層 110 係形成彼此接觸，使得發光元件和薄膜電晶體 170 彼此電連接。在像素部中，濾色器層 191 係形成在保護絕緣層 106 上。濾色器層 191 被覆蓋有保護層 192，及進一步將保護絕緣層 109 形成在其上。第一電極層 110 係形成在保護絕緣層 109 上。分開在發光元件之間

的隔板 193 係形成在薄膜電晶體 170 上。

在驅動器電路部的薄膜電晶體 180 中，導電層 111 係設置在閘極電極層和半導體層上，及汲極電極層 165b 電連接到與閘極電極層相同步驟中所形成之導電層 162。

將參考圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、圖 5A 及 5B、和圖 11A1 至 11B2 詳細說明製造方法。圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、和圖 5A 及 5B 各個對應於發光裝置的橫剖面圖。

導電層係形成在具有絕緣表面之基板 100 的整個表面上，然後執行第一光致微影步驟以形成抗蝕遮罩。然後，藉由蝕刻去除導電層的不必要部位，使得配線和電極（閘極電極層 101、閘極電極層 161、導電層 162、電容器配線層 108、和第一終端 121）被形成。執行蝕刻較佳，使得配線和電極的端部位具有如圖 2A 所示之錐形形狀，因為可提高堆疊在其上之膜的覆蓋範圍。需注意的是，閘極電極層 101 和閘極電極層 161 包括在閘極配線中。

雖然並未特別限制可被使用作為具有絕緣表面之基板 100 的透光基板，但是透光基板需要具有足夠高到至少承受稍後執行的熱處理之耐熱性。可使用玻璃基板作為具有絕緣表面之基板 100。

在使用玻璃基板及稍後執行的熱處理之溫度是高的例子中，使用應變點大於或等於 730°C 之玻璃基板較佳。作為玻璃基板，例如使用諸如鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、或鋇硼矽酸鹽玻璃等。需注意的是，在含有氧化鋇

（BaO）的量大於硼酸之例子中，玻璃基板耐熱且更實用。因此，使用含有 BaO 和 B_2O_3 之玻璃基板使得 BaO 的量大於 B_2O_3 的量較佳。

需注意的是，可使用諸如陶瓷基板、石英基板、或藍寶石基板等使用絕緣體所形成的基板來取代上述玻璃基板。另一選擇是，可使用結晶玻璃。因為此實施例所說明的發光裝置具有經由基板 100 側上的表面發射光之底發射結構，所以透光基板被使用作為基板 100；然而，在發光裝置具有經由與基板 100 側相反的表面發射光之頂發射結構的例子中，可使用諸如金屬基板等非透光基板作為基板 100。

充作基膜之絕緣膜可設置在基板 100、和閘極電極層 101、閘極電極層 161、導電層 162、電容器配線層 108、和第一終端 121 之間。基膜具有防止雜質元素從基板 100 擴散之功能，及可被形成作為使用氮化矽膜、氧化矽膜、氧氮化矽膜、和氮氧化矽膜的一或多個之單層結構或層式結構。

能夠以使用諸如鉬、鈦、鉻、鉭、鎢、鋁、銅、釹、或鈧等金屬材料，或者含有這些材料的任一個作為主要成分之合金材料的單層或疊層來形成閘極電極層 101、閘極電極層 161、導電層 162、電容器配線層 108、及第一終端 121。

例如，作為閘極電極層 101、閘極電極層 161、導電層 162、電容器配線層 108、和第一終端 121 的每一個之

兩層結構，下面結構較佳：鋁層和鉬層堆疊在其上之兩層結構，銅層和鉬層堆疊在其上之兩層結構，銅層和氮化鈦層或氮化鉭層堆疊在其上之兩層結構，及氮化鈦層和鉬層之兩層結構。作為三層的堆疊結構，鎢層或氮化鎢層、鋁和矽的合金或鋁和鈦的合金、及氮化鈦層或鈦層的疊層較佳。

接著，閘極絕緣層 102 係形成在閘極電極層 101、閘極電極層 161、導電層 162、電容器配線層 108、和第一終端 121 上（見圖 2A）。

藉由電漿 CVD 法、濺鍍法等，閘極絕緣層 102 可被形成具有氧化矽層、氮化矽層、氮氧化矽層、氧氮化矽層、或氧化鋁層的單層，或者其疊層。例如，藉由電漿 CVD 法，使用 SiH_4、氧、和氮作為膜形成氣體，可形成氮氧化矽層。閘極絕緣層 102 的厚度被設定成大於或等於 100 nm 和小於或等於 500 nm。在堆疊結構的例子中，例如，以具有厚度從 50 nm 至 200 nm（含）的第一閘極絕緣層以及具有厚度從 5 nm 至 300 nm（含）的第二閘極絕緣層的順序堆疊。

在此實施例中，具有厚度 200 nm 或更少之氮化矽層係藉由電漿 CVD 來形成，作為閘極絕緣層 102。

然後，具有厚度大於或等於 2 nm 和小於或等於 200 nm 之氧化物半導體膜 130 係形成在閘極絕緣層 102 上（見圖 2B）。

需注意的是，在藉由濺鍍法形成氧化物半導體膜之

前，藉由引進氬氣和產生電漿之逆向濺鍍去除閘極絕緣層 102 的表面上之灰塵較佳。逆向濺鍍為在氬大氣中藉由使用 RF 供電施加電壓到基板側並且在基板附近產生電漿以修改基板表面之方法。需注意的是，可使用氮大氣、氦大氣等來取代氬大氣。另一選擇是，可使用添加氧、N_2O 等之氬大氣。另一選擇是，可使用添加 Cl_2、CF_4 等之氬大氣。

氧化物半導體膜 130 具有像 50 nm 或更小一般小的厚度較佳，以甚至當用於脫水作用或除氫作用的熱處理接在氧化物半導體膜 130 的形成之後時仍是非晶的。降低厚度能夠防止氧化物半導體膜在形成氧化物半導體層之後執行熱處理時被結晶。

氧化物半導體膜 130 係使用 In-Ga-Zn-O 為基的非單晶膜、In-Sn-Zn-O 為基的氧化物半導體膜、In-Al-Zn-O 為基的氧化物半導體膜；Sn-Ga-Zn-O 為基的氧化物半導體膜；Al-Ga-Zn-O 為基的氧化物半導體膜；Sn-Al-Zn-O 為基的氧化物半導體膜；In-Zn-O 為基的氧化物半導體膜；Sn-Zn-O 為基的氧化物半導體膜；Al-Zn-O 為基的氧化物半導體膜；In-O 為基的氧化物半導體膜；Sn-O 為基的氧化物半導體膜；或 Zn-O 為基的氧化物半導體膜所形成。在此實施例中，可藉由使用 In-Ga-Zn-O 為基的氧化物半導體靶之濺鍍法來形成氧化物半導體膜 130。或者，可在稀有氣體（典型上為氬）大氣、氧大氣、或稀有氣體（典型上為氬）和氧的大氣之下，以濺鍍法來形成氧化物半導

體膜 130。當利用濺鍍法時，較佳的是，使用含有 2 wt%至 10 wt%的 SiO_2之靶來執行沈積，以及抑制結晶之 SiO_x（x>0）包含在氧化物半導體膜 130，使得在稍後步驟之用於脫水作用或除氫作用的熱處理時能夠防止結晶。

此處，在含氬和氧的大氣中（氬：氧=30 sccm：20 sccm，氧流率的比例為 40%），於基板和靶之間的距離為 100 mm、壓力為 0.2 Pa、及直流電（DC）供電為 0.5 kW 之條件下，使用含 In、Ga、及 Zn（In_2O_3：Ga_2O_3：ZnO=1：1：1〔mol%〕，In：Ga：Zn=1：1：0.5〔at%〕）的氧化物半導體靶來形成氧化物半導體膜。需注意的是，脈衝直流電（DC）供電較佳，因為可降低灰塵，及可使膜厚度均勻。In-Ga-Zn-O 為基的非單晶膜被形成具有厚度 5 nm 至 200 nm（含）。在此實施例中，藉由濺鍍法，使用 In-Ga-Zn-O 為基的氧化物半導體靶形成具有厚度 20 nm 之 In-Ga-Zn-O 為基的非單晶膜作為氧化物半導體膜。

濺鍍法的例子包括 RF 濺鍍法，其中使用高頻電源作為濺鍍電源；DC 濺鍍法；及脈衝式 DC 濺鍍法，其中以脈衝方式施加偏壓。RF 濺鍍法主要用於形成絕緣膜時，及 DC 濺鍍法主要用於形成金屬膜時。

此外，具有多源濺鍍設備，其中可設定複數個不同材料的靶。利用多源濺鍍設備，可沈積不同材料的膜以堆疊在同一室中，及可在同一室中同時藉由放電來沈積複數種材料的膜。

此外，具有設置有磁鐵系統在室內之濺鍍設備，並且用於磁電管濺鍍；以及用於 ECR 濺鍍之濺鍍設備，其中在未使用輝光放電之下使用藉由使用微波產生電漿。

而且，作為藉由濺鍍之沈積方法，亦具有反應性濺鍍法，其中在沈積期間靶物質和濺鍍氣體成分彼此起化學反應，以形成其薄的化合物膜；以及偏壓濺鍍法，其中沈積期間亦施加電壓到物質。

接著，執行第二光致微影步驟。抗蝕遮罩 137 係形成在氧化物半導體膜 130 上，藉由蝕刻去除氧化物半導體膜 130 和閘極絕緣層 102 的不必要部位，以在閘極絕緣層 102 中形成到達第一終端 121 之接觸孔 119 以及到達導電層 162 之接觸孔 118（見圖 2C）。

如此，當在氧化物半導體膜 130 形成在閘極絕緣層 102 的整個表面上同時在閘極絕緣層 102 中形成接觸孔時，抗蝕遮罩未與閘極絕緣層 102 直接接觸；因此，可防止閘極絕緣層 102 的表面之污染（如、雜質等附著於閘極絕緣層 102）。如此，可獲得閘極絕緣層 102 和氧化物半導體膜 130 之間的介面之令人滿意的狀態，因此提高可靠性。

另一選擇是，抗蝕圖案係可直接形成在閘極絕緣層上，然後可形成接觸孔。在此種例子中，執行熱處理較佳，以在去除抗蝕劑之後，將閘極絕緣膜的表面脫水、除氫、或除羥基。例如，可在鈍氣（如、氮、氦、氖、或氬）大氣或氧大氣之下，以熱處理（以高於或等於 400°C

及小於或等於 750°C）來去除包括在閘極絕緣層中之諸如氫和水等雜質。

接著，去除抗蝕遮罩 137。藉由使用在第三光致微影步驟中所形成之抗蝕遮罩 135a 及 135b 來蝕刻氧化物半導體膜 130，使得島型氧化物半導體層 131 及 132 被形成（見圖 3A）。另一選擇是，用以形成島型氧化物半導體層之抗蝕遮罩 135a 及 135b 係可藉由噴墨法來形成。當藉由噴墨法形成抗蝕遮罩時，未使用光遮罩，因此降低製造成本。

接著，將氧化物半導體層 131 及 132 經過脫水作用或除氫作用，使得已脫水或已除氫的氧化物半導體層 133 及 134 被形成（見圖 3B）。執行脫水作用或除氫作用之第一熱處理的溫度高於或等於 400°C 及小於或等於 750°C，高於或等於 425°C 及低於或等於 750°C 較佳。需注意的是，在第一熱處理的溫度是 425°C 或更高之例子中，熱處理時間可以是一小時或更少，而在第一熱處理的溫度低於 425°C 之例子中，熱處理時間被設定成一個小時以上。此處，將基板引進熱處理設備的一例子之電爐內，及在氮大氣中將氧化物半導體層經過熱處理。然後，氧化物半導體層未暴露至空氣，及防止水和氫再次進入氧化物半導體層。以此方式，形成氧化物半導體層 133 及 134。在此實施例中，在一爐的氮大氣中，從使氧化物半導體層脫水或除氫之加熱溫度 *T* 執行慢速冷卻到足夠低到防止水再次進入之溫度，尤其是到低於加熱溫度 *T* 100°C 或更多之溫

度。未侷限於氮大氣，可在諸如氦、氖、或氬等稀有氣體大氣中執行脫水作用或除氫作用。

當氧化物半導體層經過 400°C 至 700°C 的熱處理時，可達成氧化物半導體層的脫水作用或除氫作用；如此，可防止水（H_2O）在稍後步驟再次包含在氧化物半導體層中。

熱處理設備並不侷限於電爐，及例如可以是 RTA（快速熱退火）設備，諸如 GRTA（氣體快速熱退火）設備或 LRTA（燈快速熱退火）設備等。LRTA 設備為藉由從諸如鹵素燈、金屬鹵化物燈、氙弧光燈、碳弧光燈、高壓鈉燈、或高壓水銀燈等燈所發出的光之輻射（電磁波）來加熱欲處理的物體之設備。此外，LRTA 設備不僅可被設置有燈，並且可設置有藉由導熱或來自諸如電阻加熱器等加熱器的熱輻射來加熱欲處理的物體之裝置。GRTA 設備為使用高溫氣體之熱處理的方法。作為氣體，使用不由於熱處理而與欲處理的物體起反應之鈍氣，例如氮或諸如氬等稀有氣體。可以 600°C 至 750°C 藉由 RTA 法執行熱處理幾分鐘。

需注意的是，在第一熱處理中，在氮或諸如氦、氖、或氬等稀有氣體中未含有水、氫等較佳。尤其是，以 400°C 至 750°C 在氧化物半導體層上為了脫水作用或除氫作用所執行之熱處理在 H_2O 的濃度為 20 ppm 或更低之氮大氣中執行較佳。另一選擇是，引進到熱處理設備內之氮或諸如氦、氖、或氬等稀有氣體具有純度 6N

（99.9999%）或更多，7N（99.99999%）或更多較佳；也就是說，雜質濃度被設定成 1 ppm 或更低，0.1 ppm 或更低較佳。

在一些例子中，依據第一熱處理的條件或氧化物半導體層的材料，氧化物半導體層被結晶成微晶膜或複晶膜。例如，可將氧化物半導體層結晶，以變成具有結晶程度90%或更多或者 80%或更多之微晶半導體層。另外，依據第一熱處理的條件或氧化物半導體層的材料，氧化物半導體層可變成未含有結晶成分之非晶氧化物半導體層。

亦可在未被處理成島型氧化物半導體層 131 及 132 的氧化物半導體膜 130 上執行氧化物半導體層的第一熱處理。在那時，在第一熱處理之後，從加熱裝置取出基板及執行光致微影步驟。

用於氧化物半導體層的脫水作用或除氫作用之熱處理可在下面任一個時序中執行：在形成氧化物半導體層之後；在源極電極和汲極電極形成於氧化物半導體層上之後；及在鈍化膜形成於源極電極和汲極電極上之後。

另外，可在將氧化物半導體膜 130 經過脫水作用或除氫作用處理之後，執行如圖 2C 所示之在閘極絕緣層 102 中形成接觸孔 118 及 119 之步驟。

需注意的是，氧化物半導體膜的此蝕刻步驟並不侷限於濕蝕刻，亦可執行乾蝕刻。

作為用於乾蝕刻的蝕刻氣體，使用含有氯的氣體較佳（以氯為基的氣體，諸如氯（Cl_2）、氯化硼（BCl_3）、

氯化矽（$SiCl_4$）、或四氯化碳（CCl_4）等）。

另一選擇是，可使用含有氟的氣體（以氟為基的氣體，諸如四氟化碳（CF_4）、氟化硫（SF_6）、氟化氮（NF_3）、或三氟甲烷（CHF_3）等）；溴化氫（HBr）；氧（O_2）；添加諸如氦（He）或氬（Ar）等稀有氣體之這些氣體的任一個等等。

作為乾蝕刻方法，可使用平行板 RIE（反應性離子蝕刻）法或 ICP（電感式耦合電漿）蝕刻法。為了將膜蝕刻成想要的形狀，適當調整蝕刻條件（施加到線圈形電極之電力量，施加到基板側上之電極的電力量，基板側上的電極之溫度等）。

作為用於濕蝕刻之蝕刻劑，可使用藉由混合磷酸、醋酸、及硝酸所獲得的溶液，過氧化氨混合物（過氧化氫：氨：水=5：2：2）等等。此外，亦可使用 ITO07N（由 KANTO CHEMICAL CO.,INC.所生產）。

藉由清洗將濕蝕刻時所使用的蝕刻劑與被蝕刻掉的材料一起被去除。可將包括蝕刻劑和蝕刻掉的材料之廢棄液體淨化，及可再使用這些材料。當在蝕刻之後從廢棄液體收集包括在氧化物半導體層中之諸如銦等材料且再使用時，可有效使用資源及可降低成本。

可依據材料適當調整蝕刻條件（諸如蝕刻劑、蝕刻時間、及溫度等），以將材料蝕刻成想要的形狀。

接著，藉由濺鍍法或真空蒸發法，在氧化物半導體層 133 及 134 上使用金屬材料形成金屬導電膜。

作為金屬導電膜的材料，具有選自 Al、Cr、Cu、Ta、Ti、Mo、或 W 之元素、包括這些元素之合金、組合上述元素的一些之合金膜等。另外，金屬導電膜可具有單層結構或兩或多層的疊層結構。例如，可給定包括矽之鋁膜的單層結構，將鈦膜堆疊在鋁膜上之兩層結構，以 Ti 膜、鋁膜、及 Ti 膜的此順序堆疊之三層結構等等。另一選擇是，可使用含有 Al 及選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）、及鈧（Sc）的一或複數個元素之膜、合金膜、或氮化物膜。

在形成金屬導電膜之後執行熱處理的例子中，金屬導電膜具有足夠承受熱處理之耐熱性較佳。

接著，執行第四光致微影步驟。形成抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，及藉由蝕刻去除金屬導電膜的不必要部位，使得源極電極層 105a、汲極電極層 105b、源極電極層 165a、汲極電極層 165b、電容器電極層 149、連接電極 120、及第二終端 122 被形成（見圖 3C）。

需注意的是，適當調整各個材料和蝕刻條件，使得氧化物半導體層 133 及 134 未在蝕刻金屬導電膜被去除。

在此實施例中，使用 Ti 膜作為金屬導電膜，使用 In-Ga-Zn-O 為基的氧化物半導體膜作為氧化物半導體層 133 及 134，及使用氨過氧化氫溶液（氨、水、及過氧化氫溶液的混合物）作為蝕刻劑。

在第四光致微影步驟中，使用與源極電極層 105a 及

165a 和汲極電極層 105b 及 165b 的材料相同之材料所形成的連接電極 120 和第二終端 122 係形成在各自終端部中。需注意的是，第二終端 122 電連接到源極配線（包括源極電極層 105a 及 165a 之源極配線）。連接電極 120 被形成與第一終端 121 在接觸孔 119 中接觸，及電連接到第一終端 121。

需注意的是，形成源極電極層和汲極電極層所使用之抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g 係可藉由噴墨法來形成。當藉由噴墨法形成抗蝕遮罩時，不需要光遮罩；因此，可降低製造成本。

接著，去除抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，及與氧化物半導體層 133 及 134 接觸的充作保護絕緣膜之氧化物絕緣膜 107 被形成。

在此階段，在氧化物半導體層 133 及 134 中，具有與氧化物絕緣膜的區域。在這些區域之中，與氧化物絕緣膜 107 接觸，且藉由閘極絕緣層插入在其間而與閘極電極層重疊之區域為通道形成區。

可適當藉由濺鍍法等，將氧化物絕緣膜 107 形成具有至少 1 nm 或更多之厚度，濺鍍法為諸如水和氫等雜質未混合到氧化物絕緣膜 107 內之方法。在此實施例中，藉由濺鍍法，將具有厚度 300 nm 之氧化矽膜形成作為氧化物絕緣膜 107。膜形成時之基板溫度可大於或等於室溫及小於或等於 300°C。在此實施例中，基板溫度為室溫。在稀有氣體（典型上為氬）大氣、氧大氣、或包括稀有氣體

（典型上為氫）和氧之大氣中，以濺鍍法形成氧化矽膜。另外，氧化矽靶或矽靶可被使用作為靶。例如，可在氧大氣中，使用矽靶，以濺鍍法形成氧化矽膜。作為被形成與降低電阻的氧化物半導體層接觸之氧化物絕緣膜，使用未包括諸如濕氣、氫、及 OH^- 等雜質並且阻隔這些從外面進入之無機絕緣膜。尤其是，使用氧化矽膜、氧氮化矽膜、氧化鋁膜、或氮氧化鋁膜。

接著，以 200°C 至 400°C（含）的溫度（如、250°C 至 350°C（含））較佳，在鈍氣大氣或氮大氣中執行第二熱處理。例如，以 250°C 在氮大氣中執行第二熱處理一小時。藉由第二熱處理，在與氧化物絕緣膜 107 接觸之狀態中，加熱與氧化物絕緣膜 107 重疊之氧化物半導體層 133 及 134 的部分。

經由上述步驟，在沈積之後，於氧化物半導體層上執行用於脫水作用或除氫作用之熱處理以降低電阻，然後，選擇性使氧化物半導體層的部分變成氧過量狀態。

結果，在氧化物半導體層 133 中，與閘極電極層 161 重疊之通道形成區 166 具有 i 型導電性，及與源極電極層 165a 重疊之高電阻源極區 167a 以及與汲極電極層 165b 重疊之高電阻汲極區 167b 係以自我對準方式形成；如此，形成氧化物半導體層 163。同樣地，在氧化物半導體層 134 中，與閘極電極層 101 重疊之通道形成區 116 具有 i 型導電性，及與源極電極層 105a 重疊之高電阻源極區 117a 以及與汲極電極層 105b 重疊之高電阻汲極區 117b

係以自我對準方式形成；如此，形成氧化物半導體層103。

藉由在與汲極電極層 105b 及 165b（和源極電極層 105a 及 165a）重疊之氧化物半導體層 103 及 163 中分別形成高電阻汲極區 117b 及 167b（或者高電阻源極區 117a 及 167a），可提高所形成電路的可靠性。尤其是，藉由形成高電阻汲極區 117b，可利用導電性從汲極電極層 105b 到高電阻汲極區 117b 和通道形成區 116 階梯式改變之結構；同樣地，藉由形成高電阻汲極區 167b，可利用導電性從汲極電極層 165b 到高電阻汲極區 167b 和通道形成區 166 階梯式改變之結構。因此，當在連接到以高供電電位 VDD 供應汲極電極層 105b 及 165b 之配線的狀態中操作電晶體時，高電阻汲極區充作緩衝器，使得甚至當高電場施加在閘極電極層 101 和汲極電極層 105b 之間以及閘極電極層 161 和汲極電極層 165b 之間時仍未施加局部高電場；以此方式，電晶體各個可具有有著增加的耐壓之結構。

此外，藉由在與汲極電極層 105b 及 165b（和源極電極層 105a 及 165a）重疊之氧化物半導體層 103 及 163 中分別形成高電阻汲極區 117b 及 167b（或者高電阻源極區 117a 及 167a），可降低流動在所形成的電路之通道形成區 116 及 166 中的漏電流。

在此實施例中，在藉由濺鍍法形成氧化矽膜作為氧化物絕緣膜 107 之後，以 250°C 至 350°C 執行熱處理，藉以

氧從源極區和汲極區之間的氧化物半導體層之露出部（通道形成區）進入氧化物半導體層的每一個，及擴散至其內。藉由以濺鍍法形成氧化矽膜，可將過量的氧包含在氧化矽膜中，及氧可進入氧化物半導體層，及可經由熱處理擴散至其內。氧進入氧化物半導體層並且擴散至其內，藉以通道區可具有較高電阻（即、通道區可具有 i 型導電性）。如此，薄膜電晶體可充作正常關電晶體。

另外，在氧化物半導體層的厚度為 15 nm 或更小之例子中，氧化物半導體層中之高電阻源極區或高電阻汲極區係形成在整個厚度方向。在氧化物半導體層的厚度為 30 nm 或更大及 50 nm 或更小之例子中，在氧化物半導體層的部分中，即、在與源極電極層或汲極電極層接觸及其附近之氧化物半導體層的區域中，電阻被降低及高電阻源極區或高電阻汲極區被形成，同時可使接近閘極絕緣膜之氧化物半導體層中的區域變成 I 型。

保護絕緣層可額外形成在氧化物絕緣膜 107 上。例如，氮化矽膜係可藉由 RF 濺鍍法來形成。因為 RF 濺鍍法具有高生產力，所以使用作為保護絕緣層的沈積法較佳。作為保護絕緣層，使用未包括諸如濕氣、氫、及 OH^- 等雜質並且阻隔這些從外面進入之無機絕緣膜。尤其是，使用氮化矽膜、氮化鋁膜、氧氮化矽膜、氮氧化鋁膜等。在此實施例中，氮化矽膜被形成作為保護絕緣層 106（見圖 4A）。

經由上述步驟，可將像素部中之薄膜電晶體 170、驅

動器電路部中之電晶體 180、及電容器 147 製造於同一基板上。薄膜電晶體 170 及 180 的每一個為包括氧化物半導體層之底閘極薄膜電晶體，其中形成高電阻源極區、高電阻汲極區、和通道形成區。因此，在薄膜電晶體 170 及 180 的每一個中，高電阻汲極區或高電阻源極區充作緩衝器，使得甚至當施加高電場時仍未施加局部高電場；以此方式，薄膜電晶體 170 及 180 各個可具有有著增加的耐壓之結構。

電容器 147 係使用閘極絕緣層 102、電容器配線層 108、及電容器電極層 149 所形成，其中電容器部中之閘極絕緣層 102 被使用作為介電。

藉由將驅動器電路和像素部設置在同一基板上，可縮短驅動器電路和外部信號之間的連接配線；如此，可達成降低尺寸和發光裝置的成本。

然後，濾色器層 191 係形成在保護絕緣層 106 上。作為濾色器層，可使用綠色濾色器層、藍色濾色器層、紅色濾色器層等，及連續形成綠色濾色器層、藍色濾色器層、及紅色濾色器層。藉由使用光致微影技術等，以印刷法、噴墨法、蝕刻法形成各個濾色器層。藉由設置濾色器層，可在不依賴密封基板的裝附準確性之下，執行濾色器層和發光元件的發光區之對準。在此實施例中，執行第五、第六、及第七光致微影步驟，以形成綠色濾色器層、藍色濾色器層、及紅色濾色器層。

接著，形成覆蓋濾色器層（綠色濾色器層、藍色濾色

器層、及紅色濾色器層）之保護層 192。使用透光樹脂形成保護層 192。在此實施例中，在第八光致微影步驟中形成保護層 192。

此處，圖示使用 RGB 三種顏色執行全彩顯示之例子；然而，本發明並不特別侷限於此，及可使用 RGBW 四種顏色執行全彩顯示。

接著，形成覆蓋保護層 192 及保護絕緣層 106 之保護絕緣層 109（見圖 4B）。就保護絕緣層 109 而言，使用諸如氮化矽膜、氮化鋁膜、氧氮化矽膜、或氮氧化鋁膜等無機絕緣膜。保護絕緣層 109 為具有與保護絕緣層 106 的成分相同之成分的絕緣膜較佳，因為當形成接觸孔時，可在一步驟中蝕刻它們。

接著，執行第九光致微影步驟。形成抗蝕遮罩，及到達汲極電極層 105b 之接觸孔 125 係藉由蝕刻氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 所形成。然後，去除抗蝕遮罩（見圖 5A）。此外，到達第二終端 122 之接觸孔 127 和到達連接電極 120 之接觸孔 126 亦藉由此蝕刻來形成。另一選擇是，用以形成接觸孔之抗蝕遮罩係可藉由噴墨法來形成。當藉由噴墨法形成抗蝕遮罩時未使用光遮罩，因此降低製造成本。

接著，形成透光導電膜。藉由濺鍍法、真空蒸發法等，使用諸如氧化銦（In_2O_3）或氧化銦和氧化錫的合金（In_2O_3-SnO_2，簡稱 ITO）等材料形成透光導電膜。另一選擇是，可使用含氮之 Al-Zn-O 為基的非單晶膜（即、

Al-Zn-O-N 為基的非單晶膜）、含氮之 Zn-O 為基的非單晶膜、或含氮之 Sn-Zn-O 為基的非單晶膜作為透光導電膜之材料。需注意的是，Al-Zn-O-N 為基的非單晶膜中之鋅的組成比（atomic%原子百分比）低於或等於 47 atomic%及高於非單晶膜中之鋁的組成比；Al-Zn-O-N 為基的非單晶膜中之鋁的組成比（atomic%）高於非單晶膜中之氮的組成比。以鹽酸為基的溶液來蝕刻此種材料。然而，因為殘餘物溶液殘留在基板上，尤其是在蝕刻 ITO 時，所以為了提高蝕刻可處理性，可使用氧化銦和氧化鋅的合金（In_2O_3-ZnO）。

需注意的是，透光導電膜中之組成比的單位為原子百分比（atomic%），及藉由使用電子探針 X 射線微量分析器（EPMA）的分析來評估組成比。

接著，執行第九光致微影步驟。形成抗蝕遮罩，及藉由蝕刻去除透光導電膜的不必要部位，使得第一電極層 110、導電層 111、及終端電極 128 及 129 被形成。然後，去除抗蝕遮罩。

包括閘極絕緣層 102 作為介電之電容器 147、電容器配線層 108、及電容器電極層 149 亦可形成在與驅動器電路部和像素部相同的基板上。在發光裝置中，電容器電極層 149 為供電線的一部分，及電容器配線層 108 為驅動器 TFT 之閘極電極層的一部分。

形成在終端部中之終端電極 128 及 129 充作連接到 FPC 的電極或配線。以連接電極 120 在其間而形成在第一

終端 121 上之終端電極 128 為充作用於閘極配線的輸入終端之連接終端電極。形成在第二終端 122 上之終端電極 129 為充作用於源極配線的輸入終端之連接終端電極。

另外，圖 11A1 及 11A2 分別為此階段的閘極配線終端部之橫剖面圖及其俯視圖。圖 11A1 為沿著圖 11A2 中的線 C1-C2 所取之橫剖面圖。在圖 11A1 中，形成在氧化物絕緣膜 107 上之導電膜 155 為充作輸入終端的連接終端電極。而且，在圖 11A1 中，在終端部中，以閘極絕緣層 102 在其間，將使用與閘極配線的材料相同之材料所形成的第一終端 151 以及使用與源極配線的材料之材料所形成的連接電極 153 彼此重疊，並且彼此電連接。此外，經由設置在氧化物絕緣膜 107 中之接觸孔，將連接電極 153 和導電膜 155 彼此直接接觸，以在其間形成導電。

另外，圖 11B1 及 11B2 分別為此階段的源極配線終端部之橫剖面圖及其俯視圖。圖 11B1 對應於沿著圖 11B2 中的線 D1-D2 所取之橫剖面圖。在圖 11B1 中，形成在氧化物絕緣膜 107 上之導電膜 155 為充作輸入終端之連接終端電極。而且，在圖 11B1 中，在終端部中，以閘極絕緣層 102 在其間，將使用與閘極配線的材料相同之材料所形成的電極 156 位在下方並且與電連接到源極配線之第二終端 150 重疊。電極 156 未電連接到第二終端 150，及當電極 156 的電位被設定成不同於第二終端 150 的電位，諸如浮動、GND、或 0V 時，可形成用以防止雜訊或靜電之電容器。以氧化物絕緣膜 107 在其間，將第二終端 150 電連

接到導電膜 155。

依據像素密度，設置複數個閘極配線、源極配線、和電容器配線。在終端部中，與閘極配線相同電位之第一終端、與源極配線相同電位之第二終端、與電容器配線相同電位之第三終端等各個排列成複數個。終端的每一個之數目可以是任何數目，及終端的數目係可由實施者適當來決定。

在各別像素中將薄膜電晶體和儲存電容器排列成矩陣，使得像素部被形成，其可被使用作為用以製造主動矩陣式顯示裝置之基板的其中之一。在此說明書中，為了方便，將此種基板稱作主動矩陣式基板。

導電層 111 被設置成與氧化物半導體層中之通道形成區 166 重疊，藉以在用以檢驗薄膜電晶體的可靠性之偏壓溫度應力測試中（稱作 BT 測試），可降低 BT 測試前後之薄膜電晶體 180 的臨界電壓之變化量。導電層 111 的電位可與閘極電極層 161 的電位相同或不同。導電層 111 亦可充作第二閘極電極層。另一選擇是，導電層 111 的電位可以是 GND 或 0V，或者導電層 111 可在浮動狀態。

接著，隔板 193 被形成覆蓋第一電極層 110 的周邊。隔板 193 係使用諸如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂，無機絕緣膜，或矽氧烷為基的樹脂之膜所形成。

需注意的是，矽氧烷為基的樹脂對應於包括使用矽氧烷為基的材料作為起始材料所形成之 Si-O-Si 鍵的樹脂。

矽氧烷為基的樹脂可包括有機基（如、烷基或芳香基）或者氟基作為取代基。此外，有機基可包括氟基。

隔板 193 係可使用磷矽酸鹽玻璃（PSG）、硼磷矽酸鹽玻璃（BPSG）等來形成。需注意的是，隔板 193 係可藉由堆疊使用這些材料的任一個所形成之複數個絕緣膜來形成。

未特別限制形成隔板 193 的方法。依據材料，可利用諸如濺鍍法、SOG 法、旋轉塗佈法、浸泡法、噴灑塗佈法、或微滴排放法（如、噴墨法、絲網印刷、或膠板印刷）等方法，或利用諸如刮刀、滾輪塗佈機、簾幕式塗佈機、或刀式塗佈機等機構來形成隔板 193。另外，可使用被圖示作為隔板 193 的材料和方法之例子的材料和方法來形成用於發光裝置中之其他絕緣層。

特佳的是，使用光敏樹脂材料來形成隔板 193，以具有開口部在第一電極層 110 上，使得開口部的側壁被形成作為具有連續曲率之傾斜表面。當使用光敏樹脂材料形成隔板 193 時，可省略形成抗蝕遮罩之步驟。在此實施例中，執行第十一光致微影步驟，使得隔板 193 被形成。

EL 層 194 係形成在第一電極層 110 上，及第二電極層 195 係形成在 EL 層 194 上，藉以形成發光元件。第二電極層 195 電連接到共同電位線。各種材料的任一個可被用於第二電極層 195。尤其是，使用具有低功函數之材料形成第二電極層 195 較佳，例如諸如 Li 或 Cs 等鹼性金屬；諸如 Mg、Ca、或 Sr 等鹼性土；含這些材料的任一個

之合金（如、Mg：Ag 或 Al：Li）；或諸如 Yb 或 Er 等稀土金屬。在此實施例中，使用鋁膜作為第二電極層 195。

經由藉由使用十一個光遮罩之這十一個光致微影步驟，可製造圖 1 所示之此實施例的發光裝置，其包括驅動器電路部，包括薄膜電晶體 180；像素部，包括薄膜電晶體 170 和發光元件；電容器 147，包括儲存電容器；和外部析取終端部。

另外，在此實施例中，說明在一光致微影步驟中形成氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 中的接觸孔之例子；然而，接觸孔亦可利用不同光遮罩在複數個光致微影步驟中形成。例如，可執行第五光致微影步驟，以形成充作中間層絕緣層之氧化物絕緣膜 107 和保護絕緣層 106 中的接觸孔，可執行第六至第九光致微影步驟，以形成 RGB 濾色器層和保護層，然後可在第十光致微影步驟中將接觸孔形成在保護絕緣層 109 中。在此例中，逐一增加光致微影步驟和光遮罩的數目；因此，利用十二個光遮罩，經由十二個光致微影步驟形成發光裝置。

需注意的是，在上述光致微影步驟中，可藉由使用使用多色調遮罩所形成之遮罩來執行蝕刻步驟，多色調遮罩為透射光以具有複數個強度之曝光遮罩。

因為藉由使用多色調遮罩所形成之遮罩層具有複數個膜厚度，及可藉由在遮罩層上執行蝕刻而改變其形狀，遮罩層可用於複數個蝕刻步驟，用以形成不同圖案。因此，對應於至少兩或多種不同圖案之遮罩層係可藉由一多色調

遮罩來形成。如此，可降低曝光遮罩的數目，亦可降低對應的光致微影步驟數目，藉以可實現處理的簡化。

另外，當製造發光裝置時，設置電連接到驅動器 TFT 的源極電極層之供電線。供電線與閘極配線和源極配線相交，及與閘極電極層相同步驟中使用相同材料來形成。

另外，在製造發光裝置的例子中，發光元件的一電極電連接到驅動器 TFT 的汲極電極層，及設置電連接到發光元件的另一電極之共同電位線。需注意的是，可與閘極電極層相同步驟中使用相同材料來形成共同電位線。

另外，在製造發光裝置的例子中，在一像素中設置複數個薄膜電晶體，及設置連接一薄膜電晶體的閘極電極層到另一薄膜電晶體的汲極電極層之連接部。

將氧化物半導體用於薄膜電晶體可降低製造成本。尤其是，藉由上述方法將氧化物絕緣膜形成與氧化物半導體層接觸，藉以可製造和設置具有穩定電特性之薄膜電晶體。因此，可設置包括具有絕佳電特性之高度可靠的薄膜電晶體之發光裝置。

半導體層中的通道形成區為高電阻區；如此，薄膜電晶體的電特性穩定，及可防止斷開電流增加等。因此，可設置包括具有令人滿意的電特性之高度可靠的薄膜電晶體之發光裝置。

因為薄膜電晶體容易由於靜電等而受到破壞，所以將保護電路設置在與像素部或驅動器電路相同基板上較佳。以包括氧化物半導體層的非線性元件形成保護電路較佳。

例如，保護電路係設置在像素部和掃描線輸入終端之間以及像素部和信號線輸入終端之間。在此實施例中，複數個保護電路被設置，使得當由於靜電等的湧浪電壓施加到掃描線、信號線、和電容器匯流排線時，像素電晶體等不被破壞。因此，保護電路被形成，以當湧浪電壓施加到保護電路時，釋放電荷到共同配線。另外，保護電路包括非線性元件，其以掃描線在其間之下彼此平行排列。非線性元件包括諸如二極體等兩終端元件以及諸如電晶體等三終端元件。例如，亦可經由與像素部中之薄膜電晶體 170 相同步驟來形成非線性元件，及藉由連接非線性元件的閘極終端到汲極終端，可使其具有與二極體相同特性。

可與其他實施例所說明的結構適當組合來實施此實施例。

（實施例 2）

在此實施例中，將參考圖 6A 至 6D 及圖 7A 及 7B 說明氧化物導電層被設置作為實施例 1 中之氧化物半導體層與源極和汲極電極層之間的源極區和汲極區之例子。因此，可以類似於實施例 1 的方式之方式來執行此實施例的一部分；如此，將省略與實施例 1 相同部位或具有類似功能的部位以及形成此種部位的步驟之重複說明。因為除了步驟的一部分，圖 6A 至 6D 及圖 7A 及 7B 與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、和圖 5A 及 5B 相同，所以藉由相同參考號碼表示相同部位及省略相同部位的詳

細說明。

首先，根據實施例 1，執行直到且包括實施例 1 中的圖 3B 之步驟的步驟。圖 6A 圖解與圖 3B 相同的步驟。

氧化物導電膜 140 係形成在已脫水或已除氫的氧化物半導體層 133 及 134 上，及使用金屬導電材料所形成之金屬導電膜堆疊在氧化物導電膜 140 上。

作為氧化物導電膜 140 的沈積方法，使用濺鍍法、真空蒸發法（如、電子束蒸發法）、電弧放電離子電鍍法、或噴灑法。氧化物導電膜 140 的材料含有氧化鋅作為成分較佳及未含有氧化銦較佳。就此種氧化物導電膜 140 而言，可使用氧化鋅、氧化鋁鋅、氮氧化鋁鋅、氧化鎵鋅等。在 50 nm 至 300 nm（含）的範圍中適當選擇氧化物導電膜的厚度。此外，在使用濺鍍法之例子中，較佳的是，使用含有 2 wt%至 10 wt%的 SiO_2 的靶執行沈積，抑制結晶之 SiO_x（x>0）包含在氧化物導電膜中，使得當在稍後步驟中執行用於脫水作用或除氫作用的熱處理時能夠抑制結晶。

接著，執行第四光致微影步驟。形成抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，及藉由蝕刻去除金屬導電膜的不必要部位，使得源極電極層 105a、汲極電極層 105b、源極電極層 165a、汲極電極層 165b、電容器電極層 149、連接電極 120、及第二終端 122 被形成（見圖 6B）。

需注意的是，適當調整各個材料和蝕刻條件，使得氧

化物導電膜 140 和氧化物半導體層 133 及 134 未在蝕刻金屬導電膜時被去除。

接著，去除抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，及使用源極電極層 105a、汲極電極層 105b、源極電極層 165a、和汲極電極層 165b 作為遮罩來蝕刻氧化物導電膜 140，使得氧化物導電層 164a 及 164b、氧化物導電層 104a 及 104b、和電容器電極層 185 被形成（見圖 6C）。例如，以諸如抗蝕劑剝除溶液等鹼性溶液可容易地蝕刻含氧化鋅作為成分之氧化物導電膜 140。此外，在此步驟中，亦將氧化物導電層 138 及 139 形成在各自終端部。

用以分割氧化物導電層以形成通道形成區之蝕刻處理係可藉由利用氧化物半導體層和氧化物導電層之間的蝕刻率差來執行。利用氧化物導電膜的蝕刻率高於氧化物半導體層的蝕刻率，來選擇性蝕刻氧化物半導體層上之氧化物導電層。

因此，藉由灰化來執行抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g 的去除較佳。在以剝除溶液蝕刻之例子中，適當調整蝕刻條件（蝕刻劑的種類、濃度、及蝕刻時間），使得氧化物導電膜 140 和氧化物半導體層 133 及 134 未被過度蝕刻。

如此實施例所說明一般，在藉由蝕刻形成島型氧化物半導體層之例子中，氧化物導電膜和金屬導電膜堆疊在其上，及使用相同遮罩來執行蝕刻，以形成包括源極電極層

和汲極電極層之配線圖案，氧化物導電膜可留在金屬導電膜的配線圖案下方。

在閘極配線（導電層 162）和源極配線（汲極電極層 165b）之間的接觸部中，氧化物導電層 164b 係形成在源極配線下方。氧化物導電層 164b 充作緩衝器，電阻僅是依據氧化物導電層的厚度之串聯電阻，及另外氧化物導電層 164b 未形成具有金屬的絕緣氧化物，如此較佳。

接著，充作保護絕緣膜之氧化物絕緣膜 107 被形成與氧化物半導體層 133 及 134 接觸。在此實施例中，藉由濺鍍法，具有厚度 300 nm 之氧化矽膜被沈積作為氧化物絕緣膜 107。

接著，以 200°C 至 400°C（含）（如、250°C 至 350°C（含））的溫度中較佳，於鈍氣大氣或氮大氣中執行第二熱處理。例如，以 250°C 在氮大氣中執行第二熱處理一小時。藉由第二熱處理，與氧化物絕緣膜 107 重疊之氧化物半導體層 133 及 134 的一部分在與氧化物絕緣膜 107 接觸之狀態中被加熱。

經由上述步驟，在沈積之後的氧化物半導體層上執行用於脫水作用或除氫作用的熱處理，以降低電阻，然後選擇性使氧化物半導體層的一部分在氧過量狀態。

結果，在氧化物半導體層 133 中，與閘極電極層 161 重疊之通道形成區 166 具有 i 型導電性，及與源極電極層 165a 和氧化物導電層 164a 重疊之高電阻源極區 167a，以及與汲極電極層 165b 和氧化物導電層 164b 重疊之高電阻

汲極區 167b 係以自我對準的方式形成；如此，形成氧化物半導體層 163。同樣地，在氧化物半導體層 134 中，與閘極電極層 101 重疊之通道形成區 116 具有 i 型導電性，及與源極電極層 105a 和氧化物導電層 104a 重疊之高電阻源極區 117a，以及與汲極電極層 105b 和氧化物導電層 164b 重疊之高電阻汲極區 117b 係以自我對準的方式形成；如此形成氧化物半導體層 103。

配置在氧化物半導體層 103 及 163 與使用金屬材料所形成的汲極電極層 105b 及 165b 之間的氧化物導電層 104b 及 164b 各個亦充作低電阻汲極（LRD，亦稱作 LRN（低電阻 n 型導電性））區。同樣地，配置在氧化物半導體層 103 及 163 與使用金屬材料所形成的源極電極層 105a 及 165a 之間的氧化物導電層 104a 及 164a 各個亦充作低電阻源極（LRS，亦稱作 LRN（低電阻 n 型導電性））區。利用包括氧化物半導體層、低電阻汲極區、和使用金屬材料所形成的汲極電極層之結構可進一步增加電晶體的耐壓。尤其是，低電阻汲極區的載子濃度高於高電阻汲極區（HRD 區）的載子濃度，及在 1 x $10^{20}/cm^3$ 或更高及 1 x $10^{21}/cm^3$ 或更低的範圍中較佳。

經由上述步驟，可將像素部中的薄膜電晶體 171 和驅動器電路中的電晶體 181 製造於同一基板上。薄膜電晶體 171 及 181 的每一個為包括氧化物半導體層之底閘極薄膜電晶體，其中形成高電阻源極區、高電阻汲極區、和通道形成區。因此，在薄膜電晶體 171 及 181 的每一個中，高

電阻汲極區或高電阻源極區充作緩衝器，使得甚至當施加高電場時仍未施加局部高電場；以此方式，薄膜電晶體 171 及 181 各個可具有有著增加的耐壓之結構。

在電容器部中，從與氧化物導電層 104b 相同步驟中所形成之電容器配線層 108、閘極絕緣層 102、電容器電極層 185 以及與汲極電極層 105b 相同步驟中所形成之電容器電極層 149 的堆疊形成電容器 146。

接著，保護絕緣層 106 係形成在氧化物絕緣膜 107 上，及濾色器層 191 係形成在像素部中的保護絕緣層 106 上。保護層 192 被形成，以覆蓋濾色器層 191，及保護絕緣層 109 被形成，以覆蓋保護絕緣層 106 和保護層 192。

接著，以實施例 1 的方式執行第九光致微影步驟。形成抗蝕遮罩，及藉由蝕刻氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 來形成到達汲極電極層 105b 的接觸孔 125。然後，去除抗蝕遮罩（見圖 6D）。此外，到達第二終端 122 之接觸孔 127 和到達連接電極 120 之接觸孔 126 亦藉由此蝕刻來形成。

接著，形成透光導電膜，及執行第十光致微影步驟。形成抗蝕遮罩，及藉由蝕刻去除透光導電膜的不必要部位，以形成第一電極層 110、導電層 111、及終端電極 128 及 129。然後，去除抗蝕遮罩（見圖 7A）。

如實施例 1 一般，在第十一光致微影步驟中形成隔板 193。EL 層 194 和第二電極層 195 堆疊在第一電極層 110 上，使得包括發光元件之此實施例的發光裝置被製造（見

圖 7B）。

當氧化物導電層設置在氧化物半導體層與源極和汲極層之間作為源極區和汲極區時，源極區和汲極區可具有較低電阻，及可以高速操作電晶體。為了提高周邊電路（驅動器電路）的頻率特性，將氧化物導電層用於源極區和汲極區是有效的。這是因為與金屬電極（如、Ti）和氧化物半導體層之間的接觸比較，金屬電極（如、Ti）和氧化物導電層之間的接觸可降低接觸電阻。

存在有問題，因為在被使用作為發光裝置中之配線材料（如、Mo/Al/Mo）的一部分之鉬（Mo）與氧化物半導體層具有高接觸電阻。這是因為 Mo 較不可能氧化，及從氧化物半導體層析取氧之效果比 Ti 弱，及 Mo 和氧化物半導體層之間的接觸介面未被改變成具有 n 型導電性。然而，甚至在此種例子中，藉由插入氧化物導電層在氧化物半導體層與源極和汲極電極層之間，可降低接觸電阻；因此，可提高周邊電路（驅動器電路）的頻率特性。

在蝕刻氧化物導電層時決定薄膜電晶體的通道長度；因此，可進一步縮短通道長度。例如，可將通道長度 *L* 設定如 0.1 μm 至 2 μm（含）一般小；以此方式，可增加操作速度。

可與其他實施例所說明的結構適當組合來實施此實施例。

（實施例 3）

在此實施例中，將參考圖 8A 至 8D 和圖 9A 及 9B 說明氧化物導電層被設置作為實施例 1 或 2 中之氧化物半導體層與源極和汲極電極層之間的源極區和汲極區之另一例子。因此，能夠以類似於實施例 1 或 2 的方式之方式來執行此實施例的一部分；如此，將省略與實施例 1 或 2 相同部位或具有類似功能的部位以及形成此種部位的步驟之重複說明。因為除了步驟的一部分，圖 8A 至 8D 和圖 9A 及 9B 與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、圖 5A 及 5B、圖 6A 至 6D、和圖 7A 及 7B 相同，所以藉由相同參考號碼表示相同部位及省略相同部位的詳細說明。

首先，根據實施例 1，將金屬導電膜形成在基板 100 上，及使用第一光致微影步驟中所形成之抗蝕遮罩來蝕刻金屬導電膜，使得第一終端 121、閘極電極層 161、導電層 162、閘極電極層 101、和電容器配線層 108 被形成。

接著，將閘極絕緣層 102 形成在第一終端 121、閘極電極層 161、導電層 162、閘極電極層 101、和電容器配線層 108 上，然後堆疊氧化物半導體膜和氧化物導電膜。可在未暴露至空氣之下，連續形成閘極絕緣層、氧化物半導體膜、和氧化物導電膜。

在第二光致微影步驟中將抗蝕遮罩形成在氧化物導電膜上。使用抗蝕遮罩來蝕刻閘極絕緣層、氧化物半導體膜、和氧化物導電層，以形成到達第一終端 121 之接觸孔 119 和到達導電層 162 之接觸孔 118。

去除第二光致微影步驟中所形成之抗蝕遮罩，及在第

三光致微影步驟中重新在氧化物導電膜上形成抗蝕遮罩。藉由使用第三光致微影步驟中的抗蝕遮罩，形成島型氧化物半導體層和島型氧化物導電層。

當在以此種方式將氧化物半導體膜和氧化物導電膜堆疊在閘極絕緣層的整個表面上之狀態下將接觸孔形成在閘極絕緣層中時，抗蝕遮罩未直接與閘極絕緣層的表面接觸；因此，可防止閘極絕緣層的表面之污染（如、雜質等附著於閘極絕緣層）。如此，可獲得閘極絕緣層和氧化物半導體膜之間以及閘極絕緣層和氧化物導電膜之間的介面之令人滿意的狀態，藉以可提高可靠性。

接著，在堆疊氧化物半導體層和氧化物導電層的狀態中執行用於脫水作用或除氫作用的熱處理。藉由以 400°C 至 700°C 的熱處理，可達成氧化物半導體層的脫水作用或除氫作用；如此，可防止水（H_2O）在稍後步驟再次包含在氧化物半導體層中。

只要諸如氧化矽等抑制結晶之物質未包含在氧化物導電層中，可經由此熱處理使氧化物導電層結晶。以相對於基座表面的圓柱形狀生長氧化物導電層的晶體。因此，當實為了形成源極電極層和汲極電極層而蝕刻形成在氧化物導電層上之金屬導電膜時，可防止下割的形成。

另外，藉由用於氧化物半導體層之脫水作用或除氫作用的熱處理，可提高氧化物導電層的導電性。需注意的是，只有氧化物導電層可在低於氧化物半導體層的溫度之溫度中經過熱處理。

亦可在尚未處理成島型氧化物半導體層和島型氧化物導電層之氧化物半導體膜和氧化物導電膜上執行氧化物半導體層和氧化物導電層的第一熱處理。在那時，在第一熱處理之後，從加熱裝置取出基板，及執行光致微影步驟。

經由上述步驟，可獲得氧化物半導體層 133 及 134 和氧化物導電層 142 及 143（見圖 8A）。氧化物半導體層 133 及氧化物導電層 142 為使用同一遮罩所形成之島型疊層，而氧化物半導體層 134 及氧化物導電層 143 為使用同一遮罩所形成之島型疊層。

接著，執行第四光致微影步驟。形成抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，及藉由蝕刻去除金屬導電膜的不必要部位，使得源極電極層 105a、汲極電極層 105b、源極電極層 165a、汲極電極層 165b、電容器電極層 149、連接電極 120、及第二終端 122 被形成（見圖 8B）。

需注意的是，適當調整各個材料和蝕刻條件，使得氧化物導電層 142 及 143 和氧化物半導體層 133 及 134 未在蝕刻金屬導電膜被去除。

接著，去除抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g，然後使用源極電極層 105a、汲極電極層 105b、源極電極層 165a、和汲極電極層 165b 作為遮罩來蝕刻氧化物導電層 142 及 143，使得氧化物導電層 164a 及 164b 和氧化物導電層 104a 及 104b 被形成（見圖 8C）。例如，以諸如抗蝕劑剝除溶液等鹼性溶液可容易地

蝕刻含氧化鋅作為成分之氧化物導電層 142 及 143。

因此，藉由灰化來執行抗蝕遮罩 136a、136b、136c、136d、136e、136f、及 136g 的去除較佳。在以剝除溶液蝕刻之例子中，適當調整蝕刻條件（蝕刻劑的種類、濃度、及蝕刻時間），使得氧化物導電層 142 及 143 和氧化物半導體層 133 及 134 未被過度蝕刻。

接著，充作保護絕緣膜之氧化物絕緣膜 107 被形成與氧化物半導體層 133 及 134 接觸。在此實施例中，藉由濺鍍法，將具有厚度 300 nm 之氧化矽膜沈積作為氧化物絕緣膜 107。

接著，以 200°C 至 400°C（含）（如、250°C 至 350°C（含））的溫度中較佳，於鈍氣大氣或氮大氣中執行第二熱處理。例如，以 250°C 在氮大氣中執行第二熱處理一小時。藉由第二熱處理，與氧化物絕緣膜 107 重疊之氧化物半導體層 133 及 134 的一部分在與氧化物絕緣膜 107 接觸之狀態中被加熱。

經由上述步驟，在沈積之後的氧化物半導體層上執行用於脫水作用或除氫作用的熱處理，以降低電阻，然後選擇性使氧化物半導體層的一部分在氧過量狀態。

結果，在氧化物半導體層 133 中，與閘極電極層 161 重疊之通道形成區 166 具有 i 型導電性，及與源極電極層 165a 和氧化物導電層 164a 重疊之高電阻源極區 167a，以及與汲極電極層 165b 和氧化物導電層 164b 重疊之高電阻汲極區 167b 係以自我對準的方式形成；如此，形成氧化

物半導體層 163。同樣地，在氧化物半導體層 134 中，與閘極電極層 101 重疊之通道形成區 116 具有 i 型導電性，及與源極電極層 105a 和氧化物導電層 104a 重疊之高電阻源極區 117a，以及與汲極電極層 105b 和氧化物導電層 164b 重疊之高電阻汲極區 117b 係以自我對準的方式形成；如此形成氧化物半導體層 103。

配置在氧化物半導體層 103 及 163 與使用金屬材料所形成的汲極電極層 105b 及 165b 之間的氧化物導電層 104b 及 164b 各個亦充作低電阻汲極（LRD，亦稱作 LRN）區。同樣地，配置在氧化物半導體層 103 及 163 與使用金屬材料所形成的源極電極層 105a 及 165a 之間的氧化物導電層 104a 及 164a 各個亦充作低電阻源極（LRS，亦稱作 LRN）區。利用包括氧化物半導體層、低電阻汲極區、和使用金屬材料所形成的汲極電極層之結構可進一步增加電晶體的耐壓。尤其是，低電阻汲極區的載子濃度高於高電阻汲極區（HRD 區）的載子濃度，及在 1 x $10^{20}/cm^3$ 或更高及 1 x $10^{21}/cm^3$ 或更低的範圍中較佳。

經由上述步驟，可將像素部中的薄膜電晶體 172 和驅動器電路部中的電晶體 182 製造於同一基板上。薄膜電晶體 172 及 182 的每一個為包括氧化物半導體層之底閘極薄膜電晶體，其中形成高電阻源極區、高電阻汲極區、和通道形成區。因此，在薄膜電晶體 172 及 182 的每一個中，高電阻汲極區或高電阻源極區充作緩衝器，使得甚至當施加高電場時仍未施加局部高電場；以此方式，薄膜電晶體

172 及 182 各個可具有有著增加的耐壓之結構。

在電容器部中，從與汲極電極層 105b 相同步驟中所形成之電容器配線層 108、閘極絕緣層 102、和電容器電極層 149 的堆疊形成電容器 147。

接著，保護絕緣層 106 係形成在氧化物絕緣膜 107 上，及濾色器層 191 係形成在像素部中的保護絕緣層 106 上。保護層 192 被形成，以覆蓋濾色器層 191，及保護絕緣層 109 被形成，以覆蓋保護絕緣層 106 和保護層 192。

接著，以實施例 1 的方式執行第九光致微影步驟。形成抗蝕遮罩，及藉由蝕刻氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 來形成到達汲極電極層 105b 的接觸孔 125。然後，去除抗蝕遮罩（見圖 8D）。此外，到達第二終端 122 之接觸孔 127 和到達連接電極 120 之接觸孔 126 亦藉由此蝕刻來形成。

接著，形成透光導電膜，及執行第十光致微影步驟。形成抗蝕遮罩，及藉由蝕刻去除透光導電膜的不必要部位，以形成第一電極層 110、導電層 111、及終端電極 128 及 129。然後，去除抗蝕遮罩（見圖 9A）。

如實施例 1 一般，在第十一光致微影步驟中形成隔板 193。EL 層 194 和第二電極層 195 堆疊在第一電極層 110 上，使得包括發光元件之此實施例的發光裝置被製造（見圖 9B）。

當氧化物導電層設置在氧化物半導體層與源極和汲極層之間作為源極區和汲極區時，源極區和汲極區可具有較

低電阻，及可以高速操作電晶體。為了提高周邊電路（驅動器電路）的頻率特性，將氧化物導電層用於源極區和汲極區是有效的。這是因為與金屬電極（如、Ti）和氧化物半導體層之間的接觸比較，金屬電極（如、Ti）和氧化物導電層之間的接觸可降低接觸電阻。

藉由插入氧化物導電層在氧化物半導體層與源極和汲極電極層之間，可降低接觸電阻；因此，可提高周邊電路（驅動器電路）的頻率特性。

在蝕刻氧化物導電層時決定薄膜電晶體的通道長度；因此，可進一步縮短通道長度。例如，可將通道長度 L 設定如 0.1 μm 至 2 μm（含）一般小；以此方式，可增加操作速度。

可與其他實施例所說明的結構適當組合來實施此實施例。

（實施例 4）

在此實施例中，將參考圖 16、圖 17A 至 17D、和圖 18A 及 18B 說明經由連接電極層將像素部中的薄膜電晶體和發光元件的第一電極層彼此電連接之發光裝置的例子。需注意的是，在此實施例中，除了像素部中的電晶體和和發光元件的第一電極層之連接方法以外，可使用類似於實施例 1 之材料和方法的材料和方法。因此，可以類似於實施例 1 的方式之方式來執行此實施例的一部分；如此，將省略與實施例 1 相同部位或具有類似功能的部位以及形成

此種部位的步驟之重複說明。因為除了步驟的一部分，圖16、圖 17A 至 17D、和圖 18A 及 18B 與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、圖 5A 及 5B 相同，所以藉由相同參考號碼表示相同部位及省略相同部位的詳細說明。

圖 16 圖解此實施例的發光裝置。像素部中之薄膜電晶體 170 的汲極電極層 105b 經由連接電極層 196 電連接到第一電極層 110。將參考圖 17A 至 17D 和圖 18A 及 18B 說明圖 16 所示之發光裝置的製造方法。

首先，根據實施例 1，執行直到且包括實施例 1 中的圖 4A 之步驟的步驟。圖 17A 圖解與圖 4A 相同的步驟。

接著，執行第五光致微影步驟。形成抗蝕遮罩，及藉由蝕刻氧化物絕緣膜 107 和保護絕緣層 106，形成到達汲極電極層 105b 之接觸孔 125、到達第二終端 122 之接觸孔 127、和到達連接電極 120 之接觸孔 126。然後，去除抗蝕遮罩（見圖 17B）。

接著，形成導電膜，及執行第六光致微影步驟。形成抗蝕遮罩，及藉由蝕刻去除導電膜的不必要部位，以形成連接電極層 196、導電層 112、和終端電極 113 及 114。然後，去除抗蝕遮罩（見圖 17C）。作為導電膜，可使用金屬導電膜；因此，連接電極層 196、導電層 112、和終端電極 113 及 114 係由金屬導電層所形成。

作為連接電極層 196，可使用包括選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作為其主要成分的膜或包括元

素的任一個之膜及其合金膜之堆疊膜。因此，在如同此實施例一般，在與連接電極層 196 相同步驟中形成導電層 112 和終端電極 113 及 114 之例子中，導電層 112 和終端電極 113 及 114 亦可使用包括選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作為其主要成分的膜或包括元素的任一個之膜及其合金膜之堆疊膜來形成。導電膜並不侷限於包括上述元素之單層，亦可以兩或多層的疊層來形成。作為導電膜的沈積方法，可使用濺鍍法、真空蒸發法（如、電子束蒸發法）、電弧放電離子電鍍法、或噴灑法。

接著，在第七到第九光致微影步驟中，將 RGB 濾色器層 191 形成在像素部中的保護絕緣層 106 上，及在第十光致微影步驟中形成保護層 192，以覆蓋濾色器層 191。保護絕緣層 109 被形成，以覆蓋連接電極層 196、導電層 112、終端電極 113 及 114、保護絕緣層 106、和保護層 192（見圖 17D）。

接著，執行第十一光致微影步驟。形成抗蝕遮罩，及藉由蝕刻保護絕緣層 109 來形成到達連接電極層 196 之接觸孔 125。然後，去除抗蝕遮罩。此外，亦藉由此蝕刻去除終端電極 113 及 114 上之保護絕緣層 109，使得終端電極 113 及 114 被露出（見圖 18A）。

然後，形成透光導電膜。執行第十二光致微影步驟。形成抗蝕遮罩，及蝕刻透光導電膜的不必要部位，以形成第一電極層 110。然後，去除抗蝕遮罩。

如實施例 1 一般，在第十三光致微影步驟中形成隔板 193。EL 層 194 和第二電極層 195 堆疊在第一電極層 110 上，如此製造包括發光元件之此實施例的發光裝置（見圖 18B）。

在形成連接電極層 196 的例子中，可在與連接電極層 196 相同步驟中使用相同材料來形成供電線。另外，亦可在與連接電極層 196 相同步驟中使用相同材料來形成共同電位線。

可與其他實施例所說明的結構適當組合來實施此實施例。

（實施例 5）

在此實施例中，將參考圖 10 說明製造處理局部不同於實施例 1 的製造處理之薄膜電晶體的例子。除了步驟的一部分，圖 10 與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、和圖 5A 及 5B 相同。如此，以相同參考號碼表示與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、和圖 5A 及 5B 相同之部分及省略此部分的詳細說明。

首先，根據實施例 1，閘極電極層和閘極絕緣層係形成在基板上。然後，在像素部中，在第二光致微影步驟中形成到達閘極電極層之接觸孔（未圖示）。

接著，在第三光致微影步驟中，形成氧化物半導體膜 130，然後處理成島型氧化物半導體層 131 及 132。

接著，將氧化物半導體層 131 及 132 脫水或除氫。執

行脫水作用或除氫作用之第一熱處理的溫度高於或等於400°C 及低於或等於 750°C，高於或等於 425°C 及低於或等於 750°C 較佳。需注意的是，在第一熱處理的溫度是425°C 或更高之例子中，熱處理時間可以是一小時或更少，但是在第一熱處理的溫度低於 425°C 之例子中，熱處理時間被設定成一個小時以上。此處，將基板引進熱處理設備的一例子之電爐內，及在氮大氣中將氧化物半導體層經過熱處理。然後，氧化物半導體層未暴露至空氣，及防止水和氫再次進入氧化物半導體層。以此方式，形成氧化物半導體層。然後，將高純度氧氣、高純度 N_2O 氣體、或超級乾燥空氣（具有露點-40°C 或更低，-60°C 或更低較佳）引進同一爐內，及執行冷卻。較佳的是，水、氫等未包含在氧氣或 N_2O 氣體中。此外，較佳的是，引進熱處理的設備內之氧氣或 N_2O 氣體具有純度 6N（99.9999%）或更多，7N（99.99999%）或更多較佳；也就是說，氧氣或 N_2O 氣體中之雜質濃度被設定成 1 ppm 或更低較佳，0.1 ppm 或更低更好。

熱處理設備並不侷限於電爐，及例如可以是 RTA（快速熱退火）設備，諸如 GRTA（氣體快速熱退火）設備或 LRTA（燈快速熱退火）設備等。LRTA 設備為藉由從諸如鹵素燈、金屬鹵化物燈、氙弧光燈、碳弧光燈、高壓鈉燈、或高壓水銀燈等燈所發出的光之輻射（電磁波）來加熱欲處理的物體之設備。此外，LRTA 設備不僅可被設置有燈，並且可設置有藉由導熱或來自諸如電阻加熱器等加

熱器的熱輻射來加熱欲處理的物體之裝置。GRTA 設備為使用高溫氣體之熱處理的方法。作為氣體，使用不由於熱處理而與欲處理的物體起反應之鈍氣，例如氮或諸如氬等稀有氣體。可以 600°C 至 750°C 藉由 RTA 法執行熱處理幾分鐘。

此外，在用於脫水作用或除氫作用的第一熱處理之後，在氧氣大氣或 N_2O 氣大氣中，以高於或等於 200°C 和低於或等於 400°C，高於或等於 200°C 和低於或等於 300°C 較佳來執行熱處理。

亦可在未處理成島型氧化物半導體層之氧化物半導體膜 130 上執行氧化物半導體層 131 及 132 的第一熱處理。在那時，在第一熱處理之後，從加熱裝置取出基板及執行光致微影步驟。

經由上述處理，使氧化物半導體膜的整個區域在氧過量狀態，藉以獲得較高電阻（i 型導電性）。因此，形成整個區域具有 i 型導電性之氧化物半導體層 168 及 198。

接著，執行第四光致微影步驟。抗蝕遮罩形成在氧化物半導體 168 及 198 上，及藉由選擇性蝕刻來形成源極電極層和汲極電極層。藉由濺鍍法形成氧化物絕緣膜 107。

接著，為了降低薄膜電晶體的電特性變化，可在鈍氣大氣或氮氣大氣中執行熱處理（以高於或等於 150°C 和低於 350°C 較佳）。例如，能夠以 250°C 在氮大氣之下執行熱處理一小時。

接著，保護絕緣層 106 形成在氧化物絕緣膜 107 上，

及濾色器層 191 形成在像素部中之保護絕緣層 106 上。保護層 192 被形成，以覆蓋濾色器層 191，及保護絕緣層 109 被形成，以覆蓋保護絕緣層 106 和保護層 192。

接著，執行第九光致微影步驟。形成抗蝕遮罩，及藉由蝕刻閘極絕緣層 102、氧化物絕緣膜 107、保護絕緣層 106、和保護絕緣層 109，形成到達第一終端 121、導電層 162、汲極電極層 105b、和第二終端 122 之接觸孔。在形成透光導電膜之後，執行第十光致微影步驟。形成抗蝕遮罩，及執行選擇性蝕刻，以形成第一電極層 110、終端電極 128、終端電極 129、和配線層 145。

此實施例為在沒有連接電極 120 之下將第一終端 121 和終端電極 128 彼此直接連接之例子。另外，經由配線層 145，將汲極電極層 165b 和導電層 162 彼此連接。

在電容器部中，從與源極電極層和汲極電極層相同的步驟所形成之電容器配線層 108、閘極絕緣層 102、和電容器電極層 149 的堆疊形成電容器 147。

經由上述步驟，可將驅動器電路部中的薄膜電晶體 183 及像素部中的薄膜電晶體 173 形成在同一基板上。

如實施例 1 一般，形成隔板 193，及 EL 層 194 和第二電極層 195 堆疊在第一電極層 110 上，藉以製造包括發光元件之此實施例的發光裝置（見圖 10）。

可與其他實施例所說明的結構適當組合來實施此實施例。

（實施例 6）

在此實施例中，在實施例 1 至 5 的任一個所說明之發光裝置中，將說明藉由使用薄膜電晶體和利用電致發光的發光元件來製造主動矩陣式發光顯示裝置之例子。

根據發光材料是有機化合物還是無機化合物來分類利用電致發光之發光元件。通常，前者被稱作有機 EL 元件，及後者被稱作無機 EL 元件。

在有機 EL 元件中，藉由施加電壓至發光元件，從一對電極分開注射電子和電洞到含有發光有機化合物之層內，如此電流流動。然後，載體（電子和電洞）重組，使得發光有機化合物被激發。發光有機化合物從激發狀態回到接地狀態，藉以發光。由於此種機制，此種發光元件被稱作電流激發發光元件。

無機 EL 元件根據它們的元件結構被分成分散型無機 EL 元件和薄膜無機 EL 元件。分散型無機 EL 元件具有發光材料的粒子分散在結合劑中之發光層，及其光發射機制為利用施體位準和受體位準之施體-受體重組型光發射。薄膜無機 EL 元件具有發光層夾置在介電層之間，而介電層進一步夾置在電極之間的結構，及其光發射機制為利用金屬離子的內殼電子過渡之局部化型光發射。需注意的是，此處說明有機 EL 元件作為發光元件之例子。

圖 19 圖解可應用數位時間灰階驅動之像素結構的例子作為發光裝置之例子。

說明可應用數位時間灰階驅動之像素的結構和操作。

此處，一像素包括兩 n 通道電晶體，其各個包括用於通道形成區之氧化物半導體層。

像素 6400 包括交換電晶體 6401、驅動器電晶體 6402、發光元件 6404、及電容器 6403。交換電晶體 6401 的閘極連接到掃描線 6406，交換電晶體 6401 的第一電極（源極電極和汲極電極的其中之一）連接到信號線 6405，及交換電晶體 6401 的第二電極（源極電極和汲極電極的其中另一個）連接到驅動器電晶體 6402 的閘極。驅動器電晶體 6402 的閘極經由電容器 6403 連接到供電線 6407，驅動器電晶體 6402 的第一電極連接到供電線 6407，及驅動器電晶體 6402 的第二電極連接到發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極對應於共同電極 6408。共同電極 6408 電連接到設置在同一基板上之共同電位線。

發光元件 6404 的第二電極（共同電極 6408）被設定成低供電電位。需注意的是，低供電電位為參考被設定成供電線 6407 之高供電電位，低供電電位小於高供電電位之電位。作為低供電電位，例如，可利用 GND、0V 等。高供電電位和低供電電位之間的電位差被施加到發光元件 6404，使得電流流經發光元件 6404，藉以發光元件 6404 發光。如此，各個電位被設定，使得高供電電位和低供電電位之間的電位差高於或等於發光元件 6404 的前向臨界電壓。

當驅動器電晶體 6402 的閘極電容被使用作為電容器

6403 的取代物時，可省略電容器 6403。驅動器電晶體 6402 的閘極電容係可形成在通道區和閘極電極之間。

在電壓輸入電壓驅動方法之例子中，視頻信號被輸入到驅動器電晶體 6402 的閘極，使得驅動器電晶體 6402 完全打開或關上。也就是說，驅動器電晶體 6402 在直線區操作；如此，高於供電線 6407 的電壓之電壓被施加到驅動器電晶體 6402 的閘極。需注意的是，高於或等於“供電線的電壓+驅動器電晶體 6402 的 V_{th}”之電壓被施加到信號線 6405。

在執行類比灰階驅動取代數位時間灰階驅動之例子中，藉由改變信號輸入可使用與圖 19 相同之像素結構。

在執行類比灰階驅動之例子中，高於或等於發光元件 6404 的前向電壓和驅動器電晶體 6402 的 V_{th} 之總和的電壓被施加到驅動器電晶體 6402 的閘極。發光元件 6404 的前向電壓意指獲得想要的亮度之電壓，及包括至少前向臨界電壓。藉由輸入視頻信號以使驅動器電晶體 6402 能夠在飽和區操作，電流能夠流經發光元件 6404。為了驅動器電晶體 6402 能夠在飽和區操作，將供電線 6407 的電位設定高於驅動器電晶體 6402 的閘極電位。利用類比視頻信號，根據視頻信號的電流流經發光元件 6404，及能夠執行類比灰階驅動。

圖 19 所示之像素結構並不侷限於此。例如，可添加開關、電阻器、電容器、電晶體、邏輯電路等到圖 19 所示之像素。

接著，參考圖 20A 至 20C 說明發光元件的結構。此處，藉由採用 n 通道驅動 TFT 作為例子來說明像素的橫剖面結構。可以類似於實施例 1 至 5 所說明的薄膜電晶體之方式的方式來分別形成圖 20A、20B、及 20C 所示之發光裝置所使用的驅動 TFT 7001、7011、及 7021，係為各個包括氧化物半導體層之高度可靠的薄膜電晶體。

為了析取從發光元件發出的光，陽極和陰極的至少其中之一需要透射光。薄膜電晶體和發光元件係形成在基板上。發光元件可具有頂發射結構，其中經由與基板相對的表面析取光；底發射結構，其中經由基板側上的表面析取光；或雙發射結構，其中經由與基板相對的表面和基板側上的表面析取光。像素結構可應用到具有這些發射結構之任一個的發光元件。

將參考圖 20A 說明具有底發射結構之發光元件。

圖 20A 為驅動器 TFT 7011 為 n 通道電晶體及從發光元件 7012 發出光到第一電極層 7013 側時之像素的橫剖面圖。在圖 20A 中，發光元件 7012 的第一電極層 7013 係形成在電連接到驅動器 TFT 7011 之透光導電膜 7017 上，及以 EL 層 7014 和第二電極層 7015 的此順序堆疊在第一電極層 7013 上。需注意的是，經由形成在保護絕緣層 7035、保護絕緣層 7032、及氧化物絕緣層 7031 中的接觸孔，導電膜 7017 電連接到驅動器 TFT 7011 的汲極電極層。

作為發光導電膜 7017，使用諸如包括氧化鎢的氧化

銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫、氧化銦鋅、或添加氧化矽之氧化銦錫的膜等之透光導電膜。

另外，各種材料可用於發光元件的第一電極層 7013。例如，在第一電極層 7013 被使用作為陰極之例子中，具有低功函數之材料，例如諸如 Li 或 Cs 等鹼性金屬；諸如 Mg、Ca、或 Sr 等鹼性土；含這些材料的任一個之合金（如、Mg：Ag 或 Al：Li）；或諸如 Yb 或 Er 等稀土金屬較佳。在圖 20A 中，第一電極層 7013 被形成具有能夠透射光之厚度（約 5 nm 至 30 nm 較佳）。例如，具有厚度 20 nm 之鋁膜被使用作為第一電極層 7013。

另一選擇是，可堆疊透光導電膜和鋁膜，然後選擇性蝕刻，以形成透光導電膜 7017 和第一電極層 7013。在此例中，可使用同一遮罩來執行蝕刻，因此較佳。

另外，第一電極層 7013 的周邊被覆蓋有隔板 7019。隔板 7019 係使用諸如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂，無機絕緣膜，或有機聚矽氧烷之膜所形成。特佳的是，隔板 7019 係使用光敏樹脂材料形成，以具有開口部在第一電極層 7013 上，使得開口部的側壁被形成作為具有連續曲率之傾斜表面。當使用光敏樹脂材料形成隔板 7019 時，可省略形成抗蝕遮罩之步驟。

另外，形成在第一電極層 7013 和隔板 7019 上的 EL 層 7014 可至少包括發光層，及使用單層或堆疊的複數個層所形成。當使用複數個層形成 EL 層 7014 時，以電子注

射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在充作陰極之第一電極層 7013 上。需注意的是，不需要形成所有這些層。

堆疊順序並不侷限於上述順序。第一電極層 7013 可充作陽極，及可以電洞注射層、電洞運送層、發光層、電子運送層、和電子注射層的此順序堆疊在第一電極層 7013 上。需注意的是，從電力消耗觀點，較佳的是，使第一電極層 7013 充作陰極，及以電子注射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在第一電極層 7013 上，因為可抑制驅動器電路部的驅動電壓之增加，如此可降低電力消耗。

另外，各種材料可用於形成在 EL 層 7014 上之第二電極層 7015。例如，在第二電極層 7015 被使用作為陽極之例子中，諸如 ZrN、Ti、W、Ni、Pt、或 Cr 等具有高功函數之材料，或者諸如 ITO、IZO、或 ZnO 等透明導電材料較佳。另外，在第二電極層 7015 上，阻光膜 7016 係使用阻隔光之金屬、反射光之金屬等來形成。在此實施例中，使用 ITO 膜作為第二電極層 7015，及使用 Ti 膜作為阻光膜 7016。

發光元件 7012 對應於以第一電極層 7013 和第二電極層 7015 夾置包括發光層的 EL 層 7014 之區域。在圖 20A 所示之元件結構的例子中，從發光元件 7012 發光到第一電極層 7013 側，以經由濾色器層 7033 傳遞到外面，如箭頭所示一般。

藉由使用光致微影技術等，以諸如噴墨法、印刷法、蝕刻法等微滴排放法形成濾色器層 7033。

濾色器層 7033 被覆蓋有保護層 7034，及保護絕緣層 7035 進一步形成在其上。需注意的是，雖然在圖 20A 中保護層 7034 被圖解成具有小厚度，但是保護層 7034 具有降低由於濾色器層 7033 所導致的粗糙之功能。

接著，將參考圖 20B 說明具有雙發射結構之發光元件。

在圖 20B 中，發光元件 7022 的第一電極層 7023 係形成在電連接到驅動器 TFT 7021 之透光導電膜 7027 上，及以 EL 層 7024 和第二電極層 7025 的順序堆疊在第一電極層 7023 上。需注意的是，經由形成在保護絕緣層 7045、保護絕緣層 7042、及氧化物絕緣層 7041 中的接觸孔，導電膜 7027 電連接到驅動器 TFT 7021 的汲極電極層。

作為透光導電膜 7027，使用諸如包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫、氧化銦鋅、或添加氧化矽之氧化銦錫的膜等之透光導電膜。

各種材料可用於發光元件的第一電極層 7023。例如，在第一電極層 7023 被使用作為陰極之例子中，具有低功函數之材料，例如諸如 Li 或 Cs 等鹼性金屬；諸如 Mg、Ca、或 Sr 等鹼性土；含這些材料的任一個之合金（如、Mg：Ag 或 Al：Li）；或諸如 Yb 或 Er 等稀土金屬較佳。在此實施例中，第一電極層 7023 充作陰極，及被

形成具有能夠透射光之厚度（約 5 nm 至 30 nm 較佳）。例如，具有厚度 20 nm 之鋁膜被使用作為陰極。

另一選擇是，可堆疊透光導電膜和鋁膜，然後選擇性蝕刻，以形成透光導電膜 7027 和第一電極層 7023。在此例中，可使用同一遮罩來執行蝕刻，因此較佳。

另外，第一電極層 7023 的周邊被覆蓋有隔板 7029。隔板 7029 係使用諸如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂，無機絕緣膜，或有機聚矽氧烷之膜所形成。特佳的是，隔板 7029 係使用光敏樹脂材料形成，以具有開口部在第一電極層 7023 上，使得開口部的側壁被形成作為具有連續曲率之傾斜表面。當使用光敏樹脂材料形成隔板 7029 時，可省略形成抗蝕遮罩之步驟。

另外，形成在第一電極層 7023 和隔板 7029 上的 EL 層 7024 可至少包括發光層，及使用單層或堆疊的複數個層所形成。當使用複數個層形成 EL 層 7024 時，以電子注射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在充作陰極之第一電極層 7023 上。需注意的是，不需要形成所有這些層。

堆疊順序並不侷限於上述順序。第一電極層 7023 可充作陽極，及可以電洞注射層、電洞運送層、發光層、電子運送層、和電子注射層的此順序堆疊在陽極上。需注意的是，從電力消耗觀點，較佳的是，使第一電極層 7023 充作陰極，及以電子注射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在陰極上，因為可降

低電力消耗。

另外，各種材料可用於形成在 EL 層 7024 上之第二電極層 7025。例如，在第二電極層 7025 被使用作為陽極之例子中，使用諸如 ITO、IZO、或 ZnO 等透明導電材料較佳。在此實施例中，第二電極層 7025 被使用作為陽極，及形成包括氧化矽之 ITO 膜。

發光元件 7022 對應於以第一電極層 7023 和第二電極層 7025 夾置包括發光層的 EL 層 7024 之區域。在圖 20B 所示之元件結構的例子中，從發光元件 7022 發光到第二電極層 7025 側和第一電極層 7023 側，如箭頭所示一般。

藉由使用光致微影技術等，以諸如噴墨法、印刷法、蝕刻法等微滴排放法形成濾色器層 7043。

濾色器層 7043 被覆蓋有保護層 7044，及保護絕緣層 7045 進一步形成在其上。

需注意的是，當使用具有雙發射結構之發光元件且在兩顯示表面上執行全彩顯示時，來自第二電極層 7025 側的光未通過濾色器層 7043；因此，被設置有另一濾色器層之密封基板係設置在第二電極層 7025 上較佳。

接著，將參考圖 20C 說明具有頂發射結構之發光元件。

圖 20C 為驅動器 TFT 7001 為 n 通道電晶體及從發光元件 7002 發出光到第二電極層 7005 側時之像素的橫剖面圖。在圖 20C 中，形成電連接到 TFT 7001 之發光元件 7002 的第一電極層 7003，及以 EL 層 7004 和第二電極層

7005 的此順序堆疊在第一電極層 7003 上。

另外，各種材料可用於第一電極層 7003。例如，在第一電極層 7003 被使用作為陰極之例子中，具有低功函數之材料，例如諸如 Li 或 Cs 等鹼性金屬；諸如 Mg、Ca、或 Sr 等鹼性土；含這些材料的任一個之合金（如、Mg：Ag 或 Al：Li）；或諸如 Yb 或 Er 等稀土金屬較佳。

另外，第一電極層 7003 的周邊被覆蓋有隔板 7009。隔板 7009 係使用諸如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂，無機絕緣膜，或有機聚矽氧烷之膜所形成。特佳的是，隔板 7009 係使用光敏樹脂材料形成，以具有開口部在第一電極層 7003 上，使得開口部的側壁被形成作為具有連續曲率之傾斜表面。當使用光敏樹脂材料形成隔板 7009 時，可省略形成抗蝕遮罩之步驟。

另外，形成在第一電極層 7003 和隔板 7009 上的 EL 層 7004 可至少包括發光層，及使用單層或堆疊的複數個層所形成。當使用複數個層形成 EL 層 7004 時，以電子注射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在被使用作為陰極之第一電極層 7003 上。需注意的是，不需要形成所有這些層。

堆疊順序並不侷限於上述順序。可以電洞注射層、電洞運送層、發光層、電子運送層、和電子注射層的此順序堆疊在被使用作為陰極之第一電極層 7003 上。

在圖 20C 中，以電洞注射層、電洞運送層、發光層、電子運送層、和電子注射層的此順序堆疊在以 Ti 膜、鋁

膜、和 Ti 膜的此順序形成之堆疊膜上，及在其上形成 Mg：Ag 合金薄膜和 ITO 膜的疊層。

需注意的是，當 TFT 7001 為 n 型電晶體時，較佳的是，以電子注射層、電子運送層、發光層、電洞運送層、和電洞注射層的此順序堆疊在第一電極層 7003 上，因為可抑制驅動器電路的電壓增加，如此可降低電力消耗。

第二電極層 7005 係使用透光導電膜所形成。例如，可使用諸如包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫、氧化銦鋅、或添加氧化矽之氧化銦錫的膜等之透光導電膜。

發光元件 7002 對應於以第一電極層 7003 和第二電極層 7005 夾置包括發光層的 EL 層 7004 之區域。在圖 20C 所示之像素的例子中，從發光元件 7002 發光到第二電極層 7005 側，如箭頭所示一般。

另外，在圖 20C 中，經由形成在氧化物絕緣層 7051、保護絕緣層 7052、和保護絕緣層 7055 中之接觸孔，TFT 7001 的汲極電極層電連接到第一電極層 7003。可使用諸如聚醯亞胺、丙烯酸、苯環丁烯、聚醯胺、或環氧樹脂等樹脂材料來形成平面化絕緣層 7053。除了此種樹脂材料之外，亦能夠使用低介電常數材料（低 k 材料）、矽氧烷為基的樹脂、PSG（磷矽酸鹽玻璃）、BPSG（硼磷矽酸鹽玻璃）等。需注意的是，可藉由堆疊使用這些材料所形成的複數個絕緣膜來形成平面化絕緣層

7053。並未特別限制用以形成平面化絕緣膜 7053 之方法。依據材料，可利用諸如濺鍍法、SOG 法、旋轉塗佈法、浸泡法、噴灑塗佈法、或微滴排放法（如、噴墨法、絲網印刷、或膠板印刷）等方法，或利用諸如刮刀、滾輪塗佈機、簾幕式塗佈機、或刀式塗佈機等機構來形成平面化絕緣層 7053。

另外，形成隔板 7009，以絕緣第一電極層 7003 與鄰接像素的第一電極層。隔板 7009 係使用諸如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂，無機絕緣膜，或有機聚矽氧烷之膜所形成。特佳的是，隔板 7009 係使用光敏樹脂材料形成，以具有開口部在第一電極層 7003 上，使得開口部的側壁被形成作為具有連續曲率之傾斜表面。當使用光敏樹脂材料形成隔板 7009 時，可省略形成抗蝕遮罩之步驟。

在圖 20C 的結構中，當執行全彩顯示時，例如，使用發光元件 7002 作為綠色發光元件，鄰接發光元件的其中之一被使用作為紅色發光元件，及另一個被使用作為藍色發光元件。另一選擇是，能夠全彩顯示之發光顯示裝置係可使用四種發光元件來製造，其包括白色發光元件與此三種發光元件。

另一選擇是，在圖 20C 的結構中，可以排列的複數個發光元件全部都是白色的發光元件以及具有濾色器等密封基板排列在發光元件 7002 上之此種方式來製造能夠全彩顯示之發光顯示裝置。當形成展現諸如白色等單一顏色的

材料，然後與濾色器或顏色轉換層組合時，可執行全彩顯示。

圖 20A 至 20C 圖解第一電極層與薄膜電晶體直接接觸之例子；然而，如實施例 4 所說明一般，可經由連接電極層將薄膜電晶體的汲極電極層電連接到第一電極層。實施例 2、3、及 5 的任一個所說明之薄膜電晶體可被使用作為 TFT 7001、7011、及 7021。

無須說，亦可執行單色光發射之顯示。例如，藉由使用白色光發射來形成照明裝置；另一選擇是，藉由使用單色光發射來形成區域色彩發光裝置。

若需要的話，可設置包括圓形極化板之諸如極化膜等光學膜。

需注意的是，雖然此處說明有機 EL 元件作為發光元件，但是亦可設置無機 EL 元件作為發光元件。

需注意的是，說明控制發光元件的驅動之薄膜電晶體（驅動器 TFT）電連接到發光元件之例子；然而，可利用用於電流控制之 TFT 連接在驅動器 TFT 和發光元件之間的結構。

此實施例可與其他實施例的任一個適當組合。

（實施例 7）

在此實施例中，將說明實施例 1 至 6 的任一個所說明之發光元件的元件結構之例子。

在圖 21A 所示之元件結構中，包括發光區之 EL 層

1003 夾置在一對電極之間（第一電極 1001 和第二電極 1002）。需注意的是，在此實施例的下面說明中，第一電極 1001 被使用作為陽極，及第二電極 1002 被使用作為陰極作為例子。

EL 層 1003 至少包括發光層，及可具有除了發光層以外還包括功能層之堆疊結構。作為除了發光層之外的功能層，可使用含具有高電洞注射特性之物質、具有高電洞運送特性之物質、具有高電子運送特性之物質、具有高電子注射特性之物質、雙極物質（具有高電子運送和電洞運送特性之物質）等的層。尤其是，可適當組合使用諸如電洞注射層、電洞運送層、電子運送層、及電子注射層等功能層。

因為產生在第一電極 1001 和第二電極 1002 之間的電位差，所以當電流流動時圖 21A 所示之發光元件發光，及在 EL 層 1003 中重組電洞和電子。也就是說，在 EL 層 1003 中形成發光區。

經由第一電極 1001 和第二電極 1002 的其中之一或二者從外面析取光發射。因此，使用透光物質形成第一電極 1001 和第二電極 1002 的其中之一或二者。

需注意的是，可將複數個 EL 層堆疊在第一電極 1001 和第二電極 1002 之間，如圖 21B 所示。在堆疊 n（n 為 2 或更大的自然數）層之例子中，電荷產生層 1004 設置在各個第 m（m 為 1 和更大的自然數，及 n-1 或更小）EL 層和各個第（m+1） EL 層之間。

可使用有機化合物和金屬氧化物的複合材料、金屬氧化物、或有機化合物和鹼性金屬的複合材料、鹼性土金屬、或其化合物來形成電荷產生層 1004。另一選擇是，可適當組合這些材料。有機化合物和金屬氧化物的複合材料包括例如有機化合物和金屬氧化物，諸如 V_2O_5、MoO_3、或 WO_3 等。作為有機化合物，可使用各種化合物，諸如芳香族胺化合物、卡唑衍生物、芳香烴、及高分子化合物（寡聚物、樹狀聚合物、聚合物等）等。作為有機化合物，使用具有電洞運送特性及具有電洞遷移率 10^{-6} cm^2/Vs 或更高之有機化合物較佳。然而，只要物質具有的電洞運送特性高於電子運送特性，亦可使用除了上述材料以外的物質。用於電荷產生層 1004 的這些材料在載體注射特性和載體運送特性上都很優秀，如此，能夠以低電流和以低電壓驅動發光元件。

需注意的是，可組合有機化合物和金屬氧化物的複合材料與其他材料來形成電荷產生層 1004。例如，含有有機化合物和金屬氧化物的複合材料之層可與含有選自具有電子捐獻特性之物質的物質之化合物和具有高電子運送特性之化合物的層。而且，含有有機化合物和金屬氧化物的複合材料之層可與透明導電膜組合。

有關具有此種結構之發光元件，諸如能量轉移和熄滅等問題不可能發生，及由於材料選擇的擴大，可容易獲得具有高光發射效率和長使用壽命二者之發光元件。而且，可容易獲得提供來自 EL 層的其中之一的磷光和來自 EL

層的其中另一個之螢光的發光元件。

需注意的是，當電壓施加到第一電極 1001 和第二電極 1002 時，電荷產生層 1004 具有注射電洞到被形成與電荷產生層 1004 接觸的一 EL 層 1003 之功能，以及注射電子到被形成與電荷產生層 1004 接觸的另一 EL 層 1003 之功能。

藉由改變用於發光層之發光物質的種類，圖 21B 所示之發光元件可提供各種發射顏色。此外，不同顏色之複數個發光物質被使用作為發光物質，藉以亦可獲得具有寬廣光譜的光發射或白光發射。

在使用圖 21B 所示之發光元件獲得白光的例子中，有關複數個發光層之組合，可使用用以發出包括紅光、藍光、和綠光之白光的結構。例如，結構可包括含有藍色螢光物質作為發光物質之第一 EL 層，及含有綠色和紅色磷光物質作為發光物質之第二 EL 層。另一選擇是，結構可包括展現紅光發射之第一 EL 層、展現綠光發射之第二 EL 層、及展現藍光發射之第三 EL 層。再者，利用包括發出互補顏色的光之發光層的結構，可獲得白光發射。當在包括堆疊的兩 EL 層之元件中來自第一 EL 層的光發射和來自第二 EL 層的光發射彼此具有互補顏色時，顏色的組合如下：藍和黃、藍-綠和紅等等。

需注意的是，在上述堆疊元件的結構中，藉由設置電荷產生層在堆疊 EL 層之間，在保持電流密度低的同時，元件在高亮度區可具有長的使用壽命。此外，可降低由於

電極材料的電阻所導致之壓降，藉以能夠在大面積中均勻光發射。

此實施例可與其他實施例所揭示之結構適當組合。

（實施例 8）

在此實施例中，將參考圖 22A 及 22B 說明發光顯示面板（亦稱作發光面板）的外觀和橫剖面。圖 22A 為以密封劑將形成在第一基板上之薄膜電晶體和發光元件密封於第一基板和第二基板之間的面板之平面圖。圖 22B 為沿著圖 22A 的線 H-I 所取之橫剖面圖。

密封劑 4505 被提供，以圍繞設置在第一基板 4501 上之像素部 4502、信號線驅動器電路 4503a 及 4503b、和掃描線驅動器電路 4504a 及 4504b。此外，第二基板 4506 係設置在像素部 4502、信號線驅動器電路 4503a 及 4503b、和掃描線驅動器電路 4504a 及 4504b 上。因此，藉由第一基板 4501、密封劑 4505、和第二基板 4506，以填料 4507 將像素部 4502、信號線驅動器電路 4503a 及 4503b、和掃描線驅動器電路 4504a 及 4504b 密封在一起。較佳的是，可以保護膜（諸如接合膜或紫外線可熟化樹脂膜）或者具有高氣密性和低除氣性的覆蓋材料來封裝（密封）面板，使得面板不暴露至外面空氣。

形成在第一基板 4501 上之像素部 4502、信號線驅動器電路 4503a 及 4503b、和掃描線驅動器電路 4504a 及 4504b 各個包括複數個薄膜電晶體，及包括在像素部 4502

中之薄膜電晶體 4510 和包括在信號線驅動器電路 4503a 中之薄膜電晶體 4509 被圖解作為圖 22B 的例子。

包括實施例 1 至 5 所說明的氧化物半導體層之高度可靠的薄膜電晶體可被使用作為薄膜電晶體 4509 及 4510。

作為用於驅動器電路的薄膜電晶體 4509，可使用實施例 1 至 5 所說明之薄膜電晶體 180、181、及 182 的任一個。作為用於像素的薄膜電晶體 4510，可使用實施例 1 至 5 所說明之薄膜電晶體 170、171、及 172 的任一個。在此實施例中，薄膜電晶體 4509 及 4510 為 n 通道薄膜電晶體。

導電層 4540 係設置在絕緣層 4544 上，以與用於驅動器電路的薄膜電晶體 4509 之氧化物半導體層中的通道形成區重疊。導電層 4540 被設置，以與氧化物半導體層的通道形成區重疊，藉以可降低 BT 測試前後之薄膜電晶體 4509 的臨界電壓之變化量。另外，導電層 4540 的電位可與薄膜電晶體 4509 的閘極電極層之電位相同或不同。導電層 4540 亦可充作第二閘極電極層。另一選擇是，導電層 4540 的電位可以是 GND 或 0 V，或者導電層 4540 可在浮動狀態。

雖然未圖示，但是可將諸如實施例 1 中的保護絕緣層 106 等保護絕緣層設置在氧化物絕緣層 4542 和絕緣層 4544 之間。

薄膜電晶體 4510 電連接到第一電極層 4517。

可使用類似於實施例 1 所說明之氧化物絕緣膜 107 的

材料和方法之材料和方法來形成氧化物絕緣層 4542。

濾色器層 4545 係形成在氧化物絕緣層 4542 上，以與發光元件 4511 的發光區重疊。

另外，為了降低濾色器層 4545 的表面粗糙，濾色器層 4545 被覆蓋有充作平面化絕緣膜之保護層 4543。

另外，絕緣層 4544 係形成在保護層 4543 上。可使用類似於實施例 1 所說明之保護絕緣層 109 的材料和方法之材料和方法來形成絕緣層 4544。

而且，參考號碼 4511 表示發光元件。包括在發光元件 4511 中之像素電極的第一電極層 4517 電連接到薄膜電晶體 4510 的源極或汲極電極層。需注意的是，雖然發光元件 4511 具有第一電極層 4517、電致發光層 4512、及第二電極層 4513 的堆疊結構，但是發光元件 4511 的結構並不侷限於此實施例所說明的結構。可依據從發光元件 4511 析取光之方向等等適當改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜、或有機聚矽氧烷來形成隔板 4520。特佳的是，隔板 4520 係可使用光敏材料來形成，及開口係形成在第一電極層 4517 上，使得開口的側壁被形成作具有連續曲率之傾斜表面。

電致發光層 4512 被形成有單層或堆疊的複數個層。

保護膜係可形成在第二電極層 4513 和隔板 4520 上，以防止氧、氫、濕氣、二氧化碳等進入發光元件 4511。作為保護膜，可形成氮化矽膜、氧氮化矽膜、DLC 膜等。

此外，各種信號和電位從撓性印刷電路 4518a 及

4518b 被供應到信號線驅動器電路 4503a 及 4503b、掃描線驅動器電路 4504a 及 4504b、或像素部 4502。

從與包括在發光元件 4511 中之第一電極層 4517 相同的導電膜形成連接終端電極 4515，及從與包括在薄膜電晶體 4509 中之源極和汲極電極層相同的導電膜形成終端電極 4516。

連接終端電極 4515 透過各向異性導電膜 4519 電連接到包括在撓性印刷電路 4518a 中之終端。

位在從發光元件 4511 析取光之方向上的第二基板需要具有透光特性。在那例子中，諸如玻璃板、塑膠板、聚酯板、或丙烯酸膜等透光材料被用於第二基板 4506。

作為填料 4507，除了諸如氮或氬等鈍氣之外，還可使用紫外線可熟化樹脂或熱固性樹脂。例如，可使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽氧樹脂、PVB（聚乙烯縮丁醛）、或 EVA（乙烯醋酸乙烯酯）。例如，氮被用於填料。

此外，若需要的話，可在發光元件的發光表面上適當設置諸如極化板、圓形極化板（包括橢圓形極化板）、減速板（四分之一波長板或半波長板），或濾色器等等光學膜。另外，極化板或圓形極化板可被設置有防反射膜。例如，可執行防炫光處理，其中可由表面上的凸出和凹下擴散反射光，使得可降低炫光。

可在分開備製的基板上安裝信號線驅動器電路 4503a 及 4503b 和掃描線驅動器電路 4504a 及 4504b，作為使用

單晶半導體膜或複晶半導體膜所形成的驅動器電路。另一選擇是，可只形成和安裝信號線驅動器電路或其部分，或者掃描線驅動器電路或其部分。此實施例並不侷限於圖 22A 及 22B 所示之結構。

經由上述步驟，可製造高度可靠的發光裝置（顯示面板）作為半導體裝置。

此實施例可與其他實施例所說明的結構適當組合。

（實施例 9）

在此實施例中，下面說明驅動器電路的至少其中一些和設置在像素部中之薄膜電晶體係設置在同一基板上之例子。

根據實施例 1 至 5 形成設置在像素部中之薄膜電晶體。實施例 1 至 5 所說明之薄膜電晶體為 n 通道 TFT；因此，可使用 n 通道形成之驅動器電路的一些係設置在與像素部的薄膜電晶體相同之基板上。

圖 12A 圖解主動矩陣式顯示裝置的方塊圖之例子。顯示裝置在基板 5300 上包括像素部 5301、第一掃描線驅動器電路 5302、第二掃描線驅動器電路 5303、及信號線驅動器電路 5304。在像素部 5301 中，設置從信號線驅動器電路 5304 延伸之複數個信號線，以及從第一掃描線驅動器電路 5302 和第二掃描線驅動器電路 5303 延伸之複數個掃描線。需注意的是，在掃描線和信號線交叉的區域中，將包括顯示元件之像素排列成矩陣。此外，顯示裝置的基

板 5300 經由諸如撓性印刷電路（FPC）等連接部連接到時序控制電路 5305（亦稱作控制器或控制 IC）。

在圖 12A 中，第一掃描線驅動器電路 5302、第二掃描線驅動器電路 5303、及信號線驅動器電路 5304 係形成在與像素部 5301 相同的基板 5300 上。因此，降低設置在外面等之驅動器電路的組件數目，因此成本降低。另外，在驅動器電路設置在基板 5300 外面之例子中，可藉由延伸配線來降低連接部中的連接數目，因此提高可靠性或提高產量。

時序控制電路 5305 供應例如第一掃描線驅動器電路起始信號（GSP1）及掃描線驅動器電路時脈信號（GCLK1）到第一掃描線驅動器電路 5302。時序控制電路 5305 供應例如第二掃描線驅動器電路起始信號（GSP2，亦稱作起始脈衝）及掃描線驅動器電路時脈信號（GCLK2）到第二掃描線驅動器電路 5303。時序控制電路 5305 供應信號線驅動器電路起始信號（SSP）、信號線驅動器電路時脈信號（SCLK）、視頻信號資料（DATA，亦檢稱作視頻信號）、及鎖定信號（LAT）到信號線驅動器電路 5304。需注意的是，各個時脈信號可以是相位被移動之複數個時脈信號，或者可與藉由顛倒時脈信號所獲得之反向時脈信號（CKB）一起被供應。需注意的是，可去除第一掃描線驅動器電路 5302 和第二掃描線驅動器電路 5303 的其中之一。

圖 12B 圖解具有低驅動頻率的電路（如、第一掃描線

驅動器電路 5302 和第二掃描線驅動器電路 5303）係形成在與像素部 5301 相同的基板 5300 上，及信號線驅動器電路 5304 係形成在與像素部 5301 不同的基板上之結構。利用此結構，形成在基板 5300 上之驅動器電路係可使用具有場效遷移率比使用單晶半導體所形成的電晶體之場效遷移率低的薄膜電晶體來形成。如此，可達成顯示裝置的尺寸增加、成本降低、產量提高等。

實施例 1 至 5 所說明之薄膜電晶體為 n 通道 TFT。圖 13A 及 13B 圖解使用 n 通道 TFT 所形成之信號線驅動器電路的結構和操作之例子。

信號線驅動器電路包括移位暫存器 5601 和交換電路 5602。交換電路 5602 包括複數個交換電路 5602_1 至 5602_*N*（*N* 為自然數）。交換電路 5602_1 至 5602_*N* 各個包括複數個薄膜電晶體 5603_1 至 5603_*k*（*k* 為自然數）。說明薄膜電晶體 5603_1 至 5603_*k* 為 n 通道 TFT 之例子。

採用交換電路 5602_1 作為例子來說明信號線驅動器電路中的連接關係。薄膜電晶體 5603_1 至 5603_*k* 的第一終端分別連接到配線 5604_1 至 5604_*k*。薄膜電晶體 5603_1 至 5603_*k* 的第二終端分別連接到信號線 S1 至 S*k*。薄膜電晶體 5603_1 至 5603_*k* 的閘極連接到配線 5605_1。

移位暫存器 5601 具有連續輸出 H 位準信號（亦稱作 H 信號或高供電電位位準之信號）到配線 5605_1 至

5605_N 以及連續選擇交換電路 5602_1 至 5602_N 之功能。

交換電路 5602_1 具有控制配線 5604_1 至 5604_k 和信號線 S1 至 Sk 之間的導電狀態（第一終端和第二終端之間的電連續性）之功能，即、控制配線 5604 1 至 5604 k 的電位是否供應到信號線 S1 至 Sk 之功能。以此方式，交換電路 5602_1 充作選擇器。另外，薄膜電晶體 5603_1 至 5603_k 各個具有控制配線 5604_1 至 5604_k 和信號線 S1 至 Sk 之間的導電狀態之功能，即、供應配線 5604_1 至 5604_k 的電位到信號線 S1 至 Sk 之功能。以此方式，薄膜電晶體 5603_1 至 5603_k 的每一個充作開關。

需注意的是，視頻信號資料（DATA）被輸入到配線 5604_1 至 5604_k。在許多例子中，視頻信號資料（DATA）為對應於影像信號或影像資料之類比信號。

接著，參考圖 13B 的時序圖來說明圖 13A 中之信號線驅動器電路的操作。圖 13B 圖解信號 Sout_1 至 Sout_N 和信號 Vdata_1 至 Vdata_k 的例子。信號 Sout_1 至 Sout_N 為來自移位暫存器 5601 的輸出信號之例子，及信號 Vdata_1 至 Vdata_k 為輸入到配線 5604_1 至 5604_k 的信號之例子。需注意的是，在顯示裝置中，信號線驅動器電路的一操作週期對應於一閘極選擇週期。例如，一閘極選擇週期被分成週期 T1 至 TN。週期 T1 至 TN 的每一個為視頻信號資料（DATA）被寫入到選定列中之像素的週期。

需注意的是，有關此實施例的圖式等所示之結構，在一些例子中，為了簡化誇大信號波形等的失真。如此，尺度並不一定侷限於所圖示者。

在週期 T1 至 T*N* 中，移位暫存器 5601 連續輸出 H 位準信號到配線 5605_1 至 5605_*N*。例如，在週期 T1 中，移位暫存器 5601 輸出 H 位準信號到配線 5605_1。然後，薄膜電晶體 5603_1 至 5603_*k* 被打開，使得配線 5604_1 至 5604_*k* 和信號線 S1 至 S*k* 變成導電。在此例中，Data（S1）至 Data（S*k*）分別被輸入到配線 5604_1 至 5604_*k*。經由薄膜電晶體 5603_1 至 5603_*k*，將 Data（S1）至 Data（S*k*）分別輸入到第一至第 *k* 行之選定列中的像素。如此，在週期 T1 至 T*N* 中，以 *k* 行，將視頻信號資料（DATA）連續寫入到選定列中的像素。

如上述，藉由以複數個行將視頻信號資料（DATA）寫入到像素，可降低視頻信號資料（DATA）的數目和配線的數目。因此，可降低到外部電路之連接數目。藉由以複數個行寫入視頻信號到像素，可延長寫入時間，及可防止視頻信號的不充分寫入。

需注意的是，作為移位暫存器 5601 和交換電路 5602，可使用包括實施例 1 至 5 的任一個所說明之薄膜電晶體的電路。

參考圖 14A 至 14C 和圖 15A 及 15B 來說明用於掃描線驅動器電路及/或信號線驅動器電路的部分之移位暫存器的一模式。

掃描線驅動器電路包括移位暫存器。在一些例子中，掃描線驅動器電路亦可包括位準移動器、緩衝器等。在掃描線驅動器電路中，時脈信號（CLK）和起始脈衝信號（SP）被輸入到移位暫存器，然後產生選擇信號。在緩衝器中緩衝和放大所產生的選擇信號，及最後的信號被供應到對應的掃描線。一線路的像素中之電晶體的閘極電極連接到掃描線。因為必須突然打開一線路的像素中之電晶體，所以使用可供應大量電流之緩衝器。

移位暫存器包括第一至第 *N* 脈衝輸出電路 10_1 至 10_*N*（*N* 為 3 或更大的自然數）（見圖 14A）。在圖 14A 所示之移位暫存器的第一至第 *N* 脈衝輸出電路 10_1 至 10_*N* 中供應來自第一配線 11 的第一時脈信號 CK1、來自第二配線 12 的第二時脈信號 CK2、來自第三配線 13 的第三時脈信號 CK3、及來自第四配線 14 的第四時脈信號 CK4。此外，來自第五配線 15 的起始脈衝 SP1（第一起始脈衝）被輸入到第一脈衝輸出電路 10_1。另外，在第二或隨後階段中，來自先前階段之脈衝輸出電路 10_（*n*-1）的信號（亦稱作先前階段信號 OUT（*n*-1））被輸入到第 *n* 脈衝輸出電路 10_*n*（*n* 為 2 或更大及 *N* 或更小的自然數）。來自在第一脈衝輸出電路 10_1 之後的兩階段之第三脈衝輸出電路 10_3 的信號被輸入到第一脈衝輸出電路 10_1。同樣地，在第二或隨後階段中，來自在第 *n* 脈衝輸出電路 10_*n* 之後的兩階段之第（*n*+2）脈衝輸出電路 10_（*n*+2）的信號（亦稱作隨後階段信號 OUT（*n*+2））被

輸入到第 n 脈衝輸出電路 10_*n*。因此，各自階段中的脈衝輸出電路輸出第一輸出信號（OUT（1）（SR）至 OUT（*N*）（SR）），其輸入到先前及/或隨後階段中的脈衝輸出電路；及第二輸出信號（OUT（1）至 OUT（*N*）），其輸入到其他電路等。需注意的是，如圖 14A 所示，因為隨後階段信號 OUT（*n*+2）未被輸入到移位暫存器的最後兩階段，所以例如可將第二起始脈衝 SP2 和第三起始脈衝 SP3 分開輸入到移位暫存器的最後兩階段。

需注意的是，時脈信號（CK）為以規律間距在 H 位準信號和 L 位準信號（亦稱作 L 信號或低供電電位位準的信號）之間振盪的信號。此處，連續以 1/4 循環來延遲第一至第四時脈信號 CK1 至 CK4（即、它們彼此 90°不同相）。在此實施例中，藉由使用第一至第四時脈信號 CK1 至 CK4，執行脈衝輸出電路的驅動之控制等。根據輸入信號之驅動器電路，時脈信號亦被稱作 GCK 或 SCK；然而，此處，使用 CK 作為時脈信號來進行說明。

圖 14B 為圖 14A 所示之脈衝輸出電路 10_1 至 10_*N* 的其中之一。第一輸入終端 21、第二輸入終端 22、及第三輸入終端 23 電連接到第一至第四配線 11 至 14 的任一個。例如，在圖 14A 中，第一脈衝輸出電路 10_1 的第一輸入終端 21 電連接到第一配線 11、第一脈衝輸出電路 10_1 的第二輸入終端 22 電連接到第二配線 12、及第一脈衝輸出電路 10_1 的第三輸入終端 23 電連接到第三配線 13。此外，第二脈衝輸出電路 10_2 的第一輸入終端 21 電

連接到第二配線 12、第二脈衝輸出電路 10_2 的第二輸入終端 22 電連接到第三配線 13、及第二脈衝輸出電路 10_2 的第三輸入終端 23 電連接到第四配線 14。

第一至第 *N* 脈衝輸出電路 10_1 至 10_*N* 的每一個包括第一輸入終端 21、第二輸入終端 22、第三輸入終端 23、第四輸入終端 24、第五輸入終端 25、第一輸出終端 26、及第二輸出終端 27（見圖 14B）。在第一脈衝輸出電路 10_1 中，第一時脈信號 CK1 被輸入到第一輸入終端 21；第二時脈信號 CK2 被輸入到第二輸入終端 22；第三時脈信號 CK3 被輸入到第三輸入終端 23；起始脈衝被輸入到第四輸入終端 24；隨後階段信號 OUT（3）被輸入到第五輸入終端 25；從第一輸出終端 26 輸出第一輸出信號 OUT（1）（SR）；及從第二輸出終端 27 輸出第二輸出信號 OUT（1）。

除了具有三個終端之薄膜電晶體（TFT）之外，上述實施例所說明之具有四個終端的薄膜電晶體可被用於第一至第 *N* 脈衝輸出電路 10_1 至 10_*N* 的每一個。需注意的是，在此說明書中，當薄膜電晶體包括具有半導體層在其間之兩閘極電極時，位在半導體層下方之閘極電極亦被稱作下閘極電極，而位在半導體層上方之閘極電極亦被稱作上閘極電極。

當氧化物半導體被用於包括薄膜電晶體的通道形成區之半導體層時，依據製造處理，在一些例子中臨界電壓在負或正方向上移動。如此，氧化物半導體被用於包括通道

形成區之半導體層的薄膜電晶體具有可控制臨界電壓之結構較佳。可藉由控制上閘極電極及/或下閘極電極的電位，將具有四個終端之薄膜電晶體的臨界電壓控制成想要的值。

接著，參考圖 14C 說明圖 14B 所示之脈衝輸出電路的特有電路結構之例子。

圖 14C 所示之脈衝輸出電路包括第一至第十三電晶體 31 至 43。除了第一至第五輸入終端 21 至 25 之外，從供應第一高供電電位 VDD 之供電線 51、供應第二高供電電位 VCC 之供電線 52、及供應低供電電位 VSS 之供電線 53 供應信號或供電電位到第一至第十三電晶體 31 至 43。經由第一輸出終端 26 及第二輸出終端 27 輸出信號等。此處，圖 14C 的供電線之供電電位被設定，使得第一供電電位 VDD 高於或等於第二供電電位 VCC，及第二供電電位 VCC 高於第三供電電位 VSS。雖然第一至第四時脈信號 CK1 至 CK4 為以規律間距在 H 位準信號和 L 位準信號之間振盪的信號，但是當時脈信號在 H 位準時電位是 VDD，及當時脈信號在 L 位準時電位是 VSS。當供電線 51 的電位 VDD 被設定成高於供電線 52 的電位 VCC 時，可降低施加到電晶體的閘極電極之電位，卻不會對操作產生不利影響，藉以可降低電晶體的臨界電壓之位移和可抑制退化。需注意的是，具有四個終端之薄膜電晶體被用於第一至第十三電晶體 31 至 43 之中的第一電晶體 31 和第六至第九電晶體 36 至 39 較佳。第一電晶體 31 和第六至

第九電晶體 36 至 39 需要藉由閘極電極的控制信號，來切換連接到源極或汲極之電極的其中之一的各個節點之電位。藉由快速回應有關輸入到閘極電極的控制信號（on（開）電流的陡峭上升），第一電晶體 31 和第六至第九電晶體 36 至 39 可進一步降低脈衝輸出電路的故障。因此，當使用具有四個終端之薄膜電晶體時，可控制臨界電壓，及可進一步降低脈衝輸出電路的故障。

在圖 14C 中，第一電晶體 31 的第一終端電連接到供電線 51，第一電晶體 31 的第二終端電連接到第九電晶體 39 的第一終端，及第一電晶體 31 的閘極電極（下閘極電極和上閘極電極）電連接到第四輸入終端 24。第二電晶體 32 的第一終端電連接到供電線 53，第二電晶體 32 的第二終端電連接到第九電晶體 39 的第一終端，及第二電晶體 32 的閘極電極電連接到第四電晶體 34 的閘極電極。第三電晶體 33 的第一終端電連接到第一輸入終端 21，及第三電晶體 33 的第二終端電連接到第一輸出終端 26。第四電晶體 34 的第一終端電連接到供電線 53，及第四電晶體 34 的第二終端電連接到第一輸出終端 26。第五電晶體 35 的第一終端電連接到供電線 53，第五電晶體 35 的第二終端電連接到第二電晶體 32 的閘極電極和第四電晶體 34 的閘極電極，及第五電晶體 35 的閘極電極電連接到第四輸入終端 24。第六電晶體 36 的第一終端電連接到供電線 52，第六電晶體 36 的第二終端電連接到第二電晶體 32 的閘極電極和第四電晶體 34 的閘極電極，及第六電晶體 36

的閘極電極（下閘極電極和上閘極電極）電連接到第五輸入終端 25。第七電晶體 37 的第一終端電連接到供電線 52，第七電晶體 37 的第二終端電連接到第八電晶體 38 的第二終端，及第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）電連接到第三輸入終端 23。第八電晶體 38 的第一終端電連接到第二電晶體 32 的閘極電極和第四電晶體 34 的閘極電極，及第八電晶體 38 的閘極電極（下閘極電極和上閘極電極）電連接到第二輸入終端 22。第九電晶體 39 的第一終端電連接到第一電晶體 31 的第二終端和第二電晶體 32 的第二終端，第九電晶體 39 的第二終端電連接到第三電晶體 33 的閘極電極和第十電晶體 40 的閘極電極，及第九電晶體 39 的閘極電極（下閘極電極和上閘極電極）電連接到電連接到供電線 52。第十電晶體 40 的第一終端電連接到第一輸入終端 21，第十電晶體 40 的第二終端電連接到第二輸出終端 27，及第十電晶體 40 的閘極電極電連接到第九電晶體 39 的第二終端。第十一電晶體 41 的第一終端電連接到供電線 53，第十一電晶體 41 的第二終端電連接到第二輸出終端 27，及第十一電晶體 41 的閘極電極電連接到第二電晶體 32 的閘極電極和第四電晶體 34 的閘極電極。第十二電晶體 42 的第一終端電連接到供電線 53，第十二電晶體 42 的第二終端電連接到第二輸出終端 27，及第十二電晶體 42 的閘極電極電連接到第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）。第十三電晶體 43 的第一終端電連接到供電線 53，

第十三電晶體 43 的第二終端電連接到第一輸出終端 26，及第十三電晶體 43 的閘極電極電連接到第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）。

在圖 14C 中，第三電晶體 33 的閘極電極、第十電晶體 40 的閘極電極、及第九電晶體 39 的第二終端之連接點被稱作節點 *A*。此外，第二電晶體 32 的閘極電極、第四電晶體 34 的閘極電極、第五電晶體 35 的第二終端、第六電晶體 36 的第二終端、第八電晶體 38 的第一終端、及第十一電晶體 41 的閘極電極之連接點被稱作節點 *B*。

圖 15A 圖解當圖 14C 所示之脈衝輸出電路被使用作為第一脈衝輸出電路 10_1 時，輸入到第一至第五輸入終端 21 至 25 之信號，以及從第一輸出終端 26 及第二輸出終端 27 輸出之信號。

尤其是，第一時脈信號 CK1 被輸入到第一輸入終端 21；第二時脈信號 CK2 被輸入到第二輸入終端 22；第三時脈信號 CK3 被輸入到第三輸入終端 23；起始脈衝（SP1）被輸入到第四輸入終端 24；隨後階段信號 OUT（3）被輸入到第五輸入終端 25；從第一輸出終端 26 輸出第一輸出信號 OUT（1）（SR）；及從第二輸出終端 27 輸出第二輸出信號 OUT（1）。

需注意的是，薄膜電晶體為具有閘極、汲極、和源極至少三終端之元件。另外，薄膜電晶體包括半導體，其中在與閘極重疊的區域中形成通道區，可控制閘極的電位來控制在汲極和源極之間流經通道區的電流量。此處，因為

可依據薄膜電晶體的結構、操作條件等來改變薄膜電晶體的源極和汲極，所以難以界定哪一個是源極還是汲極。因此，在一些例子中，充作源極或汲極之區域未被稱作源極或汲極。在此種例子中，源極和汲極的其中之一可被稱作第一終端，而其另一個可被稱作第二終端。

需注意的是，在圖 14C 及圖 15A 中，可額外設置藉由使節點 *A* 浮動來執行啟動程式操作之電容器。另外，為了保留節點 *B* 的電位，可額外設置具有電連接到節點 B 之一電極的電容器。

此處，圖 15B 圖解圖 15A 所示之包括複數個脈衝輸出電路的移位暫存器之時序圖。需注意的是，在移位暫存器為掃描線驅動器電路之例子中，圖 15B 的週期 61 對應於垂直折返週期，而圖 15B 的週期 62 對應於閘極選擇週期。

需注意的是，如圖 15A 所示，利用以第二供電電位 VCC 供應閘極之第九電晶體 39，在啟動程式操作前後獲得下面所說明之有利點。

在沒有以第二供電電位 VCC 供應閘極的第九電晶體 39 之下，當節點 *A* 的電位由於啟動程式操作而升高時，第一薄膜電晶體 31 的第二終端之源極的電位增加到高於第一供電電位 VDD 的值。然後，第一電晶體 31 的第一終端（即、供電線 51 側上的終端）充作第一電晶體 31 的源極。因此，在第一電晶體 31 中，施加高偏壓，如此明顯的應力施加在閘極和源極之間以及閘極和汲極之間，如此

會導致電晶體退化。因此，利用以第二供電電位 VCC 供應閘極電極的第九電晶體 39，雖然節點 *A* 的電位由於啟動程式操作而升高，但是同時可防止第一電晶體 31 的第二終端之電位增加。換言之，利用第九電晶體 39，可降低施加在第一電晶體 31 的閘極和源極之間的負偏壓之位準。因此，利用此實施例的電路結構，可降低施加在第一電晶體 31 的閘極和源極之間的負偏壓之位準，使得可進一步遏止由於應力所導致之第一電晶體 31 的退化。

需注意的是，第九電晶體 39 被設置，使得第九電晶體 39 的第一終端和第二終端連接在第一電晶體 31 的第二終端和第三電晶體 33 的閘極之間。在移位暫存器包括此實施例的複數個脈衝輸出電路之例子中，可在具有比掃描線驅動器電路還多階段之信號線驅動器電路中去除第九電晶體 39，如此有利於降低電晶體的數目。

當氧化物半導體用於第一至第十三電晶體 31 至 43 之半導體層的每一個時，可降低薄膜電晶體的 off 電流（關電流）量，可增加 on 電流（開電流）量和場效遷移率，及可減少退化率，藉以可降低電路的故障。另外，就由於施加高電位到閘極電極所導致之電晶體的退化率而言，包括氧化物半導體之電晶體比包括非晶矽的電晶體低。因此，甚至當第一供電電位 VDD 供應到供應第二供電電位 VCC 之供電線時，仍可執行類似操作，及可降低設置在電路之間的供電線數目，藉以可達成電路的尺寸降低。

需注意的是，甚至當連接關係被改變，使得經由第三

輸入終端 23 供應到第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）之時脈信號為經由第二輸入終端 22 供應到第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）之時脈信號；及經由第二輸入終端 22 供應到第八電晶體 38 的閘極電極（下閘極電極和上閘極電極）之時脈信號為經由第三輸入終端 23 供應到第八電晶體 38 的閘極電極（下閘極電極和上閘極電極）之時脈信號，仍可獲得類似效果。需注意的是，在圖 15A 所示之移位暫存器中，第七電晶體 37 和第八電晶體 38 兩者都開，第七電晶體 37 被關掉及第八電晶體 38 保持開著，然後第七電晶體 37 保持關掉狀態及第八電晶體 38 被關掉，藉以由於第二輸入終端 22 和第三輸入終端 23 的電位減少所導致之節點 *B* 的電位減少由於第七電晶體 37 的閘極電極之電位減少和第八電晶體 38 的閘極電極之電位減少而發生兩次。另一方面，在圖 15A 所示之移位暫存器中，第七電晶體 37 和第八電晶體 38 兩者都開，第七電晶體 37 保持開著及第八電晶體 38 被關掉，然後第七電晶體 37 被關掉及第八電晶體 38 保持關掉狀態，藉以由於第二輸入終端 22 和第三輸入終端 23 的電位減少所導致之節點 *B* 的電位減少能夠由於減少第八電晶體 38 的閘極電極之電位減少而降低成一次。因此，時脈信號 CK3 經由第三輸入終端 23 供應到第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）以及時脈信號 CK2 經由第二輸入終端 22 供應到第八電晶體 38 的閘極電極（下閘極電極和上閘極電極）之連接關係

較佳。那是因為可降低節點 *B* 的電位波動次數和可降低雜訊。

以此方式，在第一輸出終端 26 的電位和第二輸出終端 27 的電位保持在 L 位準期間的週期中，H 位準信號被規律地供應到節點 *B*，因此可抑制脈衝輸出電路的故障。

此實施例可與其他實施例所說明的結構適當組合。

（實施例 10）

此說明書所揭示之發光裝置可被應用到各種電子裝置（包括娛樂機）。電子裝置的例子為電視機（亦稱作電視或電視接收器）、電腦的監視器等、諸如數位相機或數位視頻相機等相機、數位相框、行動電話（亦稱作蜂巢式電話或行動電話裝置）、可攜式遊戲控制台、可攜式資訊終端、聲頻再生裝置諸如柏青哥機等大型遊戲機等等。

圖 23A 為行動電話 1100 圖。行動電話 1100 被設置有結合在外殼 1101 中之顯示部 1102、操作按鈕 1103、外部連接埠 1104、揚聲器 1105、麥克風 1106 等。

當以手指等觸碰圖 23A 所示之顯示部 1102 時，可將資料輸入到行動電話 1100。另外，可藉由以手指等觸碰顯示部 1102 來執行諸如打電話和寫正文等操作。

具有顯示部 1102 的主要三種螢幕模式。第一模式為主要用於顯示影像之顯示模式。第二模式為主要用於輸入諸如正文等資料之輸入模式。第三模式為組合顯示模式和輸入模式的兩模式之顯示及輸入模式。

例如，在打電話或寫正文的例子中，為顯示部 1102 選擇主要用以輸入正文之輸入模式，使得可輸入顯示在螢幕上之字體。在此例中，在顯示部 1102 的幾乎整個螢幕上顯示鍵盤或數字按鈕較佳。

當包括諸如迴轉儀或加速度感測器等用以感測傾斜的感測器之偵測裝置設置在行動電話 1100 內時，顯示部 1102 的螢幕上之顯示可藉由決定行動電話 1100 的方向來自動切換（無論行動電話 1100 是為了風景模式或者肖像模式而水平還是垂直置放）。

可藉由觸碰顯示部 1102 或操作外殼 1101 的操作按鈕 1103 來切換螢幕模式。另一選擇是，螢幕模式係可依據顯示在顯示部 1102 上之影像種類來切換。例如，當顯示在顯示部上的影像之信號為移動影像資料的信號時，螢幕模式被切換到顯示模式。當信號為正文資料的信號時，螢幕模式被切換到輸入模式。

另外，在輸入模式中，當某一段週期未執行藉由觸碰顯示部 1102 的輸入時，而同時在由顯示部 1102 中的光學感測器所偵測到的信號被偵測到，螢幕模式可被控制，以從輸入模式改變到顯示模式。

顯示部 1102 可充作影像感測器。例如，當以手掌或手指觸碰顯示部 1102 時取得掌印、指印的影像，藉以可執行個人識別。另外，藉由在顯示部設置發出近紅外線光之背光或感測光源，可取得手指靜脈、手掌靜脈等的影像。

實施例 1 至 9 的任一個所說明之發光裝置被用於顯示部 1102，藉以能夠增加可靠性。

圖 23B 圖解可攜式資訊終端的例子。例子圖解在圖 23B 之可攜式資訊終端可具有複數個功能。例如，除了電話功能之外，此種可攜式資訊終端可具有藉由結合電腦來處理各種資料段之功能。

圖 23B 所示之可攜式資訊終端具有外殼 1800 及外殼 1801。外殼 1801 包括顯示面板 1802、揚聲器 1803、麥克風 1804、定位裝置 1806、相機透鏡 1807、外部連接終端 1808 等。外殼 1800 包括鍵盤 1810、外部記憶體插槽 1811 等。此外，天線結合在外殼 1800 或 1801 中。

顯示面板 1802 被設置有觸碰面板。圖 23B 的短劃線圖解被顯示作影像之複數個操作鍵 1805。

另外，除了上述結構之外，可結合無接觸 IC 晶片、小型記憶體裝置等。

本發明的發光裝置可被用於顯示面板 1802，及依據可應用模式來適當改變顯示的方向。另外，相機透鏡 1807 被設置在與顯示面板 1802 相同表面上，如此其可被使用作為視頻電話。揚聲器 1803 和麥克風 1804 可被用於視頻電話打電話、記錄、及播放聲音等以及語音呼叫。而且，如圖 23B 所示一般發展它們之狀態中的外殼 1800 及 1801 可滑動，使得將其中之一重疊在另一個上；因此，可降低可攜式資訊終端的尺寸，如此使可攜式資訊終端適於攜帶。

外部連接終端 1808 可連接到 AC 配接器和諸如 USB 纜線等各種類型的纜線，及能夠充電和與個人電腦的資料通訊。而且，儲存媒體可插入到外部記憶體插槽 1811，使得可儲存及可移動大量資料。

另外，除了上述功能之外，還可提供紅外線通訊功能、電視接收功能等。

圖 24A 圖解電視機 9600。在電視機 9600 中，顯示部 9603 結合在外殼 9601 中。顯示部 9603 可顯示影像。此處，外殼 9601 係由底座 9605 支撐著。

可以外殼 9601 的操作開關或分開的遙控器 9610 操作電視機 9600。可以遙控器 9610 的操作鍵 9609 控制頻道和音量，使得可控制顯示在顯示部 9603 上之影像。而且，遙控器 9610 可被設置有顯示部 9607，用以顯示從遙控器 9610 輸出的資料。

需注意的是，電視機 9600 被設置有接收器、數據機等。藉由使用接收器，可接收一般電視廣播。而且，當透過數據機以電線或不以電線將顯示裝置連接到通訊網路時，可執行單向（從發送器到接收器）或雙向（在發送器和接收器之間或接收器之間）資訊通訊。

實施例 1 至 9 的任一個所說明之發光裝置被用於顯示部 9603，藉以能夠增加可靠性。

圖 24B 圖解數位相框 9700。例如，在數位相框 9700 中，顯示部 9703 結合在外殼 9701 中。顯示部 9703 可顯示各種影像。例如，顯示部 9703 可顯示以數位相機等所

拍攝之影像的資料，及充作一般相框。

實施例 1 至 9 的任一個所說明之發光裝置被用於顯示部 9703，藉以能夠增加可靠性。

需注意的是，數位相框 9700 被設置有操作部、外部連接終端（USB 終端、能夠連接到諸如 USB 纜線等各種纜線之終端等）、記錄媒體插入部等。雖然這些組件可設置在設置顯示部的表面上，但是就數位相框 9700 的設計而言，將它們設置在側表面或背表面上較佳。例如，儲存以數位相機所拍攝之影像的資料之記憶體被插入於數位相框的記錄媒體插入部，藉以影像資料可被轉移，然後顯示於顯示部 9703 上。

數位相框 9700 可被組配成無線傳送和接收資料。可利用以無線轉移想要的影像資料來顯示之結構。

圖 25 為可攜式遊戲機，及由以接合部 9893 連接之外殼 9881 和外殼 9891 的兩外殼所構成，使得可攜式遊戲機可被打開或折疊。顯示部 9882 和顯示部 9883 可分別結合在外殼 9881 及外殼 9891 中。

實施例 1 至 9 的任一個所說明之發光裝置被用於顯示部 9882 及 9883，藉以能夠增加可靠性。

圖 25 所示之可攜式遊戲機被設置有揚聲器部 9884、記錄媒體插入部 9886、LED 燈 9890、輸入機構（操作鍵 9885、連接終端 9887、感測器 9888（具有測量力、位移、位置、速度、加速度、角速度、旋轉數目、距離、光、液體、磁性、溫度、化學物質、聲音、時間、硬度、

電場、電流、電壓、電力、輻射線、流率、濕度、梯度、振動、氣味、或紅外線之功能）、及麥克風 9889 等）。無須說，可攜式遊戲機的結構並不侷限於上述，而可利用被設置有至少此說明書所揭示的半導體裝置之其他結構。可攜式遊戲機可適當包括其他配件。圖 25 所示之可攜式遊戲機具有閱讀儲存在記憶媒體中的程式或資料以將其顯示在顯示部上之功能，及經由無線通訊與另一可攜式遊戲機分享資訊之功能。需注意的是，圖 25 所示之可攜式遊戲機的功能並不侷限於上述，及可攜式遊戲機可具有各種功能。

圖 26 為根據上述實施例所形成之發光裝置被使用作為室內照明裝置 3001 之例子。因為上述實施例所說明的發光裝置可增加面積，所以可使用發光裝置作為具有大面積的照明裝置。另外，實施例 2 所說明的發光裝置可被使用桌燈 3000。需注意的是，照明器具在其種類中包括天頂燈、壁燈、用於車內的照明、緊急出口燈等。

如上述，實施例 1 至 9 的任一個所說明之發光裝置可被用於諸如上述者等各種電子裝置的顯示面板中，如此可設置具有高度可靠性之電子裝置。

此申請案係依據日本專利局於 2009 年 9 月 4 日所發表之日本專利申請案序號 2009-204972，藉以併入其全文做為參考。

【符號說明】

10：脈衝輸出電路

11：配線

12：配線

13：配線

14：配線

15：配線

21：輸入終端

22：輸入終端

23：輸入終端

24：輸入終端

25：輸入終端

26：輸出終端

27：輸出終端

31：電晶體

32：電晶體

33：電晶體

34：電晶體

35：電晶體

36：電晶體

37：電晶體

38：電晶體

39：電晶體

40：電晶體

41：電晶體

42：電晶體

43：電晶體

51：供電線

52：供電線

53：供電線

100：基板

101：閘極電極層

102：閘極電極層

103：氧化物半導體層

104a：氧化物導電層

104b：氧化物導電層

105a：源極電極層

105b：汲極電極層

106：保護絕緣層

107：氧化物絕緣膜

108：電容器配線層

109：保護絕緣層

110：電極層

111：導電層

112：導電層

113：終端電極

116：通道形成區

117a：高電阻源極區

117b：高電阻汲極區

118：接觸孔

119：接觸孔

120：連接電極

121：終端

122：終端

125：接觸孔

126：接觸孔

127：接觸孔

128：終端電極

129：終端電極

130：氧化物半導體膜

131：氧化物半導體層

133：氧化物半導體層

134：氧化物半導體層

136a：抗蝕遮罩

136b：抗蝕遮罩

136c：抗蝕遮罩

136d：抗蝕遮罩

136f：抗蝕遮罩

136g：抗蝕遮罩

137：抗蝕遮罩

138：氧化物導電層

140：氧化物導電膜

142：氧化物導電層

143：氧化物導電層

145：配線層

146：電容器

147：電容器

149：電容器電極層

150：終端

151：終端

153：連接電極

155：導電膜

156：電極

161：閘極電極層

162：導電層

163：氧化物半導體層

164a：氧化物導電層

164b：氧化物導電層

165a：源極電極層

165b：汲極電極層

166：通道形成區

167a：高電阻源極區

167b：高電阻汲極區

168：氧化物半導體層

170：薄膜電晶體

171：薄膜電晶體

172：薄膜電晶體

173：薄膜電晶體

180：薄膜電晶體

181：薄膜電晶體

182：薄膜電晶體

183：薄膜電晶體

185：電容器電極層

191：濾色器層

192：保護層

193：隔板

194：電致發光層

195：電極層

196：連接電極層

198：氧化物半導體層

1001：電極

1002：電極

1003：電致發光層

1004：電荷產生層

104a：氧化物導電層

104b：氧化物導電層

105a：源極電極層

105b：汲極電極層

1100：行動電話

1101：外殼

1102：顯示部

1103：操作按鈕

1104：外部連接埠

1105：揚聲器

1106：麥克風

117a：高電阻源極區

117b：高電阻汲極區

135a：抗蝕遮罩

136a：抗蝕遮罩

164a：氧化物導電層

164b：氧化物導電層

165a：源極電極層

165b：汲極電極層

167a：高電阻源極區

167b：高電阻汲極區

1800：外殼

1801：外殼

1802：顯示面板

1803：揚聲器

1804：麥克風

1805：操作鍵

1806：定位裝置

1807：相機透鏡

1808：外部連接終端

1810：鍵盤

1811：外部記憶體插槽

3000：桌燈

3001：照明裝置

4501：第一基板

4502：像素部

4503a：信號線驅動器電路

4503b：信號線驅動器電路

4504a：掃描線驅動器電路

4504b：掃描線驅動器電路

4505：密封劑

4506：第二基板

4507：填料

4509：薄膜電晶體

4510：薄膜電晶體

4511：發光元件

4512：電致發光層

4513：電極層

4515：連接終端電極

4516：終端電極

4517：電極層

4518a：撓性印刷電路

4518b：撓性印刷電路

4519：各向異性導電膜

4520：隔板

4540：導電層

4542：氧化物絕緣層

4543：保護層

4544：絕緣層

4545：濾色器層

4546：絕緣層

5300：基板

5301：像素部

5302：掃描線驅動器電路

5303：掃描線驅動器電路

5304：信號線驅動器電路

5305：時序控制電路

5601：移位暫存器

5602：交換電路

5603：薄膜電晶體

5604：配線

5605：配線

6400：像素

6401：交換電晶體

6402：電晶體

6403：電容器

6404：發光元件

6405：信號線

6406：掃描線

6407：供電線

6408：共同電極

7001：薄膜電晶體

7002：發光元件

7003：電極層

7004：電致發光層

7005：電極層

7009：隔板

7011：驅動器薄膜電晶體

7012：發光元件

7013：電極層

7014：電致發光層

7015：電極層

7016：阻光膜

7017：導電膜

7019：隔板

7021：驅動器薄膜電晶體

7022：發光元件

7023：電極層

7024：電致發光層

7025：電極層

7026：電極層

7027：導電膜

7029：隔板

7031：氧化物絕緣層

7032：保護絕緣層

7033：濾色器層

7034：保護層

7035：保護絕緣層

7041：氧化物絕緣層

7042：保護絕緣層

7043：濾色器層

7044：保護層

7045：保護絕緣層

7051：氧化物絕緣層

7052：保護絕緣層

7053：平面化絕緣層

7055：保護絕緣層

9600：電視裝置

9601：外殼

9603：顯示部

9605：底座

9607：顯示部

9609：操作鍵

9610：遙控器

9700：數位相框

9701：外殼

9703：顯示部

9881：外殼

9882：顯示部

9883：顯示部

9884：揚聲器部

9885：操作鍵

9886：記錄媒體插入部

9887：連接終端

9888：感測器

9889：麥克風

9890：發光二極體燈

9891：外殼

4503a：信號線驅動器電路

4504a：掃描線驅動器電路

136e：抗蝕遮罩

申請專利範圍

1. 一種半導體裝置，包含：

像素部，該像素部包含：

第一電晶體；

該第一電晶體上的濾色器層，及

該濾色器層上的隔板，

其中該第一電晶體包含第一氧化物半導體層，該第一氧化物半導體層包括結晶，

其中該第一氧化物半導體層包含第一區域、第二區域及該第一區域與該第二區域間的第一通道形成區，及

其中該第一區域與該第二區域之各者具有低於該第一通道形成區之電阻的電阻；及

信號線驅動器電路，該信號線驅動器電路包含：

第二電晶體，

其中該第二電晶體包含第二氧化物半導體層，該第二氧化物半導體層包括結晶，

其中該第二氧化物半導體層包含第三區域、第四區域及該第三區域與該第四區域間的第二通道形成區，及

其中該第三區域與該第四區域之各者具有低於該第二通道形成區之電阻的電阻。

2. 根據申請專利範圍第 1 項之半導體裝置，其中該像素部及該信號線驅動器電路在基板上。

3. 一種半導體裝置，包含：

像素部，該像素部包含：

第一電晶體；

該第一電晶體上的濾色器層，及

該濾色器層上的隔板，

其中該第一電晶體包含第一氧化物半導體層，該第一氧化物半導體層包括結晶，

其中該第一氧化物半導體層包含第一區域、第二區域及該第一區域與該第二區域間的第一通道形成區，及

其中該第一區域與該第二區域之各者具有低於該第一通道形成區之電阻的電阻；及

掃描線驅動器電路，該掃描線驅動器電路包含：

第二電晶體，

其中該第二電晶體包含第二氧化物半導體層，該第二氧化物半導體層包括結晶，

其中該第二氧化物半導體層包含第三區域、第四區域及該第三區域與該第四區域間的第二通道形成區，及

其中該第三區域與該第四區域之各者具有低於該第二通道形成區之電阻的電阻。

4. 根據申請專利範圍第 3 項之半導體裝置，其中該像素部及該掃描線驅動器電路在基板上。

5. 根據申請專利範圍第 1 或 3 項之半導體裝置，其

中該第一氧化物半導體層及該第二氧化物半導體層之各者包含微晶氧化物半導體。

6. 根據申請專利範圍第 1 或 3 項之半導體裝置，其中該第一氧化物半導體層及該第二氧化物半導體層之各者含有銦、鎵、及鋅。

7. 根據申請專利範圍第 1 或 3 項之半導體裝置，其中該濾色器層不與該第一通道形成區重疊。

8. 根據申請專利範圍第 1 或 3 項之半導體裝置，其中該像素部更包含像素電極以及在該像素電極與該隔板上的 EL 層，

其中該部分與部分之該像素電極及部分之該濾色器層重疊，及

其中該 EL 層包含發光層。

9. 根據申請專利範圍第 1 或 3 項之半導體裝置，其中該第一電晶體更包含第一導電層，

其中該第一氧化物半導體層在該第一導電層上，

其中該第一區域與該第二區域分別與第二導電層及第三導電層接觸。

10. 一種電子裝置，包含：

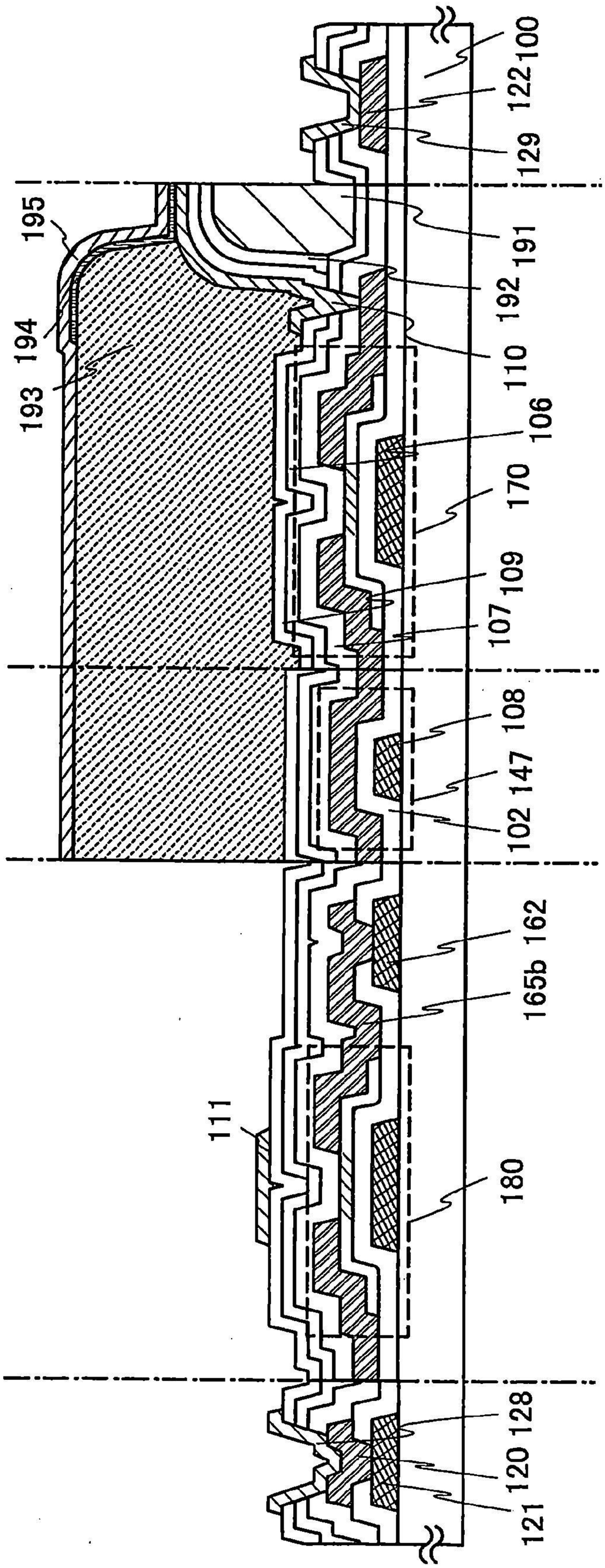
申請專利範圍第 1 或 3 項之半導體裝置；

外殼；及

麥克風。

圖式

圖1


100
122
129
195
191
192
194
110
193
106
170
109
107
108
147
102
162
165b
111
180
128
120
121

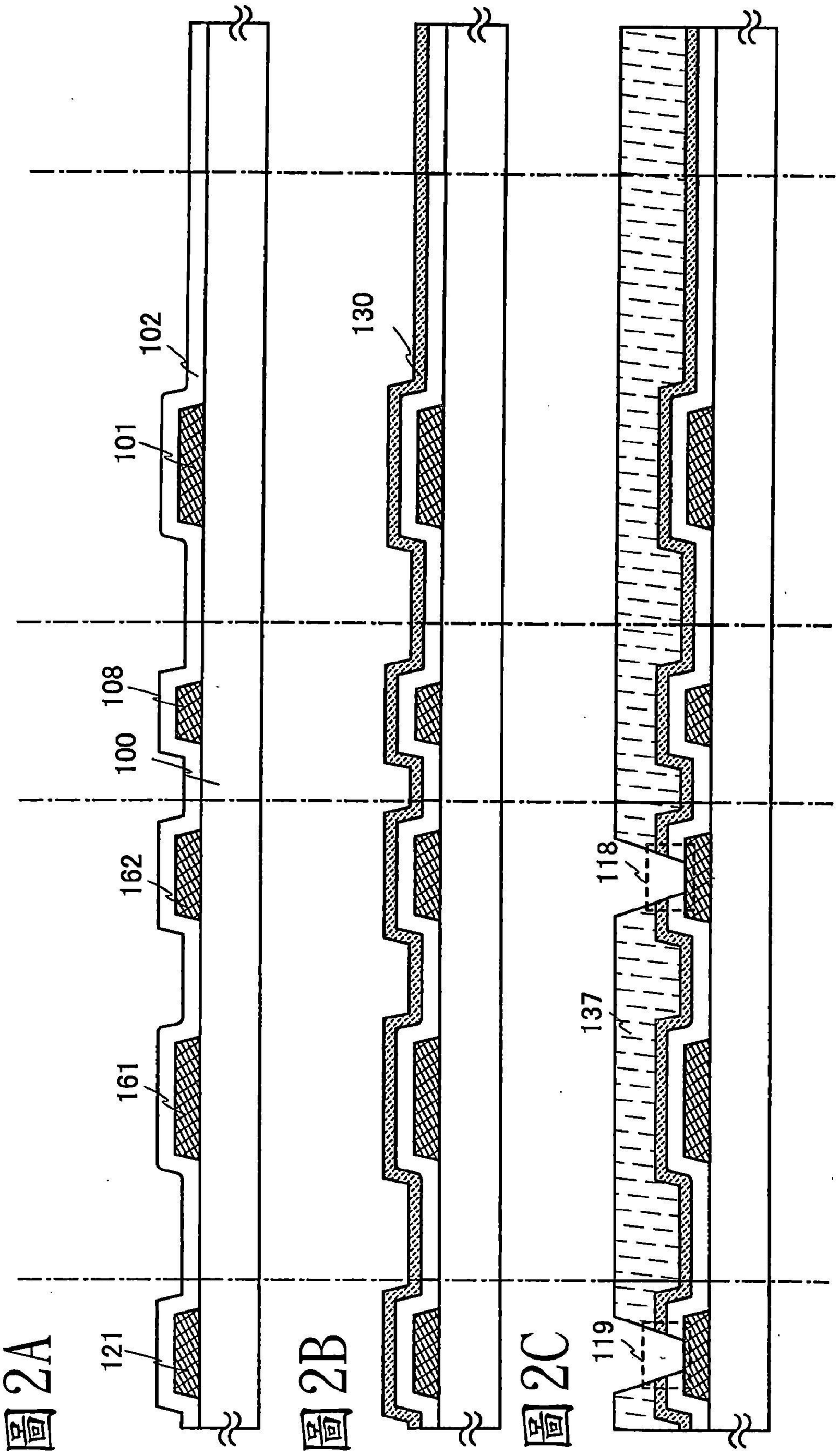


圖2A 圖2B 圖2C

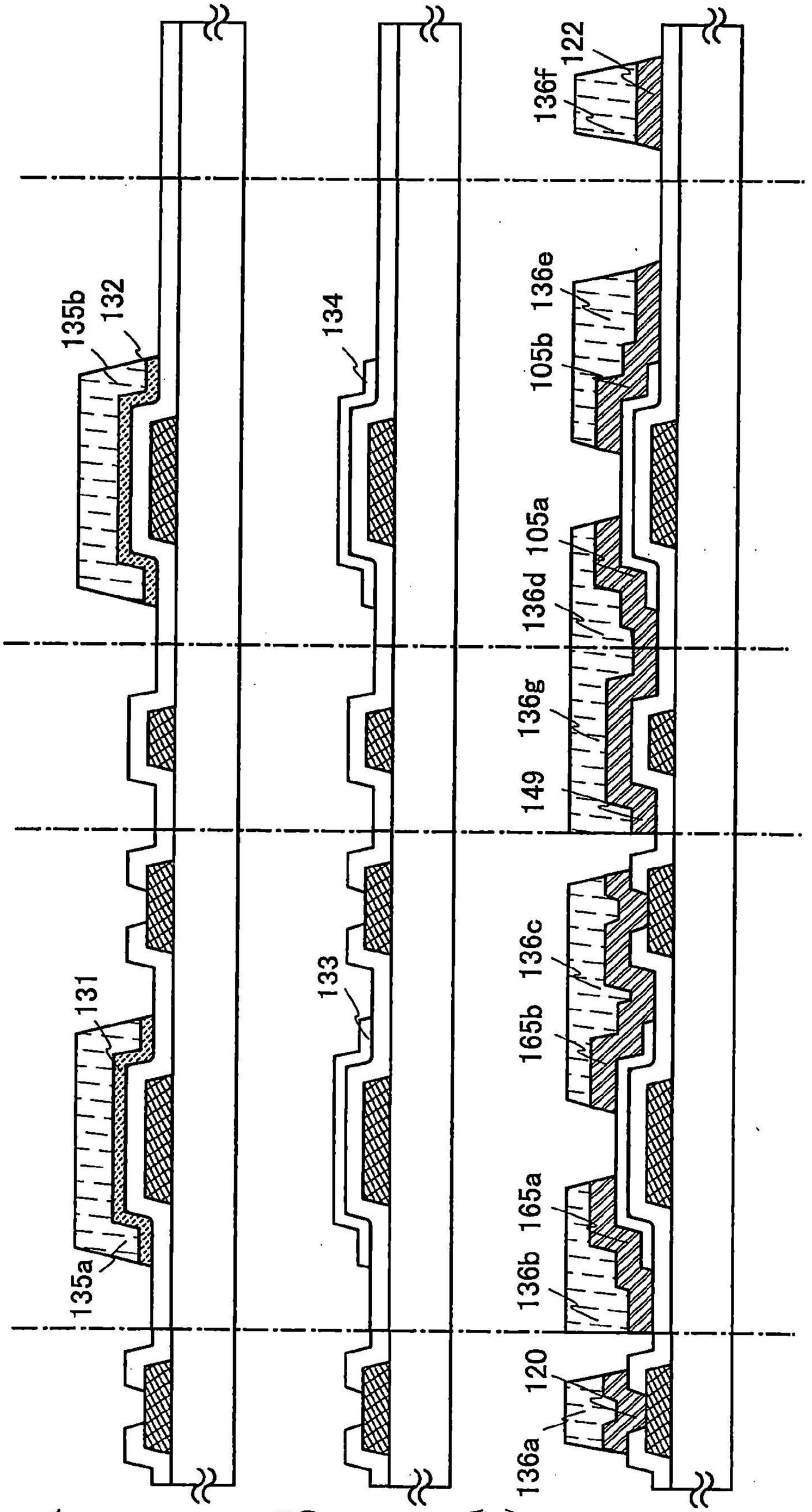

135b
132
135
134
136f
122
136e
105b
136d
105a
149
136g
131
135a
133
165b
136c
136b
165a
120
136a

圖3A 圖3B 圖3C

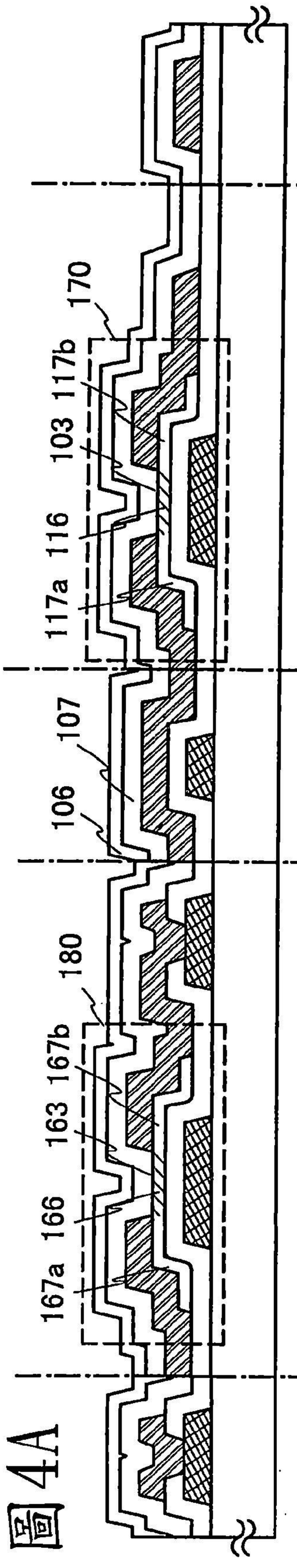


圖4A

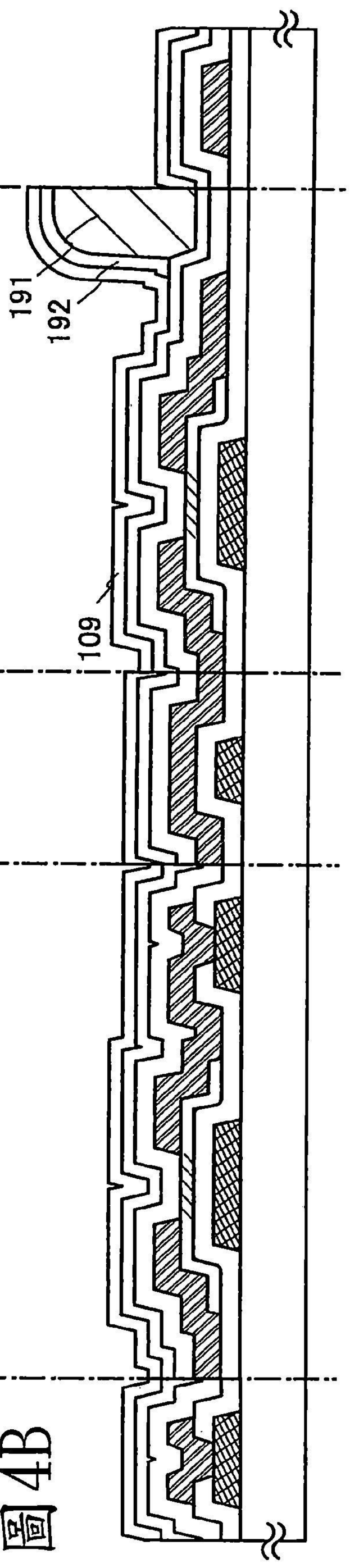


圖4B

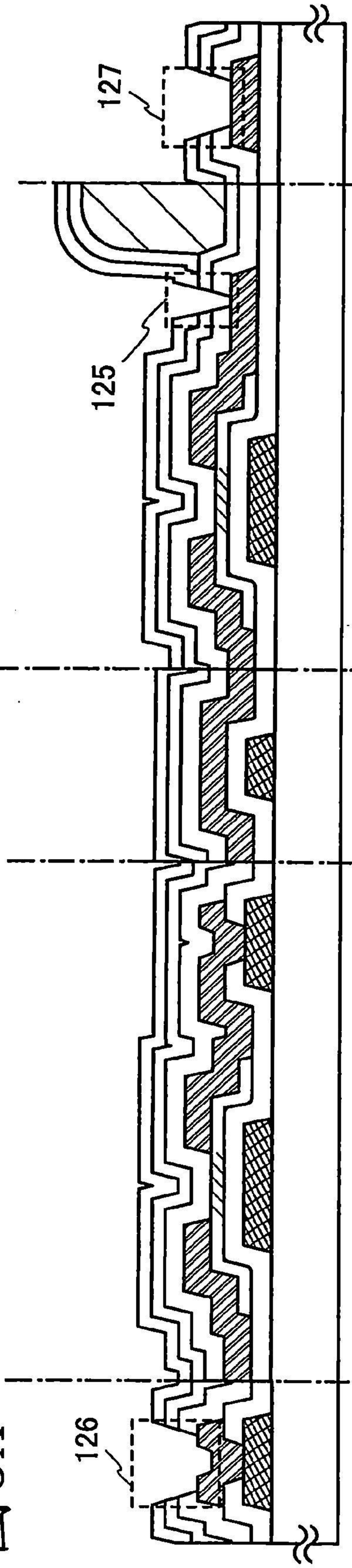


圖5A

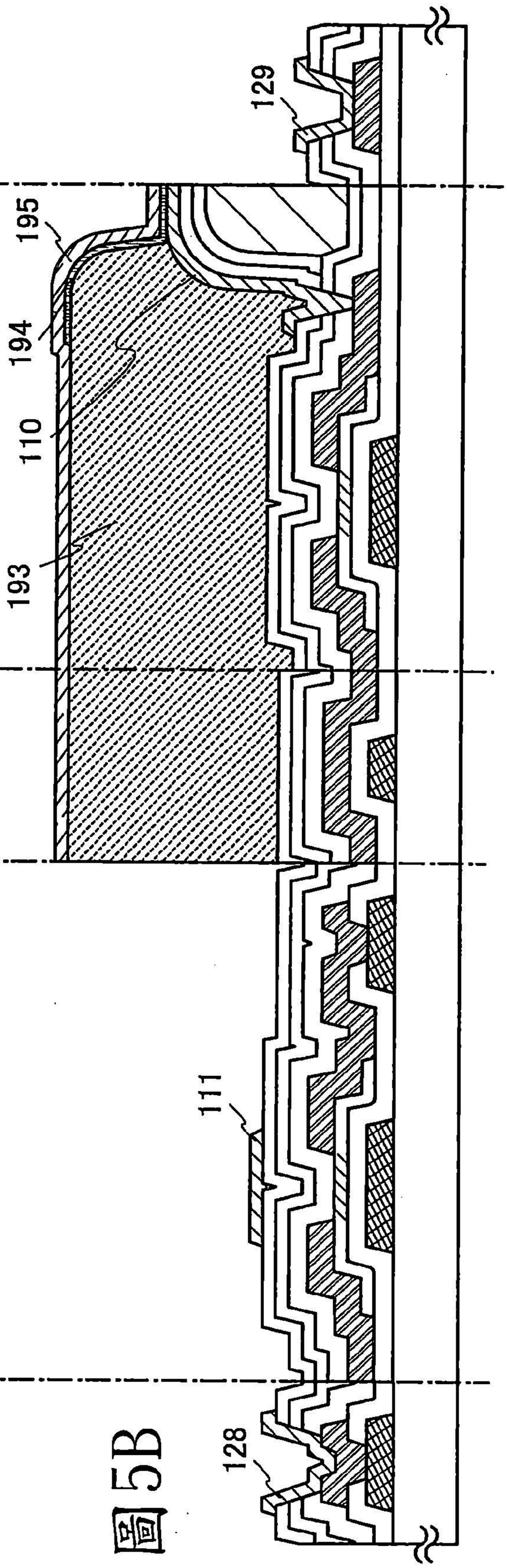


圖5B

圖6A

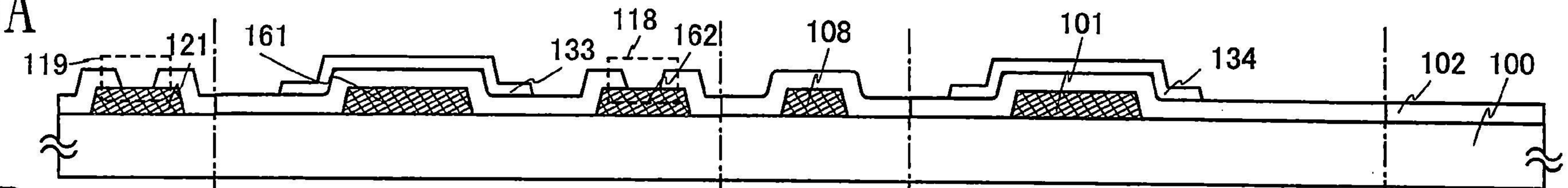


圖6B

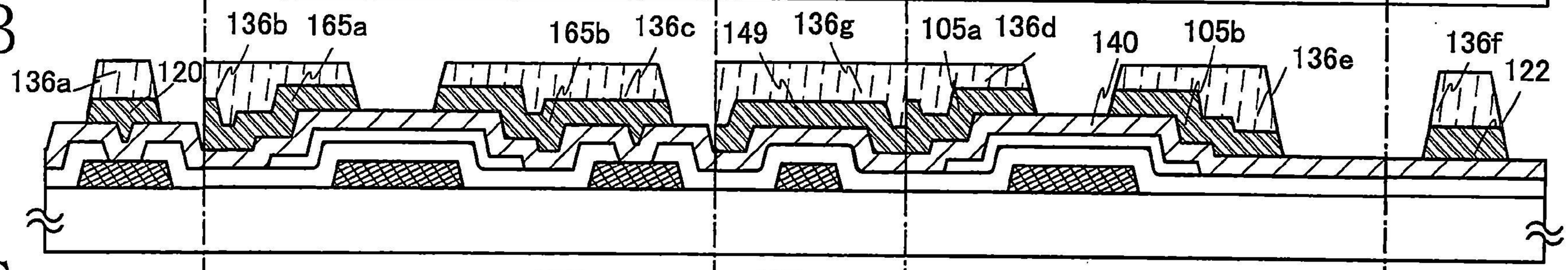


圖6C

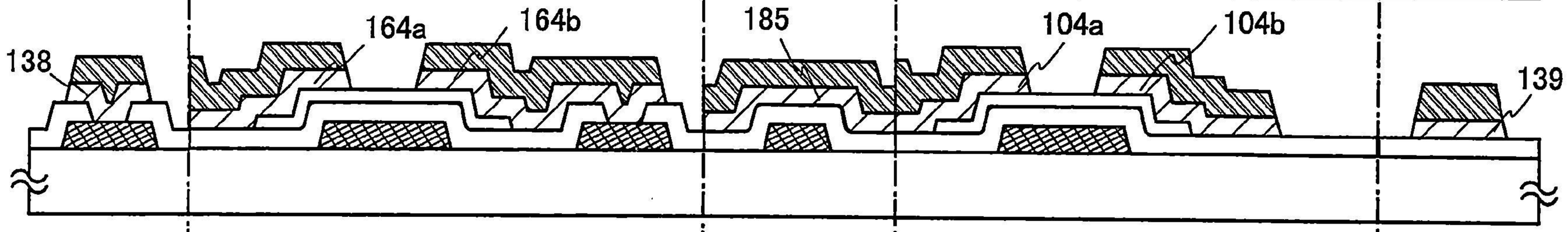
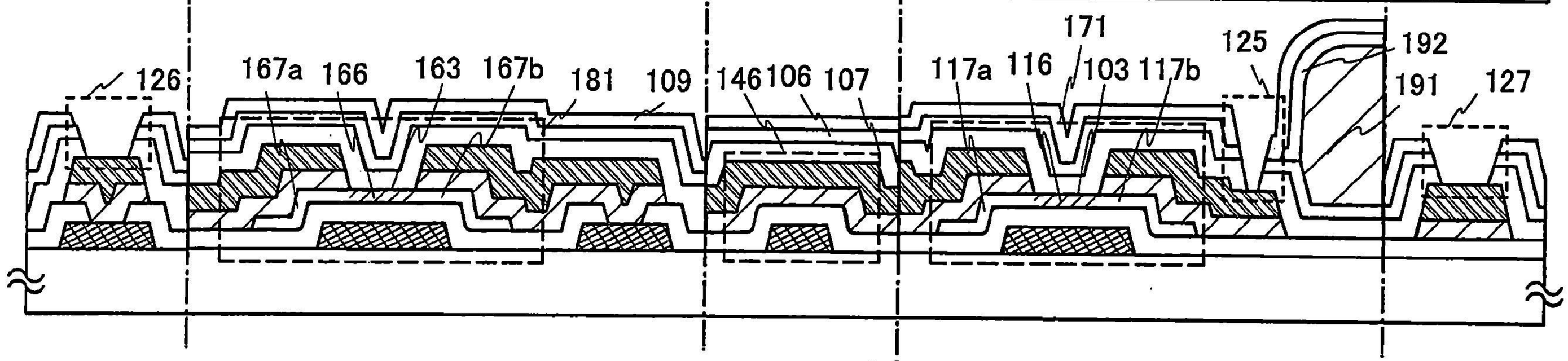


圖6D



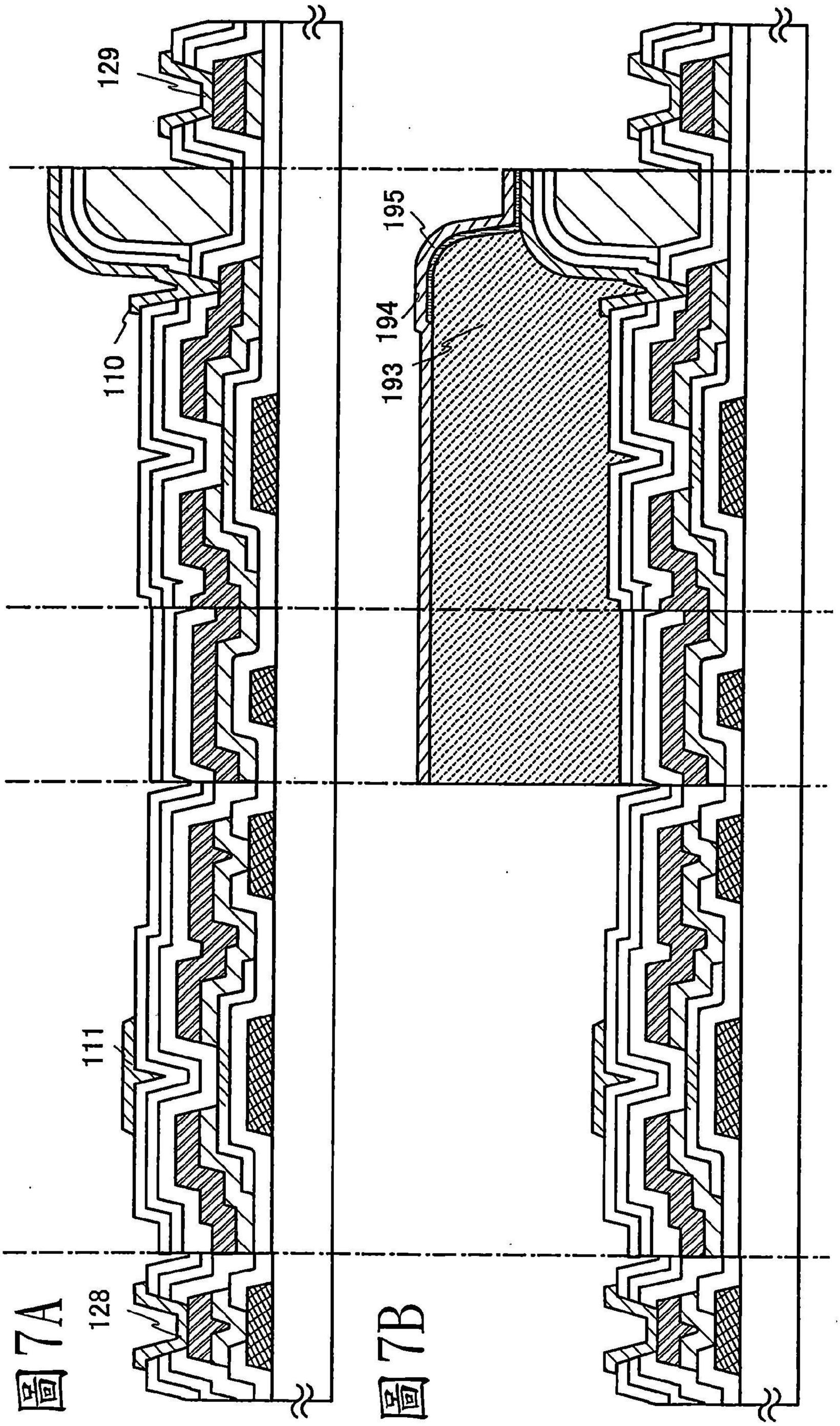


圖 7A　圖 7B

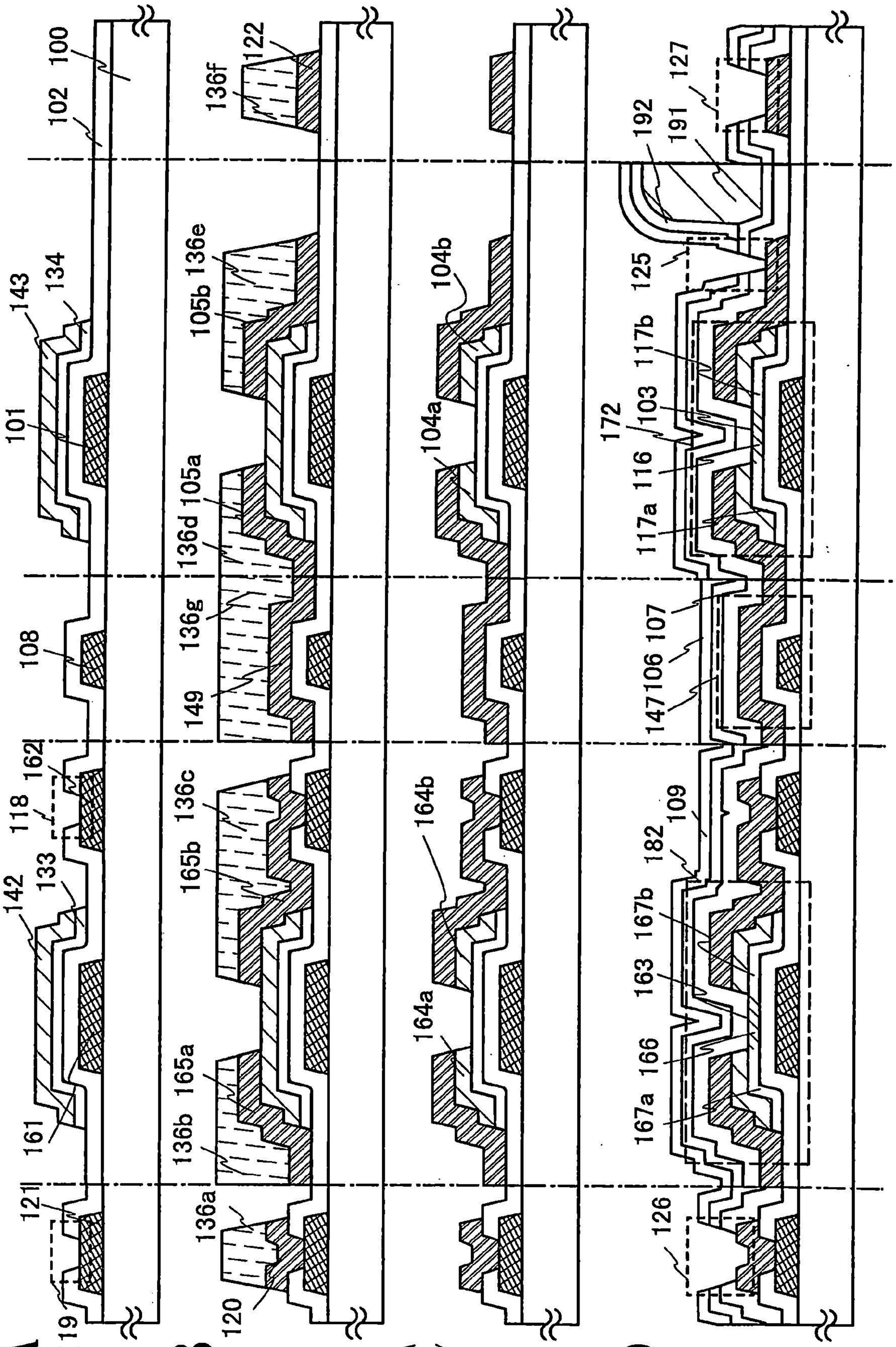


圖8A 圖8B 圖8C 圖8D

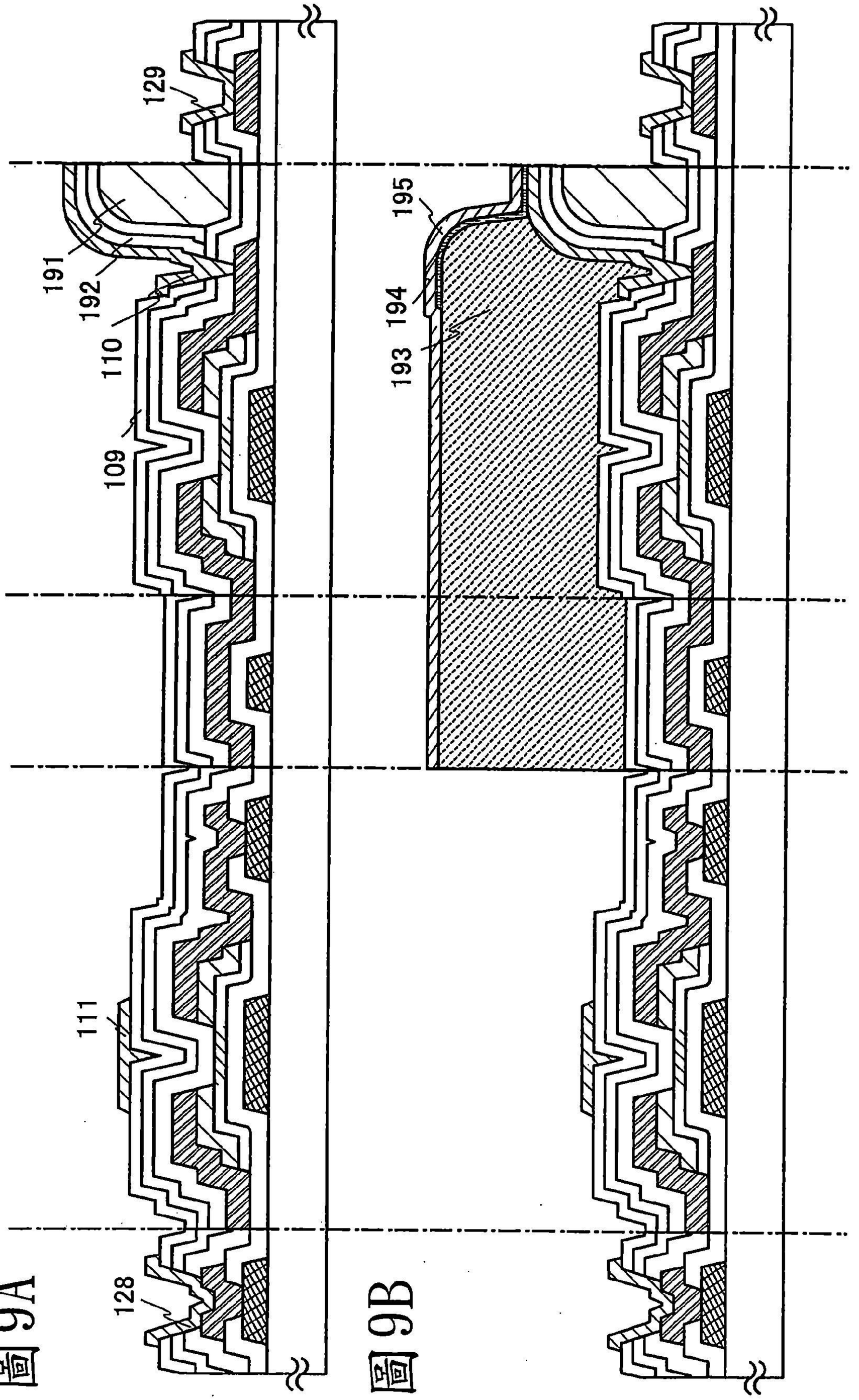


圖9A　圖9B

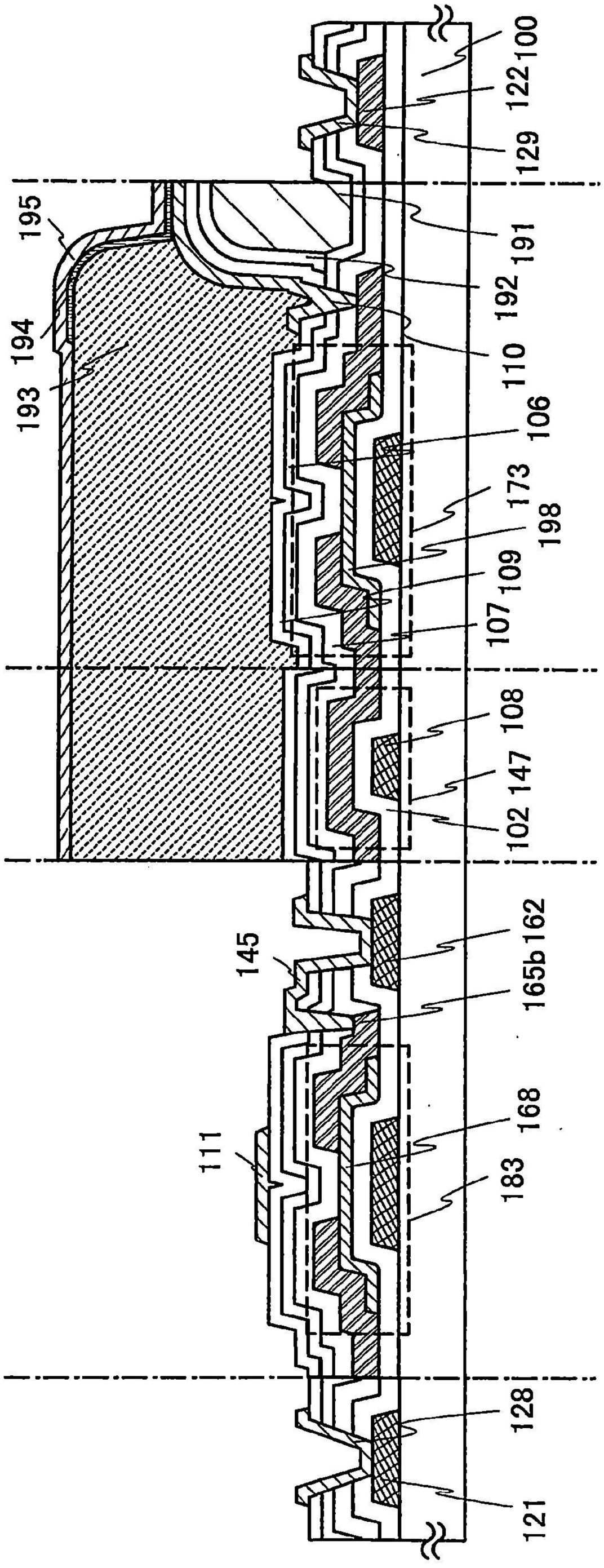

100
122
129
191
192
110
106
173
198
109
107
108
147
102
162
165b
145
168
111
183
128
121
195
194
193

圖10

圖11A1

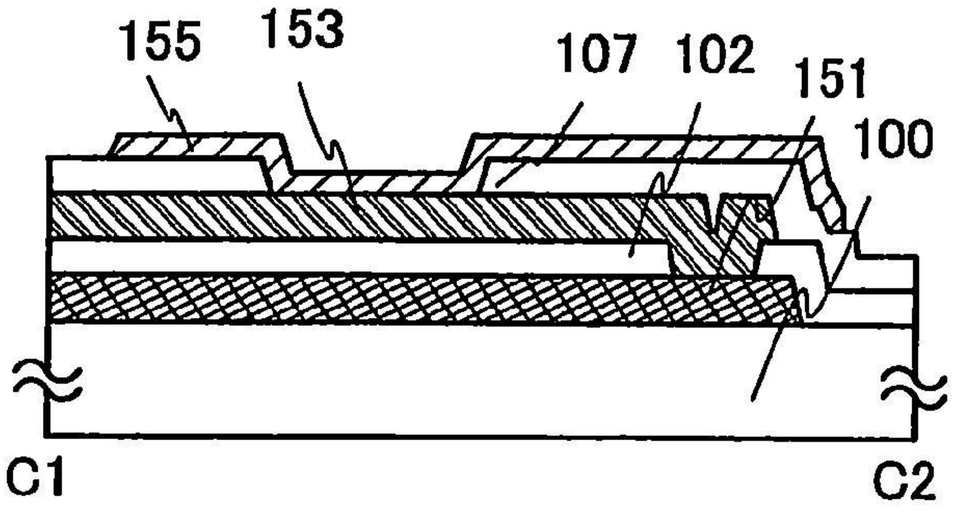


圖11A2

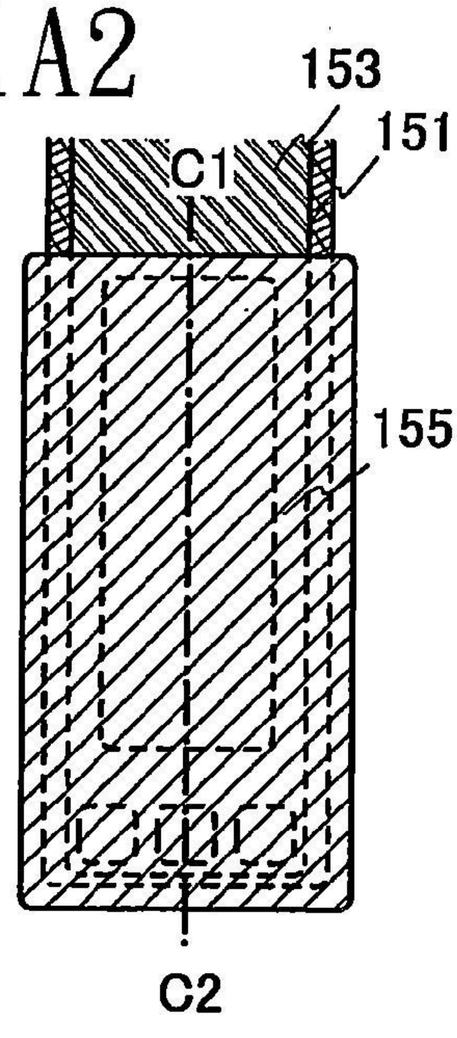


圖11B1

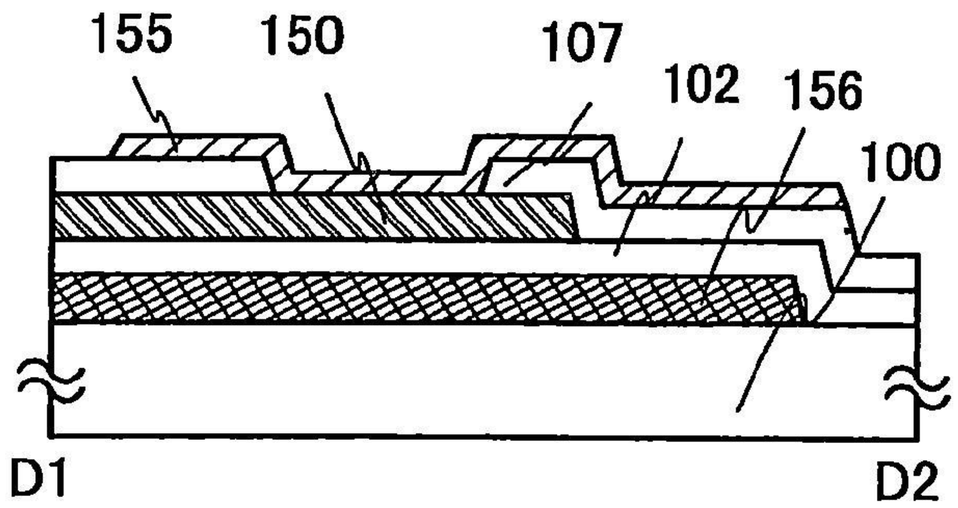


圖11B2

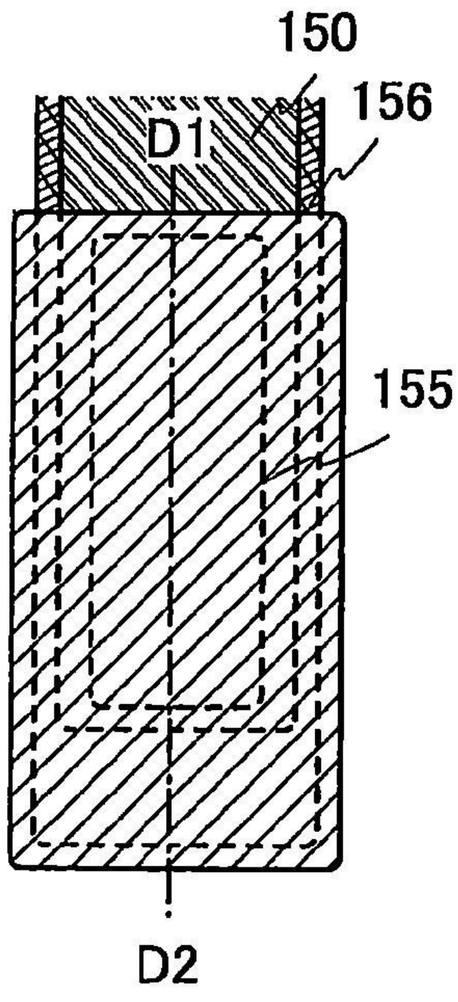


圖12A

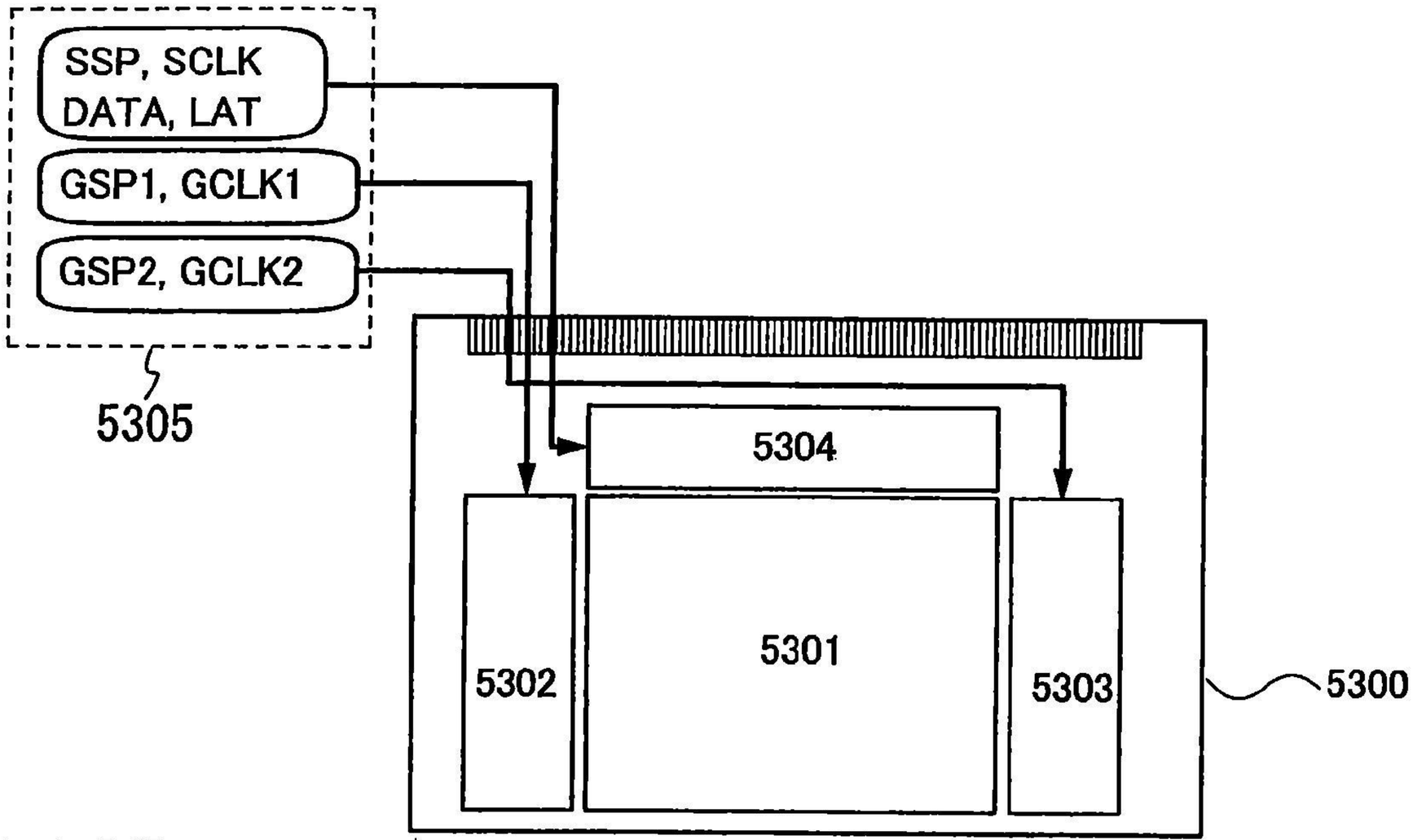

SSP, SCLK
DATA, LAT
GSP1, GCLK1
GSP2, GCLK2
5305
5304
5302
5301
5303
5300

圖12B

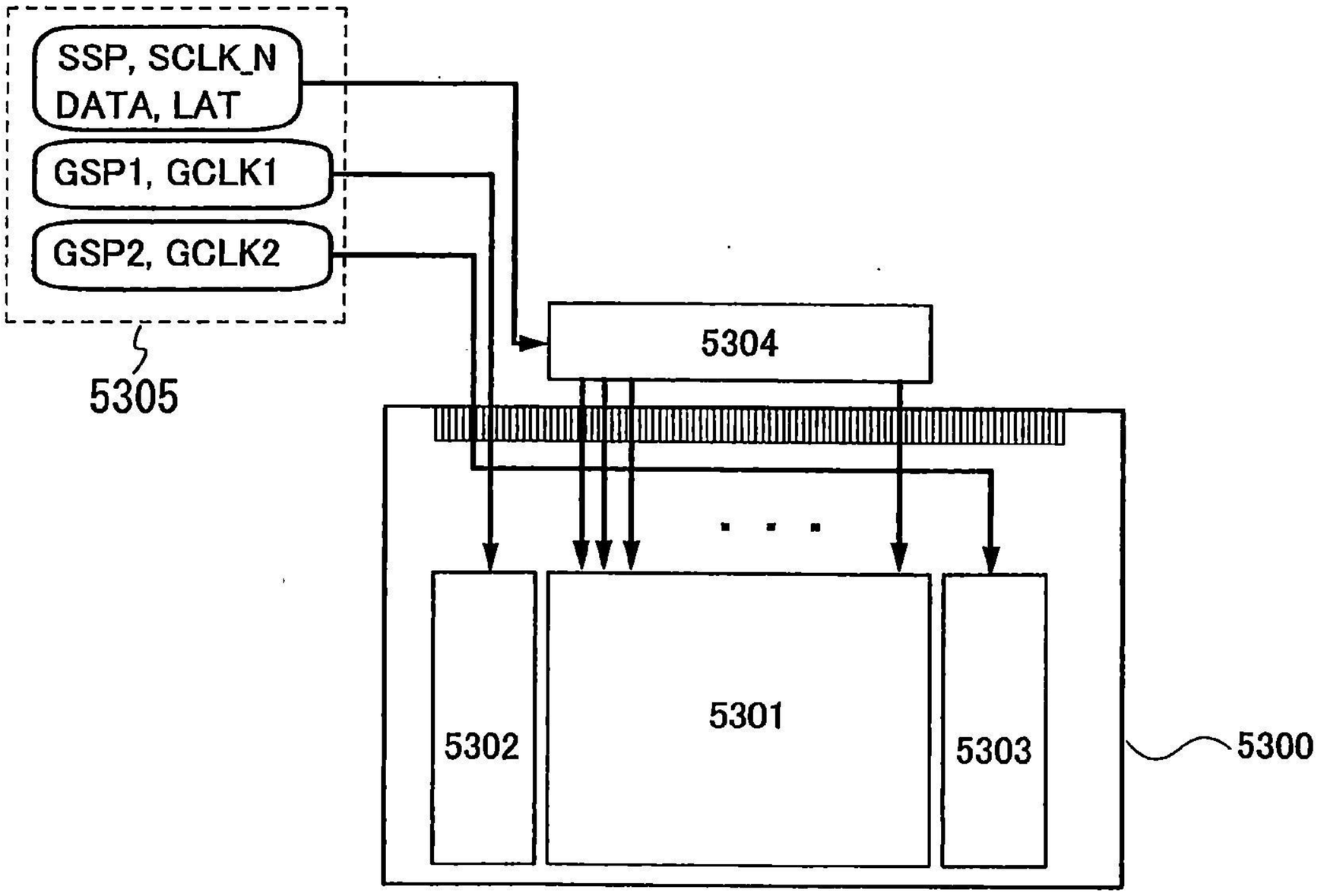

SSP, SCLK_N
DATA, LAT
GSP1, GCLK1
GSP2, GCLK2
5305
5304
5302
5301
5303
5300

圖13A

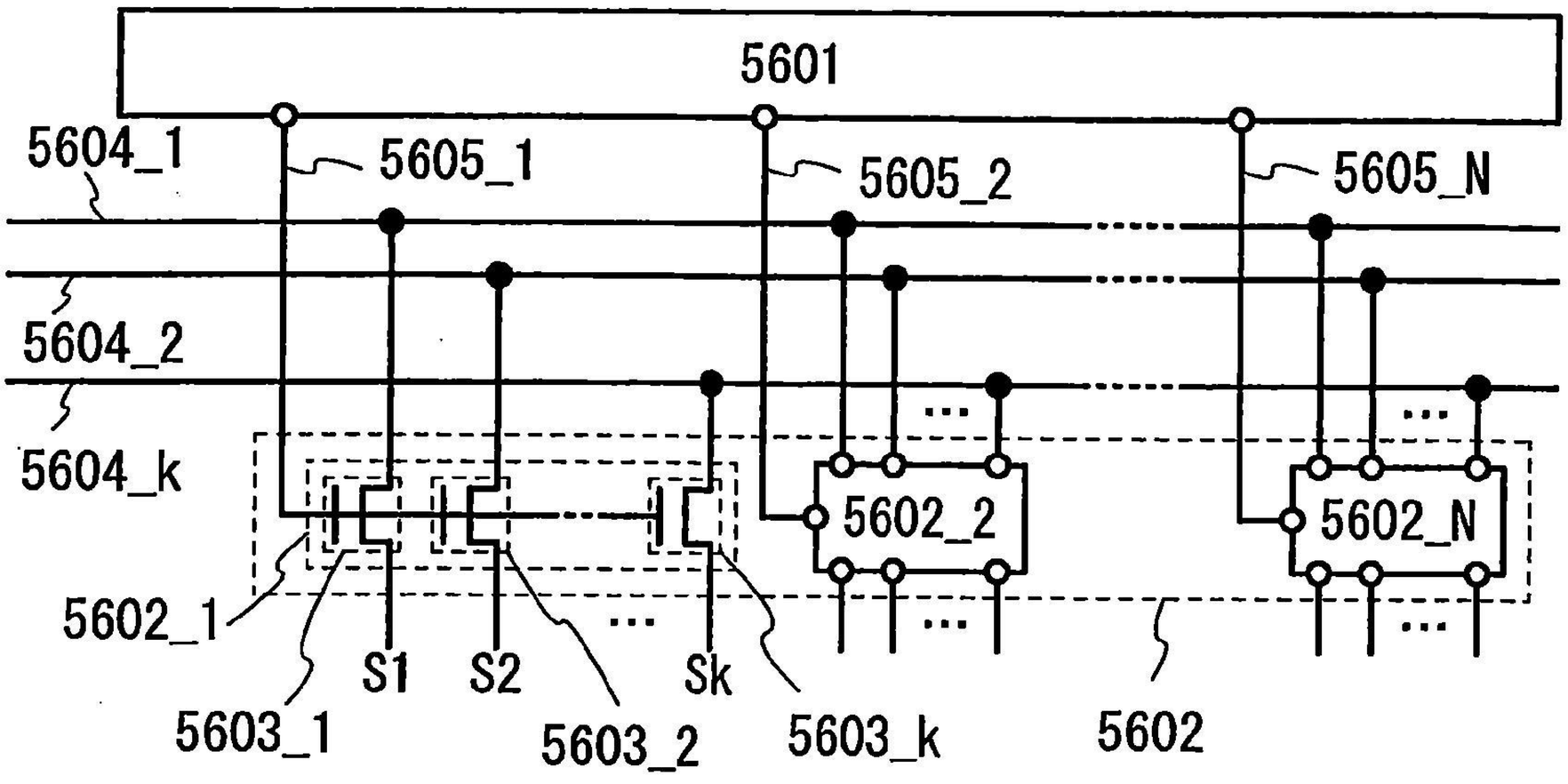

5601
5604_1
5605_1
5605_2
5605_N
5604_2
5604_k
5602_2
5602_N
5602_1
S1
S2
Sk
5603_1
5603_2
5603_k
5602

圖13B

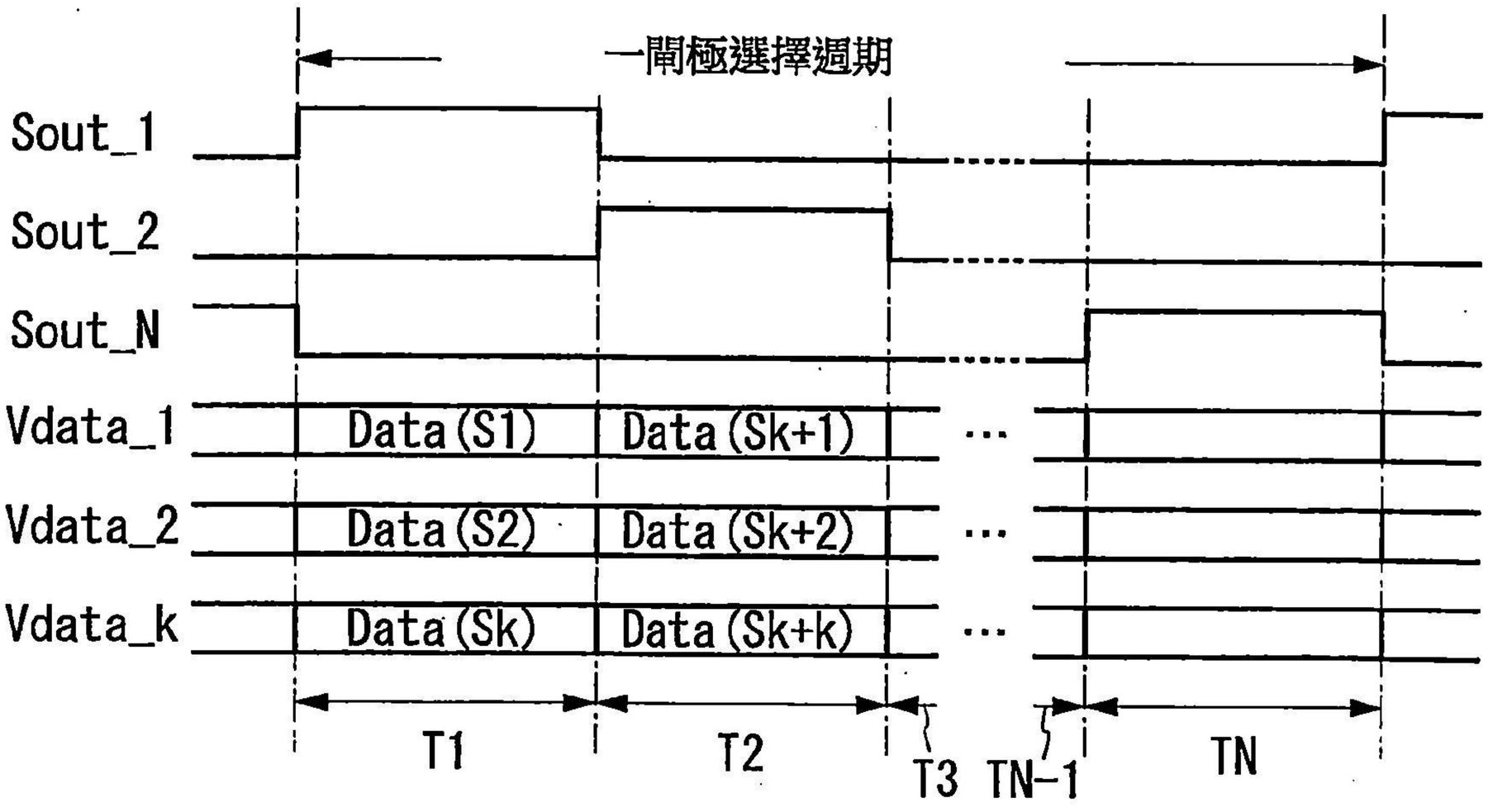

一閘極選擇週期
Sout_1
Sout_2
Sout_N
Vdata_1
Vdata_2
Vdata_k
Data(S1)
Data(Sk+1)
Data(S2)
Data(Sk+2)
Data(Sk)
Data(Sk+k)
T1
T2
T3
TN-1
TN

圖14A

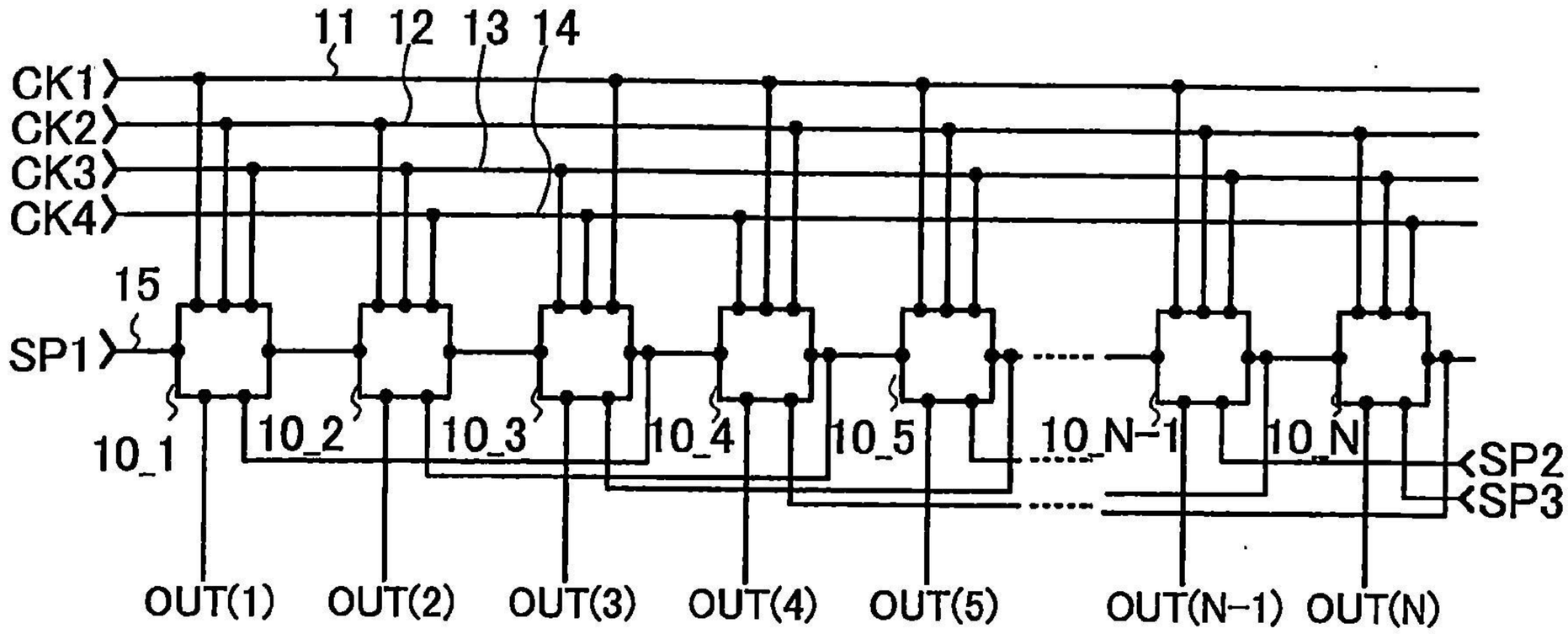


圖14B

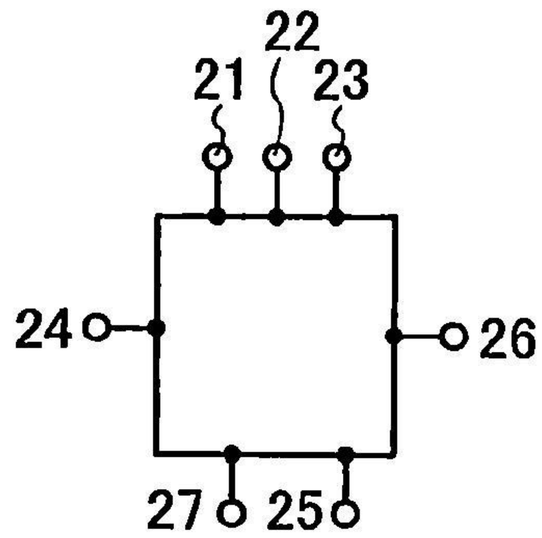


圖14C

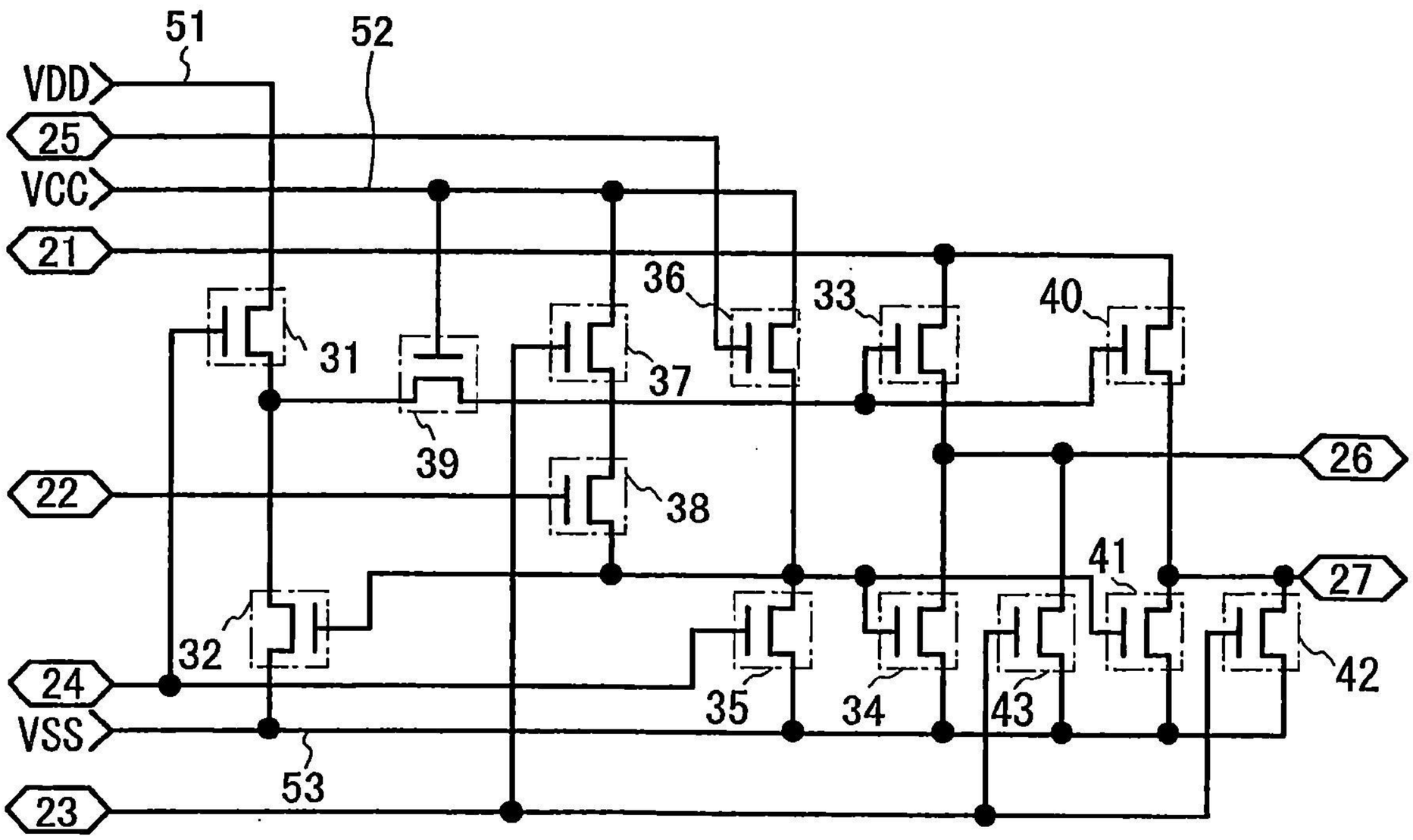


圖15A

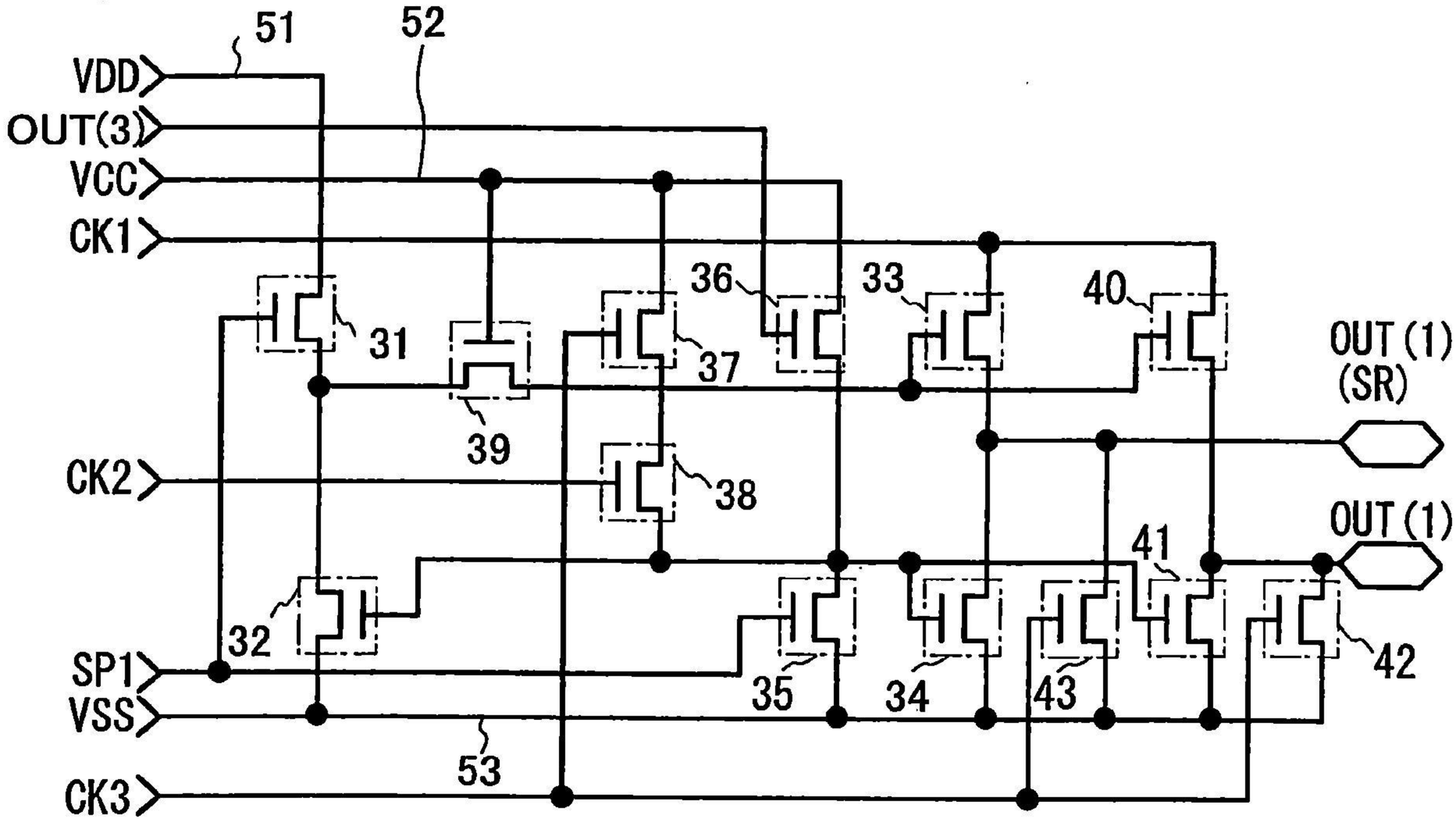
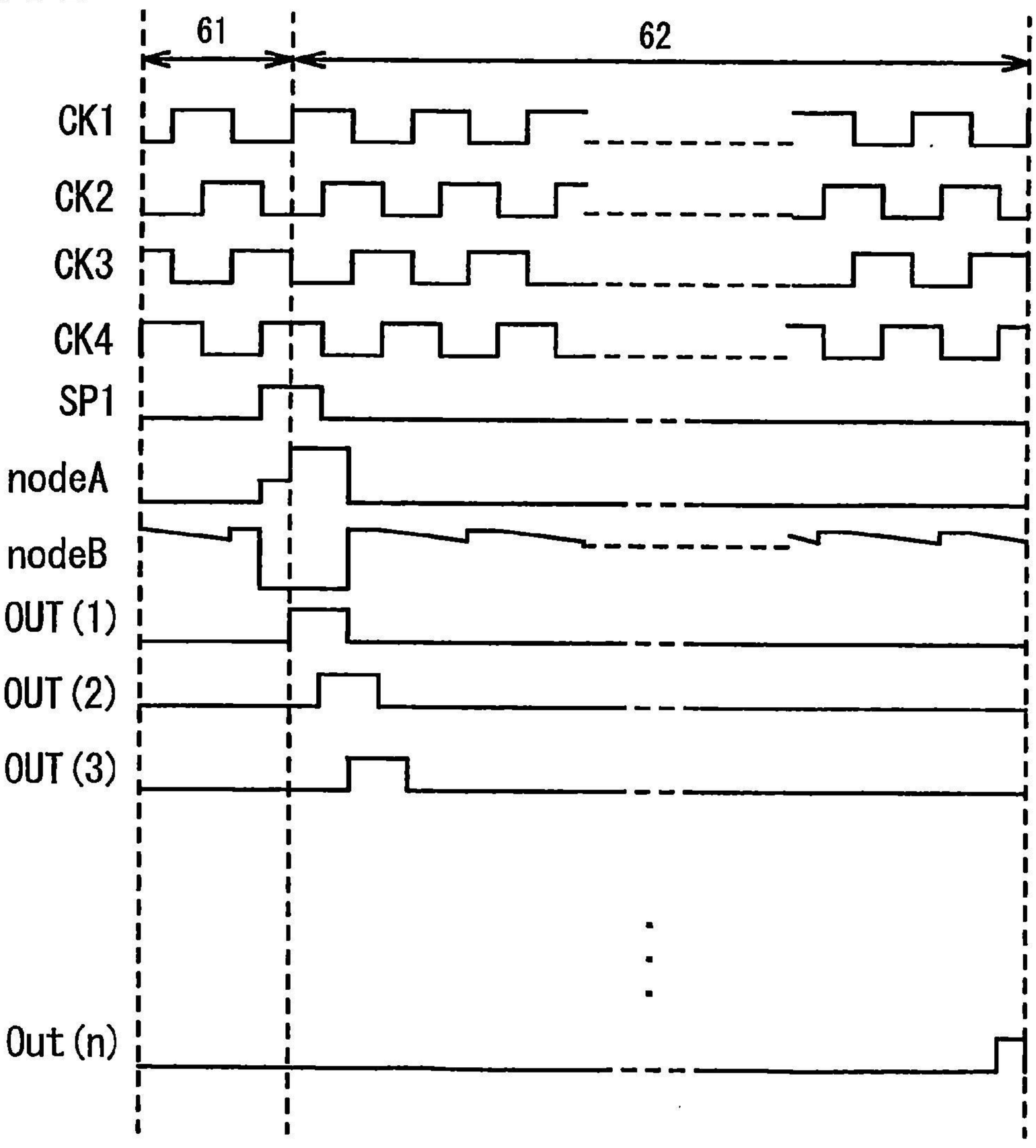

51
52
VDD
OUT(3)
VCC
CK1
CK2
SP1
VSS
CK3
31
32
33
34
35
36
37
38
39
40
41
42
43
53
OUT (1)
(SR)
OUT (1)

圖15B


61
62
CK1
CK2
CK3
CK4
SP1
nodeA
nodeB
OUT (1)
OUT (2)
OUT (3)
Out (n)

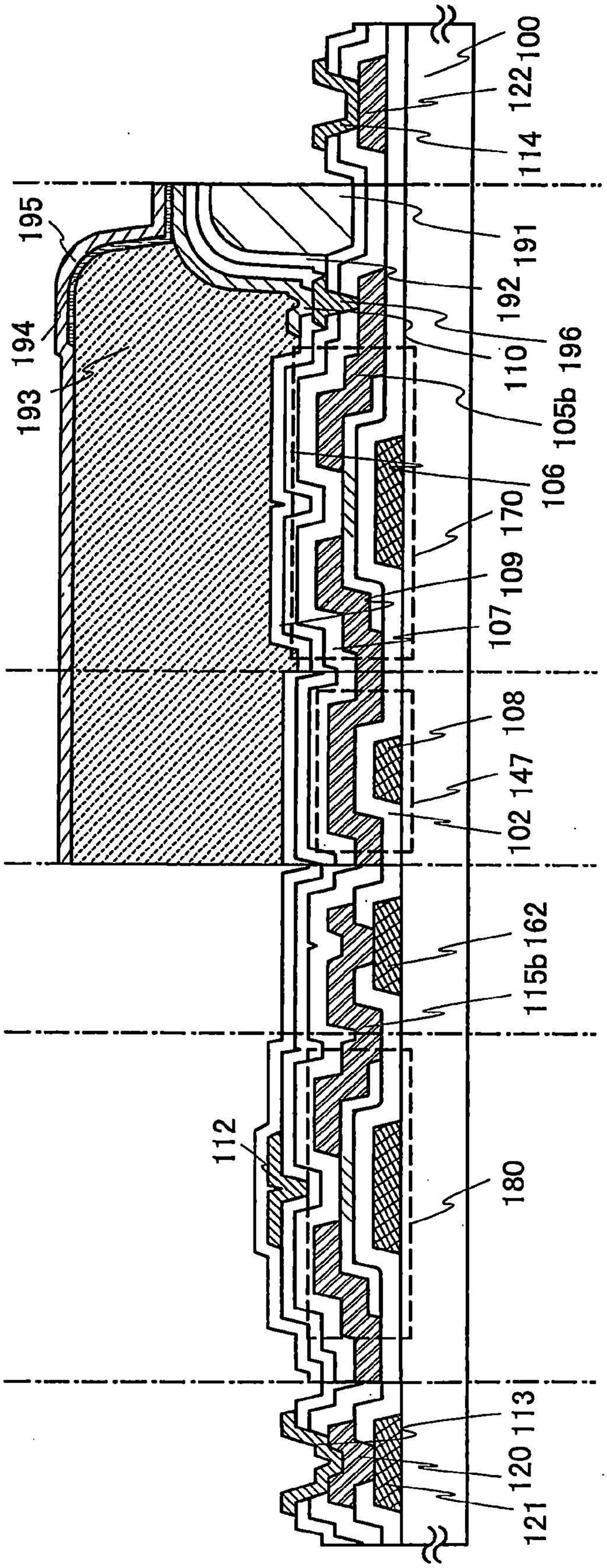

100
122
114
195
191
194
192
193
110
196
105b
106
170
109
107
108
147
102
162
115b
112
180
120
113
121

圖16

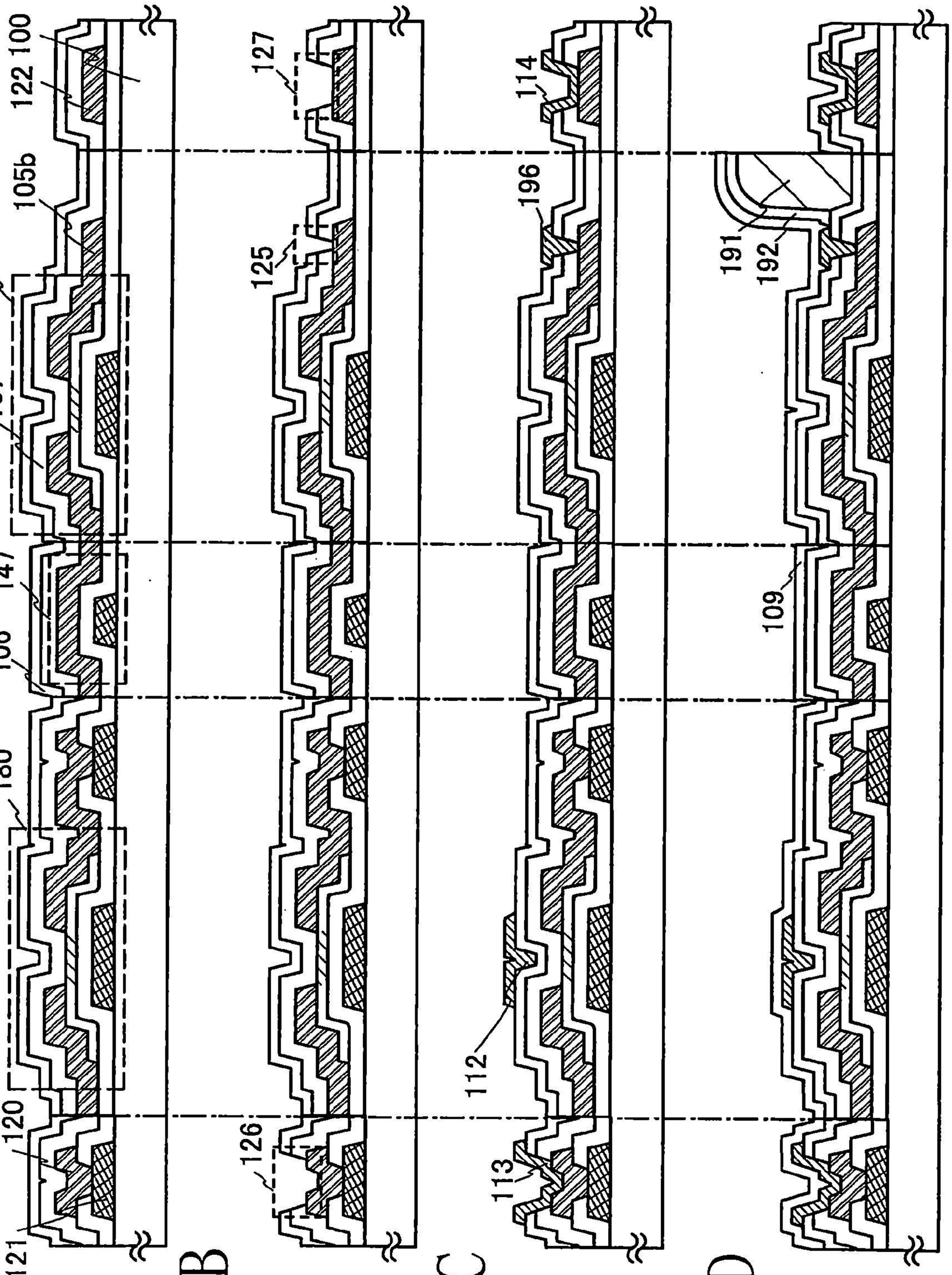


圖17A 圖17B 圖17C 圖17D

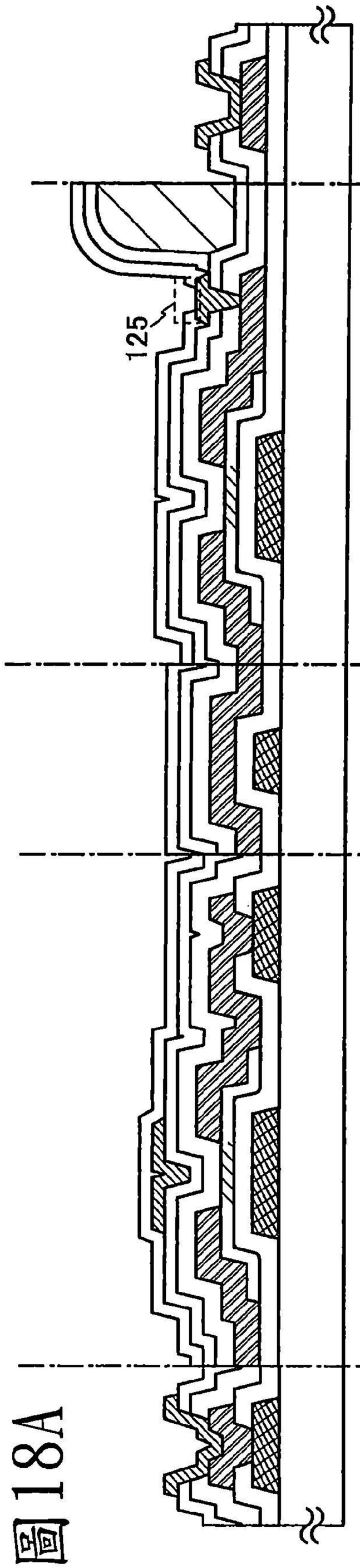


圖 18A

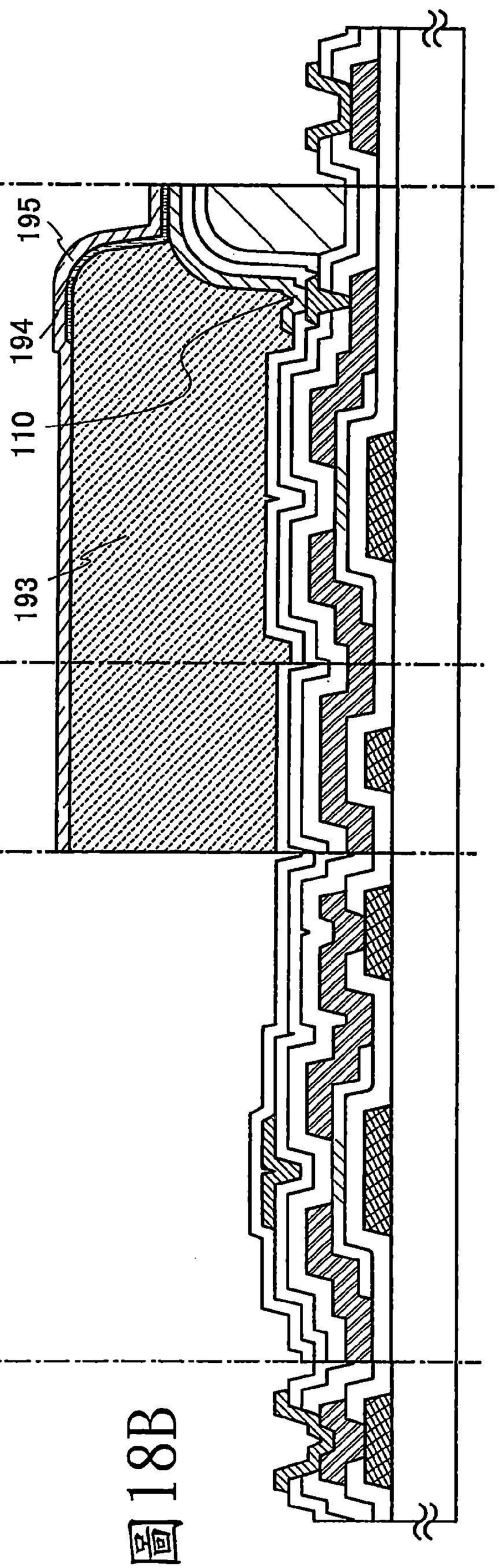


圖 18B

圖19

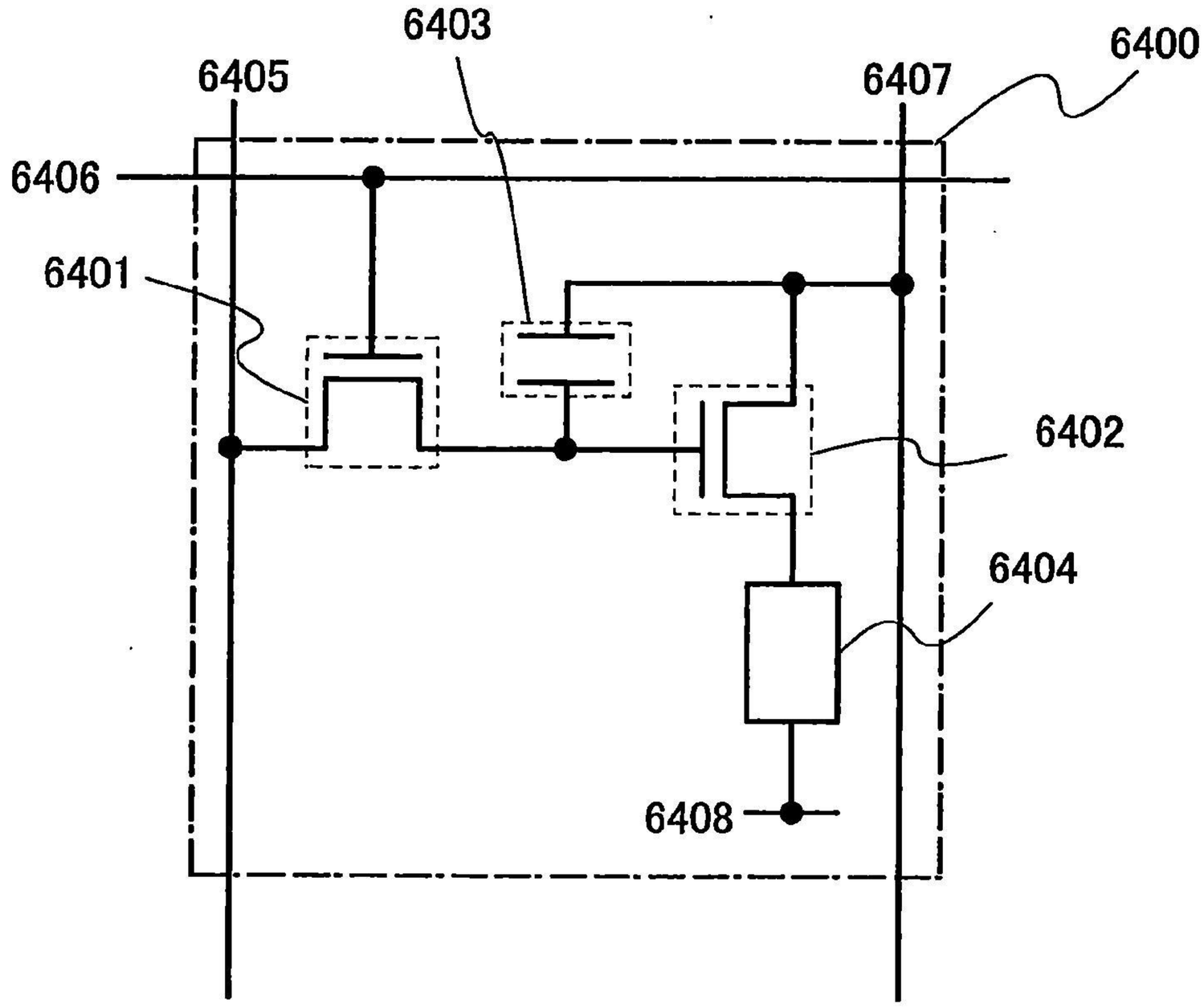


圖20A

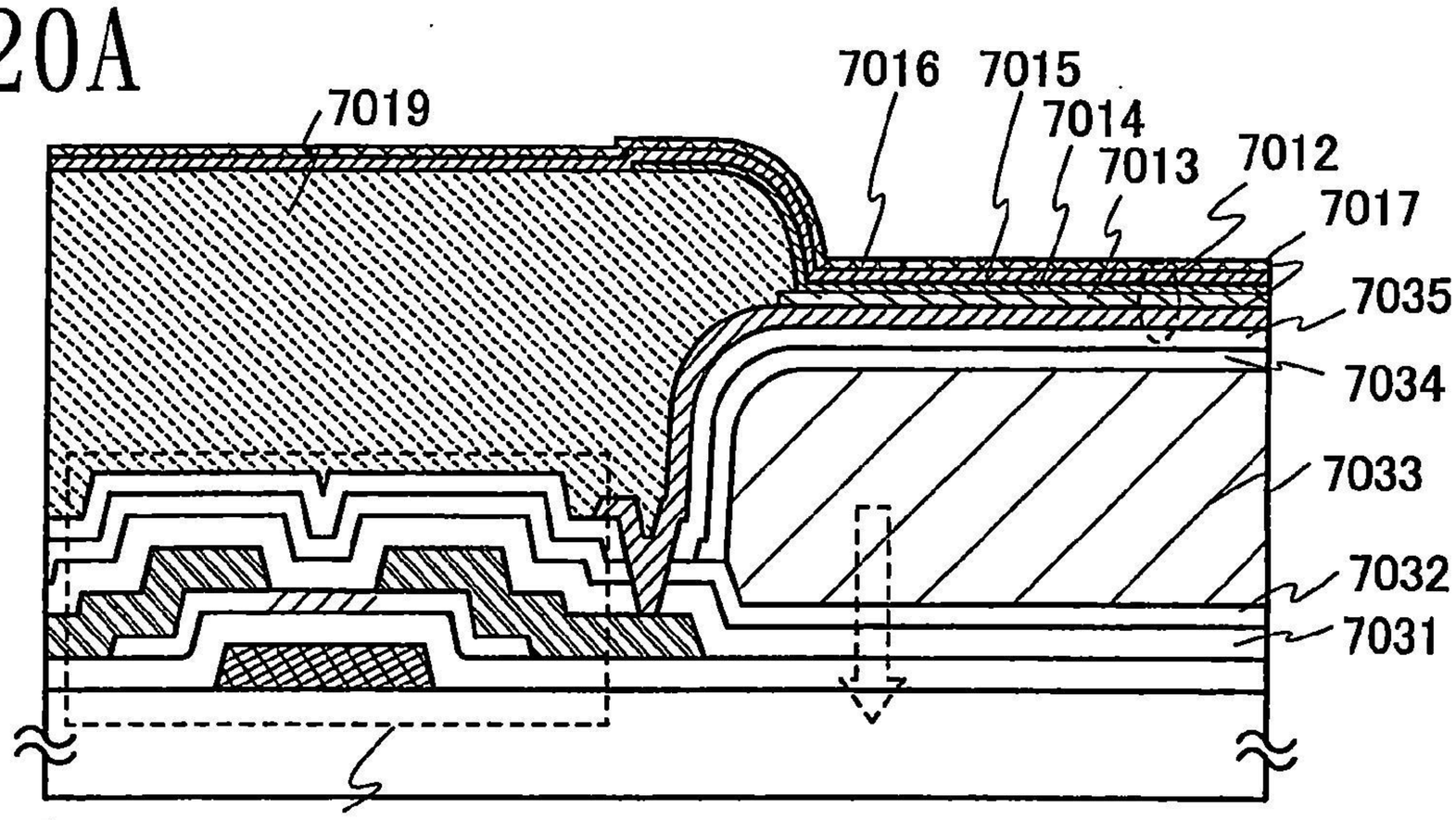


圖20B

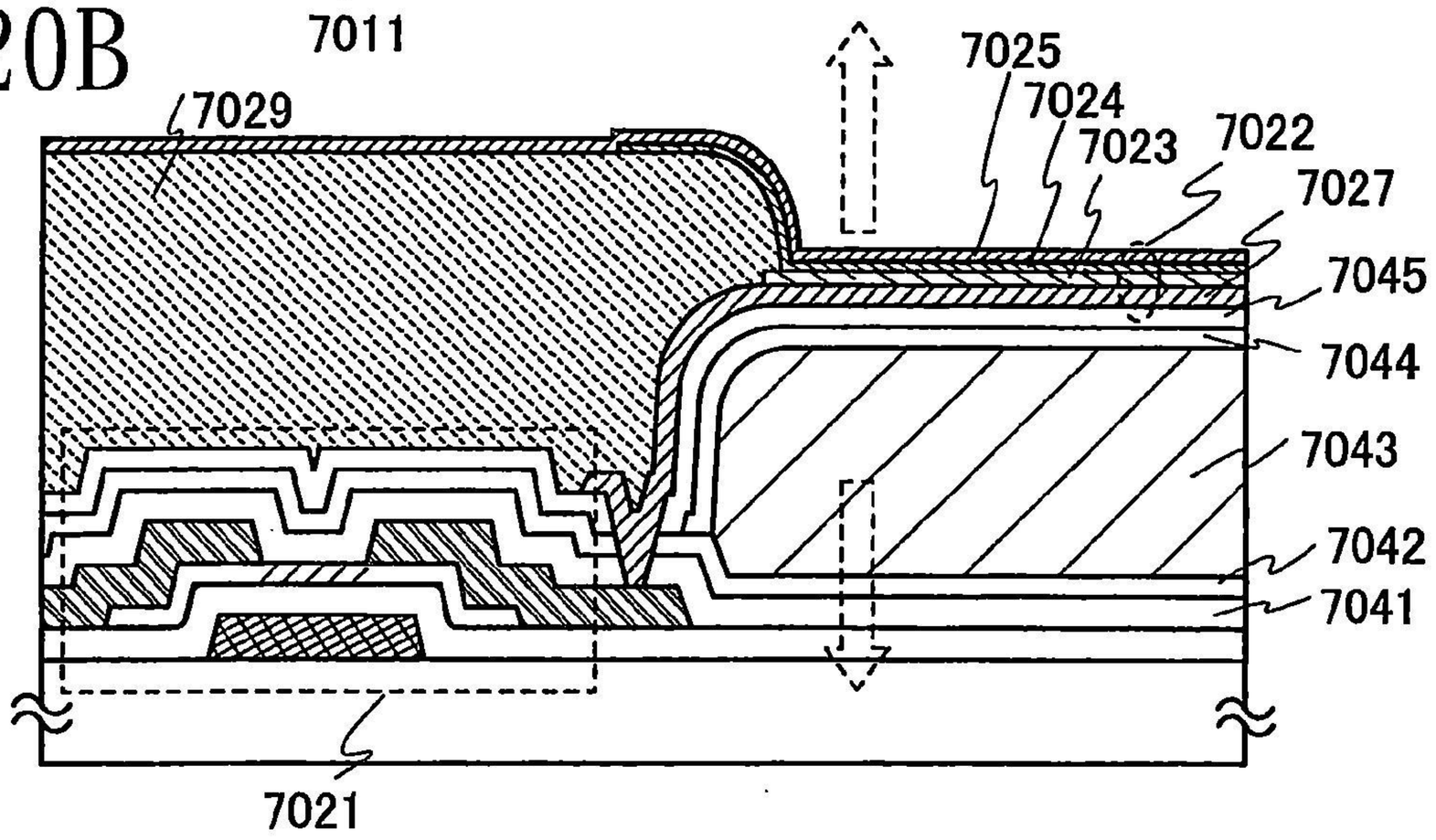


圖20C

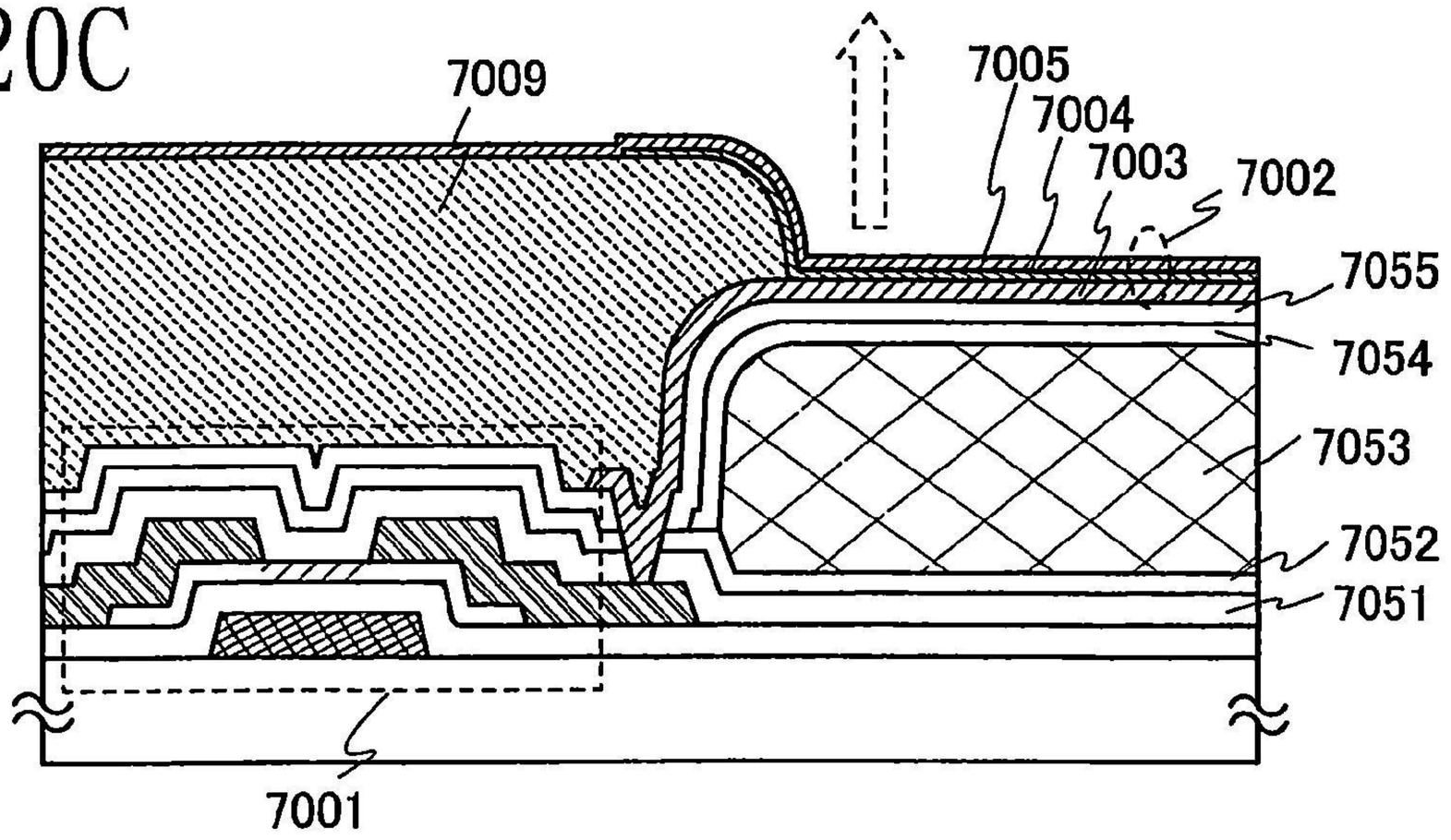


圖21A

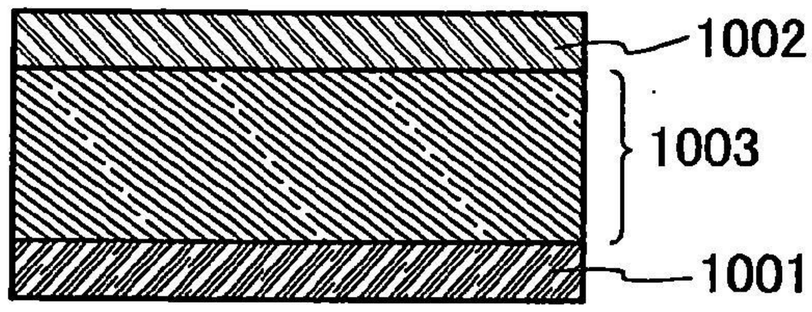
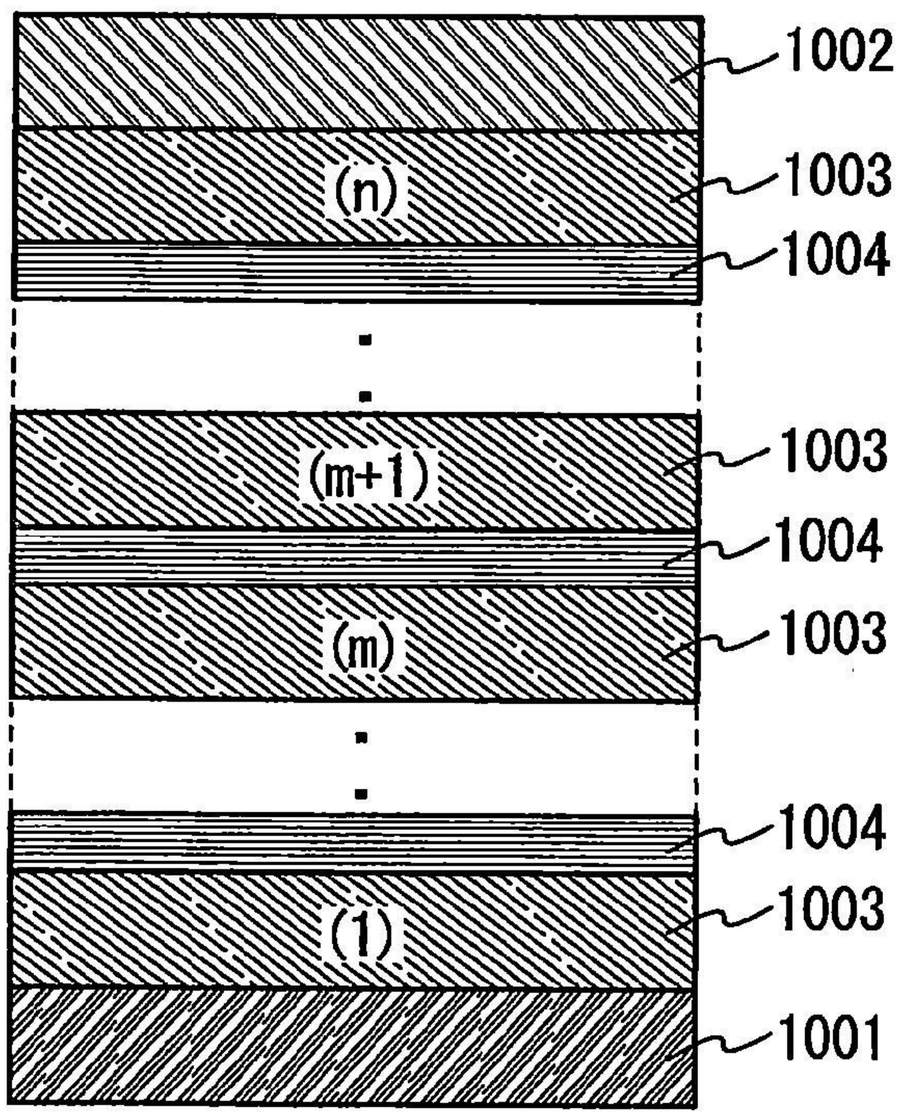

1002
1003
1001

圖21B


1002
(n)
1003
1004
(m+1)
1003
1004
(m)
1003
1004
(1)
1003
1001

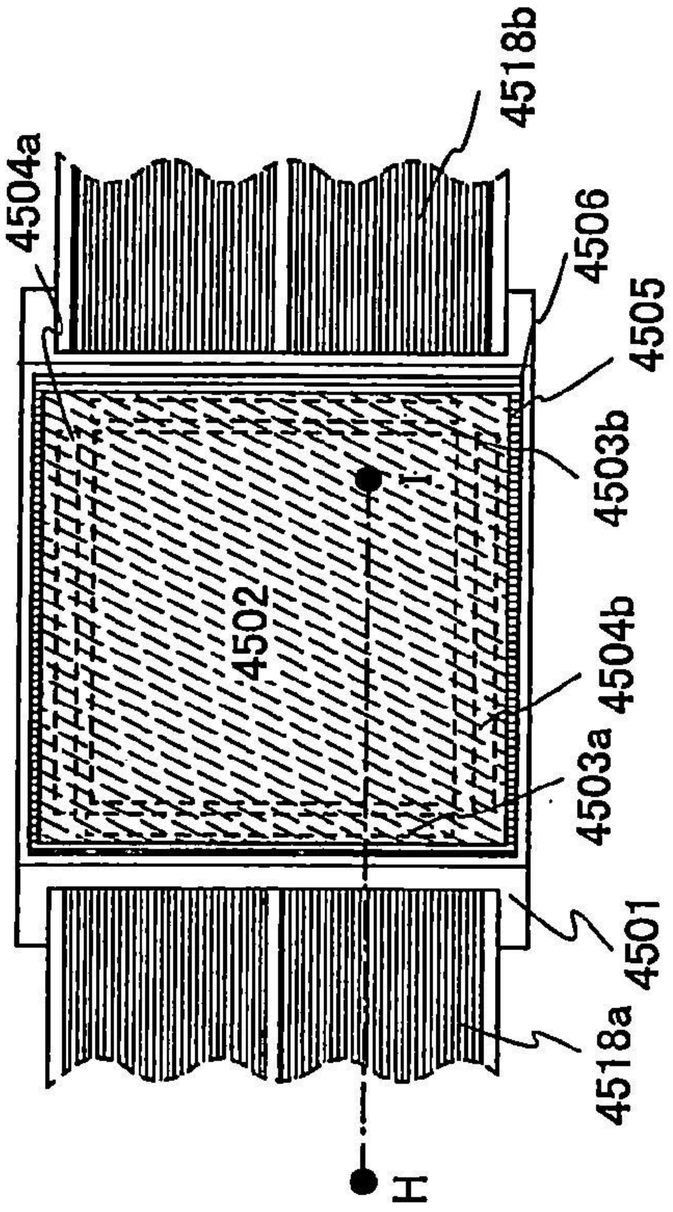

4504a
4518b
4506
4505
4503b
4502
4504b
4503a
4501
4518a
H

圖22A

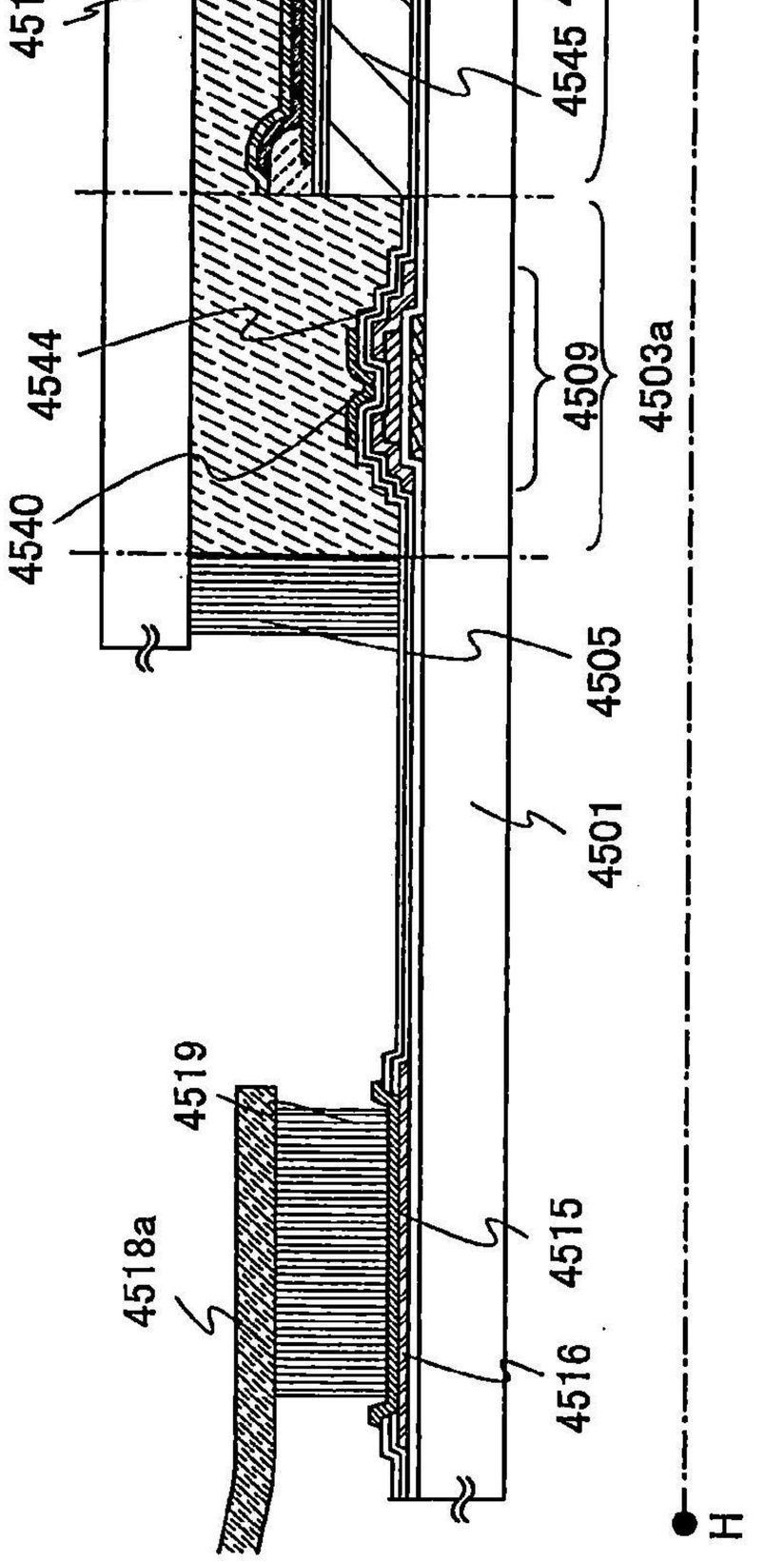

I
4520
4542
4510
4507
4511
4517
4502
4506
4512
4513
4543
4545
4544
4509
4503a
4540
4505
4501
4519
4518a
4515
4516
H

圖22B

圖23A

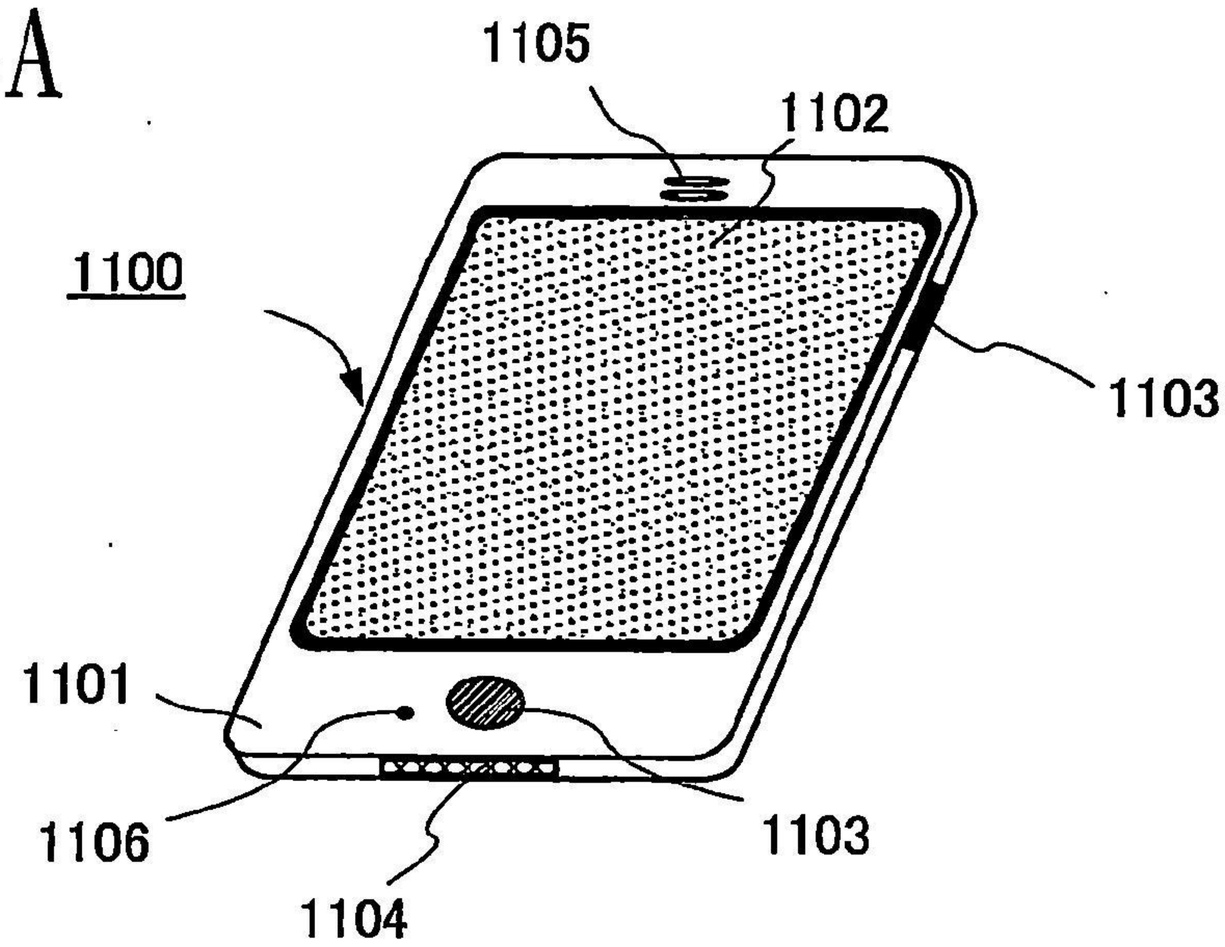

1105
1102
1100
1103
1101
1106
1103
1104

圖23B

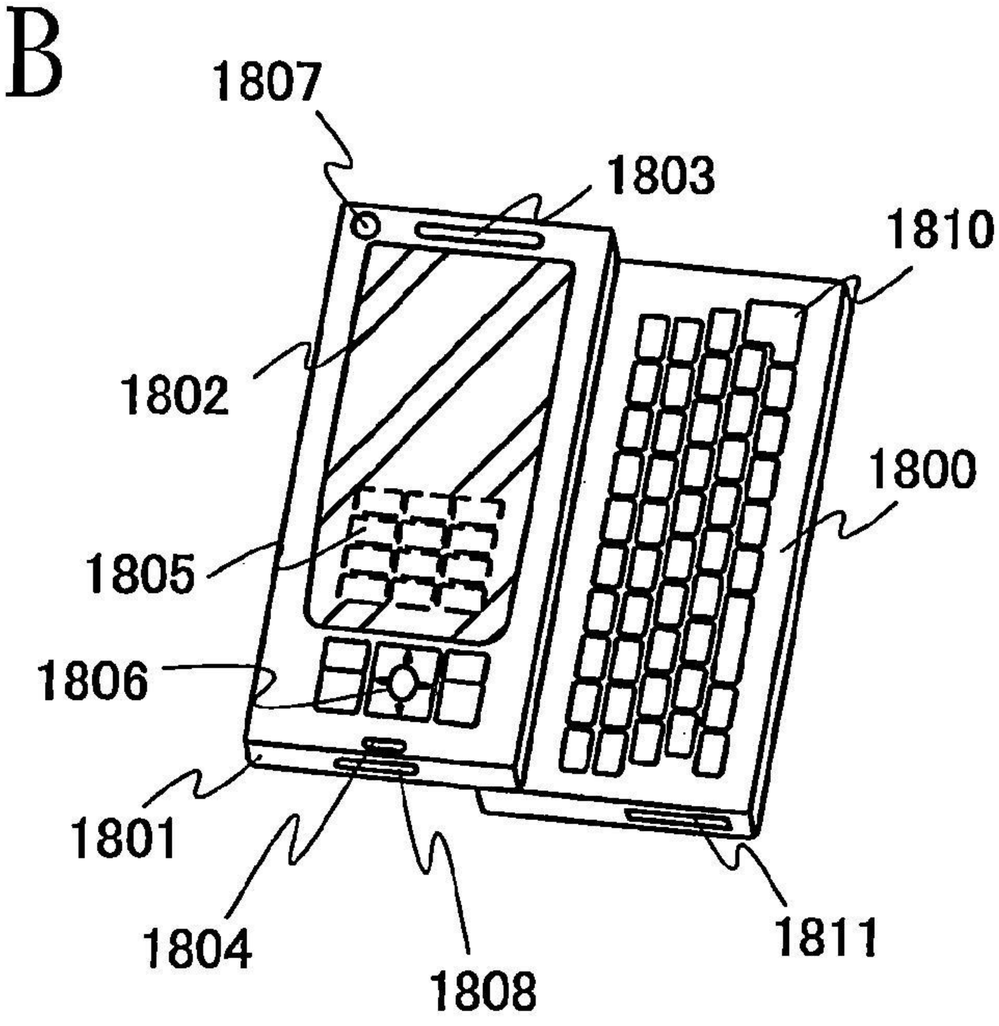

1807
1803
1810
1802
1800
1805
1806
1801
1804
1808
1811

圖24A

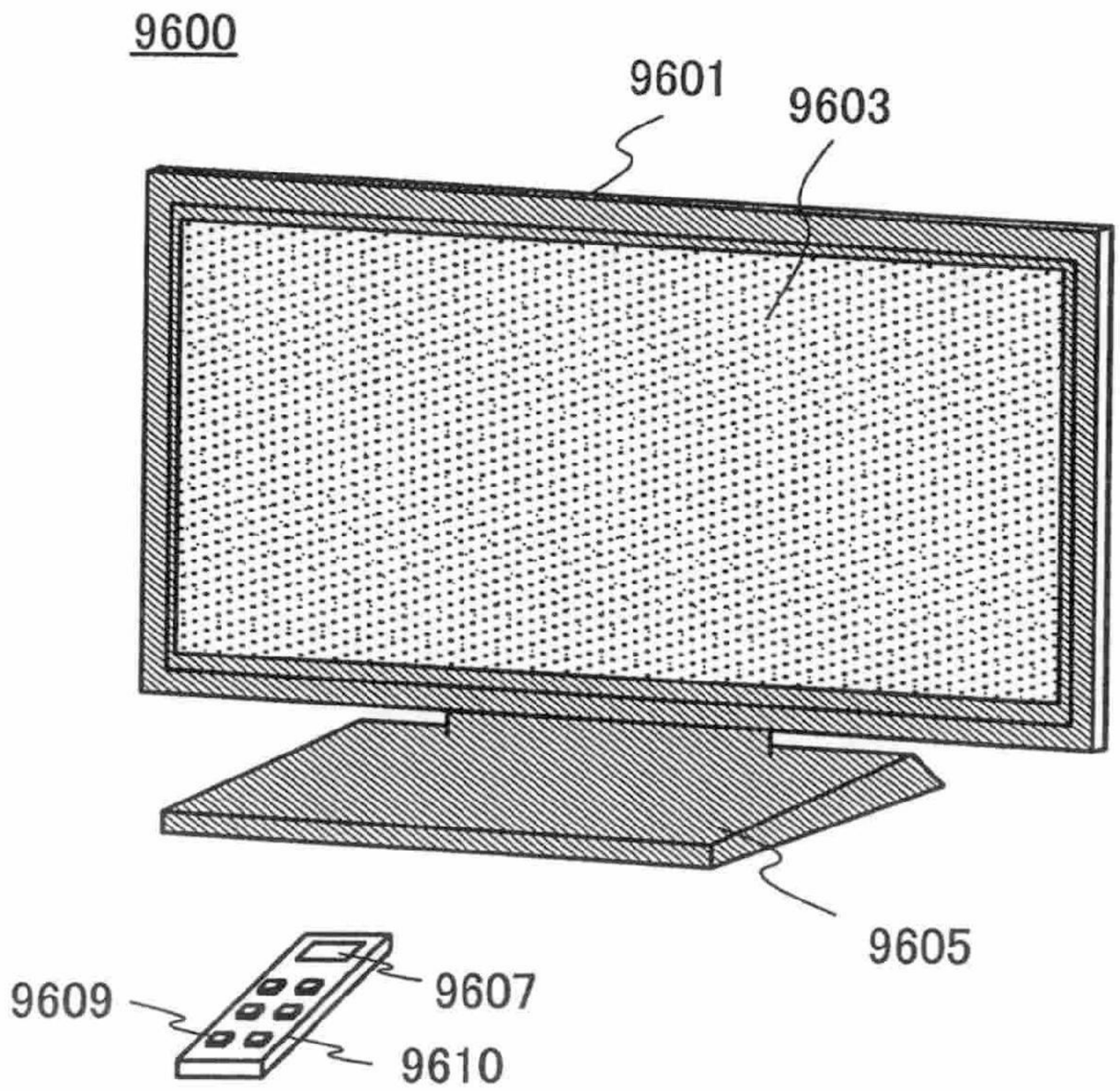


圖24B

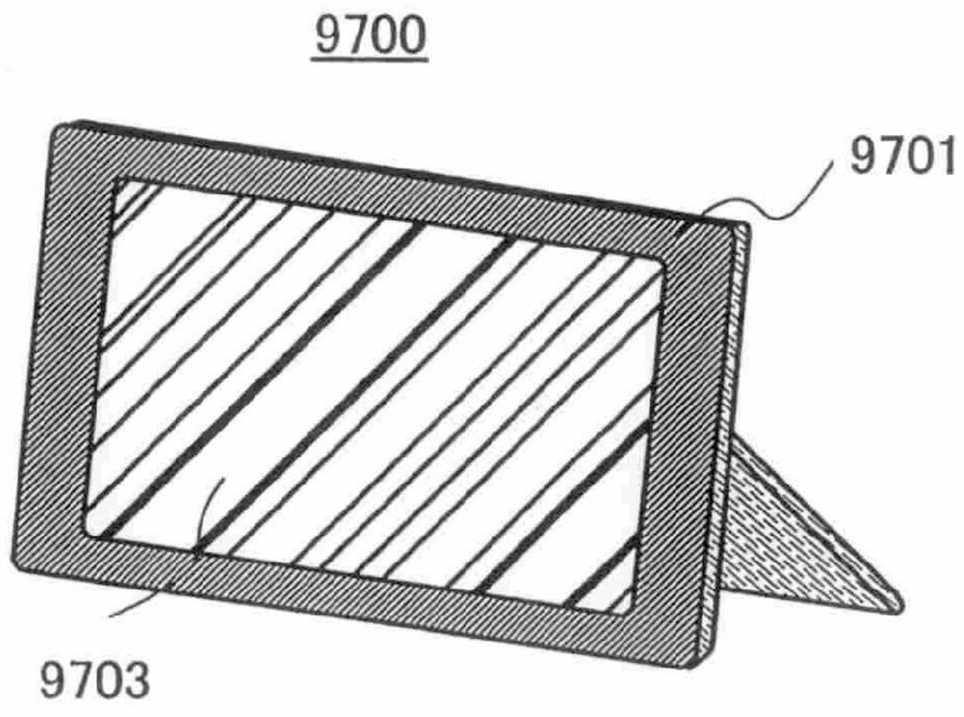


圖25

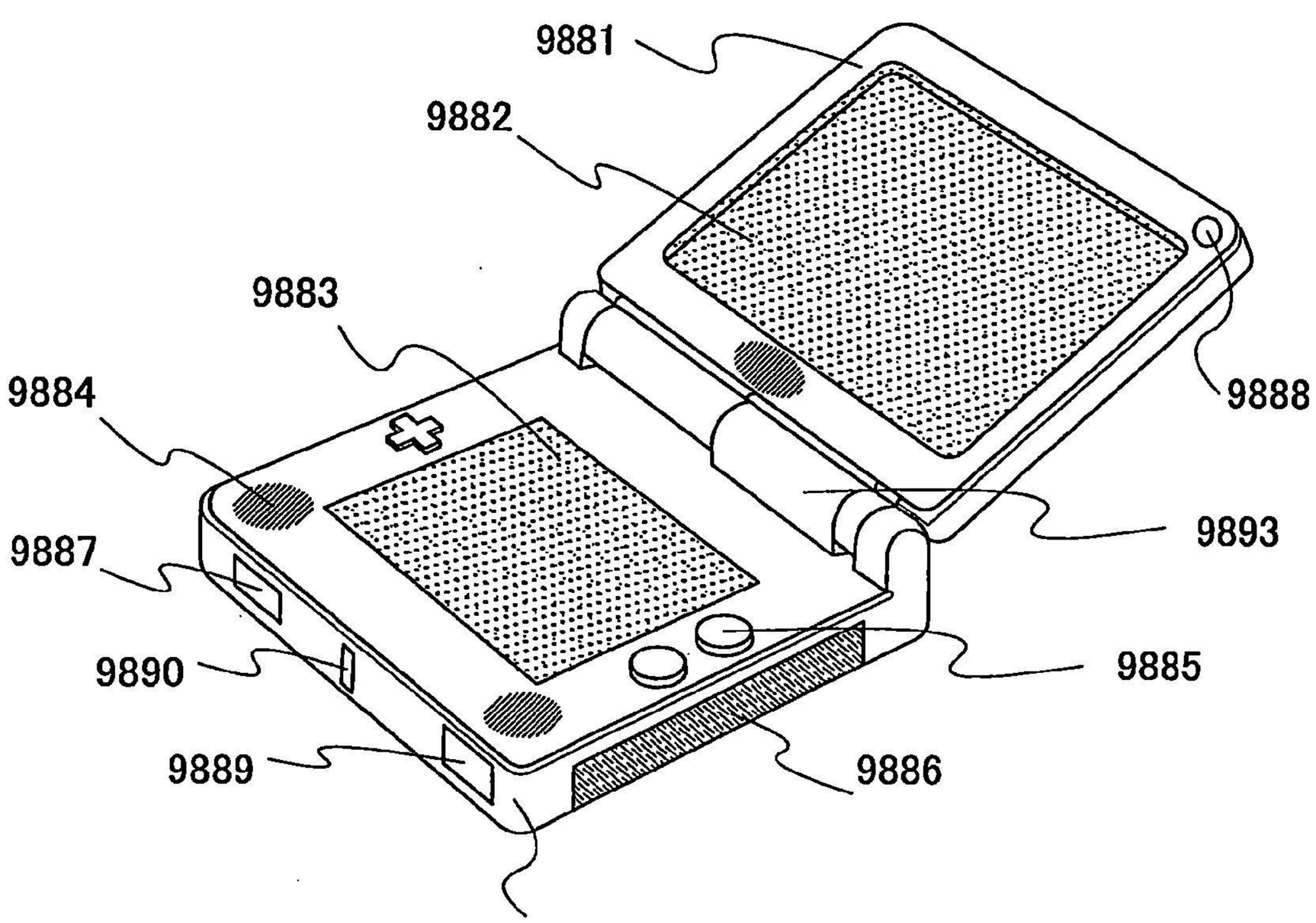


圖26

