

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成31年2月28日(2019.2.28)

【公表番号】特表2018-506259(P2018-506259A)

【公表日】平成30年3月1日(2018.3.1)

【年通号数】公開・登録公報2018-008

【出願番号】特願2017-555843(P2017-555843)

【国際特許分類】

H 02M 3/155 (2006.01)

【F I】

H 02M 3/155 W

【誤訳訂正書】

【提出日】平成31年1月15日(2019.1.15)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

スイッチング電源であって、

それぞれの並列分岐が、2つの直列に接続された制御可能なスイッチ(110、112)と、前記2つのスイッチ(110、112)と出力ノード(150)との間に接続されたコイル(141)とを備える、複数の並列分岐(401、402、403)と、

前記並列分岐の前記出力ノードと地面(154)との間に接続されたキャパシタ(152)と、

並列分岐のコイル(141)を通って流れる電流(11)が、5Aより大きい第1の電流値に達するときに、前記並列分岐の第1スイッチ(110)が導通状態から非導通状態へ切り換えるように、そして、前記並列分岐の前記コイルを通って流れる前記電流が、0Aより小さい第2の電流値に達するときに、並列分岐の第2スイッチ(S₂)が導通状態から非導通状態へ切り換えるように、それぞれの並列分岐(401、402、403)の前記2つの直列に接続された制御可能なスイッチ(110、112)を切り換えるように構成されたコントローラー(160)と、

フィルターキャパシタ(412)と、フィルターコイル(410)とを備え、それぞれの並列分岐の入力ノード(108)が、前記フィルターキャパシタ(412)の第1端子(500)と、前記フィルターコイル(410)の第1端子とに接続されるように、前記複数の並列分岐(401、402、403)の上流に接続され、前記フィルターキャパシタ(412)の第2端子(502)は接地端子(422)と接続され、前記フィルターコイル(410)の第2端子は、前記スイッチング電源の入力ノード(420)に接続される、L C フィルター(410、412)であって、前記フィルターキャパシタ(412)は、第3端子(503)をさらに備え、前記第3端子は、前記第2端子(502)に接続された細長いリード線を備え、少なくとも部分的(503)に前記第1端子(500)の隣に配置される、L C フィルター(410、412)と、

前記フィルターキャパシタ(412)は、回路基板(560)の一方側に配置され、前記スイッチと前記コイルは、前記回路基板(560)の他方側に配置され、前記フィルターキャパシタ(412)の前記第1端子は、前記回路基板(560)を貫通する穴(562)を通って延び、接地回路を備える前記フィルターキャパシタ(412)の前記第3端子(503)は、前記回路基板(560)の前記一方側に、前記穴(562)の隣に配置

され、そして、前記並列分岐の前記第2スイッチ(S₂、S₄、S₆)の1つ又はいくつかの接地端子は、前記回路基板(560)を通って延び、前記フィルターキャパシタ(412)の前記第3端子(503)に接続される回路基板(560)と、を備える、スイッチング電源。

【請求項2】

前記第1の電流値が、9Aと12Aの間であり、前記第2の電流値が、-0.2Aと-2Aの間である、請求項1に記載するスイッチング電源。

【請求項3】

それぞれの並列分岐の少なくとも前記第2スイッチ(112)が、並列に接続され、0Aよりも小さい電流が、ダイオードを通して流れることができるように分極されている前記ダイオード(113 、 123 、 133)を備える、請求項1又は請求項2に記載するスイッチング電源。

【請求項4】

前記コントローラー(160)は、並列分岐の前記第2スイッチを導通状態から非導通状態に切り換えた後、デッドタイム(200)の分、遅延させて、前記並列分岐の前記第1スイッチ(110)を非導通状態から導通状態へ切り換えるように更に構成され、前記デッドタイムは、100nsよりも大きく、1μsよりも小さい、請求項1ないし請求項3のいずれかに記載するスイッチング電源。

【請求項5】

前記コントローラーが、前記別の並列分岐の前記スイッチ(121 、 122)を、時間的にオフセットさせて、前記並列分岐の前記スイッチ(110 、 112)に切り換えるように、前記並列分岐や前記別の並列分岐の前記コイルを通って流れる電流が時間的な一点において異なるように構成される、請求項1ないし請求項4のいずれかに記載するスイッチング電源。

【請求項6】

k個の並列分岐が構成され、kは2以上であり、前記コントローラー(160)が、1サイクル内に前記スイッチのスイッチオフ時間が許容範囲内で等しく分配されるように、前記k個の並列分岐の前記スイッチを時間的にオフセットさせて動かすように構成され、1サイクルは、前記第1の電流値で開始し、前記同じ並列分岐について、時間的に連続する第1の電流値で終わり、前記許容範囲は、サイクル長さをk回で割ったものの±10%に等しい、請求項1ないし請求項5のいずれかに記載するスイッチング電源。

【請求項7】

前記並列分岐(401 、 402 、 403)と、前記キャパシタ(152)が、2kWより大きい電力が前記出力ノード(150)において出力されうるよう形成された、請求項1ないし請求項6のいずれかに記載するスイッチング電源。

【請求項8】

それぞれの並列分岐の前記2つのスイッチが、積層型のトランジスタとして構成され、並列分岐の前記第2スイッチのエミッタ又はソース・メタライゼーション(322)は接地ノードに接続され、コレクタ又はドレイン・メタライゼーション(323)は、並列分岐の前記第2スイッチの半導体の後側で、並列分岐の前記第2スイッチのエミッタ/ソース・メタライゼーション(302)の上に積層されており、且つ前記並列分岐の前記コイル(141)に接続され、前記第1スイッチの半導体の後側のコレクタ又はドレイン・メタライゼーションは、入力端子(303)を示す、請求項1ないし請求項7のいずれかに記載するスイッチング電源。

【請求項9】

前記フィルターキャパシタ(412)の前記第3端子が、それぞれの並列分岐(401 、 402 、 403)の前記第2スイッチの端子(322)に接続され、前記並列分岐の前記第2スイッチの制御端子ではないそれぞれの並列分岐の前記第2スイッチの他の端子は、前記第1スイッチに接続される、請求項1に記載するスイッチング電源。

【請求項10】

前記複数の並列分岐の前記コイル(L_1 、 L_2 、 L_n)が強磁性体上に配置され、それぞれのコイルが、空隙(820、712)を備える強磁性の棒(701、711、721、801、803、804、805、806)を横切ってのびて、磁力線にインバウンドパスを設けるようになっており、空隙のない強磁性棒(740)、又は、反対方向に巻かれた又は反対の巻線極性をもつ隣接したコイルを備える磁力線(740、801、803、805、802、804、806)のためのアウトバウンドパスが、さらに構成される、請求項1ないし請求項9のいずれかに記載するスイッチング電源。

【請求項11】

それぞれ、又は少なくとも2つの並列分岐(401、402、403)の内部に、電流センサー(146、147、148)を更に備え、それぞれの電流センサーは前記コントローラー(160)に接続され、且つそれぞれの電流センサー(146、147、148)は前記第1の電流値と前記第2の電流値を検知するよう構成される、請求項1ないし請求項10のいずれかに記載するスイッチング電源。

【請求項12】

それぞれの並列分岐は、2つの直列に接続された制御可能なスイッチ(110、112)と前記2つのスイッチ(110、112)と出力ノード(150)との間を接続するコイル(141)とを備える複数の並列分岐(401、402、403)と、前記並列分岐の前記出力ノードと地面(154)との間に接続されたキャパシタ(152)と、フィルターキャパシタ(412)とフィルターコイル(410)を備え、それぞれの並列分岐の入力ノード(108)が、フィルターキャパシタ(412)の第1端子と、前記フィルターコイル(410)の第1端子に接続されるように、前記複数の並列分岐(401、402、403)の上流に接続され、前記フィルターキャパシタ(412)の第2端子が、接地端子(422)に接続され、前記フィルターコイル(410)の第2端子が、スイッチング電源の入力ノード(420)に接続されるLCフィルター(410、412)であって、前記フィルターキャパシタ(412)は、第3端子(503)をさらに備え、前記第3端子(503)は、前記第2端子(502)に接続された細長いリード線を備え、少なくとも部分的に(503)前記第1端子(500)の隣に配置されるLCフィルターと、回路基板(560)であって、前記フィルターキャパシタ(412)は前記回路基板の一方側に配置され、前記スイッチと前記コイルは前記回路基板の他方側に配置され、前記フィルターキャパシタ(412)の前記第1端子は前記回路基板(560)を貫通する穴(562)を通って延び、接地回路を備える前記フィルターキャパシタ(412)の前記第3端子(503)は、前記回路基板の前記一方側に、前記穴(562)の隣に配置され、そして、前記並列分岐の第2スイッチ(S_2 、 S_4 、 S_6)の1つ又はいくつかの接地端子は、前記回路基板(560)を通って延び、前記フィルターキャパシタ(412)の前記第3端子(503)に接続されている回路基板(560)と、を備えるスイッチング電源の操作方法であって、

前記方法は、前記並列分岐のコイルを通過する電流の流れが、5Aより大きい第1の電流値に達するときに、前記並列分岐の第1スイッチが導通状態から非導通状態へ切り換えられ、前記並列分岐のコイルを通過する電流の流れが0Aより小さい第2の電流値に達するときに、前記並列分岐の第2スイッチが、導通状態から非導通状態へ切り換わるように、それぞれの並列分岐の前記2つのスイッチを制御するステップを含む、スイッチング電源の操作方法。

【請求項13】

前記導通状態から前記非導通状態へ並列分岐の前記第2スイッチを切り換えた後に、前記並列分岐の前記第1スイッチをデッドタイム(200)分、遅延させて、非導通状態から導通状態へ切り換えるステップであって、前記デッドタイムが100nsより大きく、1μsよりも小さいステップと、

前記導通状態から前記非導通状態へ前記第1スイッチを切り換えた後に、並列分岐の前記第2スイッチをデッドタイム(200)分、遅延させて、非導通状態から導通状態へ切り換えるステップであって、前記第1スイッチの前記導通状態から前記非導通状態への前

記切り換えの後に続く前記デッドタイムは、並列分岐の前記第2スイッチの前記導通状態から前記非導通状態への前記切り換えの後に続く前記デッドタイムと等しい、又は、前記デットタイムと異なり、且つ100nsから1μsの範囲にあるステップと、を更に備える、請求項12に記載するスイッチング電源の操作方法。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0025

【訂正方法】変更

【訂正の内容】

【0025】

述べたように、並列分岐及び別の並列分岐のコイルを流れる電流は異なるので、図1のコントローラー160は、並列分岐のスイッチに時間的にオフセットされる方法で、別の並列分岐のスイッチを切り換えるように更に構成される。一般的に言えば、スイッチング電源は、k個の並列分岐が構成され、kは2以上であり、1サイクル内に前記スイッチのスイッチオフ時間が等しく分配されるように、前記k個の並列分岐の前記スイッチを時間的にオフセットされる方法で、動かすように構成され、1サイクルは、例えば第1の並列分岐について、例えば210のような第1の電流値で開始し、前記電流値に到達することの時間的に次の次のインスタンス、すなわち212で終了する。