СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1221614 A

(51) 4 G 01 R 25/08

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ВСЕСОЮЗНАЯ ПАТЕНТНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА 13 13

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

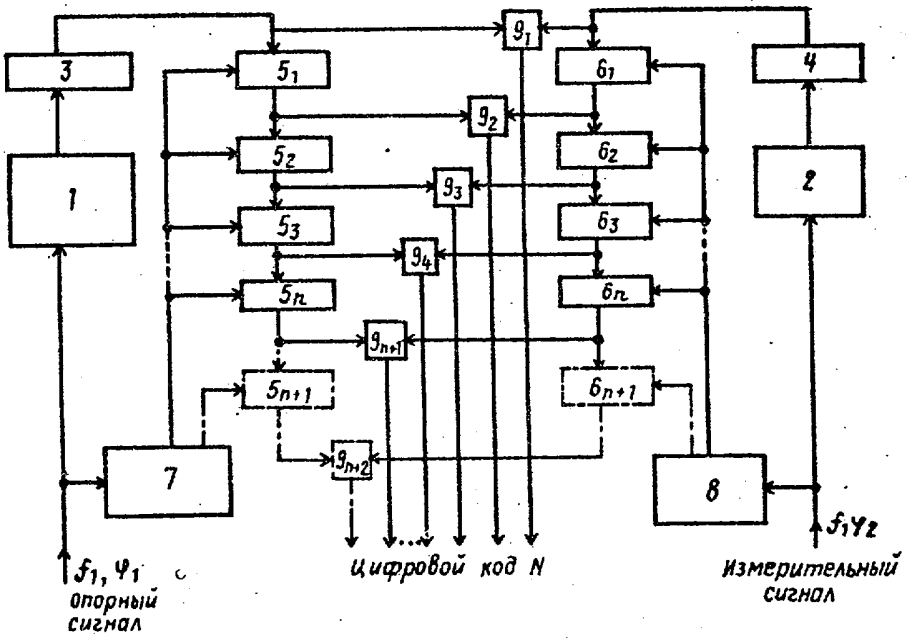
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3790139/24-21
(22) 12.09.84
(46) 30.03.86. Бюл. № 12
(72) А.С.Тютюнник и В.Л.Заньков
(53) 621.317.77(088.8)
(56) Авторское свидетельство СССР № 245914, кл. G 01 R 25/00, 1968.

Berger N. Zu prinzipiellen Moglichkeiten der Digitalen Phasen-messung. "Nachrichtentechnik", 1967, 17, № 11, 443-446.

(54) СПОСОБ ПРЕОБРАЗОВАНИЯ ФАЗОВОГО СДВИГА В ЦИФРОВОЙ КОД

(57) Изобретение относится к электро- и радиоизмерительной технике и может использоваться в электро- и радиотехнических установках различного назначения. Цель изобретения - повышение точности - достигается путем умножения сигналов, опорного и измеряемого, на число, равное 2^n, фиксирования фазового сдвига умноженных сигналов и деления полученного значения на 2^m. Фазовый сдвиг получают опросом состояния делителей измеряемого сигнала при нулевом положении делителей опорного сигнала. Устройство, реализующее данный способ, состоит из умножителей 1, 2 фазы и частоты, формирователей 3 и 4 импульсов, триггеров опорного сигнала 5.1-5.n и измерительного сигнала 6.1-6.n (триггерные делители), формирователей 7 и 8 импульсов записи опорного и измерительного сигналов, цифровых фазовых компараторов 9.1-9.n. 1 ил.



(19) SU (11) 1221614 A

Изобретение относится к электро- и радиоизмерительной технике и может быть использовано в электро- и радиотехнических установках различного назначения.

Цель изобретения - повышение точности путем умножения опорного и измерительного сигналов на число, равное 2^n, фиксирования фазового сдвига умноженных сигналов и деления полученного значения на 2^m. Кроме того фазовый сдвиг получают опросом состояния делителей измерительного сигнала при нулевом положении делителей опорного сигнала.

На чертеже дано устройство преобразования фазового сдвига в цифровой код, реализующее предлагаемый способ.

Устройство состоит из умножителей 1 и 2 фазы и частоты, формирователей 3 и 4 импульсов, триггеров опорного сигнала 5.1-5.n и измерительного сигнала 6.1-6.n (триггерные делители), формирователей 7 и 8 импульсов записи опорного и измерительного сигналов, цифровых фазовых компараторов (ФК) 9.1-9.n+1.

При этом вход опорного сигнала подключен к последовательно соединенным умножителю, формирователю и первой цепочке из n -последовательно соединенных триггеров, вход измерительного сигнала аналогично подключен к последовательно соединенным умножителю, формирователю и второй цепочке из n -триггеров, при этом выход каждого из формирователей соединен с входами фазовых компараторов, выходы каждого из триггеров соединены с входами соответствующих фазовых компараторов, выходы фазовых компараторов образуют кодовую комбинацию фазы, а установочные входы триггеров соединены с формирователями импульсов записи, входы которых соединены с входами опорного и измерительного сигналов соответственно.

Устройство работает следующим образом.

На входы устройства поступают сигналы частоты f_1 -опорный с фазой φ_1 и измерительный с фазой φ_2 . Принимая фазу опорного сигнала равную нулю, имеем измеряемый фазовый сдвиг между измерительным и опорным сигналами, равный φ_2 . Фаза опорного и измерительного сигналов умножается в 2^n раз умножителями 1 и 2. Формирователи 3 и 4 преобразуют аналоговое напряжение с выходов умножителей 1 и 2 в импульсное напряжение типа "Меандр". Триггерные делители 5.1-5.n и 6.1-6.n последовательно делят фазу поступающих на них импульсов на 2 обычным бинарным делением частоты. Фазовые сдвиги на входе делителей могут иметь величины много большие 360°, и при периодической форме сигнала определить их величину затруднительно. Обычный делитель может потерять целое количество периодов фазы, и фазовый сдвиг на его выходе не равен поделенному входному фазовому сдвигу. Чтобы этого не случилось, надо провести запоминание (запись) фазового сдвига, т.е. сделать аналогично записи количества импульсов, пропустив весь фазовый сдвиг через делители, меняя плавно фазу сигнала от нуля до текущего значения. Однако при этом все равно требуется импульс обнуления цифровых делителей. Запись можно провести и какими-либо другими устройствами сравнения. В данном случае это производится подачей импульсов записи, сформированных по положительным переходам через 0 сигналов, на установочные входы делителей. Если делители учитывают поступающий на них фазовый сдвиг независимо от его величины (т.е. если в них произведена запись фазового сдвига), то фазовые сдвиги выходных напряжений делителей 5.n и 6.n равны фазовым сдвигам опорного и измерительного сигналов соответственно. Импульсы записи выполняют это условие, приравнивая их фронты. Импульсы записи одновременно являются и установочными для делителей. При непрерывном изменении фазы достаточна однократная подача импульсов записи. Для исключения сбоев, а также для исключения фазовых погрешностей умножителей 1 и 2 формирователей 3 и 4 в данном устройстве производится периодическая подача импульсов записи, чем осуществляется следящее запоминание (запись). Цифровые фазовые компараторы 9.1-9.n+1 производят сравнение фазовых сдвигов, поступающих на их входы, и выдают в зависимости от результата сравнения уровни "1" (при равенстве или более 180°) или "0" (если менее 180°)

в соответствующие разряды цифрового кода. Компаратору 9.1 соответствует младший разряд, компаратору 9.n + 1 - старший разряд двоичного параллельного цифрового кода фазового сдвига. Штрих-пунктиром на схеме указаны дополнительные делители 5.n + 1, 6.n + 1, дополнительный фазовый компаратор 9.n + 2, которые могут использоваться при непрерывном изменении фазового сдвига опорного и измерительного сигналов в пределах более 360°, в данном случае до 720°. Фазовому компаратору 9.n + 2 при этом соответствует более старший разряд цифрового кода. Частота подачи импульсов записи на делители 5.n + 1 и 6.n + 1 должна быть уменьшена в 2 раза. При этом коэффициент деления 2^{n+1} больше коэффициента умножения 2^n. Аналогичным увеличением разрядности можно преобразовывать в цифровой код любой поступающий на вход устройства фазовый сдвиг, что важно для цифровых фазовых детекторов фазовой и частотной модуляций.

Фазовый сдвиг φ_2 можно представить в виде

$$\varphi_2 = N_0\frac{180^\circ}{2^0} + N_1\frac{180^\circ}{2^1} + N_2\frac{180^\circ}{2^2} + \ldots + N_{n-1}\frac{180^\circ}{2^{n-1}} + N_n\frac{180^\circ}{2^n}, \quad (1)$$

где $N_0, N_1, \ldots N_n$ – целые числа 0 или 1, в зависимости от значения φ_2.

После умножителей фазы и частоты имеем разность фазовых сдвигов $\varphi_{2\,ум}$ на выходе умножителей

$$\varphi_{2\,ум} = 2^n 180^\circ N_0 + 2^{n-1} 180^\circ N_1 + \ldots + 2^1 180^\circ N_{n-1} + 180^\circ N_n. \quad (2)$$

Таким образом, методом поразрядного параллельного кодирования при делении (с помощью компаратора 9.1) можно определить значение N_n, соответствующее младшему разряду кода. После делителей 5.1 и 6.1 фазовый сдвиг $\varphi_{22д}$ равен

$$\varphi_{22д} = \frac{\varphi_{2\,ум}}{2} = 2^{n-1} \cdot 180^\circ N + 2^{n-2} 180^\circ N_1 + \ldots + 180^\circ N_{n-1} + \frac{180^\circ}{2} N_n. \quad (3)$$

С помощью компаратора 9.2 можно определить значение N_{n-1}.

Аналогично определяются все значения коэффициентов $N_0 \ldots N_n$.

Фазовый сдвиг φ_2 можно представить в виде

$$\varphi_2 = \frac{180^\circ}{2^n}(N_0 2^n + N_1 2^{n-1} + \ldots + N_{n-1} 2 + N_n) = \Delta\varphi_д \cdot N, \quad (4)$$

где N – цифровой двоичный код, равный

$$N = N_0 2^n + N_1 2^{n-1} + N_2 2^{n-2} + \ldots + N_n. \quad (5)$$

Значение $\Delta\varphi_д$ дискретности измерения фазового сдвига равно

$$\Delta\varphi_д = \frac{180^\circ}{2^n}. \quad (6)$$

Формула справедлива при измеряемых фазовых сдвигах не более 360° (за вычетом дискретности измерения). Коэффициент деления умноженных фазовых сдвигов $K_д$ при этом выбирается равным весовому коэффициенту при старшем разряде $N_0 - 2^n$. При этом значения коэффициентов умножения и деления получаются равными. В случае если измеряемый фазовый сдвиг не превосходит 180° (за вычетом дискретности измерения), то значение коэффициента деления $K_д$ можно ограничить величиной 2^{n-1}, т.е. весовым коэффициентом при N_1, так как N_0 при этом равно 0. Аналогично, при меньших измеряемых углах можно выбрать коэффициент $K_д$ меньший и соответствующий весовому коэффициенту оставшегося старшего разряда. При этом коэффициент деления становится меньше коэффициента умножения К. Соответственно, при углах, не превышающих 720° (за вычетом дискретности измерения) при разложении измеряемого фазового сдвига в форму, аналогичную (4), значение весового коэффициента при старшем разряде равно 2^{n+1}. Коэффициент деления $K_д$ при этом выбран равным 2^{n+1} (указано на чертеже штрихпунктиром). Коэффициент $K_д$ при этом получается больше коэффициента К. Коэффициент деления $K_д$ умноженных фазовых сдвигов опорного и измерительного сигналов равен весовому коэффициенту старшего разряда измеряемого фазового сдвига в выражении типа (4) и (5), т.е. определяется диапазоном преобразования фазового сдвига и цифровой код.

Коэффициент $K_д$ выбирают постоянным, определяемым диапазоном преобразования разрабатываемого устройства.
В общем виде выражение для коэффициента $K_д$ можно записать как

$$K_д = 2^m, \quad (7)$$

где m – целое число 1, 2, ..., n, n + 1, ..., определяемое диапазоном преобразования фазового сдвига.

Предлагаемый способ обеспечивает точность преобразования фазового сдвига в цифровой код по сравнению с известным не менее чем в 2-3 раза.

В некоторых случаях при получении цифрового кода фазового сдвига опрос делителей измерительного сигнала можно проводить по положительному переходу напряжения опорного сигнала через нулевое значение, сформировав при этом импульс с крутым фронтом. При этом не требуется умножение и деление фазового сдвига опорного канала, что может еще больше повысить и упростить реализацию способа за счет исключения погрешностей формирующих устройств опорного сигнала.

Формула измерения

Способ преобразования фазового сдвига в цифровой код, основанный на умножении входных сигналов в 2^h раз, где h – целое число, о т л и ч а ю щ и й с я тем, что, с целью повышения точности, умноженные сигналы формируют в импульсы и последовательно делят в 2^m раз, а код, пропорциональный сдвигу фаз, определяют в моменты перехода опорного сигнала через нуль путем опроса состояния делителей.

Составитель В.Шубин
Редактор Т.Митейко Техред Н.Бонкало Корректор Л.Пилипенко

Заказ 1609/52 Тираж 728 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4