

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】令和 3 年 2 月 4 日 (2021.2.4)

【公表番号】特表 2020-504507 (P2020-504507A)

【公表日】令和 2 年 2 月 6 日 (2020.2.6)

【年通号数】公開・登録公報 2020-005

【出願番号】特願 2019-534096 (P2019-534096)

【国際特許分類】

H 0 4 N 5/3745 (2011.01)

H 0 1 L 31/10 (2006.01)

H 0 4 N 5/372 (2011.01)

G 0 1 J 1/02 (2006.01)

H 0 1 L 27/146 (2006.01)

G 0 1 N 21/64 (2006.01)

【 F I 】

H 0 4 N 5/3745 2 0 0

H 0 1 L 31/10 G

H 0 1 L 31/10 A

H 0 4 N 5/372

G 0 1 J 1/02 B

G 0 1 J 1/02 Q

H 0 1 L 27/146 A

G 0 1 N 21/64 B

【手続補正書】

【提出日】令和 2 年 12 月 21 日 (2020.12.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入射光子を受け取るように構成された光検出領域であって、前記入射光子に応答して複数の電荷キャリアを生成するように構成された光検出領域と、

少なくとも 1 つの電荷キャリア貯蔵領域と、

前記複数の電荷キャリアのうちの電荷キャリアを、前記電荷キャリアが生成された時間に基づいて、前記少なくとも 1 つの電荷キャリア貯蔵領域内へ直接方向付けするべく、選択的に方向付けするように構成された電荷キャリア分離構造とを備える集積回路。

【請求項 2】

直接ビニングピクセルを備える集積回路であって、前記直接ビニングピクセルは、

入射光子を受け取るように構成された光検出領域であって、前記入射光子に応答して複数の電荷キャリアを生成するように構成された光検出領域と、

少なくとも 1 つの電荷キャリア貯蔵領域と、

前記複数の電荷キャリアのうちの電荷キャリアを、前記電荷キャリアが生成された時間に基づいて、前記少なくとも 1 つの電荷キャリア貯蔵領域内へ選択的に方向付けするように構成された電荷キャリア分離構造とを備える、集積回路。

【請求項 3】

複数のピクセルを備える集積回路であって、前記複数のピクセルのうちの第 1 のピクセルは、

入射光子を受け取るように構成された光検出領域であって、前記入射光子に応答して複数の電荷キャリアを生成するように構成された光検出領域と、

複数の電荷キャリア貯蔵領域と、

前記複数の電荷キャリアのうちの電荷キャリアを、前記電荷キャリアが生成された時間に基づいて、前記複数の電荷キャリア貯蔵領域のそれぞれの電荷キャリア貯蔵領域内へ直接方向付けするべく、選択的に方向付けするように、また複数の測定期間に生成された電荷キャリアを前記複数の電荷キャリア貯蔵領域に集約するように構成された電荷キャリア分離構造と

を備える直接ビニングピクセルである集積回路。

【請求項 4】

前記電荷キャリア分離構造は、前記光検出領域と前記少なくとも 1 つの電荷キャリア貯蔵領域のうちの第 1 の電荷キャリア貯蔵領域との間の境界に少なくとも 1 つの電極を備える、請求項 1 ~ 3 のいずれか一項に記載の集積回路。

【請求項 5】

前記電荷キャリア分離構造は、前記光検出領域と前記第 1 の電荷キャリア貯蔵領域との間の前記境界に単一の電極を備える、請求項 4 に記載の集積回路。

【請求項 6】

電荷キャリア捕獲領域が前記直接ビニングピクセルに存在しないか、電荷キャリア捕獲領域が前記光検出領域と電荷キャリア貯蔵領域との間に存在しないか、またはその両方である、請求項 1 ~ 5 のいずれか一項に記載の集積回路。

【請求項 7】

前記光検出領域と前記少なくとも 1 つの電荷キャリア貯蔵領域との間において前記キャリアを捕獲することなく、電荷キャリアが前記少なくとも 1 つの電荷キャリア貯蔵領域に対し移送される、請求項 1 ~ 6 のいずれか一項に記載の集積回路。

【請求項 8】

電荷キャリア除去領域が、除去期間中に前記光検出領域において生成された電荷キャリアを廃棄する、請求項 1 ~ 7 のいずれか一項に記載の集積回路。

【請求項 9】

廃棄された前記電荷キャリアは、キャリアが前記光検出領域から電荷キャリア貯蔵領域に向かって方向付けされる方向とは異なる方向において前記光検出領域から取り除かれる、請求項 8 に記載の集積回路。

【請求項 10】

電荷キャリア除去領域が、前記光検出領域と前記電荷キャリア除去領域との間の境界における電極の電圧を変化させることによって、除去期間中に前記光検出領域において生成された電荷キャリアを廃棄する、請求項 8 に記載の集積回路。

【請求項 11】

単一光子が、前記少なくとも 1 つの電荷キャリア貯蔵領域に対し移送され、前記少なくとも 1 つの電荷キャリア貯蔵領域に集約される、請求項 1 ~ 10 のいずれか一項に記載の集積回路。

【請求項 12】

半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは除去される、請求項 1 ~ 11 のいずれか一項に記載の集積回路。

【請求項 13】

前記半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは、前記光検出領域のフォトダイオードの下インプラントによって少なくとも部分的に除去される、請求項 12 に記載の集積回路。

【請求項 14】

前記インプラントは深部遮蔽体または深部ドレインを提供する、請求項 1 3 に記載の集積回路。

【請求項 1 5】

前記インプラントは N 型または P + 型である、請求項 1 4 に記載の集積回路。

【請求項 1 6】

前記半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは、前記半導体基板の前記表面の下のドリフトの場によって除去される、請求項 1 2 または 1 3 に記載の集積回路。

【請求項 1 7】

前記光検出領域は、2 マイクロメートル未満の深さであるエピタキシャル領域に形成されている、請求項 1 ~ 3 のいずれか一項に記載の集積回路。

【請求項 1 8】

前記光検出領域は、フォトダイオードを含むエピタキシャル領域である、請求項 1 ~ 1 7 のいずれか一項に記載の集積回路。

【請求項 1 9】

前記フォトダイオードにおける電荷キャリアは除去期間中に除去領域に対して移送され、次いで第 1 の電荷キャリア貯蔵領域に対する第 1 の電位障壁が低下され、次いで第 2 の電荷キャリア貯蔵領域に対する第 2 の電位障壁が低下される、請求項 1 3 または 1 8 に記載の集積回路。

【請求項 2 0】

前記第 1 の電位障壁は第 1 の電極によって制御され、前記第 2 の電位障壁は第 2 の電極によって制御される、請求項 1 9 に記載の集積回路。

【請求項 2 1】

前記少なくとも 1 つの電荷キャリア貯蔵領域は、複数の電荷キャリア貯蔵領域を含む、請求項 1 ~ 2 0 のいずれか一項に記載の集積回路。

【請求項 2 2】

(A) 光検出領域において入射光子を受け取る工程と、

(B) 前記入射光子に応答して生成された複数の電荷キャリアのうちの電荷キャリアを、前記電荷キャリアが生成された時間に基づいて、前記光検出領域から直接少なくとも 1 つの電荷キャリア貯蔵領域内へ選択的に方向付けする工程とを備える光検出方法。

【請求項 2 3】

電荷キャリア捕獲領域が前記直接ビニングピクセルに存在しないか、電荷キャリア捕獲領域が前記光検出領域と電荷キャリア貯蔵領域との間に存在しないか、またはその両方である、請求項 2 2 に記載の光検出方法。

【請求項 2 4】

前記光検出領域と前記少なくとも 1 つの電荷キャリア貯蔵領域との間において前記キャリアを捕獲することなく、電荷キャリアが前記少なくとも 1 つの電荷キャリア貯蔵領域に対し移送される、請求項 2 2 または 2 3 に記載の光検出方法。

【請求項 2 5】

電荷キャリア除去領域が、除去期間中に前記光検出領域において生成された電荷キャリアを廃棄する、請求項 2 2 ~ 2 4 のいずれか一項に記載の光検出方法。

【請求項 2 6】

廃棄された前記電荷キャリアは、キャリアが前記光検出領域から電荷キャリア貯蔵領域に向かって方向付けされる方向とは異なる方向において前記光検出領域から取り除かれる、請求項 2 5 に記載の光検出方法。

【請求項 2 7】

電荷キャリア除去領域が、前記光検出領域と前記電荷キャリア除去領域との間の境界における電極の電圧を変化させることによって、除去期間中に前記光検出領域において生成された電荷キャリアを廃棄する、請求項 2 5 に記載の光検出方法。

【請求項 28】

単一光子が、前記少なくとも 1 つの電荷キャリア貯蔵領域に対し移送され、前記少なくとも 1 つの電荷キャリア貯蔵領域に集約される、請求項 22 ~ 27 のいずれか一項に記載の光検出方法。

【請求項 29】

半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは除去される、請求項 22 ~ 28 のいずれか一項に記載の光検出方法。

【請求項 30】

前記半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは、前記光検出領域のフォトダイオードの下インプラントによって少なくとも部分的に除去される、請求項 29 に記載の光検出方法。

【請求項 31】

前記インプラントは深部遮蔽体または深部ドレインを提供する、請求項 30 に記載の光検出方法。

【請求項 32】

前記インプラントは N 型または P + 型である、請求項 31 に記載の光検出方法。

【請求項 33】

前記半導体基板の表面の下において 1 マイクロメートルよりも深い位置にある電荷キャリアは、前記半導体基板の前記表面の下ドリフトの場合によって除去される、請求項 29 または 30 に記載の光検出方法。

【請求項 34】

前記光検出領域は、フォトダイオードを含むエピタキシャル領域である、請求項 22 ~ 33 のいずれか一項に記載の光検出方法。

【請求項 35】

前記フォトダイオードにおける電荷キャリアは除去期間中に除去領域に対して移送され、次いで第 1 の電荷キャリア貯蔵領域に対する第 1 の電位障壁が低下され、次いで第 2 の電荷キャリア貯蔵領域に対する第 2 の電位障壁が低下される、請求項 30 または 34 に記載の光検出方法。

【請求項 36】

前記第 1 の電位障壁は第 1 の電極によって制御され、前記第 2 の電位障壁は第 2 の電極によって制御される、請求項 35 に記載の光検出方法。

【請求項 37】

前記少なくとも 1 つの電荷キャリア貯蔵領域は、複数の電荷キャリア貯蔵領域を含む、請求項 22 ~ 36 のいずれか一項に記載の光検出方法。