

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-284251
(P2005-284251A)

(43) 公開日 平成17年10月13日(2005. 10. 13)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/34	G09G 3/34 D	2H041
G02B 26/08	G02B 26/08 E	5C080
G09G 3/20	G09G 3/20 612U	
	G09G 3/20 621A	
	G09G 3/20 641A	
審査請求 未請求 請求項の数 16 O L (全 30 頁) 最終頁に続く		

(21) 出願番号	特願2004-291473 (P2004-291473)	(71) 出願人	000002369
(22) 出願日	平成16年10月4日 (2004. 10. 4)		セイコーエプソン株式会社
(31) 優先権主張番号	特願2004-56175 (P2004-56175)		東京都新宿区西新宿2丁目4番1号
(32) 優先日	平成16年3月1日 (2004. 3. 1)	(74) 代理人	100107836
(33) 優先権主張国	日本国 (JP)		弁理士 西 和哉
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100101465
			弁理士 青山 正和
		(72) 発明者	旭 常盛
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	中村 旬一
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
最終頁に続く			

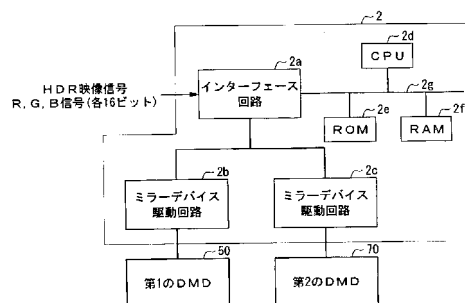
(54) 【発明の名称】 階調制御装置、光学表示装置、階調制御プログラム、光学表示装置制御プログラム、階調制御方法及び光学表示装置制御方法

(57) 【要約】

【課題】 光伝達素子における特定方向への光の伝達状態及び不伝達状態を制御して、表示画像の輝度ダイナミックレンジ及び階調数の拡大を実現し、且つ光の利用効率を向上するのに好適な階調制御装置を提供する。

【解決手段】 投射型表示装置1における、第1のDMD50及び第2のDMD70を制御する表示制御装置2を、インターフェース回路2aと、第1のDMD50のマイクロミラーを駆動制御するためのミラーデバイス駆動回路2bと、第2のDMD70のマイクロミラーを駆動制御するためのミラーデバイス駆動回路2cと、制御プログラムに基づいて演算およびシステム全体を制御するCPU2dと、所定領域にあらかじめCPU2dの制御プログラム等を格納しているROM2eと、ROM2e等から読み出したデータやCPU2dの演算過程で必要な演算結果を格納するためのRAM2fとを含んだ構成となっている。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設し、前記2つ以上の光伝達素子の前記伝達状態及び不伝達状態を制御信号によって制御する光学系に適用される装置であって、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段を備えることを特徴とする階調制御装置。

【請求項 2】

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設して備え、前記2つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する装置であって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給可能な制御信号供給手段と、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段を備えることを特徴とする光学表示装置。

【請求項 3】

前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つを所定時間遅延させるようになっていることを特徴とする請求項2記載の光学表示装置。

【請求項 4】

前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つの生成タイミングを所定時間遅延させるようになっていることを特徴とする請求項2記載の光学表示装置。

【請求項 5】

前記伝達状態の継続時間を、前記制御信号のパルス幅によって制御することを特徴とする請求項2乃至請求項4のいずれか1項に記載の光学表示装置。

【請求項 6】

前記制御信号供給手段は、前記表示画像の階調数に基づき階調数を示すビット列の各ビット毎に対応するパルス幅の制御信号を生成し、当該生成した制御信号を時分割で且つ前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給可能となっていることを特徴とする請求項5記載の光学表示装置。

【請求項 7】

前記制御信号供給手段は、前記階調数を示すビット列のうち特定ビットに対応する特定パルス幅の制御信号を生成するようになっており、

前記信号遅延手段は、前記特定ビットに基づき前記特定パルス幅の制御信号に対する遅延時間を算出し、当該算出した遅延時間に基づき前記2つ以上の光伝達素子のうちいずれか1つに前記特定パルス幅の制御信号を供給するタイミングよりも、他の光伝達素子に前記特定パルス幅の制御信号を供給するタイミングを遅延させるようになっていることを特徴とする請求項5記載の光学表示装置。

【請求項 8】

前記特定パルス幅は、前記階調数を示すビット列のうち前記特定ビットを除く最下位ビットに応じた制御信号のパルス幅と同一であることを特徴とする請求項7記載の光学表示装置。

10

20

30

40

50

【請求項 9】

前記特定パルス幅の制御信号の前記供給間隔を、前記特定パルス幅よりも大きくしたことを特徴とする請求項 6 乃至請求項 8 のいずれか 1 項に記載の光学表示装置。

【請求項 10】

前記特定ビットの数を n (n は整数)、前記表示画像の階調数を示すビット列における前記特定ビットのビット位置を m (m は $0 \sim (n - 1)$ の整数) とした場合に、前記信号遅延手段は、 $(2^n - 2^m) / 2^n$ で得られる係数に前記特定パルス幅の時間を乗じて得られる時間を、前記特定パルス幅の制御信号の遅延時間として算出するようになっていることを特徴とする請求項 7 乃至請求項 9 のいずれか 1 項に記載の光学表示装置。

【請求項 11】

前記 2 つ以上の光伝達素子における前記光伝達部の数を、各光伝達素子間において等しくしたことを特徴とする請求項 2 乃至請求項 10 のいずれか 1 項に記載の光学表示装置。

10

【請求項 12】

前記 2 つ以上の光伝達素子は、反射型光伝達素子であることを特徴とする請求項 2 乃至請求項 11 のいずれか 1 項に記載の光学表示装置。

【請求項 13】

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設し、前記 2 つ以上の光伝達素子の前記伝達状態及び不伝達状態を制御信号によって制御する光学系に適用されるプログラムであって、

20

前記 2 つ以上の光伝達素子のうちいずれか 1 つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段として実現される処理をコンピュータに実行させるためのプログラムであることを特徴とする階調制御プログラム。

【請求項 14】

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設して備え、前記 2 つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する光学表示装置を制御するプログラムであって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記 2 つ以上の光伝達素子にそれぞれ同期したタイミングで供給する制御信号供給手段及び、

30

前記 2 つ以上の光伝達素子のうちいずれか 1 つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段として実現される処理をコンピュータに実行させるためのプログラムであることを特徴とする光学表示装置制御プログラム。

【請求項 15】

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設し、前記 2 つ以上の光伝達素子の前記伝達状態及び不伝達状態を、表示画像の階調数に基づく制御信号によって同期制御すること

40

で前記表示画像の階調を制御する光学系に適用される方法であって、前記 2 つ以上の光伝達素子のうちいずれか 1 つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延ステップを含むことを特徴とする階調制御方法。

【請求項 16】

入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設して備え、前記 2 つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する光学表示装置を制御する方法であって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制

50

御信号を生成し、当該生成した制御信号を前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給する制御信号供給ステップと、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延ステップと、を含むことを特徴とする光学表示装置制御方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、光学的に直列に配設された複数の光伝達素子を介して光源からの光の伝達状態を制御して画像の階調を制御する装置及びプログラム、並びに方法に係り、特に、輝度ダイナミックレンジおよび階調数の拡大を実現するのに好適な階調制御装置、階調制御プログラム及び階調制御方法、並びに光学表示装置、光学表示装置制御プログラム及び光学表示装置制御方法に関する。

【背景技術】

【0002】

近年、LCD (Liquid Crystal Display)、EL、プラズマディスプレイ、CRT (Cathode Ray Tube)、プロジェクタ等の光学表示装置における画質改善は目覚しく、解像度、色域については人間の視覚特性にほぼ匹敵する性能が実現されつつある。しかしながら、輝度ダイナミックレンジについてみると、その再現範囲は、たかだか $1 \sim 10^2$ [nit]程度にとどまり、また、階調数は、8ビットが一般的である。一方、人間の視覚は、一度に知覚し得る輝度ダイナミックレンジが $10^{-2} \sim 10^4$ [nit]程度であり、また、輝度弁別能力は、 0.2 [nit]程度で、これを階調数に換算すると、12ビット相当といわれている。このような視覚特性を通じて現在の光学表示装置の表示画像をみると、輝度ダイナミックレンジの狭さが目立ち、加えてシャドウ部やハイライト部の階調が不足しているため表示画像のリアリティさや迫力に対して物足りなさを感じるようになる。

20

【0003】

また、映画やゲーム等で使用されるコンピュータグラフィックス(以下、CGと略記する。)では、人間の視覚に近い輝度ダイナミックレンジや階調数を表示データ(以下、HDR (High Dynamic Range) 表示データという。)に持たせて描写のリアリティを追求する動きが主流になりつつある。しかしながら、それを表示する光学表示装置の性能が不足しているため、CGコンテンツが本来有する表現力を十分に発揮することができないという課題がある。

30

【0004】

さらに、次期OS (Operating System) においては、16ビット色空間の採用が予定されており、現在の8ビット色空間と比較して輝度ダイナミックレンジや階調数が飛躍的に増大する。そのため、16ビット色空間を生かすことができる光学表示装置の実現が望まれる。

40

光学表示装置のなかでも、液晶プロジェクタ、DLP (Digital Light Processing、TI社の商標) プロジェクタといった投射型表示装置は、大画面表示が可能であり、表示画像のリアリティさや迫力を再現する上で効果的な装置である。この分野では、上記の課題を解決するために、次のような提案がなされている。

【0005】

高ダイナミックレンジの投射型表示装置としては、例えば、特許文献1に開示されている技術があり、光源と、光の全波長領域の輝度を変調する第1光変調素子と、光の波長領域のうちRGB 3原色の各波長領域についてその波長領域の輝度を変調する第2光変調素子とを備え、光源からの光を第1光変調素子で変調して所望の輝度分布を形成し、その光学像を第2光変調素子の画素面に結像して色変調し、2次変調した光を投射するというも

50

のがある。第1光変調素子および第2光変調素子の各画素は、H D R表示データから決定される第1制御値および第2制御値に基づいてそれぞれ別個に制御される。光変調素子としては、透過率が独立に制御可能な画素構造またはセグメント構造を有し、二次元的な透過率分布を制御し得る透過型変調素子が用いられる。その代表例としては、液晶ライトバルブが挙げられる。また、透過型変調素子の代わりに反射型変調素子を用いてもよく、その代表例としては、D M D (Digital Micromirror Device) 素子が挙げられる。

【0006】

いま、暗表示の透過率が0.2%、明表示の透過率が60%の光変調素子を使用する場合を考える。光変調素子単体では、輝度ダイナミックレンジは、 $60 / 0.2 = 300$ となる。上記従来 of 投射型表示装置は、輝度ダイナミックレンジが300の光変調素子を光学的に直列に配置することに相当するので、 $300 \times 300 = 90000$ の輝度ダイナミックレンジを実現することができる。また、階調数についてもこれと同等の考えが成り立ち、8ビット階調の光変調素子を光学的に直列に配置することにより、8ビットを超える階調数を得ることができる。

10

【0007】

但し、光変調素子としてD M Dを用いた場合に、D M Dは光の透過率や反射率等を物性的に変えることができないため、D M Dを構成するマイクロミラーにおける光の反射方向(2方向)及びその継続時間を制御信号のパルス幅で制御(P W M制御)して見た目の反射率を変えるなどの工夫が必要となる。このように、光の特定方向への伝達及び不伝達の2状態を制御して画像の階調表示を実現する方法としては、フィールドシーケンシャル方式のように、画像の各画素の階調数に応じてそれぞれパルス幅の異なる複数の制御信号を生成し、これら生成した制御信号によって光の目的位置への累積伝達時間を時分割制御する方法が考えられる。

20

【特許文献1】特開2001-100689号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、特許文献1記載の発明においては、第1光変調素子及び第2光変調素子としてD M Dを用いたときの輝度ダイナミックレンジ及び階調数の拡大を実現する具体的な方法が示されていない。

30

また、上記したように、フィールドシーケンシャル方式によって第1光変調素子及び第2光変調素子を制御して画像の階調表示を実現するときに、第1光変調素子及び第2光変調素子を同期制御してしまうと、一方の変調素子のみで実現可能な階調数でしか画像の階調表示はできないため、単純な同期制御では階調数を拡大することができない。

【0009】

また、第1光変調素子及び第2光変調素子として液晶ライトバルブを用いると、半導体部品等の作り込みのために開口率が60%程度になってしまうため、上記したように明状態時の透過率が60%と光の利用効率が低下してしまう。つまり、第1光変調素子及び第2光変調素子として開口率60%の透過型の液晶ライトバルブを用いると、開口率は $60 [\%] \times 60 [\%] = 36 [\%]$ となり、光の透過率は36%まで低下してしまう。

40

【0010】

そこで、本発明は、このような従来 of 技術の有する未解決の課題に着目してなされたものであって、光伝達素子における特定方向への光の伝達状態及び不伝達状態を制御して、表示画像の輝度ダイナミックレンジ及び階調数の拡大を実現し、且つ光の利用効率を向上するのに好適な階調制御装置、階調制御プログラム及び階調制御方法、並びに光学表示装置、光学表示装置制御プログラム及び光学表示装置制御方法を提供することを目的としている。

【課題を解決するための手段】

【0011】

〔発明1〕 上記目的を達成するために、発明1の階調制御装置は、入射光の所定方向

50

への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設し、前記2つ以上の光伝達素子の前記伝達状態及び不伝達状態を制御信号によって制御する光学系に適用される装置であって、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段を備えることを特徴としている。

【0012】

このような構成であれば、信号遅延手段によって2つ以上の光伝達素子のうちいずれか1つ(以下、第1光伝達素子と称す)に前記制御信号を供給するタイミングよりも、他の光伝達素子(以下、第2光伝達素子と称す)に前記制御信号を供給するタイミングを所定時間遅延させることが可能である。

従って、この遅延時間を調整することにより第1光伝達素子の光の伝達時間と、第2光伝達素子の光の伝達時間とにおいて一部両者が重なる時間だけ目的位置に光を伝達することが可能となる。つまり、上記したように2つ以上の光伝達素子に供給する制御信号の時間差を利用して目的位置への光の伝達時間をより細かく制御することで、表示可能な階調数を2つ以上の光伝達素子の同期制御によって表示可能な階調数以上に拡大できるという効果が得られる。

【0013】

また、高輝度の光源を使うことにより、比較的高い輝度ダイナミックレンジを実現できる。

また、本発明の階調制御装置を、制御信号による同期制御によって2つ以上の光伝達素子を制御し画像の階調表示を行う公知の光学構成に追加するだけで良いので、コストをかけずに細かな階調表示を実現できるという効果が得られる。

【0014】

また、光伝達素子は、入射面に光の反射方向(2方向)をそれぞれ独立に制御可能な複数のマイクロミラーを有するDMD、入射面に光の透過率をそれぞれ独立に制御可能な複数の画素を有する液晶ライトバルブ(LCOS: Liquid Crystal on Silicon)などのように、入射面に光の反射や透過を独立に制御できる複数の光伝達部がマトリクス状に配置され、且つこれら光伝達部の制御により、入射光の特定方向への伝達及び不伝達の2状態を制御できる素子である。つまり、一方から入射した光の他方への透過率又は反射率を制御できるものも特定方向への光の伝達及び不伝達の2状態を制御できるものとして含む。以下、発明2の光学表示装置において同じである。

【0015】

〔発明2〕 一方、上記目的を達成するために、発明2の光学表示装置は、入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設して備え、前記2つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する装置であって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給可能な制御信号供給手段と、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段を備えることを特徴としている。

【0016】

このような構成であれば、制御信号供給手段によって表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給することが可能であり、信号遅延手段によって2つ以上の光伝達素子のうちいずれか1つ(以下、第1光伝達素子と称す)に前記制御信号を供給するタイミングよりも、他の光伝達素子(以下、第2光伝達素子と称す)に前記制御信号を供給するタイミングを所定時間遅延させることが

10

20

30

40

50

可能である。

【0017】

従って、この遅延時間を調整することにより第1光伝達素子の光の伝達時間と、第2光伝達素子の光の伝達時間とにおいて一部両者が重なる時間だけ目的位置に光を伝達することが可能となる。つまり、上記したように2つ以上の光伝達素子に供給する制御信号の時間差を利用して目的位置への光の伝達時間をより細かく制御することで、表示可能な階調数を2つ以上の光伝達素子の同期制御によって表示可能な階調数以上に拡大できるという効果が得られる。

【0018】

また、高輝度の光源を使うことにより、比較的高い輝度ダイナミックレンジを実現できる。

また、光源は、光を発生する媒体であればどのようなものを利用することもでき、例えば、ランプのような光学系に内蔵の光源であってもよいし、太陽や室内灯のような外界の光を利用したものであってもよい。

【0019】

〔発明3〕 さらに、発明3の光学表示装置は、発明2の光学表示装置において、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つを所定時間遅延させるようになっていることを特徴としている。

【0020】

このような構成であれば、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成することが可能であり、前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つを所定時間遅延させることが可能である。

従って、複数の制御信号のうちいずれか1つに対する上記遅延時間を調整することで、表示可能な階調数を拡大できるという効果が得られる。

【0021】

〔発明4〕 さらに、発明4の光学表示装置は、発明2の光学表示装置において、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つの生成タイミングを所定時間遅延させるようになっていることを特徴としている。

【0022】

このような構成であれば、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成することが可能であり、前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つの生成タイミングを所定時間遅延させることが可能である。

従って、複数の制御信号のうちいずれか1つに対する上記遅延時間を調整することで、表示可能な階調数を拡大できるという効果が得られる。

【0023】

〔発明5〕 さらに、発明5の光学表示装置は、発明2乃至4のいずれか1の光学表示装置において、前記伝達状態の継続時間を、前記制御信号のパルス幅によって制御することを特徴としている。

このような構成であれば、光の特定方向への伝達時間をパルス幅によって簡易に制御することができ、表示画像の階調数に基づく画像の階調表示をより正確に行うことができるという効果が得られる。また、フィールドシーケンシャル方式等の画像の階調表示の時分割制御を容易に行うことができるという効果が得られる。

【0024】

〔発明6〕 さらに、発明6の光学表示装置は、発明5の光学表示装置において、前記制御信号供給手段は、前記表示画像の階調数に基づき階調数を示すビット列の各ビット毎

10

20

30

40

50

に対応するパルス幅の制御信号を生成し、当該生成した制御信号を時分割で且つ前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給可能となっていることを特徴としている。

【0025】

このような構成であれば、2つ以上の光伝達素子に対して、制御信号を同期したタイミングで且つ時分割で供給することが可能である。従って、上記遅延時間を時分割で供給する各制御信号毎に調整することにより初段の光伝達素子の光の伝達時間と、後段の光伝達素子の光の伝達時間との差分の時間だけ目的位置に光を時分割に伝達することが可能となる。これにより表示可能な階調数を拡大できるという効果が得られる。

【0026】

〔発明7〕 さらに、発明7の光学表示装置は、発明6の光学表示装置において、前記制御信号供給手段は、前記階調数を示すビット列のうち特定ビットに対応する特定パルス幅の制御信号を生成するようになっており、

前記信号遅延手段は、前記特定ビットに基づき前記特定パルス幅の制御信号に対する遅延時間を算出し、当該算出した遅延時間に基づき前記2つ以上の光伝達素子のうちいずれか1つに前記特定パルス幅の制御信号を供給するタイミングよりも、他の光伝達素子に前記特定パルス幅の制御信号を供給するタイミングを遅延させるようになっていることを特徴としている。

【0027】

このような構成であれば、前記制御信号供給手段は、前記階調数を示すビット列のうち特定ビットに対応する特定パルス幅の制御信号を生成することが可能であり、前記信号遅延手段は、前記特定ビットに基づき前記特定パルス幅の制御信号に対する遅延時間を算出し、当該算出した遅延時間に基づき前記2つ以上の光伝達素子のうちいずれか1つに前記特定パルス幅の制御信号を供給するタイミングよりも、他の光伝達素子に前記特定パルス幅の制御信号を供給するタイミングを遅延させることが可能である。

【0028】

例えば、表示画像の階調数が所定の階調数を超えている場合に、前記制御信号供給手段によって、超えた分の階調数に対応するビットを特定ビットとしてこれに対応する特定パルス幅の制御信号を生成し、これを2つ以上の光伝達素子のうちいずれか1つの光伝達素子に供給し、一方、信号遅延手段によって、特定ビットに基づき特定パルス幅の制御信号に対する遅延時間を算出し、この算出した遅延時間に基づき特定パルス幅の制御信号の他の光伝達素子への供給タイミングを遅延させることが可能である。

【0029】

従って、2つ以上の光伝達素子に供給する特定パルス幅の制御信号の時間差を利用して目的位置への光の伝達時間をより細かく制御することで、表示可能な階調数を、2つ以上の光伝達素子の同期制御によって表示可能な階調数以上に拡大できるという効果が得られる。

また、高輝度の光源を使うことにより、比較的高い輝度ダイナミックレンジを実現できる。

【0030】

〔発明8〕 さらに、発明8の光学表示装置は、発明7の光学表示装置において、前記特定パルス幅は、前記階調数を示すビット列のうち前記特定ビットを除く最下位ビットに応じた制御信号のパルス幅と同一であることを特徴としている。

このような構成であれば、表示画像の階調数に応じた遅延時間の算出が容易となり、簡易に制御信号の遅延供給制御が行えるという効果が得られる。

【0031】

〔発明9〕 さらに、発明9の光学表示装置は、発明6乃至8のいずれか1の光学表示装置において、前記特定パルス幅の制御信号の前記供給間隔を、前記特定パルス幅よりも大きくしたことを特徴としている。

このような構成であれば、2つ以上の光伝達素子のうちいずれか1つの光伝達素子に新

10

20

30

40

50

たに供給される制御信号と、遅延して他の光伝達素子に供給される1つ前の制御信号とが重ならないようにすることができるので、安定した階調表示の時分割制御を行うことができるという効果が得られる。

【0032】

〔発明10〕 さらに、発明10の光学表示装置は、発明7乃至9のいずれか1の光学表示装置において、前記特定ビットの数を n (n は整数)、前記表示画像の階調数を示すビット列における前記特定ビットのビット位置を m (m は $0 \sim (n-1)$ の整数)とした場合に、前記信号遅延手段は、 $(2^n - 2^m) / 2^n$ で得られる係数に前記特定パルス幅の時間を乗じて得られる時間を、前記特定パルス幅の制御信号の遅延時間として算出するようになっていることを特徴としている。

10

【0033】

このような構成であれば、特定パルス幅の制御信号の遅延時間を上記数式によって簡易に算出することができるので、遅延時間を求める回路やプログラム等を容易に生成することができるという効果が得られる。

【0034】

〔発明11〕 さらに、発明11の光学表示装置は、発明2乃至10のいずれか1の光学表示装置において、前記2つ以上の光伝達素子における前記光伝達部の数を、各光伝達素子間において等しくしたことを特徴としている。

このような構成であれば、2つ以上の光伝達部の各光伝達部数がそれぞれ等しい数で構成されているので、表示画像の画素単位で正確な階調表現が可能であり、画像の高コントラスト表示を実現できるという効果が得られる。

20

【0035】

〔発明12〕 さらに、発明12の光学表示装置は、発明2乃至11のいずれか1の光学表示装置において、前記2つ以上の光伝達素子は、反射型光伝達素子であることを特徴としている。

このような構成であれば、2つ以上の光伝達素子として、例えばDMDや反射型液晶ライトバルブ等の反射型光伝達素子を用いれば、各光伝達素子において、ほとんど損失無く特定方向への光の伝達を行うことができ、光の利用効率を向上できるという効果が得られる。

【0036】

〔発明13〕 一方、上記目的を達成するために、発明13の階調制御プログラムは、入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設し、前記2つ以上の光伝達素子の前記伝達状態及び不伝達状態を制御信号によって制御する光学系に適用されるプログラムであって、

30

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段として実現される処理をコンピュータに実行させるためのプログラムであることを特徴としている。

【0037】

ここで、本発明は、発明1の階調制御装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

40

【0038】

〔発明14〕 一方、上記目的を達成するために、発明14の光学表示装置制御プログラムは、入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2つ以上光学的に直列に配設して備え、前記2つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する光学表示装置を制御するプログラムであって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記2つ以上の光伝達素子にそれぞれ同期した

50

タイミングで供給する制御信号供給手段及び、

前記2つ以上の光伝達素子のうちいずれか1つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延手段として実現される処理をコンピュータに実行させるためのプログラムであることを特徴としている。

【0039】

ここで、本発明は、発明2の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0040】

〔発明15〕 さらに、発明15の光学表示装置制御プログラムは、発明14の光学表示装置制御プログラムにおいて、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つを所定時間遅延させるようになっていることを特徴としている。

ここで、本発明は、発明3の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0041】

〔発明16〕 さらに、発明16の光学表示装置制御プログラムは、発明14の光学表示装置制御プログラムにおいて、前記制御信号供給手段は、前記表示画像の階調数に基づき複数の制御信号を生成するようになっており、

前記信号遅延手段は、前記階調数に基づき前記複数の制御信号のうちいずれか1つの生成タイミングを所定時間遅延させるようになっていることを特徴としている。

ここで、本発明は、発明4の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0042】

〔発明17〕 さらに、発明17の光学表示装置制御プログラムは、発明12乃至14のいずれか1の光学表示装置制御プログラムにおいて、前記伝達状態の継続時間を、前記制御信号のパルス幅によって制御することを特徴としている。

ここで、本発明は、発明5の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0043】

〔発明18〕 さらに、発明18の光学表示装置制御プログラムは、発明17の光学表示装置制御プログラムにおいて、前記制御信号供給手段は、前記表示画像の階調数に基づき階調数を示すビット列の各ビット毎に対応するパルス幅の制御信号を生成し、当該生成した制御信号を時分割で且つ前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給するようになっていることを特徴としている。

ここで、本発明は、発明6の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0044】

〔発明19〕 さらに、発明19の光学表示装置制御プログラムは、発明18の光学表示装置制御プログラムにおいて、前記制御信号供給手段は、前記階調数を示すビット列のうち特定ビットに対応する特定パルス幅の制御信号を生成するようになっており、

前記信号遅延手段は、前記特定ビットに基づき前記特定パルス幅の制御信号に対する遅延時間を算出し、当該算出した遅延時間に基づき前記2つ以上の光伝達素子のうちいずれか1つに前記特定パルス幅の制御信号を供給するタイミングよりも、他の光伝達素子に前記特定パルス幅の制御信号を供給するタイミングを遅延させるようになっていることを特徴としている。

ここで、本発明は、発明7の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0045】

10

20

30

40

50

〔発明 20〕 さらに、発明 20 の光学表示装置制御プログラムは、発明 19 の光学表示装置制御プログラムにおいて、前記特定パルス幅は、前記階調数を示すビット列のうち前記特定ビットを除く最下位ビットに応じた制御信号のパルス幅と同一であることを特徴としている。

ここで、本発明は、発明 8 の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0046】

〔発明 21〕 さらに、発明 21 の光学表示装置制御プログラムは、発明 18 乃至 20 のいずれか 1 の光学表示装置制御プログラムにおいて、前記特定パルス幅の制御信号の前記供給間隔を、前記特定パルス幅よりも大きくしたことを特徴としている。

10

ここで、本発明は、発明 9 の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

【0047】

〔発明 22〕 さらに、発明 22 の光学表示装置制御プログラムは、発明 19 乃至 21 のいずれか 1 の光学表示装置制御プログラムにおいて、前記特定ビットの数を n (n は整数)、前記表示画像の階調数を示すビット列における前記特定ビットのビット位置を m (m は $0 \sim (n - 1)$ の整数) とした場合に、前記信号遅延手段は、 $(2^n - 2^m) / 2^n$ で得られる係数に前記特定パルス幅の時間を乗じて得られる時間を、前記特定パルス幅の制御信号の遅延時間として算出するようになっていることを特徴としている。

ここで、本発明は、発明 9 の光学表示装置を制御するためのプログラムであり、その効果は重複するので記載を省略する。

20

【0048】

〔発明 23〕 一方、上記目的を達成するために、発明 23 の階調制御方法は、入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設し、前記 2 つ以上の光伝達素子の前記伝達状態及び不伝達状態を、表示画像の階調数に基づく制御信号によって同期制御することで前記表示画像の階調を制御する光学系に適用される方法であって、

前記 2 つ以上の光伝達素子のうちいずれか 1 つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延ステップを含むことを特徴としている。

30

ここで、本発明は、発明 1 の階調制御装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0049】

〔発明 24〕 一方、上記目的を達成するために、発明 24 の光学表示装置制御方法は、入射光の所定方向への伝達状態及び不伝達状態を独立に制御可能な複数の光伝達部を有する光伝達素子を、2 つ以上光学的に直列に配設して備え、前記 2 つ以上の光伝達素子を介して光源からの光の前記伝達状態及び不伝達状態を制御して画像を表示する光学表示装置を制御する方法であって、

表示画像の階調数に基づき前記光伝達素子の前記伝達状態及び不伝達状態を制御する制御信号を生成し、当該生成した制御信号を前記 2 つ以上の光伝達素子にそれぞれ同期したタイミングで供給する制御信号供給ステップと、

40

前記 2 つ以上の光伝達素子のうちいずれか 1 つに前記制御信号を供給するタイミングよりも、他の光伝達素子に前記制御信号を供給するタイミングを所定時間遅延させることが可能な信号遅延ステップと、を含むことを特徴としている。

【0050】

ここで、本発明は、発明 2 の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0051】

〔発明 25〕 さらに、発明 25 の光学表示装置制御方法は、発明 24 の光学表示装置制御方法において、前記制御信号供給ステップにおいては、前記表示画像の階調数に基づ

50

き複数の制御信号を生成し、

前記信号遅延ステップにおいては、前記階調数に基づき前記複数の制御信号のうちいずれか1つを所定時間遅延させることを特徴としている。

ここで、本発明は、発明3の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0052】

〔発明26〕 さらに、発明26の光学表示装置制御方法は、発明24の光学表示装置制御方法において、前記制御信号供給ステップにおいては、前記表示画像の階調数に基づき複数の制御信号を生成し、

前記信号遅延ステップにおいては、前記階調数に基づき前記複数の制御信号のうちいずれか1つの生成タイミングを所定時間遅延させることを特徴としている。 10

ここで、本発明は、発明4の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0053】

〔発明27〕 さらに、発明27の光学表示装置制御方法は、発明24乃至26のいずれか1の光学表示装置制御方法において、前記伝達状態の継続時間を、前記制御信号のパルス幅によって制御することを特徴としている。

ここで、本発明は、発明5の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0054】

〔発明28〕 さらに、発明28の光学表示装置制御方法は、発明27の光学表示装置制御プログラムにおいて、前記制御信号供給ステップにおいては、前記表示画像の階調数に基づき階調数を示すビット列の各ビット毎に対応するパルス幅の制御信号を生成し、当該生成した制御信号を時分割で且つ前記2つ以上の光伝達素子にそれぞれ同期したタイミングで供給することを特徴としている。

ここで、本発明は、発明6の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0055】

〔発明29〕 さらに、発明29の光学表示装置制御方法は、発明28の光学表示装置制御方法において、前記制御信号供給ステップにおいては、前記階調数を示すビット列のうち特定ビットに対応する特定パルス幅の制御信号を生成し、 30

前記信号遅延ステップにおいては、前記特定ビットに基づき前記特定パルス幅の制御信号に対する遅延時間を算出し、当該算出した遅延時間に基づき前記2つ以上の光伝達素子のうちいずれか1つに前記特定パルス幅の制御信号を供給するタイミングよりも、他の光伝達素子に前記特定パルス幅の制御信号を供給するタイミングを遅延させることを特徴としている。

ここで、本発明は、発明7の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0056】

〔発明30〕 さらに、発明30の光学表示装置制御方法は、発明29の光学表示装置制御方法において、前記特定パルス幅は、前記階調数を示すビット列のうち前記特定ビットを除く最下位ビットに応じた制御信号のパルス幅と同一であることを特徴としている。 40

ここで、本発明は、発明8の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【0057】

〔発明31〕 さらに、発明31の光学表示装置制御方法は、発明28乃至30のいずれか1の光学表示装置制御方法において、前記特定パルス幅の制御信号の前記供給間隔を、前記特定パルス幅よりも大きくしたことを特徴としている。

ここで、本発明は、発明9の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【 0 0 5 8 】

〔 発明 3 2 〕 さらに、発明 3 2 の光学表示装置制御方法は、発明 2 9 乃至 3 1 のいずれか 1 の光学表示装置制御方法において、前記特定ビットの数を n (n は整数)、前記表示画像の階調数を示すビット列における前記特定ビットのビット位置を m (m は $0 \sim (n - 1)$ の整数) とした場合に、前記信号遅延ステップにおいては、 $(2^n - 2^m) / 2^n$ で得られる係数に前記特定パルス幅の時間を乗じて得られる時間を、前記特定パルス幅の制御信号の遅延時間として算出することを特徴としている。

ここで、本発明は、発明 1 0 の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【 0 0 5 9 】

〔 発明 3 3 〕 さらに、発明 3 3 の光学表示装置制御方法は、発明 2 5 乃至 3 2 のいずれか 1 の光学表示装置制御方法において、前記 2 つ以上の光伝達素子における前記光伝達部の数を、各光伝達素子間において等しくすることを特徴としている。

ここで、本発明は、発明 1 1 の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【 0 0 6 0 】

〔 発明 3 4 〕 さらに、発明 3 4 の光学表示装置制御方法は、発明 2 5 乃至 3 3 のいずれか 1 の光学表示装置制御方法において、前記 2 つ以上の光伝達素子を、反射型光伝達素子とすることを特徴としている。

ここで、本発明は、発明 1 2 の光学表示装置等により実現される方法であり、その効果は重複するので記載を省略する。

【 発明を実施するための最良の形態 】

【 0 0 6 1 】

以下、本発明の実施の形態を図面に基づき説明する。図 1 ~ 図 1 3 は、本発明に係る階調制御装置、光学表示装置、階調制御装置制御プログラム、光学表示装置制御プログラム、階調制御方法及び光学表示装置制御方法を適用した投射型表示装置の実施の形態を示す図である。

まず、本発明に係る投射型表示装置 1 の主たる光学構成を図 1 に基づき説明する。図 1 は、本発明に係る投射型表示装置 1 の主たる光学構成を示す図である。

【 0 0 6 2 】

投射型表示装置 1 は、図 1 に示すように、光源 1 0 と、カラーフィルタ 3 0 と、第 1 の DMD 5 0 と、第 2 の DMD 7 0 と、投影用レンズ 1 0 0 と、を含み、これらを光学的に直列に配置した構成となっている。

光源 1 0 は、超高圧水銀ランプやキセノンランプ等から成る光源ランプと、光源からの光を集光するリフレクタと、から構成されたものである。

【 0 0 6 3 】

第 1 の DMD 5 0 及び第 2 の DMD 7 0 は、外部からの制御信号によって入射光の反射角度 (例えば、 12° 及び -12° の 2 つの角度) を独立に制御可能な複数のマイクロミラーをマトリクス状に配列した構成を有したものである。

カラーフィルタ 3 0 は、1 枚の円形ガラスの表面に赤 (R)、緑 (G)、青 (B) の 3 色の色光にそれぞれ対応したダイクロイック膜をコーティングした構成をしたものである。更に、外部からの制御信号に応じて自己を回転させ、光路上に配置される面を上記 3 色のうちいずれかに対応したダイクロイック膜の面に切り替える。そして、光源から入射した白色光のうち対応する色光のみを透過して第 1 の DMD 5 0 へと向けて射出する。

【 0 0 6 4 】

投影用レンズ 1 0 0 は、第 2 の DMD 7 0 において反射された光をスクリーン 1 1 0 に投影して、当該スクリーン 1 1 0 上に所望の画像を表示するためのものである。

また、図 1 に示すように、カラーフィルタ 3 0 の入射側には集光レンズ 2 0 が、第 1 の DMD 5 0 の入射側には集光レンズ 4 0 が、第 2 の DMD 7 0 の入射側には集光レンズ 6 0 が各々配置されている。これら集光レンズ 2 0、4 0、6 0 は、各々の後段に配置され

10

20

30

40

50

た光学素子に光を効率よく伝達する機能を有している。ここで、集光レンズには、入射した光の射出角度の分布を調整する機能を有したレンズ等が用いられる。

【0065】

投射型表示装置1の全体的な光伝達の流れを説明すると、光源10からの白色光は、集光レンズ20を介してカラーフィルタ30に入射し、当該カラーフィルタ30のダイクロイック膜においてRGBの3原色のいずれかの色光だけが透過する。この透過した色光は、集光レンズ40を介して第1のDMD50に入射する。第1のDMD50は、入射した色光をマイクロミラーの反射角度に応じた方向に向けて反射する。

【0066】

本実施の形態においては、第1のDMD50における反射光が、一方の反射角度において後段の第2のDMD70に向けて反射され、他方の反射角度において図示しない光吸収材料に向けて反射されるように、第1のDMD50とその前段及び後段の光学素子とが配置される。

更に、第1のDMD50において第2のDMD70に向けて反射された光は、集光レンズ60を介して第2のDMD70に入射する。この入射光は、第1のDMD50と同様に、第2のDMD70におけるマイクロミラーの反射角度に応じた方向に向けて反射される。

【0067】

本実施の形態においては、第2のDMD70における反射光が、一方の反射角度において後段の投影用レンズ100に向けて反射され、他方の反射角度において図示しない光吸収材料に向けて反射されるように、第2のDMD70とその前段及び後段の光学素子とが配置される。

第2のDMD70において投影用レンズ100に向けて反射された光は、投影用レンズ100を介してスクリーン110に投影される。この投影した光によりスクリーン110上に所望の画像を表示する。

【0068】

更に、投射型表示装置1は、第1のDMD50及び第2のDMD70を制御する表示制御装置2を有している。以下、図2に基づき、表示制御装置2の構成を詳細に説明する。

図2は、表示制御装置2のハードウェア構成を示すブロック図である。

表示制御装置2は、図2に示すように、HDR映像信号やRGB信号等の外部からの信号の取得や、各種信号の各構成要素への伝送等を行うインターフェース回路2aと、第1のDMD50のマイクロミラーを駆動制御するためのミラーデバイス駆動回路2bと、第2のDMD70のマイクロミラーを駆動制御するためのミラーデバイス駆動回路2cと、制御プログラムに基づいて演算およびシステム全体を制御するCPU2dと、所定領域にあらかじめCPU2dの制御プログラム等を格納しているROM2eと、ROM2e等から読み出したデータやCPU2dの演算過程に必要な演算結果を格納するためのRAM2fとを含んだ構成となっている。更に、インターフェース回路2a、CPU2d、ROM2e及びRAM2fは、データを転送するための信号線であるバス2gで相互にかつデータ授受可能に接続されている。

【0069】

本実施の形態において、投射型表示装置1は、外部からのHDR映像信号及びRGB信号に基づき表示制御装置2において第1及び第2のDMD50及び70のマイクロミラーの反射角度を時分割制御し、スクリーン110上にHDR画像を表示するようになっている。

ここで、HDR画像データは、従来のsRGB等の画像フォーマットでは実現できない高い輝度ダイナミックレンジを実現することができる画像データであり、画素の輝度レベルを示す画素値を画像の全画素について格納している。本実施の形態では、HDR表示データとして、1つの画素についてRGB3原色ごとに輝度レベルを示す画素値を浮動小数点値として格納した形式を用いる。例えば、1つの画素の画素値として(1.2, 5.4, 2.3)という値が格納されている。

10

20

30

40

50

【 0 0 7 0 】

また、H D R 画像データは、高い輝度ダイナミックレンジのH D R 画像を撮影し、撮影したH D R 画像に基づいて生成する。なお、H D R 画像データの生成方法の詳細については、例えば、公知文献1「P.E.Debevec, J.Malik, "Recovering High Dynamic Range Radiance Maps from Photographs", Proceedings of ACM SIGGRAPH97, pp.367-378(1997)」に掲載されている。

【 0 0 7 1 】

本実施の形態において、投射型表示装置1は、1画素当たり16ビットの表現形式に対応しており、H D R 画像データは、各画素が16ビットの浮動小数点で表現されるデータ形式となっている。ここで、D M D に対しては同じ形式の制御値を与える必要があるため、場合によっては16ビットの制御値へと換算する必要がある。また、H D R 画像データのように16ビットの浮動小数点表現の入力信号の場合には、最大輝度補正等の画像処理によって正規化を行い、その後16ビットの制御値へと変換が行われる。

10

【 0 0 7 2 】

更に、図3及び図4に基づき、表示制御装置2におけるH D R 画像の具体的な表示制御処理を説明する。

図3は、表示制御に用いる基本波形を示す図であり、図4は、H D R 画像の階調数拡大のための駆動制御波形の一例を示す図である。

まず、インターフェース回路2aは、外部からのH D R 映像信号及びR G B 信号を取得し、これら取得した信号をデジタルデータに変換してR A M 2 f に伝送する。R A M 2 f は、伝送されたH D R 映像データ及びR G B データを所定のメモリ領域に格納する。

20

【 0 0 7 3 】

一方、C P U 2 d は、電源の投入に応じて制御プログラムを起動しており、R A M 2 f の特定領域にH D R 画像データが格納されているときに動作し、R A M 2 f に記憶されたH D R 映像データ及びR G B データを解析して各画素の階調数の情報を抽出し、この階調数に基づき第1のD M D 5 0 及び第2のD M D 7 0 の各マイクロミラーを駆動するための制御信号の波形情報を生成する。本実施の形態では、階調数を2の乗数で表現できる数値の和で表し、図3に示すように、各数値に対応したパルス幅の波形を制御信号として生成する。ここで、図3は、D M D の1画素(1つのマイクロミラー)に対する駆動波形を示すものであり、D M D のマイクロミラーの反射角度は、2の乗数に応じたパルス幅の時間だけ目的方向に光を反射するように制御される。例えば、階調数が10進数の「133」の場合は「1+4+128」と2の乗数の和の形で表し、その構成要素である「1」、「4」、「128」にそれぞれ対応したパルス幅の制御信号を生成する。

30

【 0 0 7 4 】

但し、上記波形情報の生成についての説明は、H D R 画像の1画素に着目した場合のものであり、実際はH D R 画像の全画素に対して波形情報の生成を行う必要がある。

ここで、本実施の形態においては、第1のD M D 5 0 及び第2のD M D 7 0 を同期制御したときに表示できる画像の最大階調数を8ビットとする。また、ハイレベルの制御信号(波形の立ち上がり期間)を第1のD M D 5 0 及び第2のD M D 7 0 にそれぞれ供給することによって、そのパルス幅に応じた時間だけ投影用レンズ100に向けて光源10からの光が伝達されるように各々のマイクロミラーの反射方向が制御される。つまり、ハイレベルの信号が供給されないとき(波形の立ち下がり期間)は第1及び第2のD M D 5 0 及び7 0 は共に光吸収材料に向けて入射光を反射するように各々の反射方向が制御される。

40

【 0 0 7 5 】

制御プログラムによって生成された制御信号の波形情報は、インターフェース回路2aを介してミラーデバイス駆動回路2b及び2cに伝送される。ミラーデバイス駆動回路2b及び2cは、取得した波形情報に基づき制御信号を生成し、同期したタイミングで生成した制御信号を第1のD M D 5 0 及び第2のD M D 7 0 に時分割で供給して、これら各マイクロミラーの反射角度及び反射時間の駆動制御を行う。つまり、パルス幅の異なる複数の制御信号を用いて時分割制御及びP W M (Pulse Width Modulation) 制御を行うこと

50

により、光の累積伝達時間で階調を表現する。これにより、投影用レンズ100への光の伝達及び不伝達の2状態と、光の伝達時間とが階調数に応じて制御され、スクリーン110上にHDR画像が階調表示される。

【0076】

更に、本実施の形態においては、階調数を拡大して階調数が8ビットを超えるHDR画像の表示を行うことが可能となっている。

例えば、階調数「1669」といったHDR画像を考える。階調数「1669」を実現するためには、11ビットの階調数を表示できる能力が必要となる。つまり、「1024」、「512」、「256」に対応した3ビット分の階調表示を行うための制御を更に追加する必要がある。

【0077】

上記した11ビットの階調表示を実現するために、本実施の形態では、同期制御時における8ビットの階調数に対応したパルス幅の制御信号のうち「128」に対応するパルス幅の制御信号を「1024」に対応させ、同様に、「64～1」にそれぞれ対応する制御信号を「512～8」にそれぞれ対応させる。そして、残りの「4」、「2」、「1」に対応する3ビットを追加分のビットとして扱う。この追加分の3ビットに対しては、上記同期制御時における「1」に対応するパルス幅の制御信号を3つ用いる。つまり、同期制御時の最小パルス幅の制御信号を追加分の制御信号として用いる。

【0078】

更に、上記3つの制御信号を、第1のDMD50に供給するタイミングよりも所定時間遅延させて第2のDMD70に供給する。つまり、第2のDMD70への制御信号の供給を遅延させることにより、第1のDMD50の光の伝達時間と、第2のDMD70の光の伝達時間とにおいて一部両者が重なる時間だけ目的位置に光を伝達する。従って、追加分の「4」、「2」、「1」の各ビットに対応する時間だけ光が投影用レンズ100に伝達されるように、各々の遅延時間を調整することで、追加分の3ビットに対応した光の伝達時間を制御することができる。但し、遅延時間は追加分の各制御信号毎にそれぞれ異なる時間にし、且つ、各制御信号のパルス幅より短い時間にする必要がある。

【0079】

上記した階調数拡大によるHDR画像の階調表示処理の具体的な動作を、図4に基づき説明する。図4では、説明の便宜上、同期制御時の表示可能な階調数を3ビットとし、6ビットの階調数を有するHDR画像を階調表示する場合を説明する。

まず、外部から6ビットの階調数を有したHDR画像データに対応したHDR映像信号及びRGB信号がインターフェース回路2aを介して入力される。入力された信号はデジタルデータとしてRAM2fの特定領域に格納され、これにより制御プログラムが動作を開始する。ここでは、HDR画像のうち階調数「47」の1画素に着目して動作を説明する。

【0080】

制御プログラムにより、階調数のビット数(6ビット)に基づき、まず追加ビット数「3」を算出する。次に階調数「47(101111)」の上位3ビットに対する制御信号の波形情報を生成する。この場合、上位3ビット「101」に対応する制御信号の波形情報が生成される。この波形情報は、上記したように同期制御において用いるパルス幅の制御信号を対応させたものとなる。従って、階調数3ビットのうち「8」と「1」のビットに対応したパルス幅の制御信号が上位3ビットにおける1のビットに対応することになる。

【0081】

更に、制御プログラムにより、下位3ビット「111」に対応する制御信号の波形情報を生成するが、ここでは、この下位3ビットの部分が追加ビットとして扱われ、同期制御時の3ビットに対応したパルス幅の制御信号における「1」に対応したパルス幅の波形を3つ追加するための波形情報が生成される。以下、追加ビットとして追加される制御信号を特定制御信号と称する。特定制御信号の追加数が決まると、各特定制御信号の遅延時間

10

20

30

40

50

の算出を行う。本実施の形態においては、以下に示す式(1)を用いて遅延時間の算出を行う。遅延時間は、式(1)において算出された数値を、特定制御信号のパルス幅の時間に乗ずることによって算出される。

$$(2^n - 2^m) / 2^n \cdot \cdot \cdot (1)$$

但し、特定制御信号の追加数をn、階調データにおける追加ビットの該当ビット位置をmとする。

【0082】

階調数「47(101111)」の場合、追加数nが3となり、該当ビット位置mは、下位3ビットにおける2ビット目、1ビット目及び0ビット目にそれぞれ対応する「2, 1, 0」の3つとなる。上記式(1)にこれらの数値を代入すると、「 $(2^3 - 2^2) / 2^3 = 4 / 8$ 」、「 $(2^3 - 2^1) / 2^3 = 6 / 8$ 」、「 $(2^3 - 2^0) / 2^3 = 7 / 8$ 」が算出される。

【0083】

上記算出結果を特定制御信号のパルス幅の時間にそれぞれ乗ずることにより、該当ビット位置「2, 1, 0」にそれぞれ対応する特定制御信号の遅延時間が算出される。

このように、追加ビット数及び遅延時間が算出されると、上位3ビットに対応する波形情報及び追加ビット数の情報がインターフェース回路2aを介してミラーデバイス駆動回路2bに伝送され、一方、上位3ビットに対応する波形情報、追加ビット数の情報及び遅延時間情報がインターフェース回路2aを介してミラーデバイス駆動回路2cに伝送される。

【0084】

ミラーデバイス駆動回路2b及び2cは、取得した情報に基づき制御信号を生成し、HDR画像の階調数の上位3ビットに対応する制御信号については同期したタイミングで第1のDMD50及び第2のDMD70の各マイクロミラーに供給する。一方、HDR画像の階調数の下位3ビットに対応する特定制御信号については、第1のDMD50に上位ビットから順番に供給すると共に、第1のDMD50に供給するタイミングよりも上記算出された各遅延時間だけ遅延させて(位相を制御して)第2のDMD70に供給する。

【0085】

つまり、図4に示す40aのように、第1のDMD50の1画素(1つのマイクロミラー)に供給される制御信号は、上位3ビットのうち「32」に対応するビットのパルス幅の制御信号及び「8」に対応するビットのパルス幅の制御信号に加え、追加ビット分の3つの特定制御信号が、40aに示すタイミングで供給される。なお、図4中の制御信号の上に記された数値は時間を示しており、「32」に対応するパルス幅の時間は「4」、「8」に対応するパルス幅の時間は「1」、特定制御信号に対応するパルス幅の時間は「1」となる。更に、図4において、制御信号間に記された数値も時間を表しており、上位3ビットに対応する制御信号においては、制御信号間の時間間隔は「1」となっており、特定制御信号間の時間間隔は「2」となっている。つまり、特定制御信号間の時間間隔は特定制御信号のパルス幅の2倍の時間間隔となっている。2倍の時間間隔にすることにより、第2のDMD70に遅延して供給される特定制御信号が、次に第1のDMD50に供給される特定制御信号と重なるのを防ぐ。

【0086】

一方、第2のDMD70の1画素(1つのマイクロミラー)に供給される制御信号は、図4に示す40bのように、第1のDMD50の1画素に供給する制御信号と同様であるが、図4に示す40cのように、上位3ビットに対応する制御信号は、第1のDMD50に供給するタイミングと同期させ、下位3ビットに対応する3つの特定制御信号については、上記算出した遅延時間(4/8, 6/8, 7/8)だけ各特定制御信号を遅延させたものとなる。なお、図4に示す、特定制御信号の下に記された数値は該当ビット位置となる。つまり、図4の40cに示すように、ビット位置「2」に対応する特定制御信号は「

4 / 8」だけ遅延させ、ビット位置「1」に対応する特定制御信号は「6 / 8」だけ遅延させ、ビット位置「0」に対応する特定制御信号は「7 / 8」だけ遅延させて第2のDMD70に供給する。ここで、図4の40cに示すように、第1のDMD50の1画素に供給される特定制御信号の供給タイミングは点線の信号波形となる。

【0087】

ミラーデバイス駆動回路2b及び2cは、波形情報に基づき制御信号を図4の40cに示すタイミングで第1及び第2のDMD50及び70の各1画素に供給することによって、投影用レンズ100には、図4の40dに示すように、上位3ビットについては供給された制御信号のパルス幅の時間だけ時分割で光が伝達される。一方、下位3ビットについては第1のDMD50と第2のDMD70とにそれぞれ供給される特定制御信号の、上記遅延時間によるズレによって一部重なる時間だけ光が時分割で伝達される。具体的には、下位3ビットについては、図4の40dに示すように、投影用レンズ100には、ビット位置2の特定制御信号によって「4 / 8」の時間だけ光が伝達され、ビット位置1の特定制御信号によって「2 / 8」の時間だけ光が伝達され、ビット位置0の特定制御信号によって「1 / 8」の時間だけ光が伝達される。以上により、時分割且つ同期制御によって3ビット階調表示が可能な投射型表示装置1において、階調数6ビットのHDR画像の表示が可能となる。

【0088】

更に、図5に基づき、表示制御装置2における制御プログラムに従った波形情報生成処理の流れを説明する。図5は、波形情報生成処理を示すフローチャートである。

表示制御装置2の電源が投入され制御プログラムが起動すると、図5に示すように、まずステップS100に移行し、RAM2fの特定領域にHDR画像データが格納されているか否かを判定し、格納されていると判定された場合(Yes)はステップS102に移行し、そうでない場合(No)は格納されるまで待機する。

【0089】

ステップS102に移行した場合は、RAM2fに格納されたHDR画像データを解析してステップS104に移行する。

ステップS104では、解析結果に基づきHDR画像の階調数が所定数以上か否かを判定し、所定数以上であると判定された場合(Yes)はステップS106に移行し、そうでない場合(No)はステップS114に移行する。例えば、同期制御における表示可能階調数が256である場合は所定数は257となる。

【0090】

ステップS106に移行した場合は、HDR画像の階調数に基づき、同期制御における階調数のビット数に対する追加ビット数を算出してステップS108に移行する。

ステップS108では、追加ビット数に基づき、上記式(1)を用いて遅延時間を算出してステップS110に移行する。

ステップS110では、上記算出された追加ビット数及び遅延時間に基づき、階調表示に必要な制御信号生成用の波形情報を生成してステップS112に移行する。

【0091】

ステップS112では、HDR画像の全画素に対する波形情報の生成が終了したか否かを判定し、終了したと判定された場合(Yes)はステップS100に移行し、そうでない場合(No)はステップS106に移行する。

一方、ステップS104において、HDR画像の階調数が所定階調数より小さくてステップS114に移行した場合は、階調数の各ビットに応じたパルス幅の制御信号を生成するための波形情報を生成してステップS116に移行する。

【0092】

ステップS116では、HDR画像の全画素に対する波形情報の生成が終了したか否かを判定し、終了したと判定された場合(Yes)はステップS100に移行し、そうでない場合(No)はステップS114に移行する。

以上、投射型表示装置1は、表示制御装置2の制御によって、ミラーデバイス駆動回路

10

20

30

40

50

2 b 及び 2 c による第 1 の D M D 5 0 及び第 2 の D M D 7 0 の時分割且つ同期駆動制御によって H D R 画像を階調表示することが可能である。

【 0 0 9 3 】

更に、同期制御時の制御信号に特定制御信号を追加し、当該特定制御信号のミラーデバイス駆動回路 2 c への供給を、ミラーデバイス駆動回路 2 b に対する特定制御信号の供給タイミングに対して所定時間遅延させることにより表示可能な階調数を拡大することが可能である。これにより、第 1 の D M D 5 0 及び第 2 の D M D 7 0 の同期駆動制御によって表示可能な最大階調数以上の階調数を有した H D R 画像を表示することが可能である。

【 0 0 9 4 】

[変形例 1]

上記実施の形態においては、ソフトウェアによる制御によって H D R 画像の階調表示処理を行っていたが、変形例 1 では、図 6 に基づき、階調表示処理をハードウェアにより実現した表示制御装置 3 について説明する。この表示制御装置 3 は、図 1 に示す投射型表示装置 1 における表示制御装置 2 に代えて適用されるものである。

【 0 0 9 5 】

ここで、図 6 は、表示制御装置 3 のハードウェア構成を示すブロック図である。

表示制御装置 3 は、図 6 に示すように、外部からの情報の取得及び各構成要素への各種データの伝送を行うインターフェース回路 3 a と、外部から取得した H D R 画像データに対して階調表示処理を行うために必要な補正処理を行う画像処理回路 3 b と、H D R 画像の階調表示に必要なパルス幅の制御信号を発生する P W M 発生装置 3 c と、信号遅延部 3 e における信号遅延処理を制御する制御部 3 d と、制御部 3 d の制御に応じて P W M 発生装置 3 c からの制御信号を遅延させる信号遅延部 3 e と、各構成要素に供給される信号の各種タイミングを制御するタイミングコントロール部 3 f と、制御信号に応じて第 1 の D M D 5 0 のマイクロミラーを駆動するミラーデバイス駆動回路 3 h と、制御信号に応じて第 2 の D M D 7 0 のマイクロミラーを駆動するミラーデバイス駆動回路 3 g と、を含んだ構成となっている。

【 0 0 9 6 】

以下、表示制御装置 3 の具体的な動作を説明する。

外部から入力される H D R 画像データは、インターフェース回路 3 a を介して画像処理回路 3 b に伝送される。画像処理回路 3 b においては、H D R 画像データから各画素の制御値を抽出し、これら抽出した制御値を正規化等により補正して階調表示処理に対応したデータに変換し制御データを生成する。生成された制御データは P W M 発生装置 3 c に伝送される。P W M 発生装置 3 c は、画像処理回路 3 b からの制御データに基づき、入力された H D R 画像の階調表示に必要なパルス幅の制御信号を発生する。ここで、所定階調数（例えば、255）以下の H D R 画像データが入力された場合は、P W M 発生装置 3 c は、上記表示制御装置 2 と同様に、階調数の各ビットに対応したパルス幅の制御信号を発生して、これら発生した制御信号を、制御部 3 d、遅延制御部 3 e 及びミラーデバイス駆動回路 3 h にそれぞれ入力する。この場合、制御部 3 d は、遅延の必要が無いと判断して遅延制御部 3 e が P W M 発生装置 3 c からの制御信号を素通りさせてミラーデバイス駆動回路 3 g に伝送するように制御する。ミラーデバイス駆動回路 3 g 及び 3 h は、P W M 発生装置 3 c からの制御信号を取得すると同期したタイミングで第 1 の D M D 5 0 及び第 2 の D M D 7 0 を駆動して各々のマイクロミラーの反射方向を制御する。このように、第 1 の D M D 5 0 及び第 2 の D M D 7 0 の各マイクロミラーの反射方向を時分割に制御して、投影用レンズ 1 0 0 への光の累積伝達時間を制御することにより H D R 画像の階調表示を行う。

【 0 0 9 7 】

一方、所定階調数より大きい階調数の H D R 画像データが入力された場合は、画像処理回路 3 b において、所定階調数を越えた分の追加ビット数を求める。更に、画像処理回路 3 b は、P W M 発生装置 3 c が、階調数データのビット列における前記追加ビット数分の下位ビットに対して最小のパルス幅の制御信号（以下、特定制御信号と称す）を発生し、

10

20

30

40

50

これ以外のビットに対しては、各ビットに対応するパルス幅の制御信号を発生するように制御データを生成する。この制御データは、P W M発生装置3 cに入力され、ここで、制御データに応じた制御信号を発生し、制御部3 d、遅延制御部3 e及びミラーデバイス駆動回路3 hにそれぞれ入力する。ここで、P W M発生装置3 cは、ビット位置の情報も制御部3 dに伝送するようになっている。

【0098】

この場合、制御部3 dは、特定制御信号を遅延させる必要があると判断し、追加ビット数に応じた遅延時間だけ、各特定制御信号を信号遅延部3 eにおいて遅延させる制御を行う。ここで、遅延時間は、予めいくつかの付加ビット数に応じたものを、上記式(1)により求めておき、制御部3 dに持たせておく。P W M発生装置3 cからの制御信号は、信号遅延部3 e及びミラーデバイス駆動回路3 hに同期供給されるようになっており、信号遅延部3 eは、制御部3 dの指示に応じて特定制御信号については遅延させてミラーデバイス駆動回路3 gに供給し、他の制御信号に対しては素通りさせてミラーデバイス駆動回路3 gに供給する。

10

【0099】

つまり、上記追加ビット数分の特定制御信号を、第1のD M D 5 0に供給するタイミングよりも所定時間遅延させて第2のD M D 7 0に供給する。つまり、第2のD M D 7 0への制御信号の供給を遅延させることにより、第1のD M D 5 0の光の伝達時間と、第2のD M D 7 0の光の伝達時間とにおける一部両者が重なる時間だけ目的位置に光を伝達する。従って、追加分の各ビットに対応する時間だけ光が投影用レンズ1 0 0に伝達されるように、各々の遅延時間を調整することで、追加分のビットに対応した光の伝達時間を制御することができる。但し、遅延時間は追加分の各制御信号毎にそれぞれ異なる時間にし、且つ、各制御信号のパルス幅より短い時間にすることが必要である。このように、第1のD M D 5 0及び第2のD M D 7 0の各マイクロミラーの反射方向を時分割に制御して、投影用レンズ1 0 0への光の累積伝達時間を制御することによりH D R画像の階調表示を行うと共に、特定制御信号を追加し且つ当該特定制御信号のミラーデバイス駆動回路3 gへの供給を、ミラーデバイス駆動回路3 hに対して供給するタイミングよりも各信号毎に所定時間遅延させることで第2のD M D 7 0を遅延制御し表示可能な階調数を拡大する。

20

【0100】

なお、本変形例1においては、図4に示す駆動内容と直結した制御信号を発生して、第1及び第2のD M D 5 0及び7 0を駆動するような構成としたが、これに限らず、ミラーデバイス駆動回路3 g及び3 hの駆動方式に応じて図4に示すような制御信号とは異なる制御信号によって第1及び第2のD M D 5 0及び7 0を駆動する構成としても良い。

30

例えば、表示制御装置3において、ミラーデバイス駆動回路3 g及び3 hが、図4に示すような制御信号とは異なる方式の制御信号(例えば、ワンショットパルスによる反射方向の切り替え等)によって第1及び第2のD M D 5 0及び7 0を駆動するような方式の場合に、その駆動方式に応じた制御信号を、第1及び第2のD M D 5 0及び7 0が図4に示すような目的の駆動内容で駆動するようにP W M発生装置3 cに発生させる。

【0101】**[変形例2]**

更に、変形例2として、図7~図9に基づき、D M Dを制御する制御信号の波形生成処理の開始を遅らせて階調数の拡大処理を行う表示制御装置4について説明する。この表示制御装置4は、図1に示す投射型表示装置1における表示制御装置2に代えて適用されるものである。ここで、図7は、階調表示用の制御データの図示しないフレームメモリへの格納方法の一例を示す図であり、図8は、表示制御装置4のハードウェア構成を示す図であり、図9は、P W M発生装置4 cの詳細構成及びP W M発生装置4 cにおける発生波形の一例を示す図である。

40

【0102】

表示制御装置4は、図8に示すように、外部からの情報の取得及び各構成要素への各種データの伝送を行うインターフェース回路4 aと、外部から取得したH D R画像データに

50

対して階調表示処理を行うために必要な補正処理を行う画像処理回路4bと、HDR画像の階調表示に必要なパルス幅の制御信号を発生すると共に、制御信号の遅延制御を行うPWM発生装置4cと、各構成要素に供給される信号の各種タイミングを制御するタイミングコントロール4dと、制御信号に応じて第1のDMD50のマイクロミラーを駆動するミラーデバイス駆動回路4eと、制御信号に応じて第2のDMD70のマイクロミラーを駆動するミラーデバイス駆動回路4fと、を含んだ構成となっている。

【0103】

ここで、第1及び第2のDMD50及び70の解像度をそれぞれ縦4×横4とした場合に、HDR画像の階調データは、図7に示すような内容でフレームメモリに格納される。つまり、図7(a)が、階調データのあるビット(ここでは、該当ビット位置2)に対応した1フレームにおける一画面分の階調データとなり、図7(c)がHDR画像の一画素を階調表示するのに必要な階調データとなり、図7(b)が一つのHDR画像を階調表示するのに必要な階調データとなる。これら階調データの格納位置は、HDR画像の画素と一対一に対応している。また、表示制御部4においては、第1及び第2のDMD50及び70におけるマイクロミラーの駆動制御は図7(a)に示すように、一画面単位で行われる。6ビットの階調数のHDR画像であれば、上位3ビット及び下位3ビットに対応した6画面に対して各画面毎に順番に上記した制御信号を生成する。ミラーデバイス駆動回路4e及び4fは、各画面毎の制御信号に応じて各画面毎に対応するマイクロミラーを同時に駆動する。

10

【0104】

更に、PWM発生装置4cは、図9(a)に示すように、PWM発生回路410及び420の制御信号波形の発生タイミングを制御するPWM発生制御回路400と、PWM発生制御回路400の制御によってミラーデバイス駆動回路4e用の制御信号波形を発生するPWM発生回路410と、PWM発生制御回路400の制御によってミラーデバイス駆動回路4f用の制御信号波形を発生するPWM発生回路420と、を含んだ構成となっている。

20

【0105】

以下、表示制御装置4の具体的な動作を説明する。

外部から入力されるHDR画像データは、インターフェース回路4aを介して画像処理回路4bに伝送される。画像処理回路4bにおいては、HDR画像データから各画素の制御値を抽出し、これら抽出した制御値を正規化等により補正して階調表示処理に対応したデータに変換し制御データを生成する。生成された制御データはPWM発生装置4cに伝送される。PWM発生装置4cは、画像処理回路4bからの制御データに基づき、入力されたHDR画像の階調表示に必要なパルス幅の制御信号を発生する。ここで、所定階調数(例えば、255)以下のHDR画像データが入力された場合は、PWM発生装置4cは、PWM発生制御回路400によって、階調数の各ビットに対応した一画面分のパルス幅の制御信号を、PWM発生回路410及び420において同じタイミングで発生させ、これら発生した制御信号をそれぞれミラーデバイス駆動回路4e及び4fに時分割で入力する。

30

【0106】

ミラーデバイス駆動回路4e及び4fは、PWM発生装置4cからの制御信号を取得すると同期したタイミングで第1のDMD50及び第2のDMD70を駆動して各々のマイクロミラーの反射方向を制御する。このように、第1のDMD50及び第2のDMD70の各マイクロミラーの反射方向を時分割に制御して、投影用レンズ100への光の累積伝達時間を制御することによりHDR画像の階調表示を行う。

40

【0107】

一方、所定階調数より大きい階調数のHDR画像データが入力された場合は、画像処理回路4bにおいて、所定階調数を越えた分の追加ビット数を求める。更に、画像処理回路4bは、PWM発生装置4cが、階調データのビット列における前記追加ビット数分の下位ビットに対して最小のパルス幅の制御信号(以下、特定制御信号と称す)を発生し、こ

50

れ以外のビットに対しては、各ビットに対応するパルス幅の制御信号を発生するように制御データを生成する。この制御データは、P W M発生装置4 cに入力され、ここで、制御データに応じた制御信号を発生し、ミラーデバイス駆動回路4 e及び4 fにそれぞれ入力する。ここで、P W M発生装置4 cは、制御信号の発生時において、P W M発生制御回路4 0 0によって、P W M発生回路4 1 0及び4 2 0における特定制御信号の発生タイミングを制御する。このタイミング制御は、発生する特定制御信号の数に基づいて行われ、P W M発生回路4 1 0で特定制御信号を発生するタイミングよりも、例えば、上記式(1)を用いて算出される遅延時間だけ遅らせたタイミングでP W M発生回路4 2 0に特定制御信号を発生させる。つまり、図9(b)に示すように、P W M発生回路4 2 0は、P W M発生制御回路4 0 0の制御に応じて特定制御信号の発生開始時間を遅延させる。従って、ミラーデバイス駆動回路4 fには、P W M発生回路4 2 0において遅延された特定制御信号が入力されることとなる。ミラーデバイス駆動回路4 e及び4 fは、上記追加ビット数分の特定制御信号に従い、第1のD M D 5 0を駆動するタイミングよりも所定時間遅延させて第2のD M D 7 0を駆動する。つまり、第2のD M D 7 0の駆動を遅延させることにより、第1のD M D 5 0の光の伝達時間と、第2のD M D 7 0の光の伝達時間とにおける一部両者が重なる時間だけ目的位置に光を伝達する。従って、追加分の各ビットに対応する時間だけ光が投影用レンズ1 0 0に伝達されるように、各々の遅延時間を調整することで、追加分のビットに対応した光の伝達時間を制御することができる。但し、遅延時間は追加分の各制御信号毎にそれぞれ異なる時間にし、且つ、各制御信号のパルス幅より短い時間にする必要がある。このように、第1のD M D 5 0及び第2のD M D 7 0の各マイクロミラーの反射方向を時分割に制御して、投影用レンズ1 0 0への光の累積伝達時間を制御することによりH D R画像の階調表示を行うと共に、特定制御信号を追加し且つ当該特定制御信号のミラーデバイス駆動回路4 fへの供給を、ミラーデバイス駆動回路4 eに対して供給するタイミングよりも各信号毎に所定時間遅延させることで第2のD M D 7 0を遅延制御し表示可能な階調数を拡大する。

10

20

【0108】

なお、本変形例2においては、上記変形例1と同様に、図4に示す駆動内容と直結した制御信号を発生して、第1及び第2のD M D 5 0及び7 0を駆動するような構成としたが、これに限らず、ミラーデバイス駆動回路4 e及び4 fの駆動方式に応じて図4に示すような制御信号とは異なる制御信号によって第1及び第2のD M D 5 0及び7 0を駆動する構成としても良い。

30

【0109】

[変形例3]

次に、投射型表示装置の光変調素子として、反射型液晶ライトバルブを用いた場合について説明する。

図10は、第1光変調素子及び第2光変調素子に反射型液晶ライトバルブを用いた単板式の投射型表示装置6の主たる光学構成を示す図である。なお、図1に示した構成要素と同一の構成要素については、同一の符号を付して説明を省略する。

投射型表示装置6は、図10に示すように、光源1 0、カラーフィルタ3 0、第1反射型液晶ライトバルブ2 1 0、第2反射型液晶ライトバルブ2 2 0、第1偏光ビームスプリッター2 3 0、第2偏光ビームスプリッター2 4 0、投影用レンズ1 0 0等を含み、これらを光学的に直列に配置した構成となっている。

40

第1反射型液晶ライトバルブ2 1 0及び第2反射型液晶ライトバルブ2 2 0は、ともにデジタル駆動タイプの液晶ライトバルブである。第1偏光ビームスプリッター2 3 0及び第2偏光ビームスプリッター2 4 0は、複屈折性の結晶によって光線束を二つに分離する光学素子であって、P偏光を透過するがS偏光を反射するものである。

そして、光源1 0から照射された白色光は、偏光変換素子1 5を通過することによりP偏光となり、集光レンズ2 0、カラーフィルタ3 0、集光レンズ4 0を通過して、第1偏光ビームスプリッター2 3 0に向けて射出される。

第1偏光ビームスプリッター2 3 0に入射した光は、P偏光であるため第1偏光ビーム

50

スプリッター 230 を透過（直進）して、 / 4 板 250 を経て第 1 反射型液晶ライトバルブ 210 に入射する。そして、第 1 反射型液晶ライトバルブ 210 に入射した光は、変調を受けて反射して、再び / 4 板 250 を経て第 1 偏光ビームスプリッター 230 に入射する。

再び第 1 偏光ビームスプリッター 230 に入射した光は、S 偏光となっているため第 1 偏光ビームスプリッター 230 で反射して、リレーレンズ 270 に入射する。リレーレンズ 270 は、テレセントリック性を有しており、第 1 反射型液晶ライトバルブ 210 上で変調を受けた像は、出射側に正確に結像する。そして、リレーレンズ 270 からの光は、集光レンズ 60 を通過して、第 2 偏光ビームスプリッター 240 に向けて射出される。

第 2 偏光ビームスプリッター 240 に入射した光は、S 偏光であるため第 2 偏光ビームスプリッター 240 で反射して、 / 4 板 260 を経て第 2 反射型液晶ライトバルブ 220 に入射する。そして、第 2 反射型液晶ライトバルブ 220 に入射した光は、変調を受けて反射して、再び / 4 板 260 を経て第 2 偏光ビームスプリッター 240 に入射する。入射した光は、P 偏光となっているので、第 2 偏光ビームスプリッター 240 を透過（直進）する。

そして、2 つの反射型液晶ライトバルブ 210, 220 で変調を受けた P 偏光は、投射レンズ 100 を経てスクリーン 110 に投射される。

上述したように、2 つの反射型液晶ライトバルブ 210, 220 は、デジタル駆動されるため、通常は輝度が下がるだけで、コントラストは変わらない。そのため、2 つの反射型液晶ライトバルブ 210, 220 を駆動する PWM 制御信号のタイミングをずらすことにより、諧調数を増やし、コントラストを大幅に増加させることが可能になる。各色毎に 2 つの変調素子で変調されるため、各画素の演算は簡単になる。

【0110】

[変形例 4]

図 11 は、第 1 光変調素子に DMD を、第 2 光変調素子に反射型液晶ライトバルブを用いた単板式の投射型表示装置 7 の主たる光学構成を示す図である。なお、図 1 及び図 10 に示した構成要素と同一の構成要素については、同一の符号を付して説明を省略する。

投射型表示装置 7 は、図 11 に示すように、光源 10、カラーフィルタ 30、DMD 50、反射型液晶ライトバルブ 220、偏光ビームスプリッター 240、投影用レンズ 100 等を含み、これらを光学的に直列に配置した構成となっている。

そして、光源 10 から照射された白色光は、偏光変換素子 15 を通過することにより P 偏光となり、集光レンズ 20、カラーフィルタ 30、集光レンズ 40 を通過して、DMD 50 に向けて射出される。DMD において変調を受けた P 偏光は、リレーレンズ 270 に入射し、集光レンズ 60 を通過して、偏光ビームスプリッター 240 に向けて射出される。

偏光ビームスプリッター 240 に入射した光は、P 偏光であるため偏光ビームスプリッター 240 を透過（直進）し、 / 4 板 260 を経て反射型液晶ライトバルブ 220 に入射する。そして、反射型液晶ライトバルブ 220 に入射した光は、変調を受けて反射して、再び / 4 板 260 を経て偏光ビームスプリッター 240 に入射する。入射した光は、S 偏光となっているため、偏光ビームスプリッター 240 で反射して射出される。

そして、DMD 50 及び反射型液晶ライトバルブ 220 で変調を受けた S 偏光は、投射レンズ 100 を経てスクリーン 110 に投射される。

【0111】

[変形例 5]

図 12 は、第 1 光変調素子及び第 2 光変調素子に反射型液晶ライトバルブを用いた 3 板式の投射型表示装置 8 の主たる光学構成を示す図である。なお、図 1, 図 10 及び図 11 に示した構成要素と同一の構成要素については、同一の符号を付して説明を省略する。

投射型表示装置 8 は、図 12 に示すように、光源 10、第 1 反射型液晶ライトバルブ 210、第 2 反射型液晶ライトバルブ 220 r, 220 g, 220 b、第 1 偏光ビームスプリッター 230、第 2 偏光ビームスプリッター 240 r, 240 g, 240 b、第 1 ダイ

10

20

30

40

50

クロックミラー 310、第2ダイクロックミラー 320、色合成プリズム 330、投影用レンズ 100等を含む構成となっている。カラーフィルタ 30を用いていないので、光の利用効率を上げることができる。

第1ダイクロックミラー 310及び第2ダイクロックミラー 320は、屈折率のそれぞれ異なる誘電体の多層膜により、2つ以上の波長域の光を分離するものである。色合成プリズム 330は、赤色、緑色及び青色の光を合成するものである。

そして、光源 10から照射された白色光は、偏光変換素子 15を通過することによりP偏光となり、集光レンズ 20、集光レンズ 40を通過して、第1偏光ビームスプリッター 230に向けて射出される。

第1偏光ビームスプリッター 230に入射した光は、P偏光であるため第1偏光ビームスプリッター 230を透過（直進）して、 $\lambda/4$ 板 250を経て第1反射型液晶ライトバルブ 210に入射する。そして、第1反射型液晶ライトバルブ 210に入射した光は、変調を受けて反射して、再び $\lambda/4$ 板 250を経て第1偏光ビームスプリッター 230に入射する。 10

再び第1偏光ビームスプリッター 230に入射した光は、S偏光となっているため第1偏光ビームスプリッター 230で反射して、リレーレンズ 270に入射し、第1ダイクロックミラー 310に向けて射出される。

第1ダイクロックミラー 310に入射した光は、青色とそれ以外（赤色及び緑色）の光に分離、反射される。

青色光は、ミラー 340で反射した後に集光レンズ 60を通過して、第2偏光ビームスプリッター 240bに入射する。そして、S偏光であるため第2偏光ビームスプリッター 240bで反射し、 $\lambda/4$ 板 260を経て第2反射型液晶ライトバルブ 220bに入射する。そして、第2反射型液晶ライトバルブ 220bに入射した青色光は、変調を受けて反射して、再び $\lambda/4$ 板 260を経て第2偏光ビームスプリッター 240bに入射する。入射した青色光は、P偏光となっているため、第2偏光ビームスプリッター 240bを透過して射出する。 20

一方、赤色及び緑色の光は、ミラー 340で反射した後に集光レンズ 60を通過して、第2ダイクロックミラー 320に入射し、赤色光と緑色光に分離、反射し、それぞれ第2偏光ビームスプリッター 240r、240gに入射する。そして、青色光と同様に、第2反射型液晶ライトバルブ 220r、220gにおいて変調されて、またP偏光となって第2偏光ビームスプリッター 240r、240gを透過して射出する。 30

そして、第1反射型液晶ライトバルブ 210、第2反射型液晶ライトバルブ 220r、220g、220bで変調を受けたそれぞれのP偏光は、色合成プリズム 330に入射し、合成された後に、投影レンズ 100を経てスクリーン 110に投射される。

【0112】

[変形例6]

図13は、第1光変調素子にDMDを、第2光変調素子に反射型液晶ライトバルブを用いた3板方式の投射型表示装置9の主たる光学構成を示す図である。なお、図1、図10～図12に示した構成要素と同一の構成要素については、同一の符号を付して説明を省略する。 40

投射型表示装置9は、図13に示すように、光源10、DMD50、反射型液晶ライトバルブ 220r、220g、220b、偏光ビームスプリッター 240r、240g、240b、第1ダイクロックミラー 310、第2ダイクロックミラー 320、色合成プリズム 330、投影用レンズ 100等を含む構成となっている。カラーフィルタ 30を用いていないので、光の利用効率を上げることができる。

そして、光源10から照射された白色光は、偏光変換素子 15を通過することによりP偏光となり、集光レンズ 20、 $\lambda/2$ 板 350を通過してS偏光となってDMD50に向けて射出される。DMD50において変調を受けたS偏光は、リレーレンズ 270に入射し、集光レンズ 60を通過して、第1ダイクロックミラー 310に向けて射出される。

第1ダイクロックミラー 310に入射した光は、青色とそれ以外（赤色及び緑色）の光 50

に分離、反射される。

青色光は、ミラー340で反射した後に集光レンズ60を通過して、第2偏光ビームスプリッター240bに入射する。そして、S偏光であるため第2偏光ビームスプリッター240bで反射し、/4板260を経て第2反射型液晶ライトバルブ220bに入射する。そして、第2反射型液晶ライトバルブ220bに入射した青色光は、変調を受けて反射して、再び/4板260を経て第2偏光ビームスプリッター240bに入射する。入射した青色光は、P偏光となっているため、第2偏光ビームスプリッター240bを透過して射出する。

一方、赤色及び緑色の光は、ミラー340で反射した後に集光レンズ60を通過して、第2ダイクロックミラー320に入射し、赤色光と緑色光に分離、反射し、それぞれ第2偏光ビームスプリッター240r, 240gに入射する。そして、青色光と同様に、第2反射型液晶ライトバルブ220r, 220gにおいて変調されて、またP偏光となって第2偏光ビームスプリッター240r, 240gから射出する。

そして、DMD50、反射型液晶ライトバルブ220r, 220g, 220bで変調を受けたそれぞれのP偏光は、色合成プリズム330に入射し、合成された後に、投射レンズ100を経てスクリーン110に投射される。

【0113】

上記実施の形態において、第1のDMD50(第1反射型液晶ライトバルブ210)及び第2のDMD70(第2反射型液晶ライトバルブ220)は、発明1、2、6、7、9、11~14、18、19、23、24、28、29、33及び34のいずれか1の光伝達素子に対応している。

また、上記実施の形態において、制御プログラムによって生成された波形情報及び当該波形情報に応じたミラーデバイス駆動回路2b及び3bによる制御信号の生成及び第1のDMD50(第1反射型液晶ライトバルブ210)及び第2のDMD70(第2反射型液晶ライトバルブ220)の同期駆動制御処理は、発明2、3、6、7、14、15及び18のいずれか1の制御信号供給手段に対応している。

【0114】

また、上記実施の形態において、制御プログラムによって生成された波形情報及び当該波形情報に応じてミラーデバイス2cによって特定制御信号を第2のDMD70(第2反射型液晶ライトバルブ220)に遅延供給して駆動制御する処理は、発明1~3、7、10、13~15、19及び22のいずれか1の信号遅延手段に対応する。

また、上記実施の形態において、PWM発生装置3c及びミラーデバイス駆動回路3g及び3hによって第1のDMD50(第1反射型液晶ライトバルブ210)及び第2のDMD70(第2反射型液晶ライトバルブ220)を同期駆動制御する処理は、発明2、3、6、7、14、15及び18のいずれか1の制御信号供給手段に対応している。

【0115】

また、上記実施の形態において、PWM発生装置3c、制御部3d、信号遅延部3e及びミラーデバイス駆動回路3g及び3hによって、特定制御信号を第2のDMD70(第2反射型液晶ライトバルブ220)に遅延供給して駆動制御する処理は、発明1~3、7、10、13~15、19及び22のいずれか1の信号遅延手段に対応する。

また、上記実施の形態において、PWM発生装置4c及びミラーデバイス駆動回路4e及び4fによって第1のDMD50(第1反射型液晶ライトバルブ210)及び第2のDMD70(第2反射型液晶ライトバルブ220)を同期駆動制御する処理は、発明2、4、6、7、14、16及び18のいずれか1の制御信号供給手段に対応している。

【0116】

また、上記実施の形態において、PWM発生装置4c及びミラーデバイス駆動回路4e及び4fによって、特定制御信号を第2のDMD70(第2反射型液晶ライトバルブ220)に遅延供給して駆動制御する処理は、発明1、2、4、7、10、13、14、16、19及び22のいずれか1の信号遅延手段に対応する。

なお、上記実施の形態では、光変調素子としてDMD又は反射型液晶ライトバルブを用

10

20

30

40

50

いたが、これに限らず、透過型液晶ライトバルブ等の光変調素子を用いることもできる。

【0117】

また、上記実施の形態において、入力されたHDR画像が所定の階調数以上であるか否かを、プログラムやハードウェアによって判断するようにしているが、これに限らず、予め決められた階調数に合わせて固定的に処理を行うようにして、判断部を設けない構成としても良い。

また、上記実施の形態において、図5のフローチャートに示す処理を実行するにあたっては、ROM2eにあらかじめ格納されている制御プログラムを実行する場合について説明したが、これに限らず、これらの手順を示したプログラムが記憶された記憶媒体から、そのプログラムをRAM2fに読み込んで実行するようにしてもよい。

10

【0118】

なお、記憶媒体とは、RAM、ROM等の半導体記憶媒体、FD、HD等の磁気記憶型記憶媒体、CD、CDV、LD、DVD等の光学的読取方式記憶媒体、MO等の磁気記憶型/光学的読取方式記憶媒体であって、電子的、磁氣的、光学的等の読み取り方法のいかににかかわらず、コンピュータで読み取り可能な記憶媒体であれば、あらゆる記憶媒体を含むものである。

【図面の簡単な説明】

【0119】

【図1】本発明に係る投射型表示装置1の主たる光学構成を示す図である。

【図2】表示制御装置2のハードウェア構成を示すブロック図である。

20

【図3】表示制御に用いる基本波形を示す図である。

【図4】HDR画像の階調数拡大のための駆動制御波形の一例を示す図である。

【図5】波形情報生成処理を示すフローチャートである。

【図6】表示制御装置3のハードウェア構成を示すブロック図である。

【図7】階調表示用の制御データのフレームメモリへの格納方法の一例を示す図である。

【図8】表示制御装置4のハードウェア構成を示す図である。

【図9】PWM発生装置4cの詳細構成及びPWM発生装置4cの発生波形の一例を示す図である。

【図10】本発明に係る投射型表示装置6の主たる光学構成を示す図である。

【図11】本発明に係る投射型表示装置7の主たる光学構成を示す図である。

30

【図12】本発明に係る投射型表示装置8主たる光学構成を示す図である。

【図13】本発明に係る投射型表示装置9主たる光学構成を示す図である。

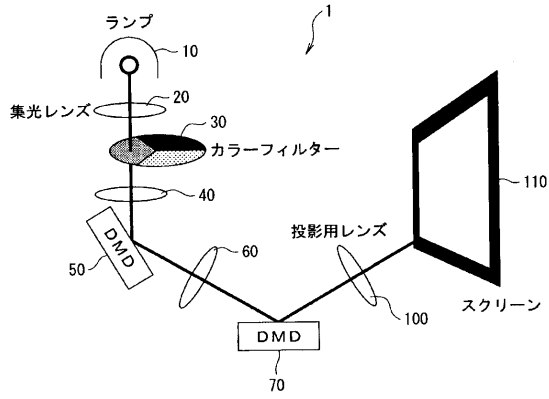
【符号の説明】

【0120】

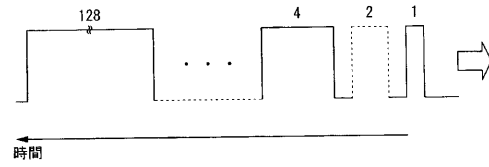
1, 6, 7, 8, 9 ... 投射型表示装置、 2, 3, 4 ... 表示制御装置、 2a, 3a, 4a ... インターフェース回路、 2b, 2c, 3g, 3h, 4e, 4f ... ミラーデバイス駆動回路、 2d ... CPU、 2e ... ROM、 2f ... RAM、 3b, 4b ... 画像処理回路、 3c, 4c ... PWM発生装置、 3d ... 制御部、 3e ... 信号遅延部、 3f, 4d ... タイミングコントロール部、 10 ... 光源、 30 ... カラーフィルタ、 40, 60 ... 集光レンズ、 50 ... 第1のDMD、 70 ... 第2のDMD、 100 ... 投影用レンズ、 110 ... スクリーン、 210 ... 第1反射型液晶ライトバルブ、 220 ... 第2反射型液晶ライトバルブ、 400 ... PWM発生制御回路、 410, 420 ... PWM発生回路

40

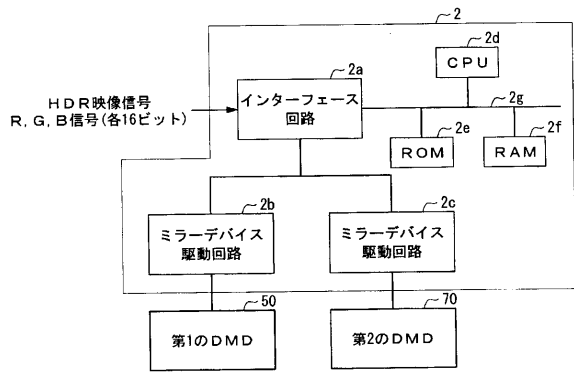
【図1】



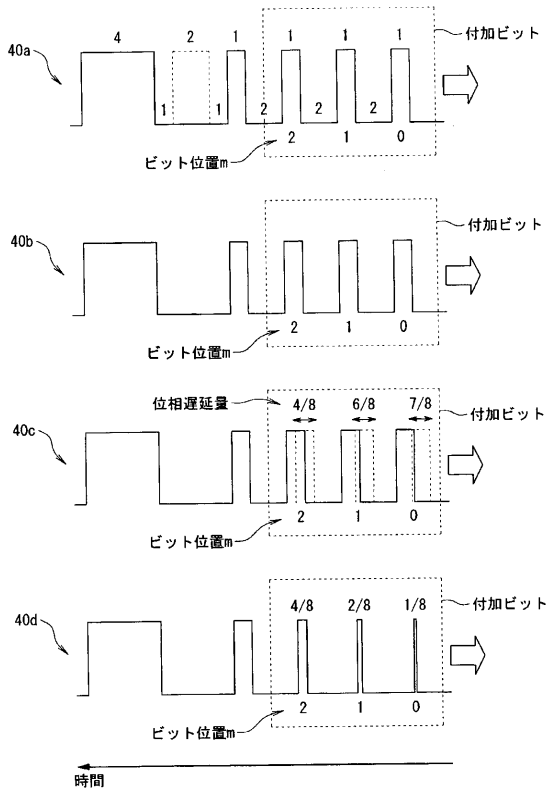
【図3】



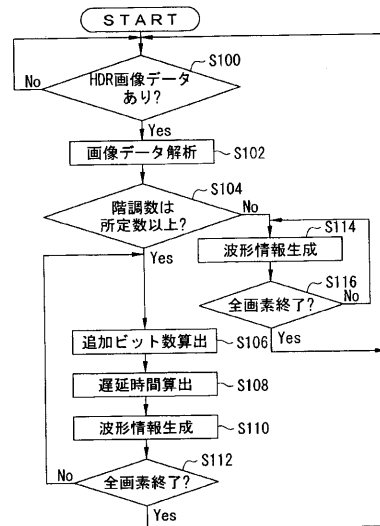
【図2】



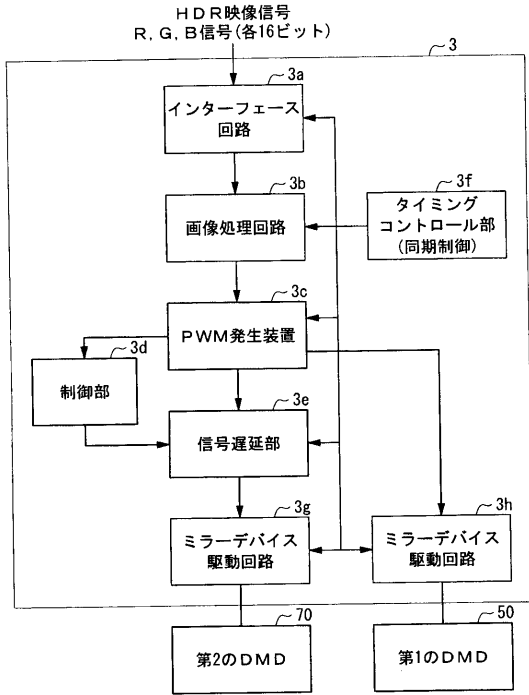
【図4】



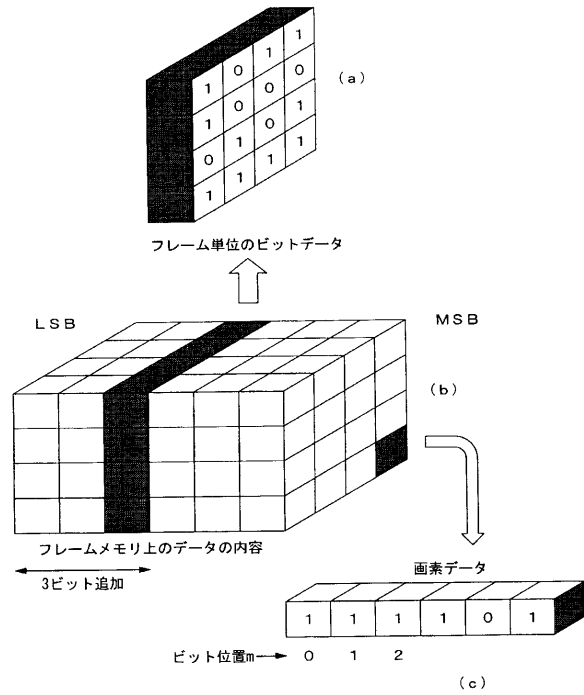
【図5】



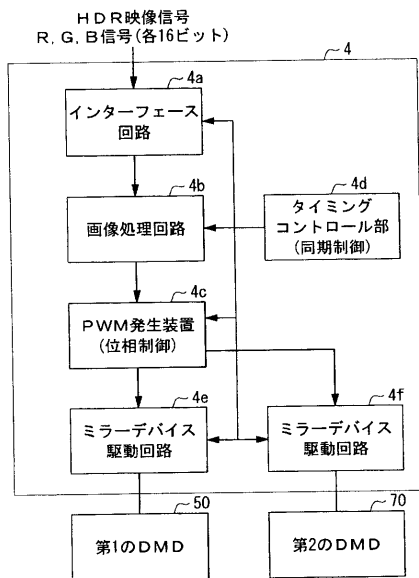
【 図 6 】



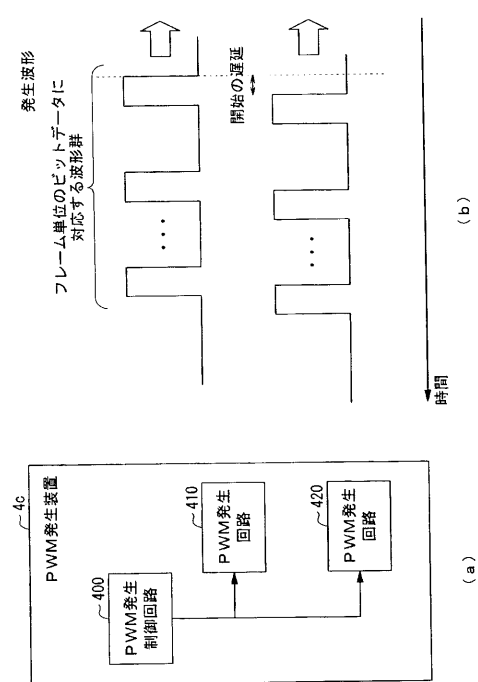
【 図 7 】



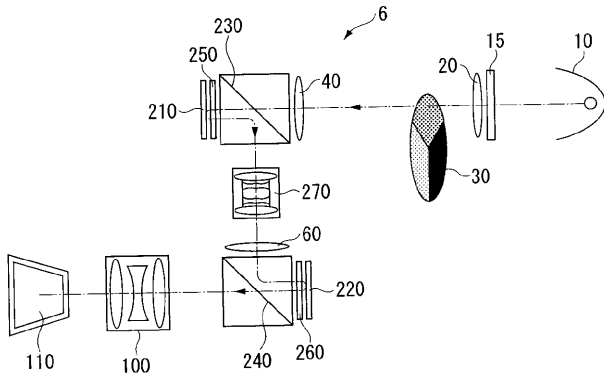
【 図 8 】



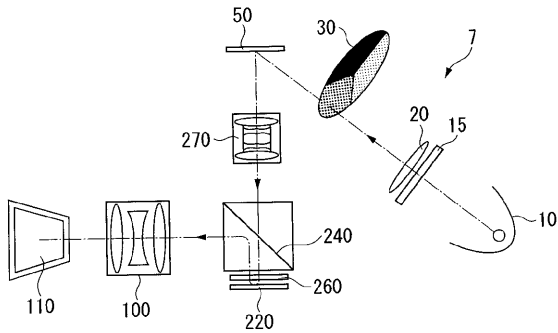
【 図 9 】



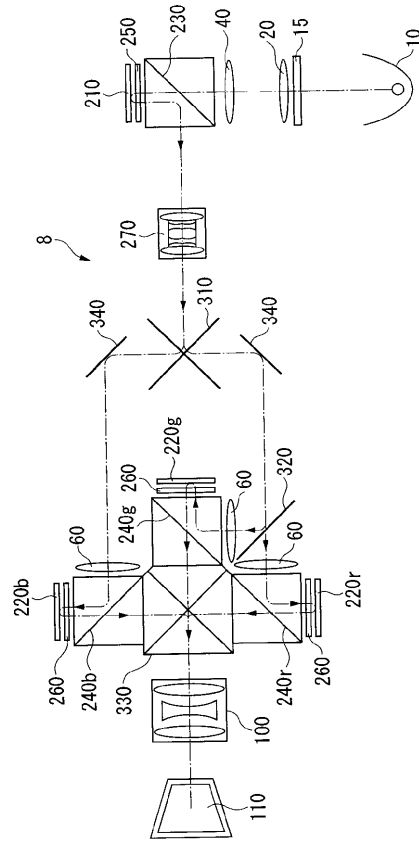
【 図 1 0 】



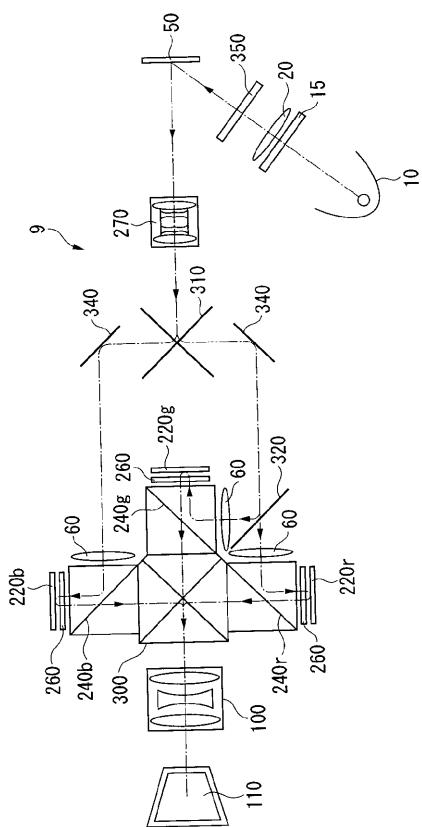
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)

G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/20	6 8 0 C
G 0 9 G	3/20	6 8 0 E

(72)発明者 内山 正一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 新田 隆志

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H041 AA14 AA18 AB14 AZ05

5C080 AA18 BB05 BB08 CC03 DD03 EE29 EE30 FF09 JJ02 JJ04

JJ06 JJ07