



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201401311 A

(43)公開日：中華民國 103 (2014) 年 01 月 01 日

(21)申請案號：101123233

(22)申請日：中華民國 101 (2012) 年 06 月 28 日

(51)Int. Cl.：

H01G4/26 (2006.01)

H05K1/18 (2006.01)

(71)申請人：鴻海精密工業股份有限公司 (中華民國) HON HAI PRECISION INDUSTRY CO., LTD. (TW)

新北市土城區自由街 2 號

(72)發明人：賴盈佐 LAI, YING TSO (TW)；蘇曉芸 SU, HSIAO YUN (TW)

申請實體審查：有 申請專利範圍項數：10 項 圖式數：6 共 23 頁

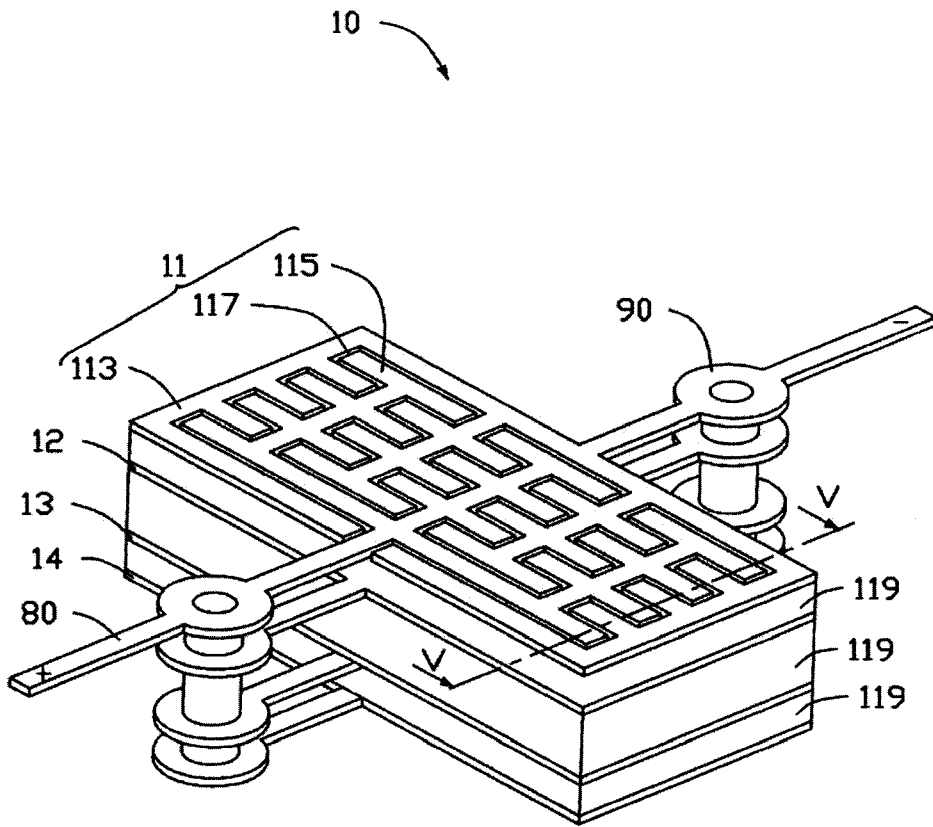
(54)名稱

電容及具有該電容的多層電路板

CAPACITANCE AND MULTILAYER PCB WITH THE CAPACITANCE

(57)摘要

一種電容及具有電容的多層電路板，電容包括第一電極層、第二電極層及挾設於第一電極層、第二電極層之間的介電層，每一第一電極層、第二電極層分別包括正極連接端與負極連接端，二正極連接端電連接，二負極連接端電連接，第一電極層包括第一正極部、第一負極部及挾設於第一正極部與第一負極部之間的介電層，第二電極層包括第二正極部、第二負極部及挾設於第二正極部與第二負極部之間的介電層，第一正極部與第二負極部於第一電極層與第二電極層的層疊方向上對位設置，第二正極部與第一負極部於第一電極層與第二電極層的層疊方向上對位設置。



- 10：電容
- 11：第一電極層
- 12：第二電極層
- 13：第三電極層
- 14：第四電極層
- 80：正極連接端
- 90：負極連接端
- 113：第一負極部
- 115：第一正極部
- 117：介電層
- 119：介電層



發明專利說明書

※記號部分請勿填寫

※申請案號：101123233

※IPC分類：

H01G 4/26
H05K 1/18

※申請日：101.06.28

一、發明名稱：

電容及具有該電容的多層電路板

CAPACITANCE AND MULTILAYER PCB WITH THE CAPACITANCE

二、中文發明摘要：

一種電容及具有電容的多層電路板，電容包括第一電極層、第二電極層及挾設於第一電極層、第二電極層之間的介電層，每一第一電極層、第二電極層分別包括正極連接端與負極連接端，二正極連接端電連接，二負極連接端電連接，第一電極層包括第一正極部、第一負極部及挾設於第一正極部與第一負極部之間的介電層，第二電極層包括第二正極部、第二負極部及挾設於第二正極部與第二負極部之間的介電層，第一正極部與第二負極部於第一電極層與第二電極層的層疊方向上對位設置，第二正極部與第一負極部於第一電極層與第二電極層的層疊方向上對位設置。

三、英文發明摘要：

The present invention provides a capacitance and a multilayer PCB having the capacitance. The capacitance includes a first electrode layer, a second electrode layer and an insulated layer sandwiched between the first electrode layer and the second electrode layer. Each first electrode layer and second electrode layer includes an anode and a cathode. The two anodes electrically connect with each other. The two cathodes electrically connect with each other. The first electrode layer includes a first anode part, a first cathode part and a dielectric layer sandwiched between the first anode part and the first cathode part. The second electrode layer includes a second anode part, a

201401311

second cathode part and a dielectric layer sandwiched between the second anode part and the second cathode part. The first anode part and the second cathode part is disposed opposite corresponding to each other along a direction that the first electrode layer and second electrode layer sandwiched by. The second anode part and the first cathode part is disposed opposite corresponding to each other along a direction that the first electrode layer and second electrode layer sandwiched by.

四、指定代表圖：

(一)本案指定代表圖為：圖(1)

(二)本代表圖之元件符號簡單說明：

電容：10

介電層：119

第一電極層：11

第二電極層：12

第三電極層：13

第四電極層：14

正極連接端：80

負極連接端：90

第一正極部：115

第一負極部：113

介電層：117

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明涉及一種電容及具有該電容的多層電路板。

【先前技術】

[0002] 電容被大量應用於各種電子產品當中，以滿足電子產品的不同操作頻段以及功能的需求。電容一般由兩片相對設置的金屬極板組成，其電容量與二金屬極板的耦合面積成正比，與二金屬極板之間的介電層厚度成反比。因此，要獲得較大電容量時，可藉由增加二金屬極板大小或者減小二金屬極板之間的介電層厚度的手段來實現。然，上述兩種手段中前者需要增加額外的平面面積，當此電容成形於電路板上時，會額外地增加電路板上的佈線面積；後者則影響該層電路板上的其他信號線的阻抗匹配。

【發明內容】

[0003] 有鑒於此，有必要提供一種在不增加電容整體尺寸的前提下容量較大的電容。

[0004] 另，還有必要提供一種具有上述電容的多層電路板。

[0005] 一種電容，其包括至少兩個層疊設置的電極層及夾設於相鄰電極層之間的介電層，其中，每一電極層包括正極連接端與負極連接端，每一電極層的正極連接端相互連接，每一電極層的負極連接端相互連接，該每一電極層包括正極部、負極部及夾設於該正極部與負極部之間的介電層，該正極部包括第一耦合部，該負極部包括第二耦合部，該第一耦合部與該第二耦合部平行設置，該第

一耦合部沿長度方向的一側向該第二耦合部延伸出呈梳妝排列的第一主部，相對的另一側與該正極連接端相連；該第二耦合部沿長度方向的一側向該第一耦合部延伸出呈梳妝排列的第二主部，相對的另一側與該負極連接端相連；該第一主部與第二主部交錯排列，該第一主部沿延伸方向的側邊延伸出平行於第一耦合部的至少二個第一支部；該第二主部沿延伸方向的側邊延伸出平行於第二耦合部的至少二個第二支部，至少二個第一支部與至少二個第二支部交錯排列；該介電層將同一電極層上的該第一支部與第二支部之間、第一主部與第二主部之間間隔，一個電極層上的正極部與相鄰的電極層上的負極部於層疊方向上對位設置。

[0006] 一種多層電路板，其包括頂層、底層以及夾設於該頂層與底層之間的電容，其中，該電容包括至少兩個層疊設置的電極層及夾設於相鄰電極層之間的介電層，其中，每一電極層包括正極連接端與負極連接端，每一電極層的正極連接端相互連接，每一電極層的負極連接端相互連接，該每一電極層包括正極部、負極部及夾設於該正極部與負極部之間的介電層，該正極部包括第一耦合部，該負極部包括第二耦合部，該第一耦合部與該第二耦合部平行設置，該第一耦合部沿長度方向的一側向該第二耦合部延伸出呈梳妝排列的第一主部，相對的另一側與該正極連接端相連；該第二耦合部沿長度方向的一側向該第一耦合部延伸出呈梳妝排列的第二主部，相對的另一側與該負極連接端相連；該第一主部與第二主部交

錯排列，該第一主部沿延伸方向的側邊延伸出平行於第一耦合部的至少二個第一支部；該第二主部沿延伸方向的側邊延伸出平行於第二耦合部的至少二個第二支部，至少二個第一支部與至少二個第二支部交錯排列；該介電層將同一電極層上的該第一支部與第二支部之間、第一主部與第二主部之間間隔，一個電極層上的正極部與相鄰的電極層上的負極部於層疊方向上對位設置。

[0007] 相較習知技術，同一電極層上具有正極部與負極部，是以，在原相鄰的二電極層之間的介電層的厚度保持不變及電容的平面面積不變，即電容的整體尺寸不變的同時，位於同一電極層上的正極部與負極部之間形成電容，使該電容的耦合面積大大增大，相應增加該電容的容量。

【實施方式】

[0008] 請參閱圖1至圖3，電容10包括至少兩層相互間隔且層疊設置的電極層以及夾設於兩電極層之間的至少一層介電層119。本實施方式中，以具有四層電極層的電容10為例進行說明。電容10包括依序層疊設置的第一電極層11、介電層119、第二電極層12、介電層119、第三電極層13、介電層119及第四電極層14。每一該第一電極層11、第二電極層12、第三電極層13及第四電極層14均包括正極連接端80與負極連接端90。四個正極連接端80相互電連接作為電容10的正極，四負極連接端90相互電連接作為電容10的負極。本實施例中，該第一電極層11與第三電極層13的結構一致，該第二電極層12與第四電極層14的

結構一致。

[0009] 該第一電極層11包括第一正極部115、第一負極部113及挾設於該第一正極部115與第一負極部113之間的介電層117。該第一正極部115包括第一耦合部1153及至少一個第一分支部1154。該第一耦合部1153的沿長度方向的其中一側邊與該正極連接端80相連接，該至少一個第一分支部1154由第一耦合部1153的與該正極連接端80相連的相對一側邊延伸而出。當該第一分支部1154為多個時，該多個第一分支部1154呈疏狀設置。每一該第一分支部1154包括第一主部1156及第一支部1157。每一該第一主部1156由第一耦合部1153的側邊朝同一方向延伸而出，該第一主部1156的相對的兩側沿與第一耦合部1153長度方向平行延伸出若干該第一支部1157。該若干第一支部1157之間彼此平行。

[0010] 該第一負極部113包括第二耦合部1133及至少一個第二分支部1134。該第二耦合部1133可以與該第一耦合部1153平行設置。該第二耦合部1133的沿長度方向的其中一側邊與該負極連接端90相連接，該至少一個第二分支部1134由該第二耦合部1133的與該負極連接端90相連的相對一側邊延伸而出。當該第二分支部1134為多個時，該多個第二分支部1134呈疏狀設置。每一該第二分支部1134包括第二主部1136及第二支部1137。每一該第二主部1136由第二耦合部1133的側邊朝同一方向延伸而出，該第二主部1136的相對的兩側沿與第二耦合部1133長度方向平行延伸出若干該第二支部1137。該若干第二支部

1137之間彼此平行。多個該第二分支部1134中，位於第一電極層11邊緣的第二分支部1134向該第一電極層11內側延伸該第二支部1137，其中遠離該第二耦合部1133的第二分支部1137相對延伸，二延伸端部的距離略大於該正極連接端80的寬度。

[0011] 此外，將該第一耦合部1153及第一分支部1154對應設置在第二耦合部1133與第二分支部1134所圍成的空隙中。每一第一主部1156與第二主部1136相互間隔，交錯地同設置於同一第一電極層11上。每一第二支部1137與第一支部1157相互間隔，交錯地同設置於同一第一電極層11上。每一第二支部1137的自由端伸入相鄰設置的第二支部1157之間，該介電層117將該第一支部1157與第二支部1137之間、第一主部1156與第二主部1136之間間隔，以在同一電極層上的第一分支部1154與第二分支部1134之間形成電容。

[0012] 相應地，請參閱圖4與圖5。該第二電極層12包括第二正極部125、第二負極部123及挾設於該第二正極部125與第二負極部123之間的介電層127。該第二正極部125包括第三耦合部1253及至少一個第三分支部1254。每一該第三分支部1254包括第三主部1256及設置於該第三主部1256上的若干第三支部1257。該第二正極部125的第三耦合部1253及至少一個第三分支部1254，以及第三支部1254的第三主部1256與第三支部1257的結構與相互之間的關係與第一電極層11的該第一負極部113結構相同。該第三耦合部1253與該正極連接端80相連接。

[0013] 該第二負極部123包括第四耦合部1233及至少一個第四分支部1234。每一該第四分支部1234包括第四主部1236及設置於該第四主部1236上的若干第四支部1237。該第二負極部123的第四耦合部1233及至少一個第四分支部1234，以及第四分支部1234的第四主部1236與第四支部1237的結構與相互之間的關係與第一電極層11的該第一正極部115結構相同。該第四耦合部1233與該負極連接端90相連接。

[0014] 該第一電極層11與第二電極層12層疊設置時，該第一分支部1154與該第四分支部1234相對應且於層疊方向上彼此對位，該第二分支部1134與該第三分支部1254相對應且於層疊方向上彼此對位。該第一耦合部1153與第三耦合部1253相對應且於層疊方向上彼此對位，第二耦合部1133與第四耦合部1233相對應且於層疊方向上彼此對位。

[0015] 藉此，每一第一電極層11上的與正極連接端80電連接的第一分支部1154均被與負極連接端90電連接的第二分支部1134環繞。相同的，該第一電極層11上與負極連接端90電連接的第二分支部1134均被與正極連接端80電連接的第一分支部1154所環繞(參圖6所示)。是以，在所述介電層119的厚度保持不變及電容10的平面面積不變，即電容10的整體尺寸不變的同時，該第一電極層11上的與負極連接端90電連接的第二分支部1134不僅與第二電極層12上的第三分支部1254相耦合，而且同時還與同一第一電極層11上的第一分支部1154相耦合，使該電容10的耦

合面積大大增大，相應增加該電容10的容量。

[0016] 此外，位於同一第一電極層11上的介電層117很薄，對其所佔用的層間平面面積可以控制到很小，因此，介電層117所佔用的層間平面面積而影響對第一電極層11與第二電極層12之間的電容量可忽略不計。進一步地，由於第一電極層11上的第一耦合部1153與第二電極層12上的第三耦合部1253均連接於正極連接端80，二者彼此之間也無電容量產生，因此，也可對上述二者所佔用的層間平面面積控制到很小，以達到對電容量縮小的作用可忽略不計。

[0017] 請參閱圖6，多層電路板100還包括頂層30、底層50以及夾設於頂層30、底層50之間的該電容10。該電容10無需佔用所述頂層30以及底層50的佈線面積。

[0018] 該頂層30、底層50均為介電層，並藉由於其表面上佈設的線路實現信號的傳送、電能的傳輸或者設置於頂層30及底層50上的元件之間的電性連接等。

[0019] 綜上所述，本發明符合發明專利要件，爰依法提出專利申請。惟，以上所述者僅為本發明之較佳實施例，舉凡熟悉本案技藝之人士，在爰依本發明精神所作之等效修飾或變化，皆應涵蓋於以下之申請專利範圍內。

【圖式簡單說明】

[0020] 圖1是本發明電容的立體示意圖。

[0021] 圖2是圖1所示電容的第一電極層的立體分解圖。

[0022] 圖3是圖1所示電容的第一、第三電極層的平面示意圖。

[0023] 圖4是圖1所示電容的第二、第四電極層的平面示意圖。

[0024] 圖5是圖1中V-V處的剖視圖。

[0025] 圖6是具有圖1中電容的電路板的分解示意圖。

【主要元件符號說明】

[0026] 電容：10

[0027] 介電層：119

[0028] 第一電極層：11

[0029] 第二電極層：12

[0030] 第三電極層：13

[0031] 第四電極層：14

[0032] 正極連接端：80

[0033] 負極連接端：90

[0034] 第一正極部：115

[0035] 第一負極部：113

[0036] 介電層：117

[0037] 第一耦合部：1153

[0038] 第一支部：1154

[0039] 第一主部：1156

[0040] 第一支部：1157

[0041] 第二耦合部：1133

201401311

- [0042] 第二分支部：1134
- [0043] 第二主部：1136
- [0044] 第二支部：1137
- [0045] 第二正極部：125
- [0046] 第二負極部：123
- [0047] 第三耦合部：1253
- [0048] 第三分支部：1254
- [0049] 第三主部：1256
- [0050] 第三支部：1257
- [0051] 第四耦合部：1233
- [0052] 第四分支部：1234
- [0053] 第四主部：1236
- [0054] 第四支部：1237
- [0055] 電路板：100
- [0056] 頂層：30
- [0057] 底層：50

七、申請專利範圍：

1. 一種電容，其包括至少兩個層疊設置的電極層及夾設於相鄰電極層之間的介電層，其中，每一電極層包括正極連接端與負極連接端，每一電極層的正極連接端相互連接，每一電極層的負極連接端相互連接，該每一電極層包括正極部、負極部及夾設於該正極部與負極部之間的介電層，該正極部包括第一耦合部，該負極部包括第二耦合部，該第一耦合部與該第二耦合部平行設置，該第一耦合部沿長度方向的一側向該第二耦合部延伸出呈梳妝排列的第一主部，相對的另一側與該正極連接端相連；該第二耦合部沿長度方向的一側向該第一耦合部延伸出呈梳妝排列的第二主部，相對的另一側與該負極連接端相連；該第一主部與第二主部交錯排列，該第一主部沿延伸方向的側邊延伸出平行於第一耦合部的至少二個第一支部；該第二主部沿延伸方向的側邊延伸出平行於第二耦合部的至少二個第二支部，至少二個第一支部與至少二個第二支部交錯排列；該介電層將同一電極層上的該第一支部與第二支部之間、第一主部與第二主部之間間隔；一個電極層上的正極部與相鄰的電極層上的負極部於層疊方向上對位設置。
2. 如申請專利範圍第1項所述之電容，其中，位於第一電極層與第二電極層中位置的，該至少二第一支部是自該第一主部的相對兩側延伸而成，該至少二第二支部是自該第二主部的相對兩側延伸而成。
3. 如申請專利範圍第2項所述之電容，其中，位於同一電極層邊緣的二第二主部收容至少二第一支部於二第二主部之

間，該二第二主部向該所在的電極層的具有正極連接端的方向平行延伸該第二支部，其中遠離該第二耦合部的二第二支部相對延伸，二延伸端部的距離大於該正極連接端的寬度。

4. 如申請專利範圍第2項所述之電容，其中，位於同一電極層邊緣的二第一主部收容至少二第二支部於二第一主部之間，該二第一主部向該所在的電極層的具有負極連接端的方向平行延伸該第一支部，其中遠離該第一耦合部的二第一支部相對延伸，二延伸端部的距離大於該負極連接端的寬度。
5. 如申請專利範圍第3項所述之電容，其中，該至少二第一支部彼此平行，該至少二第二支部彼此平行。
6. 一種多層電路板，包括頂層、底層以及夾設於該頂層與底層之間的電容，其中，該電容包括其包括至少兩個層疊設置的電極層及夾設於相鄰電極層之間的介電層，其中，每一電極層包括正極連接端與負極連接端，每一電極層的正極連接端相互連接，每一電極層的負極連接端相互連接，該每一電極層包括正極部、負極部及夾設於該正極部與負極部之間的介電層，該正極部包括第一耦合部，該負極部包括第二耦合部，該第一耦合部與該第二耦合部平行設置，該第一耦合部沿長度方向的一側向該第二耦合部延伸出呈梳妝排列的第一主部，相對的另一側與該正極連接端相連；該第二耦合部沿長度方向的一側向該第一耦合部延伸出呈梳妝排列的第二主部，相對的另一側與該負極連接端相連；該第一主部與第二主部交錯排列，該第一主部沿延伸方向的側邊延伸出平行於第一耦合部的至少二個第一支

部；該第二主部沿延伸方向的側邊延伸出平行於第二耦合部的至少二個第二支部，至少二個第一支部與至少二個第二支部交錯排列；該介電層將同一電極層上的該第一支部與第二支部之間、第一主部與第二主部之間間隔；一個電極層上的正極部與相鄰的電極層上的負極部於層疊方向上對位設置。

- 7 . 如申請專利範圍第6項所述之多層電路板，其中，位於第一電極層與第二電極層中位置的，該至少二第一支部是自該第一主部的相對兩側延伸而成，該至少二第二支部是自該第二主部的相對兩側延伸而成。
- 8 . 如申請專利範圍第7項所述之多層電路板，其中，位於同一電極層邊緣的二第二主部收容至少二第一支部於二第二主部之間，該二第二主部向該所在的電極層的具有正極連接端的方向平行延伸該第二支部，其中遠離該第二耦合部的二第二支部相對延伸，二延伸端部的距離大於該正極連接端的寬度。
- 9 . 如申請專利範圍第7項所述之多層電路板，其中，位於同一電極層邊緣的二第一主部收容至少二第二支部於二第一主部之間，該二第一主部向該所在的電極層的具有負極連接端的方向平行延伸該第一支部，其中遠離該第一耦合部的二第一支部相對延伸，二延伸端部的距離大於該負極連接端的寬度。
- 10 . 如申請專利範圍第8項所述之多層電路板，其中，該至少二第一支部彼此平行，該至少二第二支部彼此平行。

八、圖式：

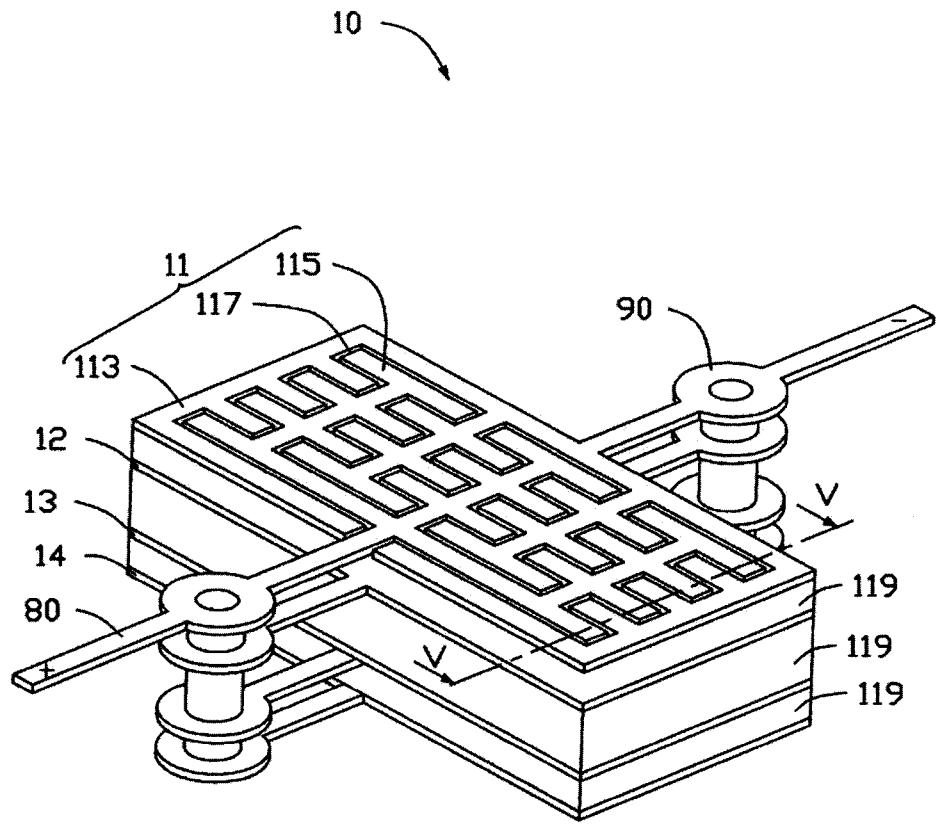


圖 1

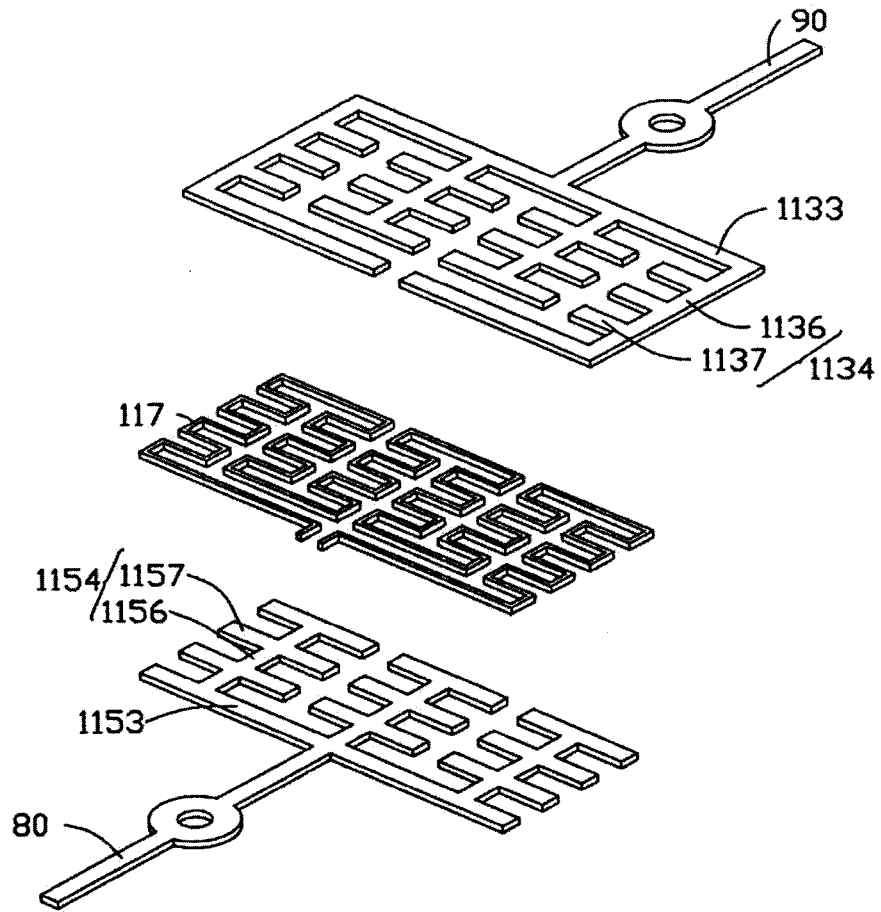


圖 2

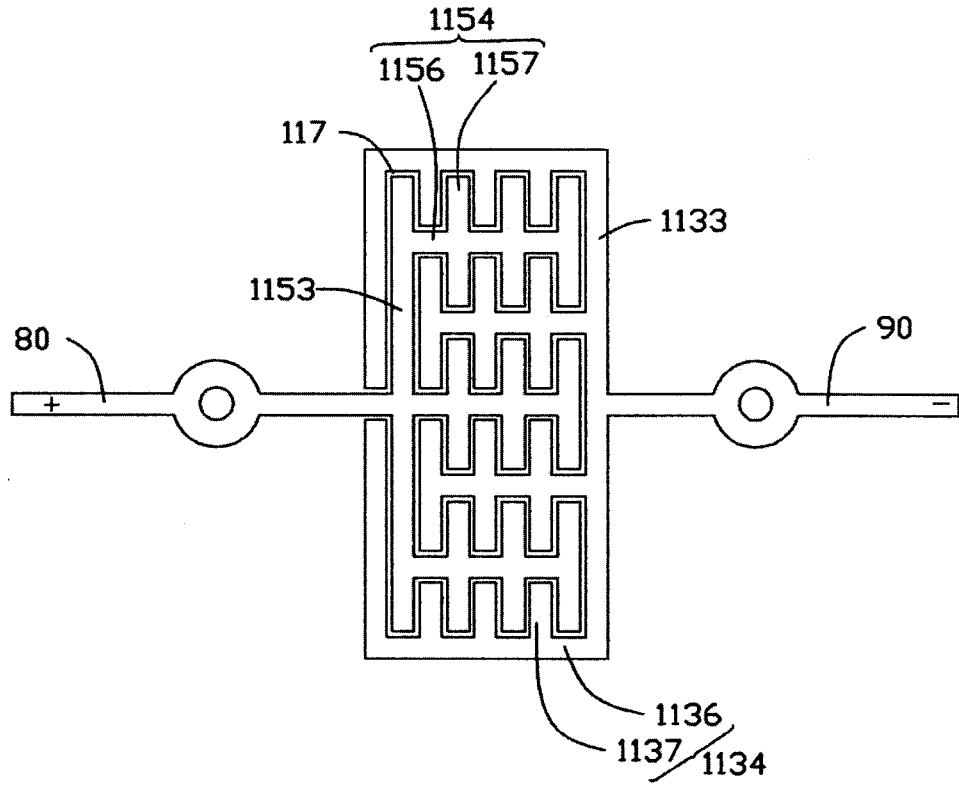


圖 3

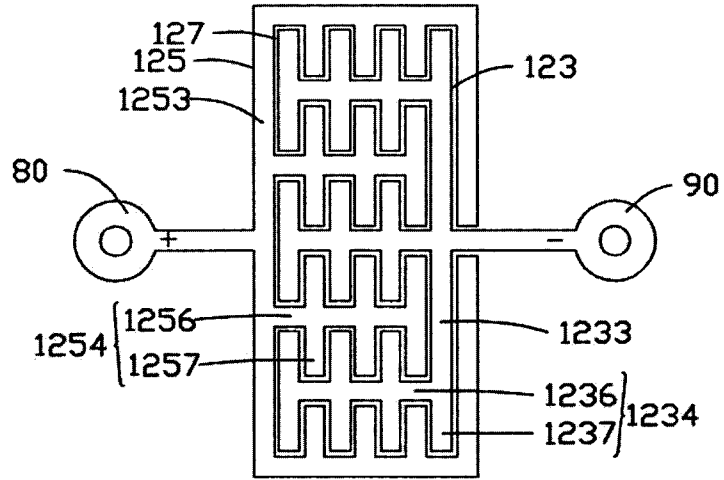


圖 4

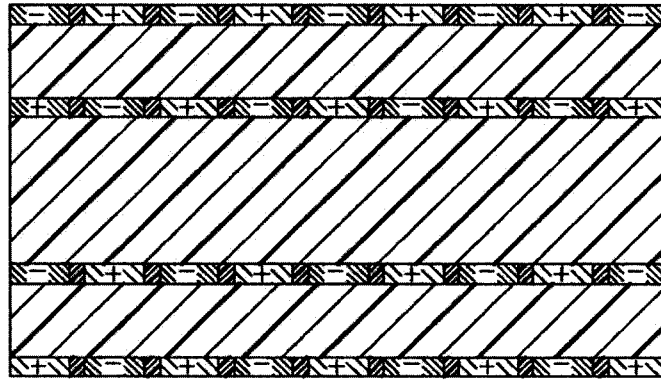


圖 5

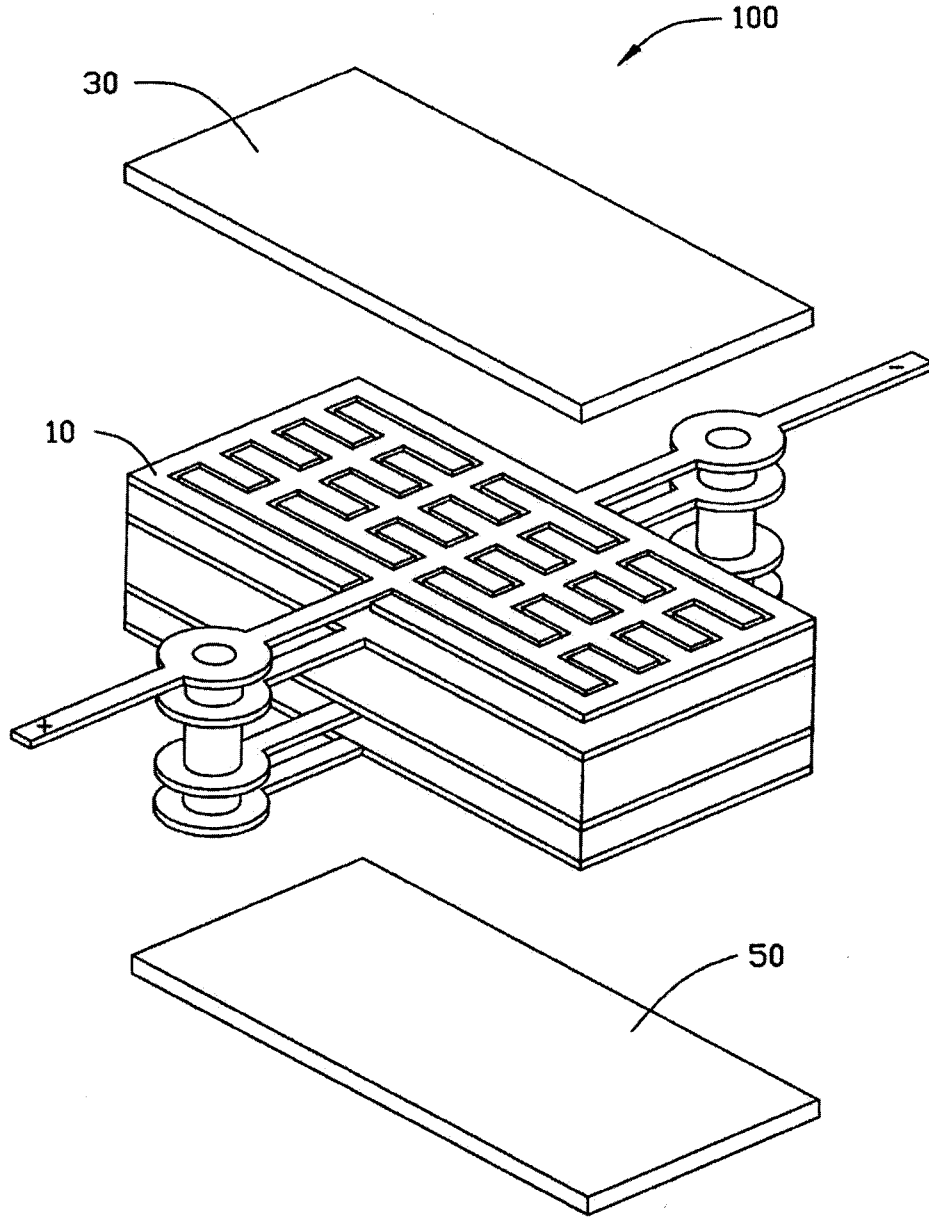


圖 6