(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0057061
(43) 공개일자 2009년06월03일

(51) Int. Cl.
H03H 9/145 (2006.01) *H01L 41/09* (2006.01)
H03H 9/25 (2006.01) *H01L 41/18* (2006.01)
(21) 출원번호 10-2009-7006289
(22) 출원일자 2009년03월27일
심사청구일자 2009년03월27일
번역문제출일자 2009년03월27일
(86) 국제출원번호 PCT/JP2007/067583
국제출원일자 2007년09월10일
(87) 국제공개번호 WO 2008/044411
국제공개일자 2008년04월17일
(30) 우선권주장
JP-P-2006-278970 2006년10월12일 일본(JP)

(71) 출원인
가부시키가이샤 무라타 세이사쿠쇼
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고
(72) 발명자
카도타 미치오
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10방 1고 가부시키가이샤 무라타 세이사쿠쇼 내
키무라 테츠야
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10방 1고 가부시키가이샤 무라타 세이사쿠쇼 내
(74) 대리인
윤동열

전체 청구항 수 : 총 5 항

(54) 탄성 경계파 장치

(57) 요 약

본 발명은 $LiNbO_3$ 또는 $LiTaO_3$과 유전체와의 경계를 전파하는 탄성 경계파를 이용하고 있으며, 전극막이 얇게 되어 있음에도 불구하고, SH형 탄성 경계파를 이용해서 저손실로 되어 있는 탄성 경계파 장치를 제공한다.

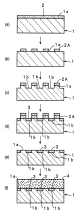
$LiNbO_3$ 기판(1)의 상면에 복수개의 홈(1b)이 형성되어 있으며, 이들 홈(1b)에 금속재료가 충전되어 IDT 전극을 포함하는 전극막(3)이 형성되어 있으며, SiO_2막과 같은 유전체층(4)이 압전 기판(1)의 상면(1b) 및 전극막(3)을 덮도록 형성되어 있으며, 유전체층(4)의 표면이 평탄화되어 있으며, 전극막(3)의 두께, $LiNbO_3$ 기판의 오일러 각(Euler Angle) (0° , Θ, -45° ~ +45°)의 Θ 및 유전체층(4)의 두께가 하기의 표 1에 나타나 있는 범위 중 어느 한 범위로 되어 있는 탄성 경계파 장치(1)이다.

[표 1]

	$\alpha \leq 0.1$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,76~106,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,66~116,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,56~125,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,71~101,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,88~103,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,86~108,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,61~123,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,61~112,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,80~122,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,56~132,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,51~136,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

대 표 도 - 도1



특허청구의 범위

청구항 1

복수개의 홈이 상면에 형성된 오일러 각(Euler Angle) (0° , Θ, -45° ~ +45°)의 $LiNbO_3$ 기판과,

상기 홈에 금속재료가 충전되어 형성되어 있는 전극과,

상기 $LiNbO_3$ 기판 및 전극을 덮도록 형성되어 있는 유전체층을 포함하며, 상기 유전체층의 상면이 평탄하게 되어 있으며,

상기 전극을 형성하는 금속재료가 Al, Ti, Ni, Cr, Cu, W, Ta, Pt, Ag 및 Au에서 선택된 1종의 금속재료이며, 상기 Al 및 Ti을 제1 그룹, Ni 및 Cr을 제2 그룹, Cu, W, Ta, Pt, Ag 및 Au을 제3 그룹으로 하고, 각 그룹에 속하는 금속재료로 이루어지는 전극의 두께와, 상기 $LiNbO_3$ 기판의 오일러 각의 Θ와, 상기 유전체층의 두께가, 하기의 표 1에 나타나 있는 어느 한 범위에 있는 것을 특징으로 하는 탄성 경계파 장치.

[표 1]

	$\alpha \leq 0.1$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,76~106,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,66~116,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,56~125,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,71~101,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,68~103,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,66~109,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,61~123,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,61~112,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,60~122,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,56~132,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,51~136,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

청구항 2

제1항에 있어서,

상기 전극의 두께, 상기 $LiNbO_3$ 기판의 오일러 각의 Θ 및 상기 유전체층의 두께가 하기의 표 2에 나타나 있는 어느 한 범위에 있는 것을 특징으로 하는 탄성 경계파 장치.

[표 2]

	$\alpha = 0$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,88~93,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,78~111,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,78~112,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,79~87,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,79~89,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,68~103,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,68~113,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,68~126,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,68~140,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

청구항 3

복수개의 홈이 상면에 형성된 오일러 각 (0° , Θ, -45° ~ +45°)의 $LiTaO_3$ 기판과,

상기 홈에 금속재료가 충전되어 형성되어 있는 전극과,

상기 $LiTaO_3$ 기판 및 전극을 덮도록 형성되어 있는 유전체층을 포함하며, 상기 유전체층의 상면이 평탄하게 되어 있으며,

상기 전극을 형성하는 금속재료가 Al, Cu, Au, Ta 및 Pt 중 1종의 금속재료이며,

상기 전극의 두께, 상기 $LiTaO_3$ 기판의 오일러 각의 Θ 및 유전체층의 두께가 하기의 표 3에 나타나 있는 어느 한 범위에 있는 것을 특징으로 하는 탄성 경계파 장치.

[표 3]

	$\alpha \leq 0.1$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦Al전극두께<0.08	(0,112~141,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,111~142,-45~45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,110~143,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,114~142,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,113~145,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,108~154,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,117~148,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,109~159,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,103~167,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,116~145,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,116~147,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,111~154,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,117~143,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,117~148,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,110~157,-45~45)	0.8≦유전체층두께≦2.5

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

청구항 4

제3항에 있어서,

상기 전극의 두께, 상기 $LiTaO_3$ 기판의 오일러 각의 Θ 및 상기 유전체층의 두께가 하기의 표 4에 나타내는 어느 한 범위에 있는 것을 특징으로 하는 탄성 경계파 장치.

[표 4]

	$\alpha = 0$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦Al전극두께<0.08	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,127~129,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,127~131,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,127~135,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,135~136,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,135~139,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,135~140,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,129~134,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,129~134,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,129~136,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,130~131,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,133~135,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,133~138,-45~45)	0.8≦유전체층두께≦2.5

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 유전체층이 산화 규소로 이루어지는 것을 특징으로 하는 탄성 경계파 장치.

명 세 서

기 술 분 야

<1> 본 발명은, 예를 들면 공진자나 대역 필터로서 이용되는 탄성 경계파 장치에 관한 것으로, 보다 상세하게는, 압전체와, 압전체의 상면에 금속을 매입(embeding)함으로써 형성된 전극과, 압전체 및 전극을 덮도록 형성된 유전체를 가지는 탄성 경계파 장치에 관한 것이다.

배 경 기 술

<2> 이동체 통신 시스템에 이용되는 듀플렉서(DPX)나 RF 필터에서는 광대역이면서 또한 양호한 온도 특성 양쪽이 만족되는 것이 요구되고 있다. 종래, DPX나 RF 필터에 사용되어 온 탄성 표면파 장치에서는, 36° ~ 50° 회전 Y판

X전파 $LiTaO_3$로 이루어지는 압전 기판이 이용되고 있다. 이 압전 기판은 주파수 온도 계수가 -45 ~ -35ppm/℃ 정도였다. 온도 특성을 개선하기 위해서, 압전 기판상에 있어서 IDT 전극을 피복하도록, 양(positive)의 주파수 온도 계수를 가지는 SiO_2막을 성막하는 방법이 알려져 있다.

<3> 그러나, SiO_2막이 IDT 전극을 피복하도록 형성된 구조에서는, IDT 전극의 전극 핑거가 존재하는 부분과 존재하지 않는 곳에 있어서 단차가 생기고 있었다. 즉, IDT 전극이 존재하는 부분과 존재하지 않는 부분에서 SiO_2막의 표면의 높이가 달랐다. 그 때문에, 상기 SiO_2막 표면의 요철에 의해 삽입 손실이 열화한다는 문제가 있었다.

<4> 또, IDT 전극의 막두께가 커짐에 따라서 상기 요철이 커지지 않을 수 없었다. 따라서, IDT 전극의 막두께를 두껍게 할 수 없었다.

<5> 최근, 탄성표면파 필터장치 대신에, 패키지의 소형화를 도모할 수 있기 때문에 탄성 경계파 장치가 주목받고 있다. 하기의 비특허문헌 1에는, $LiNbO_3$ 기판상에, IDT 전극 및 유전체로서의 SiO_2막을 이 순서로 형성해서 이루어지는 탄성 경계파 필터장치가 개시되어 있다. 여기서는, IDT 전극의 막두께를 두껍게 함으로써, $LiNbO_3$ 기판과 SiO_2막과의 경계를 전파하는 SH형 탄성 경계파의 음속을 SiO_2막의 느린 횡파보다도 낮게 하여, SH형 경계파가 비누설로 되어 있다. SH형 경계파가 비누설이 되는 IDT 전극의 두께는, 이 비특허문헌 1의 Fig.3에서, Al으로 이루어지는 IDT 전극의 경우에는 0.15λ 이상, Cu, Ag 또는 Au로 이루어지는 IDT 전극의 경우에는 0.04λ 이상으로 되어 있다. 또한, λ는 SH형 경계파의 파장을 나타낸다.

<6> 비특허문헌 1: '탄성 경계파를 이용한 RF 필터' (Proc. Symp. Ultrason. Electron., Vol.26, pp.25-26(2005/11))

발명의 상세한 설명

<7> 그러나, 비특허문헌 1에 기재된 탄성 경계파 필터장치와 같이, Au로 이루어지는 IDT 전극을 0.04λ 이상의 두께가 되도록 형성한 경우, 전극의 두께 편차에 의해 탄성 경계파 필터의 주파수 특성이 크게 흩어지는 경향이 있었다. 그 때문에, 양호한 주파수 특성을 가지는 탄성 경계파 장치를 안정적으로 제조하는 것이 곤란하였다.

<8> 본 발명의 목적은, 상술한 종래 기술의 현상을 감안하여, 전극의 두께를 얇게 한 경우에서도, SH형의 탄성 경계파를 효과적으로 압전체와 유전체의 경계에 가둘 수 있으며 또한 저손실인 탄성 경계파 장치를 제공하는 것에 있다.

<9> 본원의 제1 발명에 의하면, 복수개의 홈이 상면에 형성된 오일러 각(Euler Angle) (0° , Θ, -45° ~ +45°)의 $LiNbO_3$ 기판과, 상기 홈에 금속재료가 충전되어 형성되어 있는 전극과, 상기 $LiNbO_3$ 기판 및 전극을 덮도록 형성되어 있는 유전체층을 구비하며, 상기 유전체층의 상면이 평탄하게 되어 있으며, 상기 전극을 형성하는 금속재료가 Al, Ti, Ni, Cr, Cu, W, Ta, Pt, Ag 및 Au에서 선택된 1종의 금속재료이며, 상기 Al 및 Ti을 제1 그룹, Ni 및 Cr을 제2 그룹, Cu, W, Ta, Pt, Ag 및 Au을 제3 그룹으로 하고, 각 그룹에 속하는 금속재료로 이루어지는 전극의 두께와, 상기 $LiNbO_3$ 기판의 오일러 각의 Θ와, 상기 유전체층의 두께가, 하기의 표 1에 나타나 있는 어느 한 범위에 있는 것을 특징으로 하는, 탄성 경계파 장치가 제공된다.

표 1

	$\alpha \leq 0.1$ 오일러 각 (0° 、θ、-45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,76~106,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,66~116,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,56~125,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,71~101,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,68~103,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,66~109,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,61~123,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,61~112,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,60~122,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,58~132,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,51~136,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<10>

<11> 제1 발명의 탄성 경계파 장치에서는, 바람직하게는, 상기 전극의 두께, 상기 $LiNbO_3$ 기판의 오일러 각의 Θ 및

상기 유전체층의 두께가, 하기의 표 2에 나타나 있는 어느 한 범위내로 되어 있다.

표 2

	$\alpha=0$ 오일러 각 (0°, θ, -45~45°)의 θ	
0.04≦제1그룹 전극두께<0.07	(0,88~93,-45~45)	0.8≦유전체층두께≦2.5
0.07≦제1그룹 전극두께<0.1	(0,78~111,-45~45)	0.8≦유전체층두께≦2.5
0.1≦제1그룹 전극두께≦0.2	(0,78~112,-45~45)	0.8≦유전체층두께≦2.5
0.01≦제2그룹 전극두께<0.02	(0,79~87,-45~45)	0.8≦유전체층두께≦3.0
0.02≦제2그룹 전극두께<0.06	(0,79~89,-45~45)	0.8≦유전체층두께≦3.0
0.06≦제2그룹 전극두께<0.08	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.08≦제2그룹 전극두께≦0.16	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.01≦제3그룹 전극두께<0.02	(0,68~103,-45~45)	0.8≦유전체층두께≦4.0
0.02≦제3그룹 전극두께<0.06	(0,68~113,-45~45)	0.8≦유전체층두께≦4.0
0.06≦제3그룹 전극두께<0.08	(0,68~126,-45~45)	0.8≦유전체층두께≦4.0
0.08≦제3그룹 전극두께≦0.10	(0,68~140,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<12>

<13> 본원의 제2 발명에 의하면, 복수개의 홈이 상면에 형성된 오일러 각 (0°, Θ, -45° ~ +45°)의 $LiTaO_3$ 기판과, 상기 홈에 금속재료가 충전되어 형성되어 있는 전극과, 상기 $LiTaO_3$ 기판 및 전극을 덮도록 형성되어 있는 유전체층을 구비하며, 상기 유전체층의 상면이 평탄하게 되어 있으며, 상기 전극을 형성하는 금속재료가 Al, Cu, Au, Ta, 및 Pt 중 1종의 금속재료이며, 상기 전극의 두께, 상기 $LiTaO_3$ 기판의 오일러 각의 Θ 및 유전체층의 두께가 하기의 표 3에 나타나 있는 어느 한 범위에 있는 것을 특징으로 하는, 탄성 경계파 장치가 제공된다.

표 3

	$\alpha\leq0.1$ 오일러 각 (0°, θ, -45~45°)의 θ	
0.04≦Al전극두께<0.08	(0,112~141,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,111~142,-45~45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,110~143,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,114~142,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,113~145,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,108~154,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,117~148,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,109~159,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,103~167,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,116~145,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,116~147,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,111~154,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,117~143,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,117~148,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,110~157,-45~45)	0.8≦유전체층두께≦2.5

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<14>

<15> 제2 발명에 따른 탄성 경계파 장치에서는, 상기 전극의 두께, 상기 $LiTaO_3$ 기판의 오일러 각의 Θ 및 상기 유전체층의 두께가, 하기의 표 4에 나타내는 어느 한 범위내로 되어 있다.

표 4

	$\alpha=0$ 오일러 각 (0°, θ, -45~45°)의 θ	
0.04≦Al전극두께<0.08	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,124~128,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,127~129,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,127~131,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,127~135,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,135~136,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,135~139,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,135~140,-45~45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,129~134,-45~45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,129~134,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,129~136,-45~45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,130~131,-45~45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,133~135,-45~45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,133~138,-45~45)	0.8≦유전체층두께≦2.5

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<16>

<17> 본 발명에 따른 탄성 경계파 장치에서는, 바람직하게는 유전체층은 산화 규소로 이루어진다. 산화 규소의 주파수 온도 계수(TCF)는 양의 값이며, $LiNbO_3$ 및 $LiTaO_3$의 주파수 온도 계수(TCF)는 음의 값이기 때문에, 주파수

온도 계수의 절대값이 작고, 온도 특성이 양호한 탄성 경계파 장치를 제공할 수 있다.

<18> <발명의 효과>

<19> 제1 발명에 따른 탄성 경계파 장치에서는, $LiNbO_3$ 기판의 상면에 형성된 홈에 금속재료가 충전되어 전극이 이루어져 있고, 상기 $LiNbO_3$ 기판 및 전극을 덮도록 유전체층이 형성되어 있으므로, 홈의 깊이를 조정함으로써 전극의 두께를 조정할 수 있다. 따라서, 전극이 존재하는 부분과 전극이 존재하지 않는 부분의 단차가 생기기 어렵기 때문에, 유전체층의 상면을 용이하게 평탄화할 수 있고, 삽입 손실의 저감을 도모할 수 있다.

<20> 이에 더해, 상기 전극을 형성하는 금속재료는, 제1 그룹, 제2 그룹 및 제3 그룹의 각 금속재료 중의 1종으로 이루어지고, $LiNbO_3$ 기판의 오일러 각의 Θ와, 유전체층의 두께와, 전극의 두께가 표 1에 나타나 있는 어느 한 범위내로 되어 있으므로, 후술하는 구체적인 실험예로부터 분명한 바와 같이, 전극의 두께를 얇게 한 경우라도 SH형 경계파를 비누설로 할 수 있고, 그에 따라, SH형 경계파를 이용한 저손실의 탄성 경계파 장치를 제공하는 것이 가능해진다.

<21> 또, 전극의 두께, 오일러 각의 Θ 및 유전체층의 두께가 상술한 표 2에 나타나 있는 어느 것으로 되어 있는 경우에는, 탄성 경계파 장치의 손실을 보다 한층 작게 할 수 있다.

<22> 제2 발명에 의하면, $LiTaO_3$ 기판의 상면에 형성된 홈에 금속재료가 충전되어 전극이 형성되어 있고, $LiTaO_3$ 기판 및 전극을 덮도록 유전체층이 형성되어 있으므로, 전극 존재부분과 전극이 존재하지 않는 부분의 사이의 단차가 생기기 어려우므로, 유전체층의 상면이 평탄하게 되고, 그에 따라 삽입 손실의 저감을 이룰 수 있다. 이에 더해, 전극형성 재료가 Al, Cu, Au, Ta, 및 Pt 중의 1종의 금속재료이며, 전극의 두께, $LiTaO_3$ 기판의 오일러 각의 Θ 및 유전체층의 두께가 표 2에 나타나 있는 어느 한 범위로 되어 있으므로, 전극의 두께를 얇게 한 경우라도 SH형 경계파를 비누설로 할 수 있고, 그에 따라, SH형 경계파를 이용한 저손실의 탄성 경계파 장치를 제공하는 것이 가능해진다.

<23> 특히, 전극의 두께, 오일러 각의 Θ 및 유전체층의 두께가 표 4에 나타내는 어느 한 범위내로 되어 있는 경우에는, 탄성 경계파 장치의 손실을 보다 한층 작게 할 수 있다.

실 시 예

<58> 이하, 도면을 참조하면서 본 발명의 구체적인 실시형태를 설명함으로써 본 발명을 분명히 한다.

<59> (제1 실험예)

<60> 먼저, 도 1의 (a) ~ (f)를 참조해서, 본 발명의 일실시형태에 따른 탄성 경계파 장치의 제조방법을 설명함으로써 탄성 경계파 장치의 구조를 분명히 한다.

<61> 도 1의 (a) 및 (b)에 나타내는 바와 같이, 우선 압전 기판으로서 $LiNbO_3$ 기판을 준비한다.

<62> 다음으로, $LiNbO_3$ 기판(1)의 상면(1a) 상에, 전면(全面)에 포토레지스트층(2)을 형성한다. 포토레지스트층(2)으로서는, 나중에 행해지는 반응성 이온 에칭(RIE)을 견디어낼 수 있는 적절한 포토레지스트 재료를 사용할 수 있다. 본 실시예에서는 클라리언트재팬사제, 포지티브 레지스트, 품번: AZ-1500을 사용하였다. 또, 본 실시예에서는 상기 포토레지스트층(2)의 두께를 2㎛로 하였다.

<63> 다음으로, 포토레지스트층을 감광하고 현상함으로써, 도 1의 (b)에 나타내는 바와 같이, 포토레지스트층(2)을 패터닝하여 포토레지스트 패턴(2A)을 형성하였다. 이 포토레지스트 패턴(2A)에서는, 나중에 IDT 전극이 형성되는 부분에 있어서 포토레지스트층이 제거되어 있다.

<64> 그런 후, 반응성 이온 에칭을 행하여, 도 1의 (c)에 나타내는 바와 같이, $LiNbO_3$ 기판(1)의 상면(1a)에 원하는 깊이의 복수개의 홈(1b)을 형성하였다. 이 원하는 깊이는, 나중에 형성되는 IDT 전극의 막두께와 동일한 치수이다. 단, 이 에칭의 깊이는 IDT 전극의 막두께의 치수보다도 약간 커도 되며 작아도 된다.

<65> 다음으로 증착 또는 스퍼터링에 의해 Al막을 성막하였다. 그 결과, 도 1의 (d)에 나타내는 바와 같이 홈(1b) 내에 Al막, 즉 전극막(3)이 충전되었다. 또한, Al막은 잔존하고 있는 포토레지스트 패턴(2A)의 상면에도 성막되어 있다.

<66> 그런 후, $LiNbO_3$ 기판을 아세톤 등의 박리 용액에 침지하고, 상기 포토레지스트 패턴(2A) 및 포토레지스트 패턴(2A) 상의 Al막을 제거하였다. 이렇게 하여, 도 1의 (e)에 나타내는 바와 같이, 전극막(3)이 홈(1b)에 충전되어 있어 상면이 거의 편평한 $LiNbO_3$ 기판(1)을 얻었다.

<67> 그런 후, 도 1의 (f)에 나타내는 바와 같이, 상면에 유전체층으로서 SiO_2막(4)을 성막하여, 탄성 경계파 장치(5)를 얻었다. SiO_2막(4)의 표면은 평탄화되어 있다. 이것은, 바탕이 되는 $LiNbO_3$ 기판(1)의 상면(1a)과 전극막(3)의 상면이 거의 일치하고 거의 평탄화되어 있기 때문에, 통상의 성막방법으로 SiO_2막(4)을 성막하면, SiO_2막(4)의 표면이 확실하게 평탄화될 수 있기 때문이다.

<68> 또한, SiO_2막(4)의 성막방법은 특별히 한정되지 않고, 인쇄법, 증착 또는 스퍼터링 등의 적당한 방법에 의해 행해질 수 있다.

<69> 또한, 도 1의 (a) ~ (f)에서는 전극부분만을 대표적으로 설명함으로써 본 실시형태의 탄성 경계파 장치(5)의 제조 방법을 설명했지만, 보다 구체적으로는, 상기 전극막(3)에 의해 IDT 전극을 포함하는 전극구조가 형성된다. 이 전극구조는 특별히 한정되지 않고, 예를 들면, 도 2에 평면도로 나타내는 1 포트형의 탄성 경계파 공진자(11)를 구성해도 된다. 이 경우에는, IDT 전극을 구성하고 있는 전극막(3)의 탄성 경계파 전파 양측에 동일하게 전극막에 의해 반사기(12, 13)가 형성되게 된다.

<70> 본 실시예에서는, 상기한 바와 같이, 전극 존재 부분과 전극이 존재하지 않는 부분의 단차가 생기기 어려우므로, 유전체층으로서의 SiO_2막(4)의 상면을 용이하게 평탄화할 수 있고, 그에 따라 삽입 손실의 저감을 도모할 수 있다.

<71> 뿐만 아니라, 전극막(3)의 두께를 두껍게 하지 않고도 저손실의 탄성 경계파 장치를 제공할 수 있다. 즉, 전극막(3)을 형성하는 금속재료가, Al, Ti, Ni, Cr, Cu, W, Ta, Pt, Ag 및 Au에서 선택된 1종의 금속재료에 의해 구성되어 있다. 그리고, Al 및 Ti을 제1 그룹, Ni 및 Cr을 제2 그룹, Cu, W, Ta, Pt, Ag 및 Au을 제3 그룹으로 하고, 각 그룹에 속하는 금속재료로 이루어지는 전극막의 두께와, $LiNbO_3$ 기판(1)의 오일러 각 Θ와 유전체층의 두께가, 하기의 표 5에 나타나 있는 어느 한 범위내로 되어 있으므로, 전극막의 두께가 얇음에도 불구하고 저손실의 탄성 경계파 장치를 제공할 수 있다. 이것을 구체적인 실시예에 기초하여 설명한다.

표 5

<72>

	$\alpha \leq 0.1$ 오일러 각 (0° 、θ 、-45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,76~106,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,66~116,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,56~125,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,71~101,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,68~103,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,66~109,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,61~123,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,61~112,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,60~122,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,58~132,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,51~136,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<73> 상술한 비특허문헌 1에는, SiO_2/전극/Y커트 X전파의 $LiNbO_3$의 적층구조에서는, SH형 탄성 경계파의 누설이 생기지 않게 되는 것은, Al으로 이루어지는 전극의 경우에는 두께가 0.16λ 이상이며, Au, Cu 또는 Ag로 이루어지는 전극의 경우에는 두께가 0.04λ 이상이라고 여겨지고 있었다.

<74> 그러나, 본원 발명자의 실험에 의하면, 상기 실시형태의 탄성 경계파 장치(5)와 같이, 전극막(3)을 홈(1b)에 금속재료를 매입하여 형성한 경우에는, 보다 얇은 막두께로 SH형 탄성 경계파를 비누설로 할 수 있는 것을 알 수 있었다. 이것을 도 3 ~ 도 5를 참조해서 설명한다.

<75> 도 3은, 오일러 각 (0° , 103° , 0°)의 $LiNbO_3$ 기판을 사용하여 상기 제1 그룹의 금속재료에 의해 전극막(3)을 형성했을 경우의 전극막의 막두께와, 탄성 경계파 장치(5)의 감쇠상수 α와의 관계를 나타내는 도면이다. 또, 도 4 및 도 5는, 제2 그룹 및 제3 그룹의 금속재료를 이용해서 전극막(3)을 형성했을 경우의 전극막의 두께와, 탄성 경계파 장치(5)의 감쇠상수 α와의 관계를 나타내는 도면이다. 또한, 실험에 있어서는, 전극막(3)은 도 3에 나타낸 1 포트형 탄성 경계파 공진자를 구성하는 전극구조로 하였다.

<76> 도 3 ~ 도 5로부터, 전파 손실 α가 0.1dB/λ 이하 및 거의 0이 되는 제1 ~ 제3 그룹의 금속재료를 이용한 전극막의 두께와 오일러 각의 Θ와 SiO_2막과의 조합은, 이하의 표 6 ~ 표 11의 범위내가 되는 것을 알 수 있다.

표 6

$\alpha \leqq 0.1$

Al, Ti	θ (도)	SiO_2
0.04~0.07	79~106	0.8~2.5
0.07~0.1	66~116	0.8~2.5
0.1~0.2	56~125	0.8~2.5

<77>

표 7

$\alpha \fallingdotseq 0$

Al, Ti	θ (度)	SiO_2
0.04~0.07	88~93	0.8~2.5
0.07~0.1	78~111	0.8~2.5
0.1~0.2	78~112	0.8~2.5

<78>

표 8

$\alpha \leqq 0.1$

Ni, Cr	θ (도)	SiO_2
0.01~0.02	71~101	0.8~3.0
0.02~0.06	68~103	0.8~3.0
0.06~0.08	66~109	0.8~3.0
0.08~0.16	61~123	0.8~3.0

<79>

표 9

$\alpha \fallingdotseq 0$

Ni, Cr	θ (도)	SiO_2
0.01~0.02	79~87	0.8~3.0
0.02~0.06	79~89	0.8~3.0
0.06~0.08	79~90	0.8~3.0
0.08~0.16	79~90	0.8~3.0

<80>

표 10

$\alpha \leqq 0.1$

Cu, W, Ta, Pt, Ag, Au	θ (도)	SiO_2
0.01~0.02	61~112	0.8~4.0
0.02~0.06	60~122	0.8~4.0
0.06~0.08	56~132	0.8~4.0
0.08~0.10	51~136	0.8~4.0

<81>

표 11

$\alpha \fallingdotseq 0$

Cu, W, Ta, Pt, Ag, Au	θ (도)	SiO_2
0.01~0.02	68~103	0.8~4.0
0.02~0.06	68~113	0.8~4.0
0.06~0.08	68~126	0.8~4.0
0.08~0.10	68~140	0.8~4.0

<82>

<83> 도 3 ~ 도 5로부터 분명한 바와 같이, 전극막(3)이 금속재료를 홈(1b)에 매입하여 형성했을 경우에는, Al 또는 Ti으로 이루어지는 전극막(3)을 형성한 경우에는 두께가 0.03λ 이상, 제2 그룹, 즉 Ni 또는 Cr으로 이루어지는

IDT 전극을 형성한 경우에는 0.01λ 이상의 두께로 함으로써, 또한, 제3 그룹에 속하는 금속재료, 즉 Cu, W, Ta, Pt, Ag 또는 Au에 의해 IDT 전극을 형성한 경우에는 막두께를 0.005λ 이상으로 하면, SH형의 경계파의 감쇠상수 α가 0.1dB/λ 이하가 되고, SH형 탄성 경계파가 비누설이 되는 것을 알 수 있다.

<84> 또한, 상기 탄성 경계파 장치(5)에 있어서, $LiNbO_3$ 기판의 오일러 각 (0°, Θ, 0°)의 Θ를 여러 가지로 변화시키고, 제1 ~ 제3 그룹의 금속재료에 의해, IDT 전극을 각각 형성했을 경우의 오일러 각 Θ와 감쇠상수 α와의 관계를 도 6 ~ 도 8에 나타낸다.

<85> 도 6 ~ 도 8로부터 분명한 바와 같이, 제1 ~ 제3 그룹의 금속재료에 의해 각각 IDT 전극을 형성하고 오일러 각 Θ 및 전극의 막두께를 변화시킨 경우, 특정한 범위에서는 감쇠상수 α가 매우 작아져 탄성 경계파가 비누설이 되는 것을 알 수 있다.

<86> 다음으로, 상기 탄성 경계파 장치(5)에 있어서, 유전체층을 SiO_2막(4)에 의해 형성하고, 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판을 사용하여, SiO_2막(4)으로 이루어지는 유전체층의 파장을 규격화 막두께 H/λ와, SH형 규격화의 전기기계 결합계수 k^2와의 관계를 구하였다. 결과를 도 9 ~ 도 11에 나타낸다. 도 9 ~ 도 11로부터 분명한 바와 같이, SiO_2막(4)의 막두께가 두꺼워짐에 따라서 SH형 경계파의 전기기계 결합계수 k^2가 작아지는 경향이 있는 것을 알 수 있다. 단, 용도에 따라 전기기계 결합계수 k^2의 크기를 선택하면 되므로, 도 9 ~ 도 11에 나타내는 범위에서, SH형 탄성 경계파의 전기기계 결합계수 k^2에 요구되는 범위에 따른 막두께의 SiO_2막(4)으로 이루어지는 유전체층을 선택하면 좋은 것을 알 수 있다.

<87> 결과를, 도 9 ~ 도 11에서는 Al, Ni 및 Cu로 이루어지는 전극막(3)에 관한 결과를 각각 나타냈지만, Ti의 경우에는, Al과 거의 같은 값을 나타내고, Cr은 Ni과 거의 같은 값을 나타내고, Cu, W, Ta, Pt 또는 Ag은 Au와 거의 가까운 값을 나타내는 것이 확인되고 있다.

<88> 한편, 도 12 및 도 13은, $LiNbO_3$ 기판(1) 상에 홈(1b)을 형성해서 IDT 전극을 매입함으로써 형성하고, 유전체층으로서 SiO_2막(4)을 적층한 구조에 있어서, SiO_2막(4)으로 이루어지는 유전체층의 규격화 막두께 H/λ가 0.8 미만인 경우 및 0.8 이상인 경우의 탄성파의 에너지 분포를 나타내는 각 모식도이다.

<89> 도 12로부터 분명한 바와 같이, SiO_2막(4)의 규격화 막두께 H/λ가 0.8 미만인 경우에는, 탄성파의 에너지가 SiO_2막(4)으로 이루어지는 유전체층의 상면에도 분포되어 있어, 따라서, 탄성 경계파 장치로서 이용할 수 없는 것을 알 수 있다. 이에 반해, 도 13에 나타내는 바와 같이, SiO_2막(4)으로 이루어지는 유전체층의 규격화 막두께 H/λ가 0.8 이상인 경우에는, 탄성파의 에너지 분포는 내부에 갇혀, 따라서, 탄성 경계파 장치로서 이용할 수 있는 것을 알 수 있다.

<90> 따라서, 상술한 도 3 ~ 도 5, 도 6 ~ 도 8, 도 9 ~ 도 11 및 도 12, 도 13의 결과로부터, 탄성 경계파로서 이용하는 최적인 전극재료의 종류, 전극의 규격화 막두께 H/λ, SiO_2로 이루어지는 유전체층의 규격화 막두께와 오일러 각 Θ와의 관계는, 상술한 표 5에 나타낸 어느 한 범위로 하면 좋은 것을 알 수 있다. 또한, 상술한 표 5에 있어서 오일러 각은 (0°, Θ, -45° ~ +45°)라고 표현되어 있어, 상기 실험예는 Ψ=0인데 반해, Ψ가 -45° ~ 45°의 범위로 되어 있었다. 이것은, $LiNbO_3$ 기판의 오일러 각에 있어서, Θ가 상기 특정의 범위이면, Ψ는 0° 뿐만 아니라 -45° ~ 45°의 범위에 있어서, 상기와 마찬가지로 작은 전파 손실을 나타내는 것에 따른 것이다. 또, $LiNbO_3$ 뿐만 아니라, 후술하는 제2 실험예에서 사용한 $LiTaO_3$에 있어서도, 오일러 각 (0°, Θ, Ψ)의 범위에 있어서의 Ψ는 -45° ~ +45°의 범위내이면 Ψ=0°의 경우와 마찬가지의 결과를 나타낸다.

<91> 보다 바람직하게는, 하기의 표 12에 나타내는 어느 한 범위내로 함으로써 전파 손실을 보다 한층 저감할 수 있다.

표 12

	α=0 오일러 각 (0°, θ, -45~45°)의 θ	
0.04≦ 제1그룹 전극두께 <0.07	(0,88~93,-45~45)	0.8≦유전체층두께≦2.5
0.07≦ 제1그룹 전극두께 <0.1	(0,78~111,-45~45)	0.8≦유전체층두께≦2.5
0.1≦ 제1그룹 전극두께 ≦0.2	(0,78~112,-45~45)	0.8≦유전체층두께≦2.5
0.01≦ 제2그룹 전극두께 <0.02	(0,79~87,-45~45)	0.8≦유전체층두께≦3.0
0.02≦ 제2그룹 전극두께 <0.06	(0,79~89,-45~45)	0.8≦유전체층두께≦3.0
0.06≦ 제2그룹 전극두께 <0.08	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.08≦ 제2그룹 전극두께 ≦0.16	(0,79~90,-45~45)	0.8≦유전체층두께≦3.0
0.01≦ 제3그룹 전극두께 <0.02	(0,68~103,-45~45)	0.8≦유전체층두께≦4.0
0.02≦ 제3그룹 전극두께 <0.06	(0,68~113,-45~45)	0.8≦유전체층두께≦4.0
0.06≦ 제3그룹 전극두께 <0.08	(0,68~126,-45~45)	0.8≦유전체층두께≦4.0
0.08≦ 제3그룹 전극두께 ≦0.10	(0,68~140,-45~45)	0.8≦유전체층두께≦4.0

전극두께 및 유전체층두께는 모두 규격화 막두께H/λ(λ는 탄성경계파의 파장이다.)

<92>

<93> 또한, 본 실시형태의 탄성 경계파 장치(5)에서는, 상기와 같이 $LiNbO_3$ 기판(1)의 상면에 형성된 홈(1b)에 금속재료를 충전함으로써, IDT 전극을 포함하는 전극막(3)이 형성되어 있었다. 이 구조에 의하면, 홈에 금속재료를 충전하지 않고 $LiNbO_3$ 기판상에 IDT 전극을 형성한 비교예에 비해서, 주파수 온도 계수(TCF)의 절대값을 보다 작게 할 수 있어, 주파수 온도 특성을 개선할 수 있다. 이것을 도 14에 나타낸다. 도 14는 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판상에, 홈을 형성하고, 홈에 Au을 충전함으로써, 0.04λ 두께의 IDT 전극을 형성하고, 1λ 또는 2λ의 SiO_2막을 적층한 상기 실시형태의 탄성 경계파 장치의 주파수 온도 계수(TCF)를 나타낸다. 비교를 위해서, 동일한 $LiNbO_3$ 기판상에 홈을 형성하지 않고, 같은 막두께의 Au로 이루어지는 IDT 전극을 형성하고, SiO_2막을 상기 실시형태와 마찬가지로 1λ 또는 2λ가 되게 형성해서 얻어진 탄성 경계파 장치의 주파수 온도 계수(TCF)를 도 14에 나타낸다.

<94> 도 14로부터 분명한 바와 같이, SiO_2로 이루어지는 유전체층의 규격화 막두께 H/λ가 1λ 또는 2λ 중 어느 쪽에 있어서도, 상기 실시형태에 의하면, 주파수 온도 계수(TCF)의 절대값을 작게 할 수 있어, 5ppm/℃ 정도의 비교예에 비해 개선할 수 있는 것을 알 수 있다.

<95> 또한 본 실험예에서는, 유전체층은 SiO_2막(4)에 의해 형성되어 있었지만, SiO_2 이외의 산화 규소에 의해 형성해도 된다.

<96> (제2 실험예)

<97> 제1 실험예에서는 압전 기판으로서 $LiNbO_3$ 기판을 사용했지만, 제2 실험예에서는 $LiTaO_3$ 기판을 사용하였다. $LiTaO_3$ 기판의 상면에 도 1에 나타낸 경우와 마찬가지로 복수개의 홈(1b)을 형성하고, 여러 가지 금속재료를 충전해서 전극막(3)을 형성하고, 또한 유전체층으로서 SiO_2막을 적층하였다. 도 15 ~ 도 19는 이렇게 하여 얻어진 탄성 경계파 장치에 있어서의 $LiTaO_3$ 기판의 오일러 각 (0°, Θ, 0°)의 Θ와 전극막의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<98> 도 15는 전극재료로서 Al을 사용한 경우를 나타내고, 도 16은 전극재료로서 Cu를 사용한 경우의 결과를 나타내며, 도 17은 전극을 구성하는 금속재료로서 Au을 사용한 경우의 결과를 나타낸다.

<99> 또, $LiTaO_3$ 기판으로서 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$를 사용하고, 전극을 구성하고 있는 금속재료의 막두께 및 종류를 변화시켜, 전기기계 결합 계수를 구하였다. 결과를 도 20 ~ 도 24에 나타낸다. 도 20 ~ 도 24는 전극을 구성하는 금속재료로서, 각각, Al, Au, Cu, Ta 및 Pt를 사용한 결과를 나타낸다.

<100> 도 20 ~ 도 24로부터 분명한 바와 같이, $LiTaO_3$ 기판을 사용한 경우에 있어서도 SiO_2막의 막두께가 두꺼워짐에 따라서 전기기계 결합계수 k^2가 작아지는 것을 알 수 있다. 단, 용도에 따른 전기기계 결합계수 k^2를 얻도록, SiO_2막의 막두께를 선택하면 된다.

<101> 그리고, 도 15 ~ 도 19 및 도 20 ~ 도 24의 결과로부터, $LiTaO_3$ 기판을 사용했을 경우에는, 오일러 각 (0°, Θ, -45° ~ +45°)의 $LiTaO_3$ 기판을 사용한 경우, 오일러 각의 Θ와 전극의 두께와, SiO_2막의 두께는 하기의 표 13 ~ 표 22에 나타내는 어느 하나의 범위로 하면, $LiNbO_3$ 기판의 경우와 마찬가지로, SiO형 탄성 경계파를 이용

하여, 저손실의 탄성 경계파 장치가 얻어지는 것을 알 수 있다.

표 13

$\alpha \leqq 0.1$

Al	θ (도)	SiO_2
0.04～0.08	112～141	0.8～2.5
0.08～0.1	111～142	0.8～2.5
0.1～0.25	110～143	0.8～2.5

<102>

표 14

$\alpha \fallingdotseq 0$

Al	θ (도)	SiO_2
0.04～0.08	124～128	0.8～2.5
0.08～0.1	124～128	0.8～2.5
0.1～0.25	124～128	0.8～2.5

<103>

표 15

$\alpha \leqq 0.1$

Cu	θ (도)	SiO_2
0.02～0.04	114～142	0.8～2.5
0.04～0.08	113～145	0.8～2.5
0.08～0.1	108～154	0.8～2.5

<104>

표 16

$\alpha \fallingdotseq 0$

Cu	θ (도)	SiO_2
0.02～0.04	127～129	0.8～2.5
0.04～0.08	127～131	0.8～2.5
0.08～0.1	127～135	0.8～2.5

<105>

표 17

$\alpha \leqq 0.1$

Au	θ (도)	SiO_2
0.02～0.03	117～148	0.8～2.5
0.03～0.06	109～159	0.8～2.5
0.06～0.1	103～167	0.8～2.5

<106>

표 18

$\alpha \fallingdotseq 0$

Au	θ (도)	SiO_2
0.02～0.03	135～136	0.8～2.5
0.03～0.06	135～139	0.8～2.5
0.06～0.1	135～140	0.8～2.5

<107>

표 19

$\alpha \leqq 0.1$

Ta	θ (도)	SiO_2
0.03～0.06	116～145	0.8～2.5
0.06～0.08	116～147	0.8～2.5
0.08～0.1	111～154	0.8～2.5

<108>

표 20

$\alpha \fallingdotseq 0$

Ta	θ (도)	SiO_2
0.03～0.06	129～134	0.8～2.5
0.06～0.08	129～134	0.8～2.5
0.08～0.1	129～136	0.8～2.5

<109>

표 21

$\alpha \leqq 0.1$

Pt	θ (도)	SiO_2
0.02～0.04	117～143	0.8～2.5
0.04～0.08	117～148	0.8～2.5
0.08～0.1	110～157	0.8～2.5

<110>

표 22

$\alpha \fallingdotseq 0$

Pt	θ (도)	SiO_2
0.02～0.04	130～131	0.8～2.5
0.04～0.08	133～135	0.8～2.5
0.08～0.1	133～138	0.8～2.5

<111>

<112> 상기 표 13 ~ 표 22의 내용을 정리하면, 이하의 표 23 및 표 24에 나타내는 어느 한 범위로 하면, 저하 손실의 탄성 경계파 장치가 얻어지는 것을 알 수 있다. 특히, 바람직하게는, 하기의 표 24에 나타나 있는 어느 한 범위로 함으로써 보다 한층 손실을 저감시켜, 바람직한 것을 알 수 있다.

표 23

	$\alpha \leqq 0.1$ 오일러 각 (0°, θ, -45～45°)의 θ	
0.04≦Al전극두께<0.08	(0,112～141,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,111～142,-45～45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,110～143,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,114～142,-45～45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,113～145,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,108～154,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,117～148,-45～45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,109～159,-45～45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,103～167,-45～45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,116～145,-45～45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,116～147,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,111～154,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,117～143,-45～45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,117～148,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,110～157,-45～45)	0.8≦유전체층두께≦2.5

<113> 전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

표 24

	$\alpha = 0$ 오일러 각 (0°, θ, -45～45°)의 θ	
0.04≦Al전극두께<0.08	(0,124～128,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Al전극두께<0.1	(0,124～128,-45～45)	0.8≦유전체층두께≦2.5
0.1≦Al전극두께≦0.25	(0,124～128,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Cu전극두께<0.04	(0,127～129,-45～45)	0.8≦유전체층두께≦2.5
0.04≦Cu전극두께<0.08	(0,127～131,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Cu전극두께≦0.1	(0,127～135,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Au전극두께<0.03	(0,135～136,-45～45)	0.8≦유전체층두께≦2.5
0.03≦Au전극두께<0.06	(0,135～139,-45～45)	0.8≦유전체층두께≦2.5
0.06≦Au전극두께≦0.1	(0,135～140,-45～45)	0.8≦유전체층두께≦2.5
0.03≦Ta전극두께<0.06	(0,129～134,-45～45)	0.8≦유전체층두께≦2.5
0.06≦Ta전극두께<0.08	(0,129～134,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Ta전극두께≦0.1	(0,129～136,-45～45)	0.8≦유전체층두께≦2.5
0.02≦Pt전극두께<0.04	(0,130～131,-45～45)	0.8≦유전체층두께≦2.5
0.04≦Pt전극두께<0.08	(0,133～135,-45～45)	0.8≦유전체층두께≦2.5
0.08≦Pt전극두께≦0.1	(0,133～138,-45～45)	0.8≦유전체층두께≦2.5

<114> 전극두께 및 유전체층두께는 모두 규격화 막두께 H/λ (λ는 탄성경계파의 파장이다.)

<115> 또한, 제1, 제2 실험예에서는, IDT 전극은 Al이나 Au 등의 단일 금속에 의해 구성되어 있었지만, IDT 전극은, 이들 금속들을 주성분으로 하는 전극층 이외에, 다른 금속재료로 이루어지는 전극층을 적층한 다층 구조를 가지고 있어도 된다.

<116> 또 유전체층은, 전극보다도 빠른 횡파 음속을 가지는 재료이면, 다른 유전체에 의해 형성되어 있어도 된다. 이러한 유전체로서는, 예를 들면, 유리, Si_xN_y, SiC, Al_2O_3 등을 들 수 있다. 이러한 재료들에 의해 유전체층을 형성한 경우, 그 최적 두께는 SiO_2의 횡파 음속과 역비례한 막두께로 하면 된다.

도면의 간단한 설명

<24> 도 1의 (a) ~ (f)는 본 발명의 일실시형태에 따른 탄성 경계파 장치의 제조방법 및 구조를 설명하기 위한 각 정면 단면도이다.

<25> 도 2는 도 1에 나타낸 실시형태의 탄성 경계파 장치의 전극 구조를 모식적으로 나타내는 평면도이다.

<26> 도 3은 본 실시형태의 탄성 경계파 장치에 있어서, 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판상에 홈을 형성하고, 홈에 Al 또는 Ti을 충전해서 전극을 형성한 구조의 탄성 경계파 장치의 전극의 규격화 막두께 H/λ와, 감쇠상수 α와의 관계를 나타내는 도면이다.

<27> 도 4는 본 실시형태의 탄성 경계파 장치에 있어서, 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판상에 홈을 형성하고, 홈에 Ni 또는 Cr을 충전해서 전극을 형성한 구조의 탄성 경계파 장치의 전극의 규격화 막두께 H/λ와, 감쇠상수 α와의 관계를 나타내는 도면이다.

<28> 도 5는 본 실시형태의 탄성 경계파 장치에 있어서, 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판상에 홈을 형성하고, 홈에 제3 그룹의 각 금속재료를 충전해서 전극을 형성한 구조의 탄성 경계파 장치의 전극의 규격화 막두께 H/λ와, 감쇠상수 α와의 관계를 나타내는 도면이다.

<29> 도 6은 $LiNbO_3$ 기판의 오일러 각의 Θ와, Al으로 이루어지는 전극의 규격화 막두께를 변화시킨 경우의 감쇠상수 α의 변화를 나타내는 도면이다.

<30> 도 7은 $LiNbO_3$ 기판의 오일러 각의 Θ와, Ni로 이루어지는 전극의 규격화 막두께를 변화시킨 경우의 감쇠상수 α의 변화를 나타내는 도면이다.

<31> 도 8은 $LiNbO_3$ 기판의 오일러 각의 Θ와, Cu로 이루어지는 전극의 규격화 막두께를 변화시킨 경우의 감쇠상수 α의 변화를 나타내는 도면이다.

<32> 도 9는 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판에 형성된 홈에 Al으로 이루어지는 IDT 전극을 형성하고, SiO_2막을 유전체층으로서 적층한 구조에 있어서, Al으로 이루어지는 전극의 막두께와, SiO_2막의 막두께를 변화시킨 경우의 전기기계 결합계수 k^2의 변화를 나타내는 도면이다.

<33> 도 10은 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판에 형성된 홈에 Ni로 이루어지는 IDT 전극을 형성하고, SiO_2막을 유전체층으로서 적층한 구조에 있어서, Ni로 이루어지는 전극의 막두께와, SiO_2막의 막두께를 변화시킨 경우의 전기기계 결합계수 k^2의 변화를 나타내는 도면이다.

<34> 도 11은 오일러 각 (0°, 103°, 0°)의 $LiNbO_3$ 기판에 형성된 홈에 Cu로 이루어지는 IDT 전극을 형성하고, SiO_2막을 유전체층으로서 적층한 구조에 있어서, Cu로 이루어지는 전극의 막두께와, SiO_2막의 막두께를 변화시킨 경우의 전기기계 결합계수 k^2의 변화를 나타내는 도면이다.

<35> 도 12는 SiO_2/매입 IDT 전극/$LiNbO_3$의 적층구조에 있어서의 SiO_2막의 규격화 막두께 H/λ가 0.8 미만인 경우의 탄성파의 에너지 분포를 모식적으로 나타내는 모식도이다.

<36> 도 13은 SiO_2/매입 IDT 전극/$LiNbO_3$의 적층구조에 있어서의 SiO_2막의 규격화 막두께 H/λ가 0.8 이상인 경우의 탄성파의 에너지 분포를 모식적으로 나타내는 모식도이다.

<37> 도 14는 제1의 실시형태의 탄성 경계파 장치 및 매입형이 아닌 IDT 전극을 가지는 비교예의 탄성 경계파 장치에 있어서, SiO_2로 이루어지는 유전체층의 막두께를 1λ 또는 2λ로 했을 경우의 주파수 온도 계수(TCF)를 각각 나타내는 도면이다.

<38> 도 15는 오일러 각 (0°, Θ, 0°)의 $LiTaO_3$을 사용한 경우의 오일러 각의 Θ와, IDT 전극을 구성하고 있는 Al의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<39> 도 16은 오일러 각 (0°, Θ, 0°)의 $LiTaO_3$을 사용한 경우의 오일러 각의 Θ와, IDT 전극을 구성하고 있는 Cu의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<40> 도 17은 오일러 각 (0°, Θ, 0°)의 $LiTaO_3$을 사용한 경우의 오일러 각의 Θ와, IDT 전극을 구성하고 있는 Au의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<41> 도 18은 오일러 각 (0°, Θ, 0°)의 $LiTaO_3$을 사용한 경우의 오일러 각의 Θ와, IDT 전극을 구성하고 있는 Ta의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<42> 도 19는 오일러 각 (0°, Θ, 0°)의 $LiTaO_3$을 사용한 경우의 오일러 각의 Θ와, IDT 전극을 구성하고 있는 Pt의 막두께와, 탄성 경계파 장치의 감쇠상수 α와의 관계를 나타내는 도면이다.

<43> 도 20은 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$에, Al으로 이루어지는 매입형의 전극을 형성하고, SiO_2를 적층한 구조에 있어서의 SiO_2의 규격화 막두께 H/λ와, Al의 규격화 막두께와, 전기기계 결합계수 k^2와의 관계를 나타내는 도면이다.

<44> 도 21은 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$에, Au로 이루어지는 매입형의 전극을 형성하고, SiO_2를 적층한 구조에 있어서의 SiO_2의 규격화 막두께 H/λ와, Au의 규격화 막두께와, 전기기계 결합계수 k^2와의 관계를 나타내는 도면이다.

<45> 도 22는 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$에 Cu로 이루어지는 매입형의 전극을 형성하고, SiO_2를 적층한 구조에 있어서의 SiO_2의 규격화 막두께 H/λ와, Cu의 규격화 막두께와, 전기기계 결합계수 k^2와의 관계를 나타내는 도면이다.

<46> 도 23은 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$에 Ta로 이루어지는 매입형의 전극을 형성하고, SiO_2를 적층한 구조에 있어서의 SiO_2의 규격화 막두께 H/λ와, Ta의 규격화 막두께와, 전기기계 결합계수 k^2와의 관계를 나타내는 도면이다.

<47> 도 24는 오일러 각 (0°, 126°, 0°)의 $LiTaO_3$에, Pt로 이루어지는 매입형의 전극을 형성하고, SiO_2를 적층한 구조에 있어서의 SiO_2의 규격화 막두께 H/λ와, Pt의 규격화 막두께와, 전기기계 결합계수 k^2와의 관계를 나타내는 도면이다.

<48> <부호의 설명>

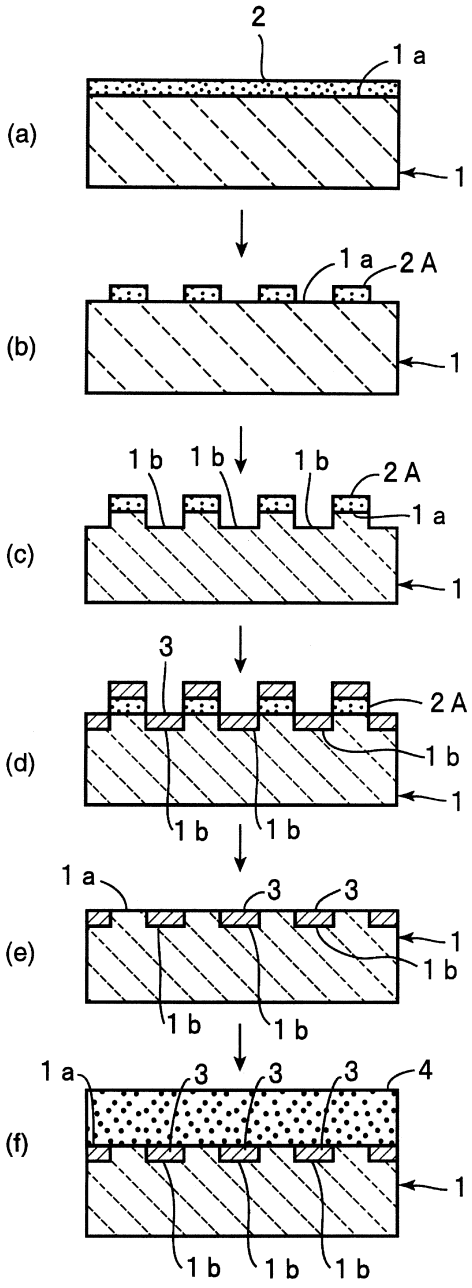
<49>	1	$LiNbO_3$ 기판
<50>	1a	상면
<51>	1b	홈
<52>	2	포토레지스트층
<53>	2A	포토레지스트 패턴
<54>	3	전극막
<55>	4	유전체층

<56> 11 탄성 경계파 장치

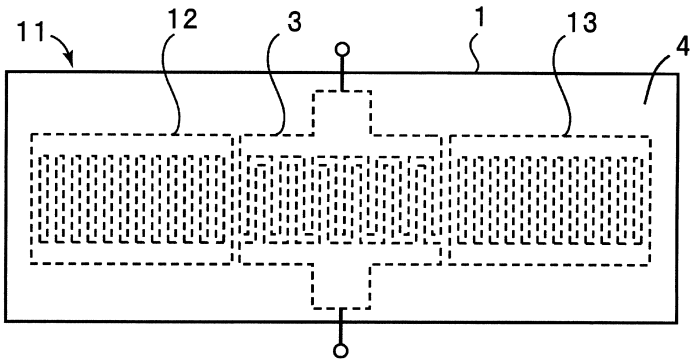
<57> 12, 13 반사기

도면

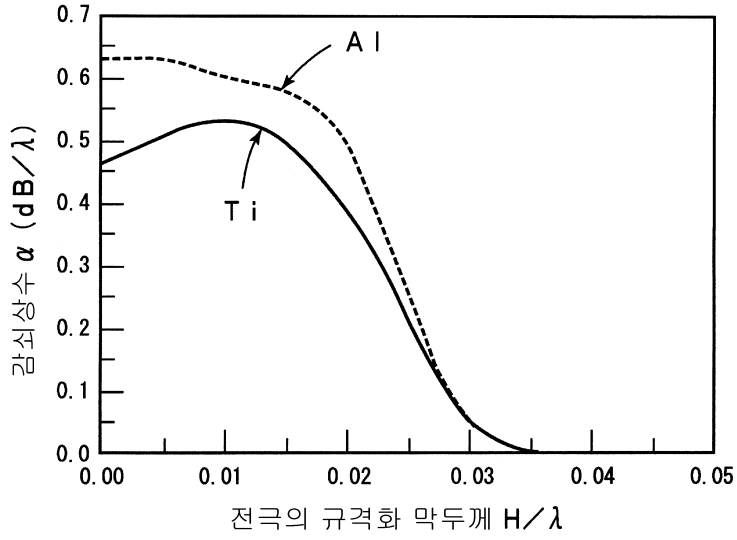
도면1



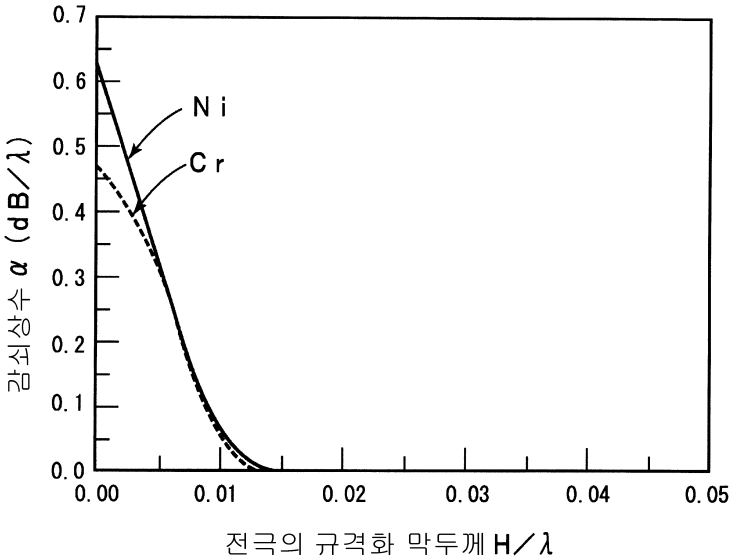
도면2


11
12
3
1
13
4

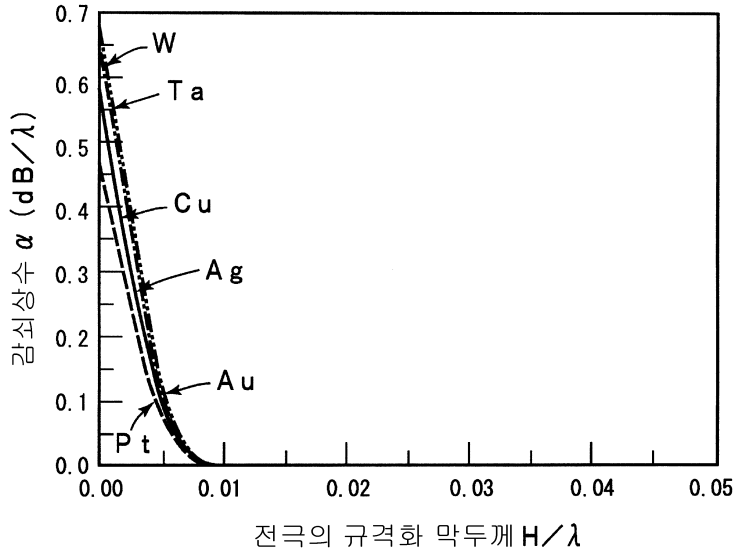
도면3


0.7
0.6
0.5
0.4
0.3
0.2
0.1
0.0
0.00
0.01
0.02
0.03
0.04
0.05
Al
Ti
감쇠상수 α (dB/λ)
전극의 규격화 막두께 H/λ

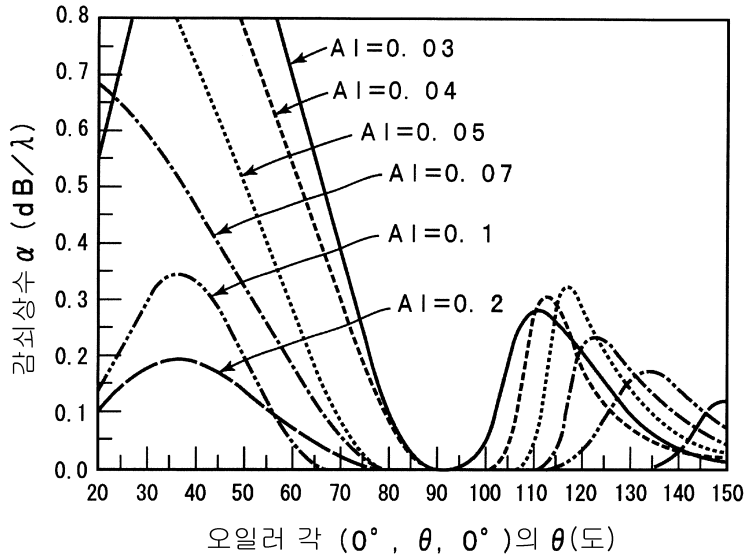
도면4


0.7
0.6
0.5
0.4
0.3
0.2
0.1
0.0
0.00
0.01
0.02
0.03
0.04
0.05
Ni
Cr
감쇠상수 α (dB/λ)
전극의 규격화 막두께 H/λ

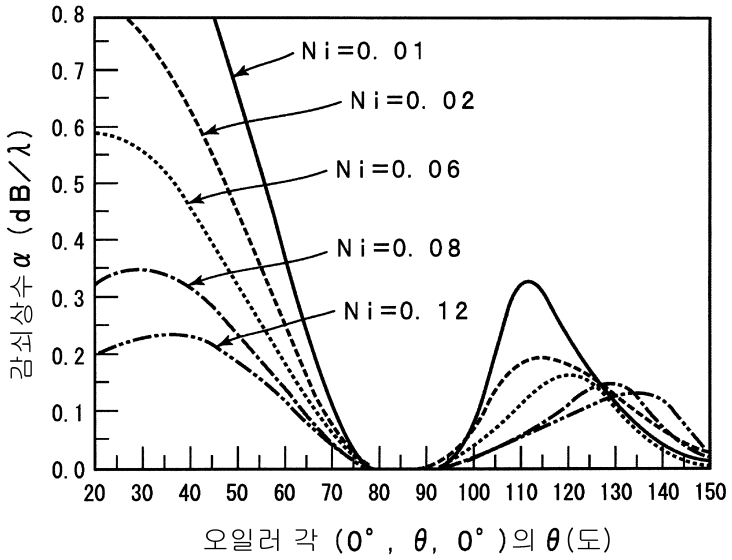
도면5


0.7
0.6
0.5
0.4
0.3
0.2
0.1
0.0
W
Ta
Cu
Ag
Au
Pt
0.00
0.01
0.02
0.03
0.04
0.05
감쇠상수 α (dB/λ)
전극의 규격화 막두께 H/λ

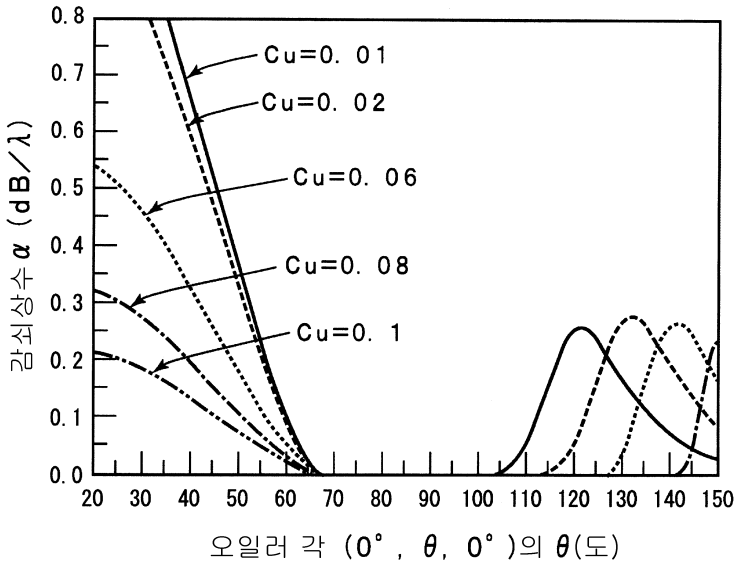
도면6


0.8
0.7
0.6
0.5
0.4
0.3
0.2
0.1
0.0
Al=0.03
Al=0.04
Al=0.05
Al=0.07
Al=0.1
Al=0.2
20
30
40
50
60
70
80
90
100
110
120
130
140
150
감쇠상수 α (dB/λ)
오일러 각 (0°, θ, 0°)의 θ(도)

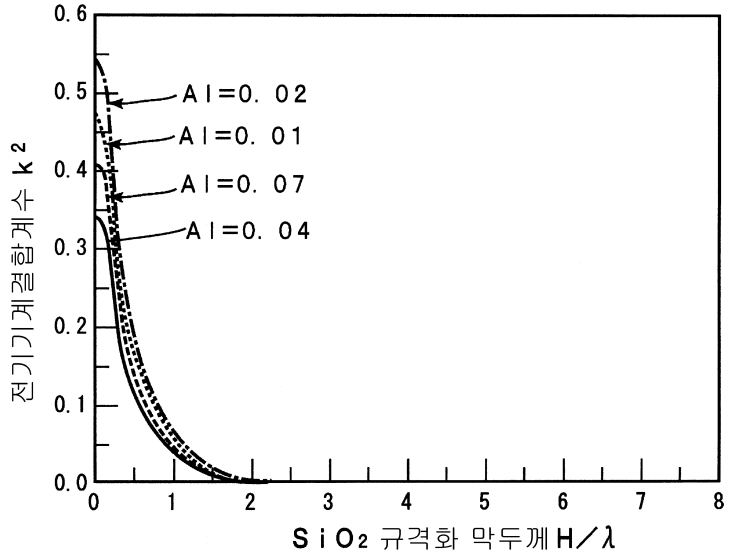
도면7


Ni=0. 01
Ni=0. 02
Ni=0. 06
Ni=0. 08
Ni=0. 12
감쇠상수 α (dB/λ)
0.0 0.1 0.2 0.3 0.4 0.5 0.6 0.7 0.8
20 30 40 50 60 70 80 90 100 110 120 130 140 150
오일러 각 (0°, θ, 0°)의 θ(도)

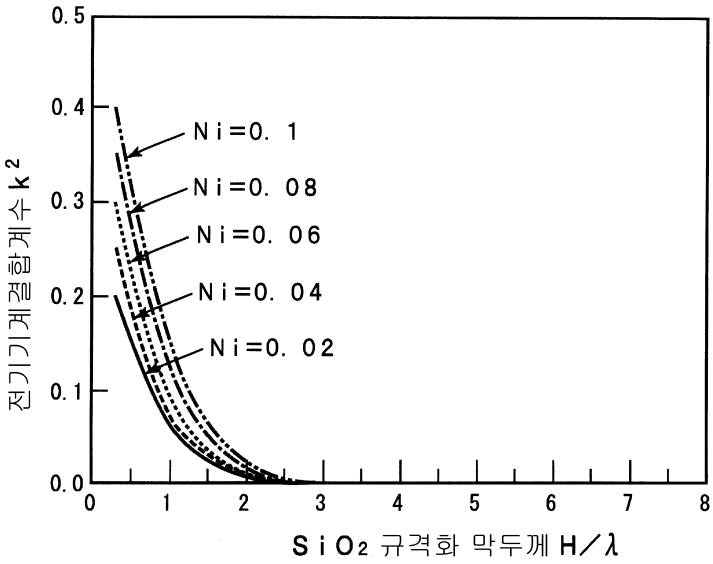
도면8


Cu=0. 01
Cu=0. 02
Cu=0. 06
Cu=0. 08
Cu=0. 1
감쇠상수 α (dB/λ)
0.0 0.1 0.2 0.3 0.4 0.5 0.6 0.7 0.8
20 30 40 50 60 70 80 90 100 110 120 130 140 150
오일러 각 (0°, θ, 0°)의 θ(도)

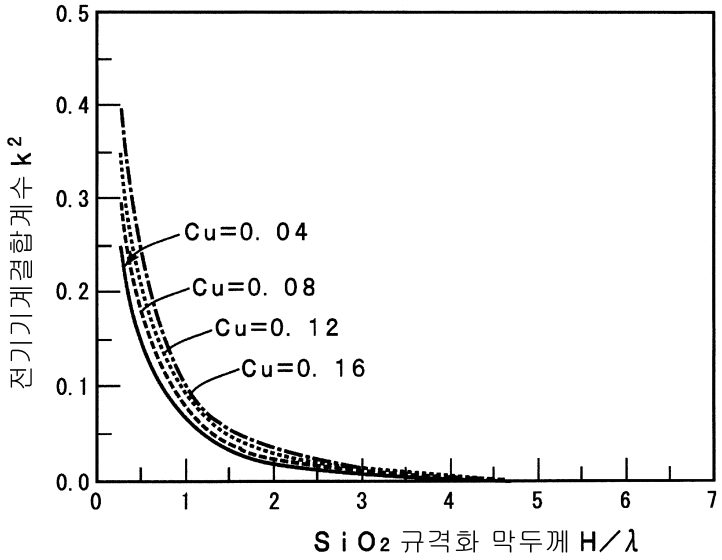
도면9


0.6
0.5
0.4
0.3
0.2
0.1
0.0
0
1
2
3
4
5
6
7
8
Al=0.02
Al=0.01
Al=0.07
Al=0.04
전기기계결합계수 k²
SiO₂ 규격화 막두께 H/λ

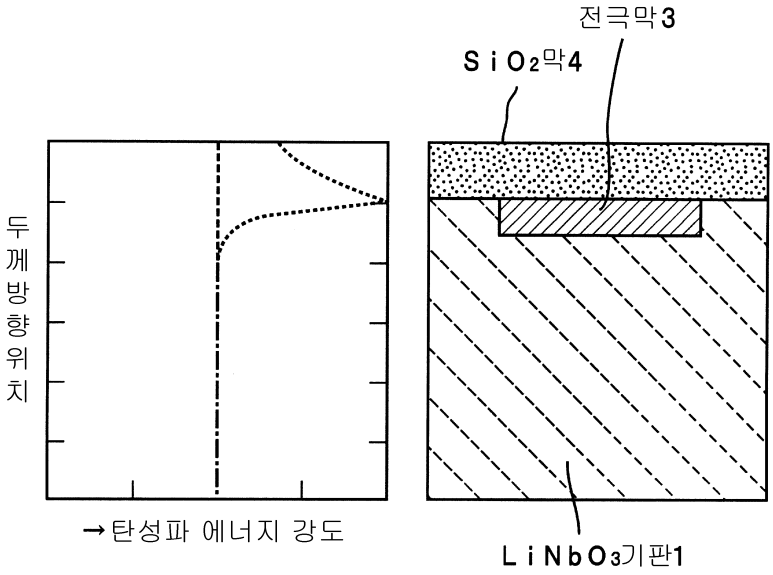
도면10


0.5
0.4
0.3
0.2
0.1
0.0
0
1
2
3
4
5
6
7
8
Ni=0.1
Ni=0.08
Ni=0.06
Ni=0.04
Ni=0.02
전기기계결합계수 k²
SiO₂ 규격화 막두께 H/λ

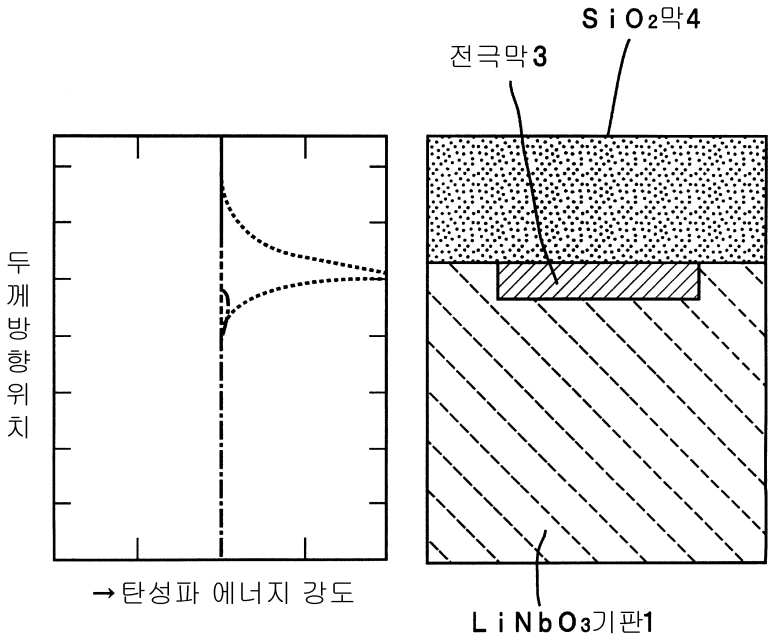
도면11


0.5
0.4
0.3
0.2
0.1
0.0
0
1
2
3
4
5
6
7
전기기계결합계수 k²
Cu=0. 04
Cu=0. 08
Cu=0. 12
Cu=0. 16
SiO₂ 규격화 막두께 H/λ

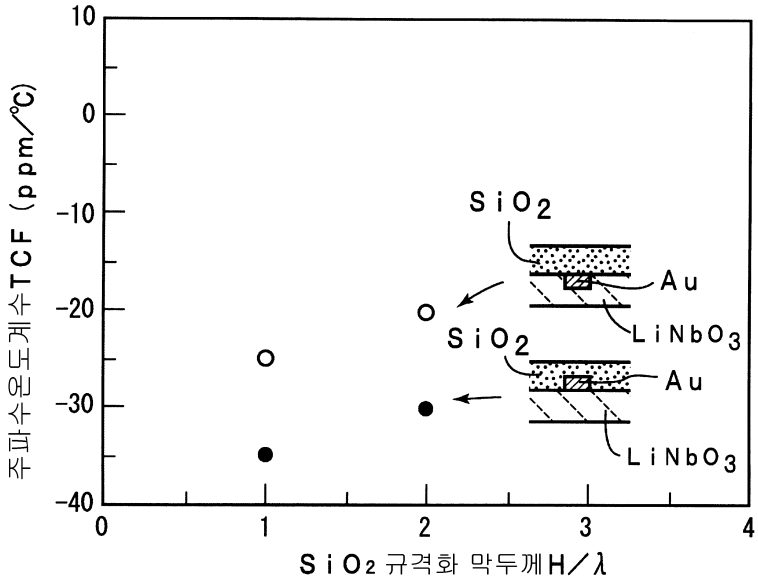
도면12


전극막3
SiO₂막4
두께방향위치
→탄성파 에너지 강도
LiNbO₃기판1

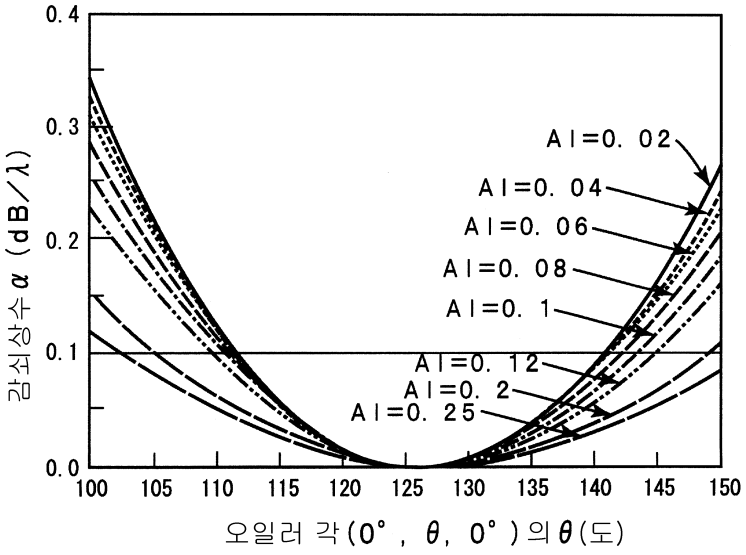
도면13


SiO2막4
전극막3
두께방향위치
→탄성파 에너지 강도
LiNbO3기판1

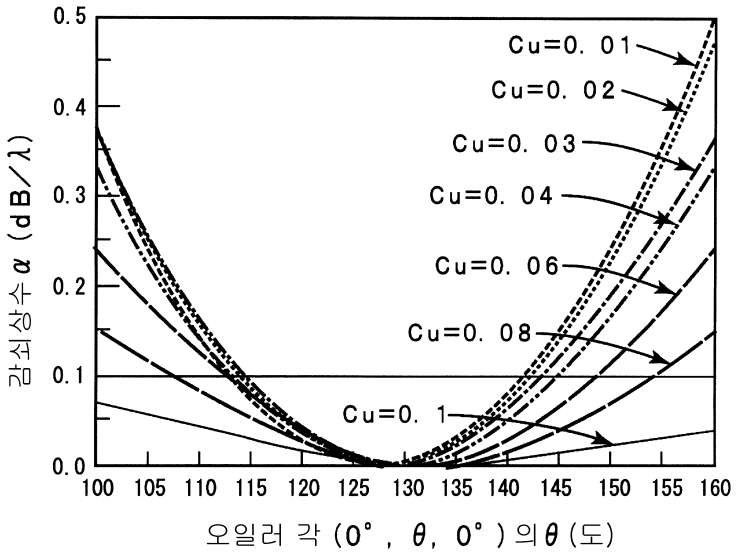
도면14


10
0
-10
-20
-30
-40
0
1
2
3
4
주파수온도계수TCF (ppm/℃)
SiO2 규격화 막두께H/λ
SiO2
Au
LiNbO3
SiO2
Au
LiNbO3

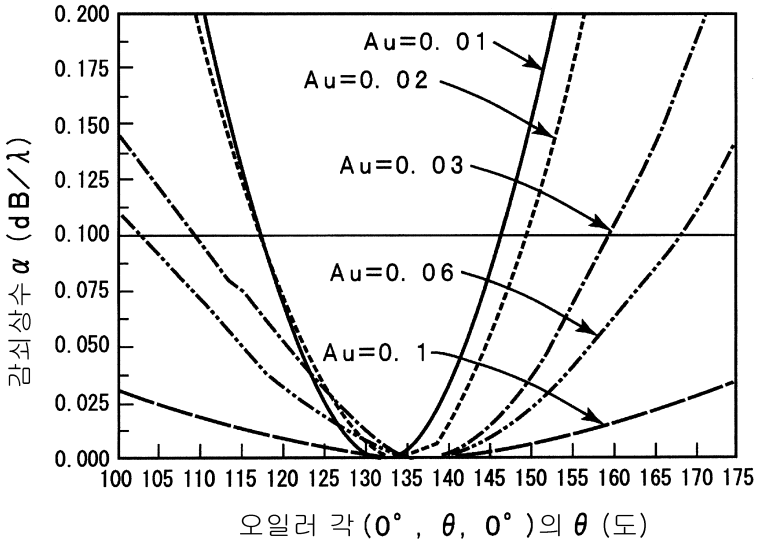
도면15


0.4
0.3
0.2
0.1
0.0
감쇠상수 α (dB/λ)
Al=0. 02
Al=0. 04
Al=0. 06
Al=0. 08
Al=0. 1
Al=0. 12
Al=0. 2
Al=0. 25
100 105 110 115 120 125 130 135 140 145 150
오일러 각 (0°, θ, 0°) 의 θ (도)

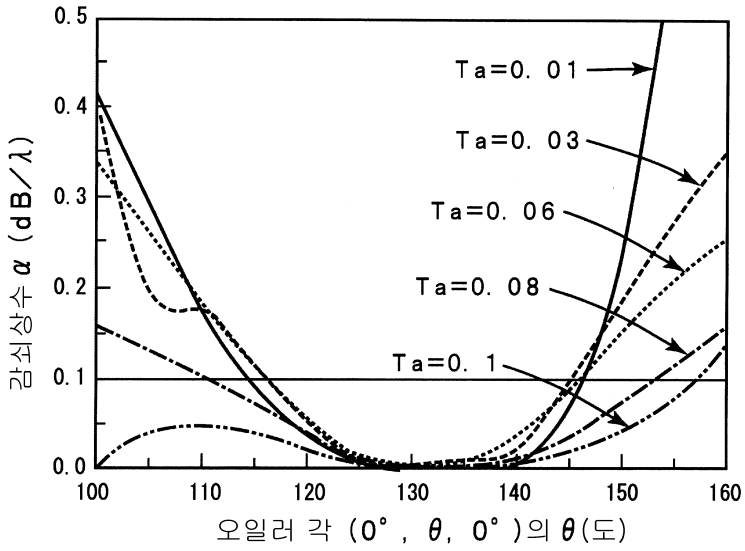
도면16


0.5
0.4
0.3
0.2
0.1
0.0
감쇠상수 α (dB/λ)
Cu=0. 01
Cu=0. 02
Cu=0. 03
Cu=0. 04
Cu=0. 06
Cu=0. 08
Cu=0. 1
100 105 110 115 120 125 130 135 140 145 150 155 160
오일러 각 (0°, θ, 0°) 의 θ (도)

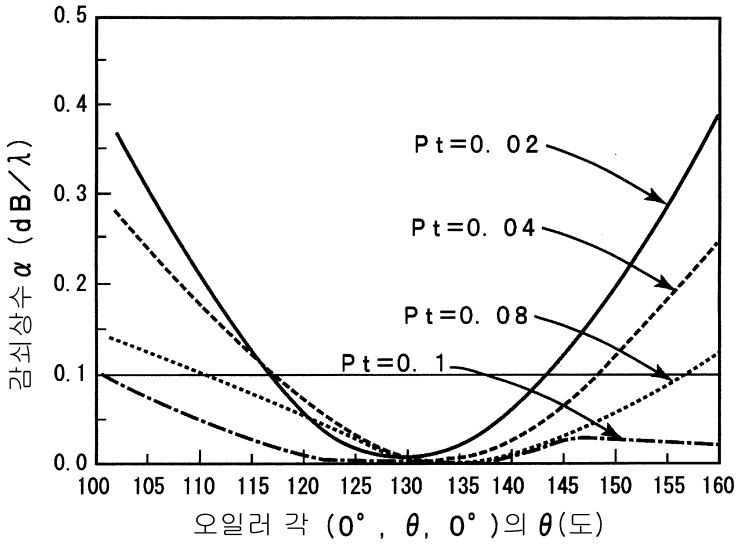
도면17


0.200
0.175
0.150
0.125
0.100
0.075
0.050
0.025
0.000
감쇠상수 α (dB/λ)
Au=0. 01
Au=0. 02
Au=0. 03
Au=0. 06
Au=0. 1
100 105 110 115 120 125 130 135 140 145 150 155 160 165 170 175
오일러 각 (0°, θ, 0°)의 θ (도)

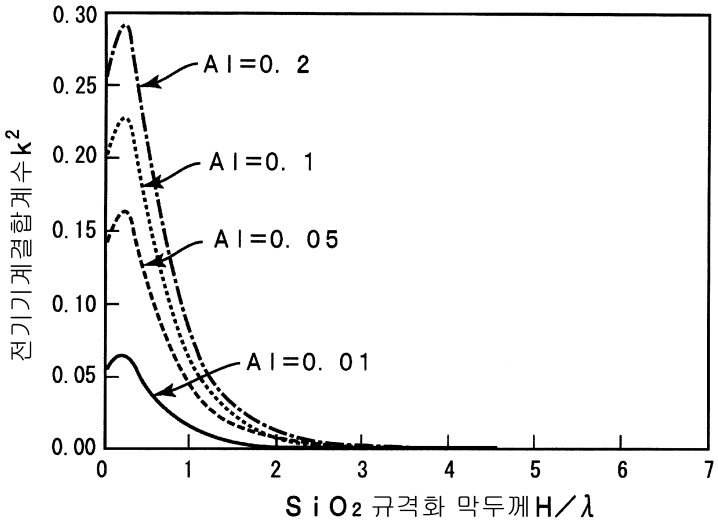
도면18


0.5
0.4
0.3
0.2
0.1
0.0
감쇠상수 α (dB/λ)
Ta=0. 01
Ta=0. 03
Ta=0. 06
Ta=0. 08
Ta=0. 1
100 110 120 130 140 150 160
오일러 각 (0°, θ, 0°)의 θ(도)

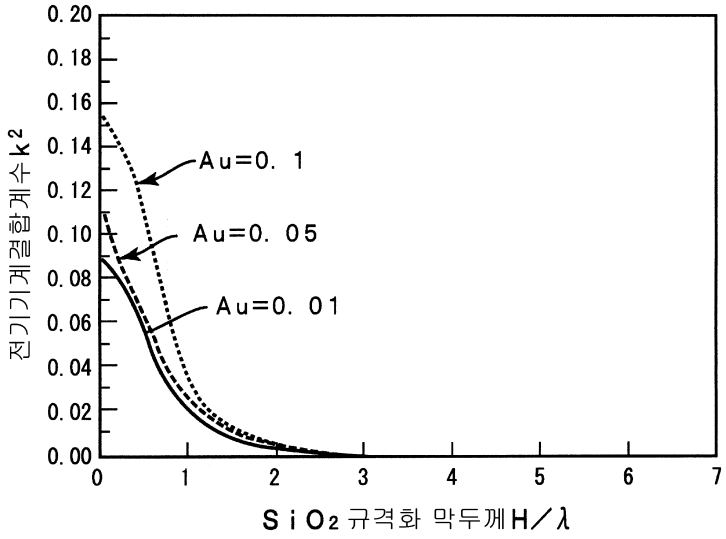
도면19


0.5
0.4
0.3
0.2
0.1
0.0
감쇠상수 α (dB/λ)
Pt=0.02
Pt=0.04
Pt=0.08
Pt=0.1
100 105 110 115 120 125 130 135 140 145 150 155 160
오일러 각 (0°, θ, 0°)의 θ(도)

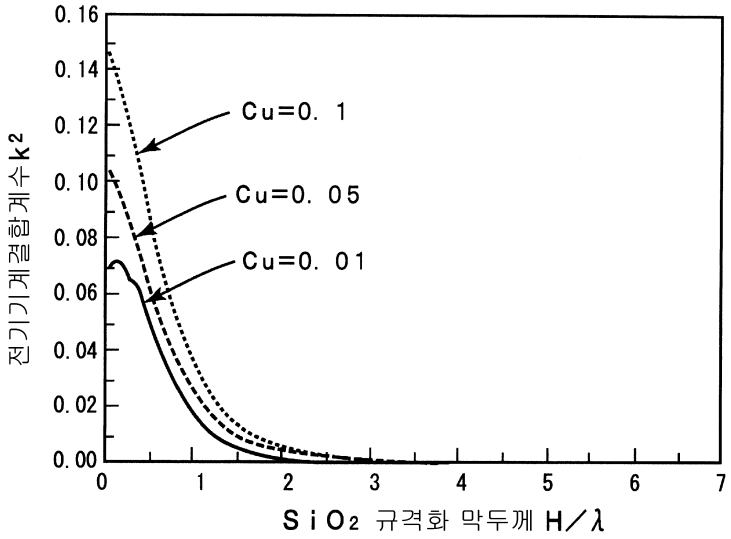
도면20


0.30
0.25
0.20
0.15
0.10
0.05
0.00
전기기계결합계수 k²
Al=0.2
Al=0.1
Al=0.05
Al=0.01
0 1 2 3 4 5 6 7
SiO2 규격화 막두께 H/λ

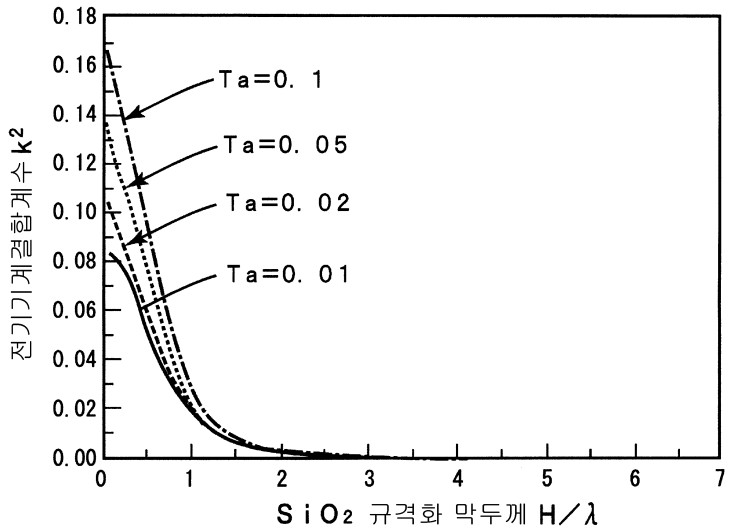
도면21


0.20
0.18
0.16
0.14
0.12
0.10
0.08
0.06
0.04
0.02
0.00
전기기계결합계수k²
Au=0.1
Au=0.05
Au=0.01
0
1
2
3
4
5
6
7
SiO₂ 규격화 막두께 H/λ

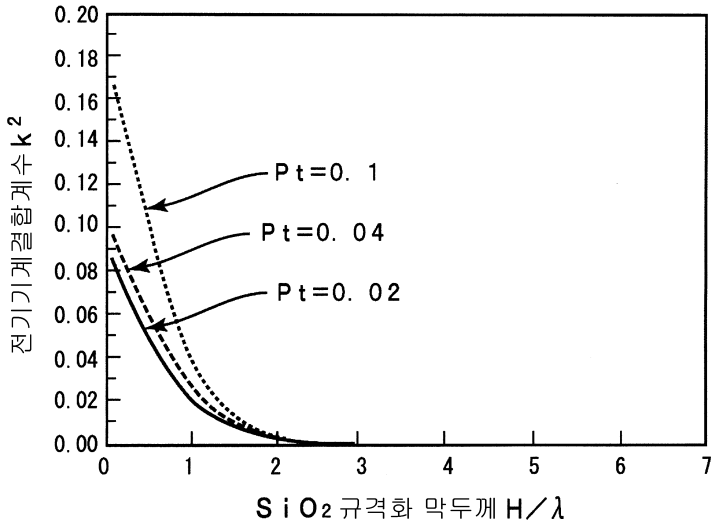
도면22


0.16
0.14
0.12
0.10
0.08
0.06
0.04
0.02
0.00
전기기계결합계수k²
Cu=0.1
Cu=0.05
Cu=0.01
0
1
2
3
4
5
6
7
SiO₂ 규격화 막두께 H/λ

도면23


0.18
0.16
0.14
0.12
0.10
0.08
0.06
0.04
0.02
0.00
전기기계결합계수 k²
Ta=0.1
Ta=0.05
Ta=0.02
Ta=0.01
0
1
2
3
4
5
6
7
SiO₂ 규격화 막두께 H/λ

도면24


0.20
0.18
0.16
0.14
0.12
0.10
0.08
0.06
0.04
0.02
0.00
전기기계결합계수 k²
Pt=0.1
Pt=0.04
Pt=0.02
0
1
2
3
4
5
6
7
SiO₂ 규격화 막두께 H/λ