

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6332668号  
(P6332668)

(45) 発行日 平成30年5月30日(2018.5.30)

(24) 登録日 平成30年5月11日(2018.5.11)

(51) Int.Cl.

F 1

<b>H05K</b>	<b>3/34</b>	<b>(2006.01)</b>	H05K	3/34	501 E
<b>H01L</b>	<b>23/12</b>	<b>(2006.01)</b>	H01L	23/12	501 B
<b>H05K</b>	<b>1/18</b>	<b>(2006.01)</b>	H05K	3/34	502 E
			H05K	3/34	501 F
			H05K	1/18	L

請求項の数 7 (全 16 頁) 最終頁に続く

(21) 出願番号

特願2014-56218 (P2014-56218)

(22) 出願日

平成26年3月19日(2014.3.19)

(65) 公開番号

特開2015-179730 (P2015-179730A)

(43) 公開日

平成27年10月8日(2015.10.8)

審査請求日

平成28年11月25日(2016.11.25)

(73) 特許権者 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100091672

弁理士 岡本 啓三

(72) 発明者 種子田 浩志

長野県長野市小島田町80番地 新光電気  
工業株式会社内

審査官 内田 勝久

最終頁に続く

(54) 【発明の名称】配線基板及びその製造方法と半導体装置

## (57) 【特許請求の範囲】

## 【請求項 1】

パッドを備えた配線部材と、

前記配線部材の上に、前記パッドの外周縁上を覆うように配置された保護絶縁層と、

前記パッドを露出するように前記保護絶縁層に開口されたホールと、

前記ホールの開口端側に配置され、前記保護絶縁層の表面の高さよりも低い段差面と、  
前記段差面を囲う外周側面とから形成される段差部と、

前記パッドの上から前記ホールの側面及び前記段差部の段差面に形成されたシード層と

、  
前記シード層の上に設けられ、電解めっき層から形成されたはんだバンプと 10  
を有し、

前記ホールの段差部上の前記シード層の上面は、前記保護絶縁層の上面の高さ位置よりも下に配置されており、かつ、

前記段差部の外周側面が前記シード層から露出しており、前記外周側面に前記はんだバ  
ンプが接していることを特徴とする配線基板。

## 【請求項 2】

前記保護絶縁層はポジ型の感光性樹脂から形成され、前記シード層は銅から形成される  
ことを特徴とする請求項 1 に記載の配線基板。

## 【請求項 3】

前記パッドと前記シード層との間に形成された中間金属層を有することを特徴とする請 20

求項1又は2に記載の配線基板。

【請求項4】

パッドを備えた配線部材と、

前記配線部材の上に、前記パッドの外周縁上を覆うように配置された保護絶縁層と、

前記パッドを露出するように前記保護絶縁層に開口されたホールと、

前記ホールの開口端側に配置され、前記保護絶縁層の表面の高さよりも低い段差面と、前記段差面を囲う外周側面とから形成される段差部と、

前記パッドの上から前記ホールの側面及び前記段差部の段差面に形成されたシード層と、

前記シード層の上に設けられ、電解めっき層から形成されたはんだバンプとを有し、10

前記ホールの段差部上の前記シード層の上面は、前記保護絶縁層の上面の高さ位置よりも下に配置されており、かつ、

前記段差部の外周側面が前記シード層から露出しており、前記外周側面に前記はんだバンプが接している配線基板と、

前記配線基板のはんだバンプに電極が接続された半導体素子と  
を有することを特徴とする半導体装置。

【請求項5】

パッドを備えた配線部材を用意する工程と、

前記パッドを露出するように開口されたホールを備え、前記パッドの外周縁上を覆う保護絶縁層を前記配線部材の上に形成する工程であって、前記ホールの開口端側に、前記保護絶縁層の表面の高さよりも低い段差面と、前記段差面を囲う外周側面とから形成される段差部が配置され、20

前記ホールの内面に前記段差部に沿って、前記ホールの段差部の深さよりも厚みが薄いシード層を形成する共に、前記保護絶縁層の上に前記シード層を形成する工程と、

前記ホールの段差部上の前記シード層の側面の位置に、めっきレジスト層の開口部の側面が配置されるようにして、前記ホールの上に前記開口部が配置された前記めっきレジスト層を前記シード層の上に形成する工程と、

前記シード層をめっき給電経路に利用する電解めっきにより、前記めっきレジスト層の開口部にはんだ層を形成する工程と、

前記めっきレジスト層を除去する工程と、30

前記はんだ層をマスクにして前記シード層をウェットエッティングにより除去することにより、前記シード層が前記保護絶縁層の上面より下側に下がって配置され、前記はんだ層の周囲に凹部が形成される工程とを有することを特徴とする配線基板の製造方法。

【請求項6】

前記ホールを備えた保護絶縁層を形成する工程は、

前記配線部材の上に、ポジ型の感光性樹脂層を形成する工程と、

ハーフトーンマスクを使用するフォトリソグラフィにより、前記感光性樹脂層に、前記開口端に段差部を有するホールを形成する工程とを含むことを特徴とする請求項5に記載の配線基板の製造方法。

【請求項7】

前記シード層をウェットエッティングにより除去する工程の後に、

前記はんだ層を加熱処理によってリフローさせてはんだバンプを得る工程を有することを特徴とする請求項5又は6に記載の配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板及びその製造方法と半導体装置に関する。

【背景技術】

【0002】

従来、半導体チップなどの電子部品を実装するための配線基板がある。そのような配線

40

50

基板では、ソルダレジスト層のホール内に配置されたパッドの上に外部接続用のはんだバンプが設けられている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開平10-326965号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

後述する予備的事項の欄で説明するように、はんだバンプを形成する方法では、電解めっきでホール内にはんだ層を埋め込んで形成した後に、はんだ層をマスクにしてシード層をウェットエッティングする工程がある。 10

【0005】

このとき、はんだ層の周縁部の下にシード層のアンダーカットが生じるため、はんだ層をリフローさせてはんだバンプを形成する際に、はんだバンプの下にボイドが発生して接続強度が弱くなる問題がある。

【0006】

また、隣り合うはんだバンプの間の領域にはんだが流出して、はんだバンプ同士が短絡する問題がある。 20

【0007】

はんだバンプの十分な接続強度が得られる新規な構造の配線基板及びその製造方法と半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

以下の開示の一観点によれば、パッドを備えた配線部材と、前記配線部材の上に、前記パッドの外周縁上を覆うように配置された保護絶縁層と、前記パッドを露出するように前記保護絶縁層に開口されたホールと、前記ホールの開口端側に配置され、前記保護絶縁層の表面の高さよりも低い段差面と、前記段差面を囲う外周側面とから形成される段差部と、前記パッドの上から前記ホールの側面及び前記段差部の段差面に形成されたシード層と、前記シード層の上に設けられ、電解めっき層から形成されたはんだバンプとを有し、前記ホールの段差部上の前記シード層の上面は、前記保護絶縁層の上面の高さ位置よりも下に配置されており、かつ、前記段差部の外周側面が前記シード層から露出しており、前記外周側面に前記はんだバンプが接している配線基板が提供される。 30

【0009】

また、その開示の他の観点によれば、パッドを備えた配線部材を用意する工程と、前記パッドを露出するように開口されたホールを備え、前記パッドの外周縁上を覆う保護絶縁層を前記配線部材の上に形成する工程であって、前記ホールの開口端側に、前記保護絶縁層の表面の高さよりも低い段差面と、前記段差面を囲う外周側面とから形成される段差部が配置され、前記ホールの内面に前記段差部に沿って、前記ホールの段差部の深さよりも厚みが薄いシード層を形成する共に、前記保護絶縁層の上に前記シード層を形成する工程と、前記ホールの段差部上の前記シード層の側面の位置に、めっきレジスト層の開口部の側面が配置されるようにして、前記ホールの上に前記開口部が配置された前記めっきレジスト層を前記シード層の上に形成する工程と、前記シード層をめっき給電経路に利用する電解めっきにより、前記めっきレジスト層の開口部にはんだ層を形成する工程と、前記めっきレジスト層を除去する工程と、前記はんだ層をマスクにして前記シード層をウェットエッティングにより除去することにより、前記シード層が前記保護絶縁層の上面より下側に下がって配置され、前記はんだ層の周囲に凹部が形成される工程とを有する配線基板の製造方法が提供される。 40

【発明の効果】

【0010】

以下の開示によれば、保護絶縁層のホールの開口端側が段差部となっているため、はんだ層をマスクにしてシード層をウェットエッチングする際に、はんだ層の周縁部の下にシード層のアンダーカットが発生しにくい構造となっている。

**【0011】**

このため、はんだ層をリフローさせてはんだバンプを形成する際に、はんだバンプの下にボイドが発生することが防止され、はんだバンプの十分な接続強度を得ることができる。

**【0012】**

また、はんだ層をマスクにしてシード層をウェットエッチングすると、はんだ層と段差部の外側側面との間に環状の凹部が形成される。

10

**【0013】**

これにより、はんだ層をリフローさせてはんだバンプを形成する際に、はんだの流出が凹部で阻止されるため、はんだバンプ同士の短絡を防止することができる。

**【図面の簡単な説明】**

**【0014】**

**【図1】**図1(a)～(c)は予備的事項に係るはんだバンプの形成方法を示す断面図(その1)である。

**【図2】**図2(a)及び(b)は予備的事項に係るはんだバンプの形成方法を示す断面図(その2)である。

20

**【図3】**図3(a)及び(b)は予備的事項に係るはんだバンプの形成方法を示す断面図(その3)である。

**【図4】**図4(a)及び(b)は予備的事項に係るはんだバンプの形成方法を示す断面図(その4)である。

**【図5】**図5は予備的事項に係るはんだバンプの形成方法を示す断面図(その5)である。

**【図6】**図6(a)及び(b)は実施形態の配線基板の製造方法を示す断面図(その1)である。

**【図7】**図7(a)及び(b)は実施形態の配線基板の製造方法を示す断面図及び平面図(その2)である。

30

**【図8】**図8(a)及び(b)は実施形態の配線基板の製造方法を示す断面図及び平面図(その3)である。

**【図9】**図9(a)及び(b)は実施形態の配線基板の製造方法を示す断面図(その4)である。

**【図10】**図10(a)及び(b)は実施形態の配線基板の製造方法を示す断面図(その5)である。

**【図11】**図11(a)及び(b)は実施形態の配線基板の製造方法を示す断面図(その6)である。

**【図12】**図12(a)及び(b)は実施形態の配線基板の製造方法を示す断面図(その7)である。

**【図13】**図13は実施形態の配線基板を示す断面図(その1)である。

40

**【図14】**図14は実施形態の配線基板を示す断面図(その2)である。

**【図15】**図15は図14の配線基板に半導体素子がフリップチップ接続された半導体装を示す断面図である。

**【発明を実施するための形態】**

**【0015】**

以下、実施の形態について、添付の図面を参照して説明する。

**【0016】**

実施形態を説明する前に、基礎となる予備的事項について説明する。図1～図5は予備的事項に係るはんだバンプの形成方法を示す断面図である。

**【0017】**

50

図1(a)に示すように、予備的事項に係るはんだバンプの形成方法では、まず、絶縁層120の上に銅からなるパッドPが形成された構造を含む配線部材100を用意する。パッドPは不図示のビア導体を介して内部の多層配線層に接続されている。

#### 【0018】

さらに、パッドPの上にホール200aが設けられたソルダレジスト層200を絶縁層120の上に形成する。

#### 【0019】

次いで、図1(b)に示すように、無電解めっきにより、ソルダレジスト層200のホール200a内のパッドPの上に拡散バリア用の中間金属層300を形成する。

#### 【0020】

続いて、図1(c)に示すように、無電解めっきにより、ソルダレジスト層200のホールの内面及びソルダレジスト層200の上に銅からなるシード層400を形成する。さらに、図2(a)に示すように、ソルダレジスト層200のホール200aを含む領域に開口部500aが設けられためっきレジスト層500をシード層400の上に形成する。

#### 【0021】

次いで、図2(b)に示すように、シード層400をめっき給電経路に利用する電解めっきにより、めっきレジスト層500の開口部500a内にはんだ層420を形成する。さらに、図3(a)に示すように、めっきレジスト層500を除去して、シード層400を露出させる。

#### 【0022】

続いて、図3(b)に示すように、はんだ層420をマスクにして、シード層400をウェットエッチングする。図3(b)には、シード層400がその厚みの途中までエッチングされた状態が示されている。

#### 【0023】

はんだ層420をマスクにしてシード層400をウェットエッチングすると、はんだ層420の側面下端から等方的にエッチングが進む。このため、はんだ層420の側面下端から内側にもシード層400のエッチングが進んではんだ層420の下にアンダーカットUCが生ずる。

#### 【0024】

図4(a)に示すように、シード層400のエッチングを進めてジャストエッチングの時点からさらにオーバーエッチングを行うと、シード層400のアンダーカットUCがさらに内側に食い込んだ形状となる。例えば、シード層400の厚みが $2\mu m$ 程度の場合は、アンダーカットUCの幅は $5\sim 10\mu m$ になる。シード層400のアンダーカットUCの幅は、はんだ層420のパターンの粗密にも大きく依存する。

#### 【0025】

さらに、図4(b)に示すように、はんだ層420を加熱処理することにより、はんだ層420をリフローさせて表面が丸まったはんだバンプSBを形成する。このとき、はんだ層420の周縁部の下にシード層400のアンダーカットUCが生じて空洞になっているため、はんだバンプSBの周縁部の下にボイドVが発生しやすい問題がある。はんだバンプSBの周縁部の下にボイドVが発生すると、はんだバンプSBの引張り強度が弱くなり、パッドPとの電気接続の信頼性が低下する。

#### 【0026】

また、予備的事項の配線部材100は、隣り合うはんだ層420の間のソルダレジスト層200の表面が平坦であるため、はんだ層420をリフローさせる際に、はんだが外側に流出しやすい構造となっている。

#### 【0027】

図5に示すように、特に、隣り合うはんだ層420の配列ピッチが $100\mu m$ 以下に狭く設定され、かつはんだ層420のボリュームが大きい場合は、複数のはんだバンプSBの間の領域にはんだが流出して、はんだバンプSB同士が短絡する問題がある。

#### 【0028】

10

20

30

40

50

以下に説明する実施形態の配線基板及びその製造方法は、前述した不具合を解消することができる。

#### 【0029】

##### (実施形態)

図6～図12は実施形態の配線基板の製造方法を示す図、図13及び図14は実施形態の配線基板を示す図である。以下、配線基板の製造方法を説明しながら、配線基板の構造について説明する。

#### 【0030】

実施形態の配線基板の製造方法では、図6(a)に示すように、まず、はんだバンプが形成される配線部材5を用意する。配線部材5は内部に多層配線層(不図示)を備えており、最上の絶縁層10の上にパッドPを備えている。パッドPはビア導体(不図示)を介して内部の多層配線層に接続されている。

#### 【0031】

パッドPは、例えば、無電解めっきでシード層として形成された銅層の上に電解めっきで形成された銅層が積層されて形成される。

#### 【0032】

配線部材5はコア基板の両面側にビルトアップ配線が形成されたリジットタイプの配線部材であってもよいし、コア基板を有さないコアレスタイプの配線部材であってもよい。コアレスタイプの配線部材を採用する場合は、パッドPの側面及び下面が最上の絶縁層10に埋め込まれ、パッドPの上面が絶縁層10から露出していてもよい。

#### 【0033】

また、パッドPは、島状に並んで配置されたパッド電極であってもよいし、引き出し配線の一端又は中間地点に配置されたパッド部であってもよい。

#### 【0034】

次いで、図6(b)に示すように、絶縁層10及びパッドPの上にポジ型の感光性樹脂層20aを形成する。感光性樹脂層20aの形成は、未硬化の樹脂フィルムを貼付してもよいし、液状樹脂を塗布してもよい。

#### 【0035】

続いて、図7(a)に示すように、フォトリソグラフィのフォトマスクとして、ハーフトーンマスク30を用意する。図7(b)は図7(a)のハーフトーンマスク30を上側からみた平面図である。

#### 【0036】

図7(a)及び(b)に示すように、ハーフトーンマスク30は、光をほぼ100%透過させる透過部30aと、光を50%程度透過させる半透過部30bと、光を遮光する遮光部30cとを備えている。透過部30a及び半透過部30bの光の透過率は、適宜調整することができる。

#### 【0037】

図7(b)の平面図に示すように、ハーフトーンマスク30の透過部30aは円形状で形成され、透過部30aを取り囲むように透過部30aの周囲に環状の半透過部30bが配置されている。環状の半透過部30bの外側領域が遮光部30cとなっている。

#### 【0038】

そして、このハーフトーンマスク30を介して、配線部材5に形成したポジ型の感光性樹脂層20aに対して露光を行う。

#### 【0039】

このとき、ハーフトーンマスク30の透過部30aに対応する部分の感光性樹脂層20aは、厚み方向の全体が露光される。また、ハーフトーンマスク30の半透過部30bに対応する部分の感光性樹脂層20aは、厚みの途中まで露光される。

#### 【0040】

その後に、図8(a)に示すように、感光性樹脂層20aに対して現像処理を行うと、感光性樹脂層20aの露光された部分が現像液に溶けて消失し、未露光の部分の感光性樹

10

20

30

40

50

脂層 20 a がパターンとして残される。

**【0041】**

これにより、パッド P の上の感光性樹脂層 20 a にホール 22 が開口される。さらに、感光性樹脂層 20 a を加熱処理して硬化させることにより、パッド P の上にホール 22 が形成された保護絶縁層 20 を得る。保護絶縁層 20 はソルダレジスト層として形成され、その厚みは例えば 15 μm ~ 25 μm である。

**【0042】**

図 8 (a) に示すように、保護絶縁層 20 のホール 22 は、開口端側に段差部 S を備えて形成される。図 8 (b) の平面図に示すように、段差部 S は、ホール 22 の下部のホール部分の上側周囲に環状に形成されている。

10

**【0043】**

ホール 22 の段差部 S は、ホール 22 の開口端の周囲の保護絶縁膜 20 が鉛直方向に掘り下げられるようにして形成される。段差部 S は保護絶縁層 20 の表面の高さ位置よりも低い段差面 S1 とその外周に接する外周側面 S2 とから形成される。

**【0044】**

前述したハーフトーンマスク 30 の透過部 30 a に対応する部分がホール 22 の段差部 S よりも内側のホール部分となる。また、ハーフトーンマスク 30 の半透過部 30 b に対応する部分がホール 22 の段差部 S となる。

**【0045】**

例えば、ホール 22 の底部の直径は 40 μm ~ 50 μm であり、段差部 S の段差面 S1 の幅 W は 10 μm ~ 20 μm であり、深さ D は 5 μm ~ 10 μm である。

20

**【0046】**

なお、段差部 S を備えたホール 22 の別の形成方法として、フォトリソグラフィで感光性樹脂層にストレート形状のホールを形成した後に、レーザでホールの周囲の樹脂層を除去して段差部を形成する方法を採用してもよい。

**【0047】**

あるいは、全面に非感光性樹脂層を形成して硬化させた後に、レーザで樹脂層を加工して段差部を備えたホールを形成してもよい。

**【0048】**

次いで、図 9 (a) に示すように、保護絶縁層 20 のホール 22 内のパッド P の上に、無電解めっきにより中間金属層 40 を形成する。中間金属層 40 は、例えば、下から順に、厚みが 5 μm 程度のニッケル (Ni) 層 / 厚みが 0.1 μm ~ 0.5 μm のパラジウム (Pd) 層 / 厚みが 0.1 μm ~ 0.5 μm の金 (Au) 層が積層されて形成される。

30

**【0049】**

中間金属層 40 は、パッド P とはんだバンプとの間の拡散バリア、パッド P の酸化防止及びはんだバンプとの密着性の向上を目的として形成される。なお、拡散バリアなどの機能が不要な場合は、中間金属層 40 を省略してもよい。

**【0050】**

続いて、図 9 (b) に示すように、無電解めっきにより、保護絶縁層 20 のホール 22 内及び保護絶縁層 20 の上に銅などからなるシード層 50 を形成する。無電解めっきの代わりに、スパッタ法によってシード層 50 を形成してもよい。

40

**【0051】**

シード層 50 の厚みは前述したホール 22 の段差部 S の深さ D (図 8 (a)) よりも薄く形成される。例えば、ホール 22 の段差部 S の深さ D が 5 ~ 10 μm の場合は、シード層 50 の厚みは 1 ~ 6 μm である。

**【0052】**

このようにすることにより、後述するように、はんだ層をマスクにしてシード層 50 をエッチングするときには、はんだ層の側面の下端がより露出しにくい構造となるため、シート層 50 のアンダーカットの発生を抑制することができる。

**【0053】**

50

シード層 50 は、保護絶縁層 20 のホール 22 内では、段差部 S を有する側面に沿って形成される。このため、シード層 50 は、保護絶縁層 20 のホール 22 の段差部 S の上にそれに沿った段差部 Sx を備えて形成される。

**【0054】**

シード層 50 の段差部 Sx は、保護絶縁層 20 上のシード層 50 の表面の高さ位置よりも低い段差面 Sy とその外周に接する外周側面 Sz から形成される。

**【0055】**

次いで、図 10 (a) に示すように、保護絶縁層 20 のホール 22 の上に開口部 60a が設けられためっきレジスト層 60 をシード層 50 の上に形成する。このとき、めっきレジスト層 60 の開口部 60a の側面がシード層 50 の段差部 Sx の外周側面 Sz の上に配置されるように位置合わせする。  
10

**【0056】**

またこのとき、位置合わせのマージンを確保するため、めっきレジスト層 60 の開口部 60a の側面がシード層 50 の段差部 Sx の外周側面 Sz よりも多少外側の位置に配置されるようにしてよい。

**【0057】**

このように、ホール 22 の段差部 S 上のシード層 50 の側面が露出するようにして、ホール 22 の上に開口部 60a が配置されためっきレジスト層 60 をシード層 50 の上に形成する。

**【0058】**

次いで、図 10 (b) に示すように、シード層 50 をめっき給電経路に利用する電解めっきにより、めっきレジスト層 60 の開口部 60a 内にはんだ層 70 を形成する。はんだ層 70 の側面はシード層 50 の段差部 Sx の外側側面 Sz の位置又はそれよりも外側の位置に配置される。  
20

**【0059】**

はんだ層 70 としては、錫 (Sn)・銀 (Ag) 系のはんだ、又は錫 (Sn)・ビスマス (Bi) 系などの錫系のはんだが使用される。あるいは、錫 (Sn) のみからなるはんだを使用してもよい。

**【0060】**

例えば、はんだ層 70 の直径は 40 μm ~ 50 μm であり、その高さはシード層 50 の最上面から 5 μm ~ 20 μm である。  
30

**【0061】**

その後に、図 11 (a) に示すように、めっきレジスト層 60 を除去して、シード層 50 を露出させる。

**【0062】**

続いて、図 11 (b) に示すように、はんだ層 70 をマスクにして、シード層 50 をウェットエッティングする。シード層 50 が銅からなる場合は、ウェットエッティングのエッチャントとして、過酸化水素 - 硫酸系のエッティング液が使用される。

**【0063】**

図 11 (b) には、シード層 50 が厚みの途中までエッティングされた時点の様子が示されている。  
40

**【0064】**

前述したように、本実施形態では、パッド P の上に配置される保護絶縁層 20 のホール 22 はその開口端側に段差部 S を備えている。そして、シード層 50 は、ホール 22 の段差部 S の上にそれに沿った段差部 Sx を備えて形成される。さらに、はんだ層 70 の側面の下端がシード層 50 の段差部 Sx の外周側面 Sz によって被覆されている。

**【0065】**

これにより、図 11 (b) に示すように、シード層 50 を厚みの途中までエッティングした状態では、はんだ層 70 の側面の下端がシード層 50 で被覆されているため、はんだ層 70 の下端から内側にシード層 50 がサイドエッティングすることがない。  
50

**【0066】**

さらに、図12(a)に示すように、さらにエッティングを進めて、シード層50がジャストエッティングされて保護絶縁層20の表面が露出する状態においても、はんだ層70の下端がシード層50で被覆されている。

**【0067】**

このように、シート層50のエッティング開始時からジャストエッティング時までは、はんだ層70の側面の下端がシード層50で被覆されているため、シード層50がサイドエッティングされることがない。

**【0068】**

図12(b)には、シード層50に対してジャストエッティング時からさらにオーバーエッティングを行った後の状態が示されてくる。図12(b)に示すように、シード層50のオーバーエッティング時に、はんだ層70の側面の下端が露出するが、この時点でエッティングが終了するため、はんだ層70の側面の下端から内側にシード層50がアンダーカットするおそれがなくなる。10

**【0069】**

例えば、シード層50のジャストエッティングまでに要した時間に対して、30%程度のオーバーエッティングを行うことにより、図12(b)に示す状態となる。

**【0070】**

また、保護絶縁層20のホール22の段差部S上では、シード層50が保護絶縁層20の上面より下側に下がって配置され、はんだ層70の周囲に環状の凹部Cが形成された状態となる。20

**【0071】**

前述したように、シード層50の厚みをホール22の段差部Sの深さD(図8(a))よりも薄く設定することにより、はんだ層70の側面の下端がシード層50から露出しにくくなるため、シード層50のアンダーカットをより少なく抑えることができる。

**【0072】**

さらに、はんだ層70の側面の下端が露出した後に、続けてオーバーエッティングを行うとしても、はんだ層70の側面の下端から内側にシード層50のアンダーカットが多少発生するだけある。このように、かなりのオーバーエッティングを行うとしても、予備的事項で説明した方法よりシード層50のアンダーカット量をかなり少なく抑えることができる。30

**【0073】**

比較例として、シード層50の厚みをホール22の段差部Sの深さDと同一に設定する場合は、シード層50のジャストエッティング時にはんだ層70の側面の下端が露出することになる。このため、オーバーエッティング時の直後からシード層50のアンダーカットが生じることになり、上記した形態よりアンダーカットの発生に関して不利になる。

**【0074】**

しかし、予備的事項で説明した方法では、シード層のエッティング開始時からアンダーカットが発生することを考慮すると、この比較例の形態においても予備的事項の方法よりもアンダーカット量を抑制できることが理解される。40

**【0075】**

また、前述した図10(a)において、めっきレジスト層60の開口部60aの側面がシード層50の段差部Sの外周側面Szよりも外側の位置に配置される場合は、エッティング開始時からはんだ層70の下端からシード層50にアンダーカットが生じることになる。

**【0076】**

しかし、段差部Sが存在するため、シード層50のアンダーカットの進行は、はんだ層70の下端側の側面で止まるため、予備的事項の方法に比べてアンダーカットの食い込み量が少なくなり、ボイドの問題が生じにくくなる。

**【0077】**

10

20

30

40

50

次いで、図13に示すように、はんだ層70を加熱処理することにより、はんだ層70をリフローさせて表面が丸まったはんだバンプSBを形成する。このとき、はんだ層70の周縁部の下側にシード層50のアンダーカットは発生していないため、はんだバンプSBの周縁部の下にボイドが発生するおそれがない。

#### 【0078】

これにより、はんだバンプSBの周縁部の全体に密着性を確保するためのシード層50が確実に配置されるので、はんだバンプSBが十分な引張り強度をもって形成され、パッドPとの電気接続の信頼性を向上させることができる。

#### 【0079】

また、シード層50のエッティングでかなりのオーバーエッティングを行うとしても、問題にならない程度の微小なアンダーカットが発生するだけなので、プロセスマージンを広げることができ、製造歩留りを向上させることができる。10

#### 【0080】

また、図12(b)に示したように、はんだ層70の周囲に凹部Cが形成されているため、はんだ層70をリフローさせる際に、はんだの流出を凹部Cによってせき止めることができる。

#### 【0081】

従って、図14に示すように、隣り合うはんだ層70の配列ピッチが狭く、かつはんだ層70のボリュームが大きい場合であっても、複数のはんだバンプSBの間の領域にはんだが流出してはんだバンプSB同士が短絡することが防止される。20

#### 【0082】

なお、はんだの流出の防止効果をさらに高めたい場合は、前述した図12(b)において、ホール22の段差部S上のシード層50を全てエッティングして除去してもよい。この場合、凹部Cの深さが深くなるため、はんだの流出をさらに防止することができる。この場合は、シード層50に多少のアンダーカットが発生するため、図12(b)の構造よりは、はんだバンプSBの接続強度については不利になる。

#### 【0083】

ホール22の段差部S上のシード層50を全てエッティングする場合は、例えば、シード層50のジャストエッティングまでに要した時間に対して、50%~60%程度のオーバーエッティングを行えばよい。30

#### 【0084】

以上により、実施形態の配線基板1が得られる。図13に示すように、実施形態の配線基板1は、絶縁層10とその上に形成されたパッドPとを備えた配線部材5を有する。配線部材5の絶縁層10の上には、パッドPの一部を覆うように保護絶縁層20が配置されている。パッドPの上の保護絶縁層20にホール22が形成されている。

#### 【0085】

ホール22は開口端側に環状に配置された段差部Sを備えている。段差部Sは、保護絶縁層20の表面の高さ位置よりも低い段差面S1とその外周に接する外周側面S2とから形成される。

#### 【0086】

また、保護絶縁層20のホール22内のパッドPの上には中間金属層40が形成されている。中間金属層40は、下から順に、ニッケル層/パラジウム層/金層が形成された積層膜からなる。

#### 【0087】

さらに、ホール22の中間金属層40の上からホール22の側面及び段差部Sの段差面S1までの領域にシード層50が形成されている。あるいは、中間金属層40が省略される場合は、ホール22内のパッドPの上からホール22の側面及び段差部Sの段差面S1までの領域にシード層50が形成される。

#### 【0088】

また、ホール22を埋め込むようにシード層50の上にはんだバンプSBが形成されて40

50

いる。はんだバンプ S B は保護絶縁層 2 0 の上面から上側に突出して形成されている。

【0089】

前述したように、本実施形態の配線基板 1 では、保護絶縁層 2 0 のホール 2 2 の開口端側が段差部 S となっているため、はんだ層 7 0 の周縁部の下側にシード層 5 0 のアンダーカットが発生しない構造とすることができます。

【0090】

このため、はんだ層 7 0 をリフローさせてはんだバンプ S B を形成する際に、はんだバンプ S B の下にボイドが発生することが防止され、はんだバンプ S B の十分な接続強度を得ることができます。

【0091】

また、はんだ層 7 0 をマスクにしてシード層 5 0 をウェットエッチングすると、はんだ層 7 0 の周囲に環状の凹部 C が形成された状態となる。このため、はんだ層 7 0 をリフローさせてはんだバンプ S B を形成する際に、はんだの流出を凹部 C でせき止めることができるので、はんだバンプ S B 同士の短絡を防止することができます。

【0092】

図 15 に示すように、図 14 の配線基板 1 のはんだバンプ S B に半導体素子 8 0 の電極 8 2 を配置し、リフロー加熱することにより、半導体素子 8 0 の電極 8 2 を配線基板 1 のはんだバンプ S B にフリップチップ接続する。

【0093】

半導体素子 8 0 の電極 8 2 は、電極パッドであってもよいし、電極ポストであってもよい。半導体素子 8 0 としては、例えば、C P U チップやメモリチップなどの L S I チップが使用される。

【0094】

さらに、半導体素子 8 0 と配線基板 1 との間にアンダーフィル樹脂 8 4 を充填する。

【0095】

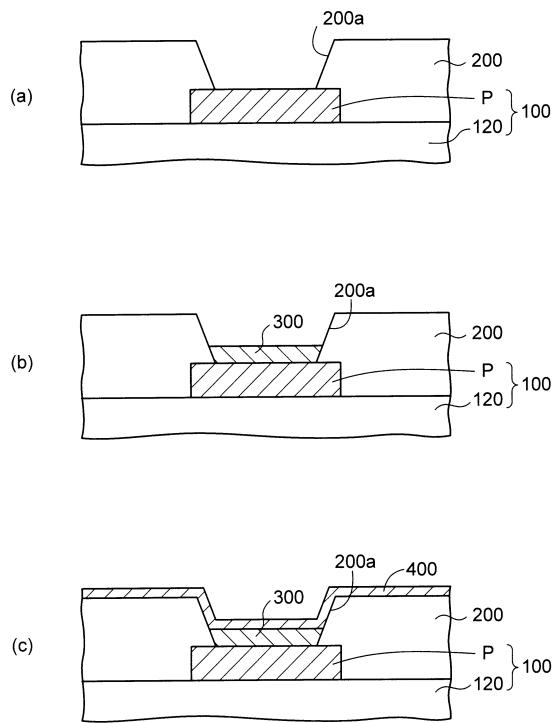
これにより、実施形態の半導体装置 2 が得られる。本実施形態では、前述したように、配線基板 1 のはんだバンプ S B の狭ピッチ化を図ることができるため、高性能な半導体素子 2 の実装に対応することができます。

【符号の説明】

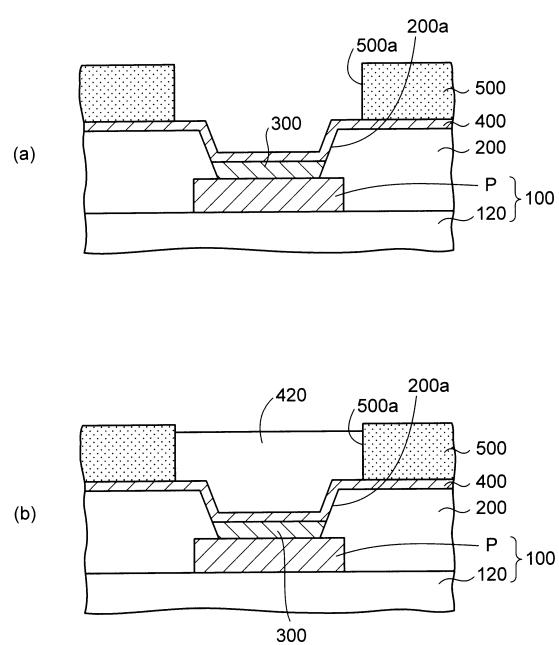
【0096】

1 … 配線基板、 2 … 半導体装置、 5 … 配線部材、 1 0 … 絶縁層、 2 0 a … 感光性樹脂層、 2 0 … 保護絶縁層、 2 2 … ホール、 3 0 … ハーフトーンマスク、 3 0 a … 透過部、 3 0 b … 半透過部、 3 0 c … 遮光部、 4 0 … 中間金属層、 5 0 … シード層、 6 0 … めっきレジスト層、 6 0 a … 開口部、 7 0 … はんだ層、 C … 凹部、 P … パッド、 S B … はんだバンプ、 S , S x … 段差部、 S 1 , S y … 段差面、 S 2 , S z … 外周側面。

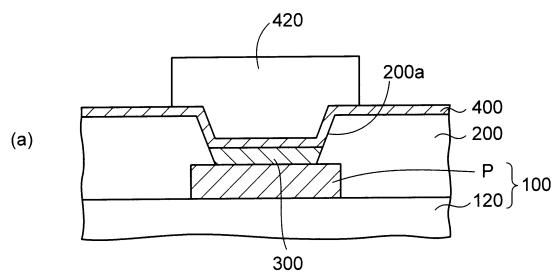
【図1】



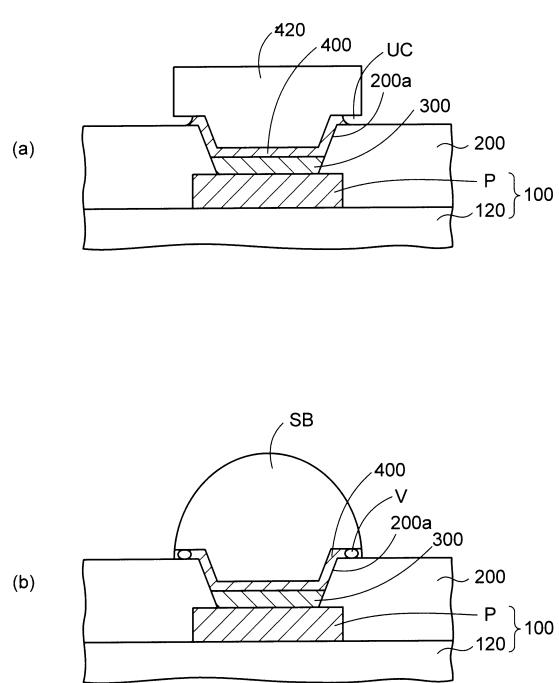
【図2】



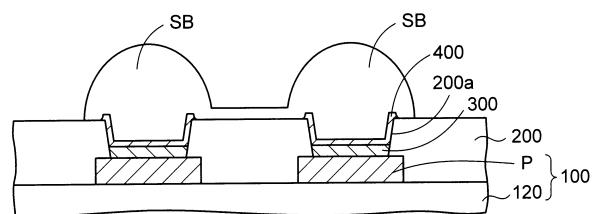
【図3】



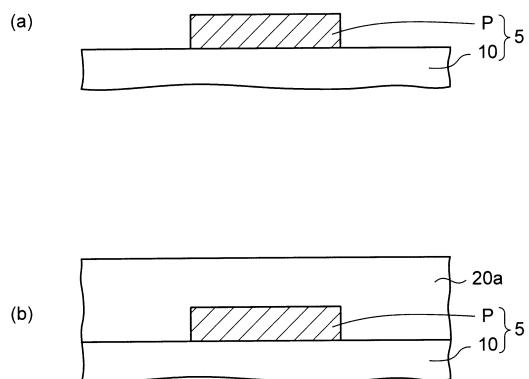
【図4】



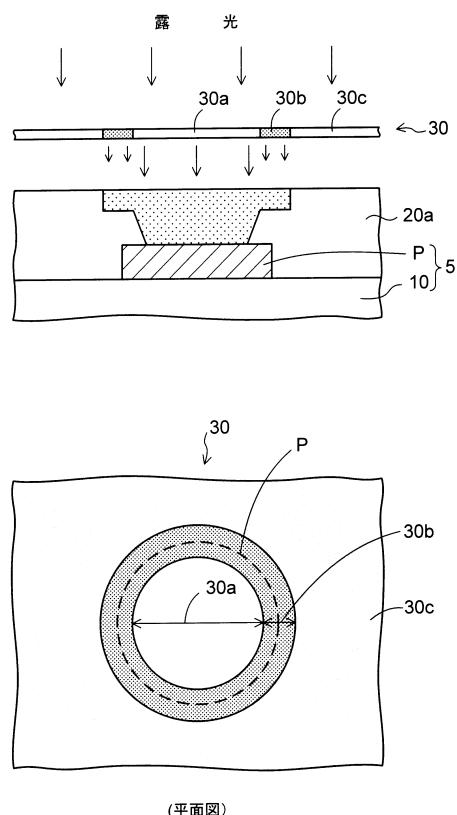
【図5】



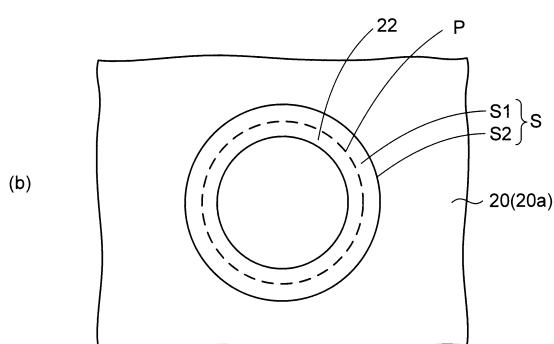
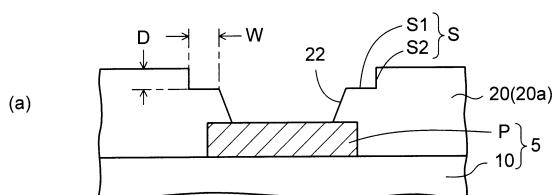
【図6】



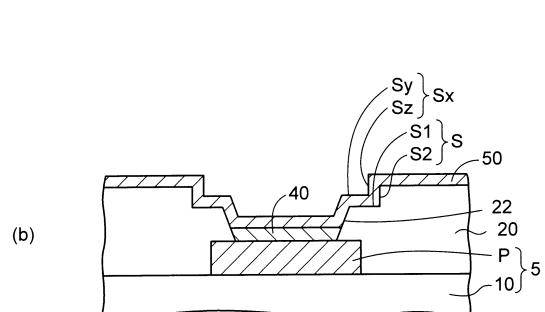
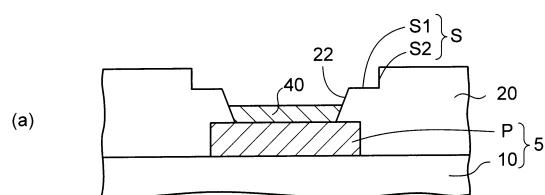
【図7】



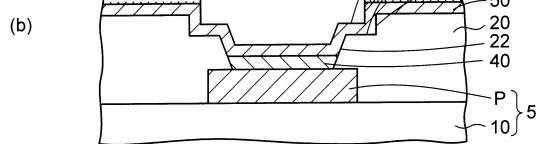
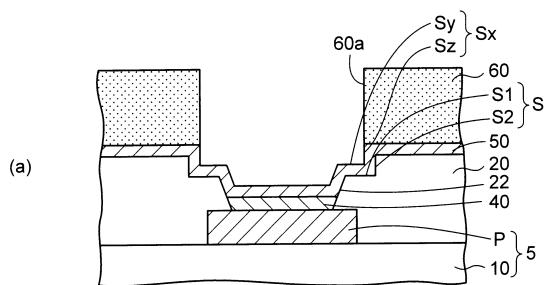
【図8】



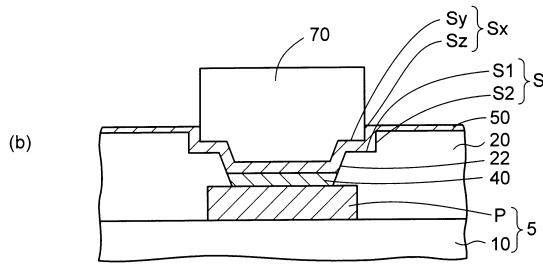
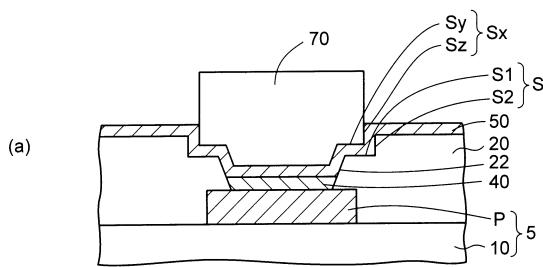
【図9】



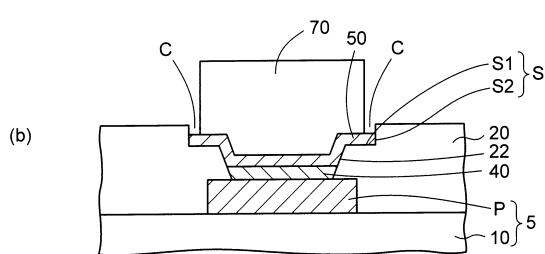
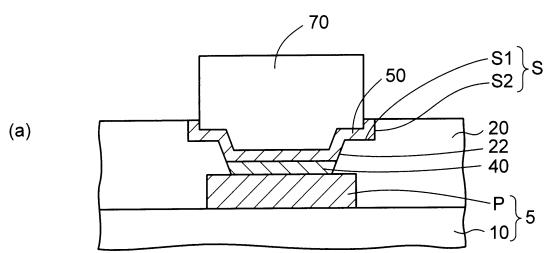
【図10】



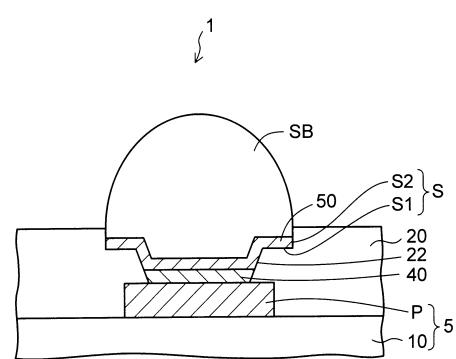
【図11】



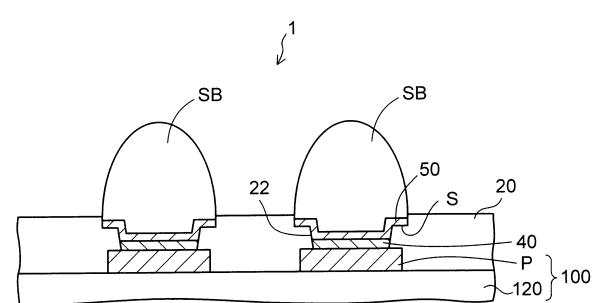
【図12】



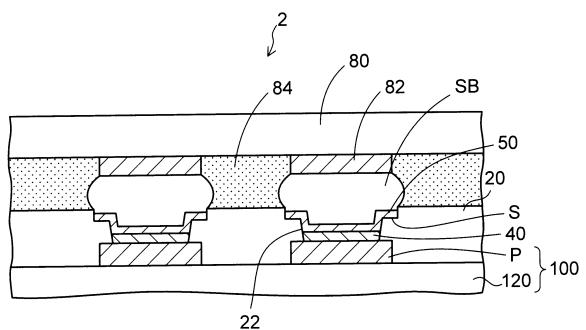
【図13】



【図14】



【図15】



---

フロントページの続き

(51)Int.Cl.

F I

H 0 5 K      3/34      5 0 5 Z

(56)参考文献 特開2005-353897(JP,A)

特開2013-222729(JP,A)

特開2010-165779(JP,A)

特表2012-506628(JP,A)

特開2004-111656(JP,A)

特開2006-030971(JP,A)

特開平02-052436(JP,A)

特開2005-123649(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 5 K      1 / 1 8

H 0 5 K      3 / 1 0 ~ 3 / 2 8

H 0 5 K      3 / 3 2 ~ 3 / 3 4

H 0 5 K      3 / 3 8

H 0 1 L      2 3 / 1 2