

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年1月13日 (13.01.2005)

PCT

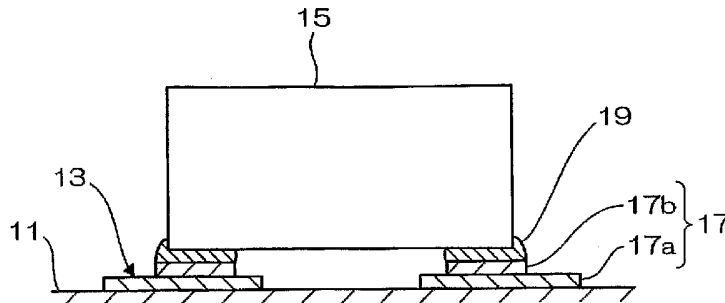
(10) 国際公開番号
WO 2005/004565 A1

- (51) 国際特許分類: H05K 3/34, H03B 5/30 (72) 発明者: 杉浦 毅 (SUGIURA, Tsuyoshi); 〒3928502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano (JP).
- (21) 国際出願番号: PCT/JP2004/009699
- (22) 国際出願日: 2004年7月1日 (01.07.2004) (74) 代理人: 上柳 雅誉, 外(KAMIYANAGI, Masataka et al.); 〒3928502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社 知的財産本部内 Nagano (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (30) 優先権データ:
特願2003-190441 2003年7月2日 (02.07.2003) JP
特願2003-191154 2003年7月3日 (03.07.2003) JP
- (71) 出願人: セイコーエプソン株式会社 (SEIKO EPSON CORPORATION) [JP/JP]; 〒1630811 東京都新宿区西新宿2丁目4番1号 Tokyo (JP).

[続葉有]

(54) Title: PACKAGING ELECTRODE, PACKAGE, DEVICE AND PROCESS FOR PRODUCING DEVICE

(54) 発明の名称: 実装電極、パッケージ、デバイスおよびデバイスの製造方法



11:絶縁基板
13:実装電極
15:電子部品
17:メタライズ層
19:導電性接着剤

11...INSULATING SUBSTRATE
13...PACKAGING ELECTRODE
15...ELECTRONIC COMPONENT
17...METALLIZATION LAYER
19...CONDUCTIVE ADHESIVE

(57) Abstract: A packaging electrode being arranged on an insulating substrate and consisting of a conduction pattern being bonded electrically to an electronic component or/and a bonding wire for connection therewith, wherein the conduction pattern comprises a plurality of metallization layers laid in layers. A conductive adhesive for bonding and fixing the electronic component and the packaging electrode can thereby be prevented from flowing out from a bonded part so as not to short-circuit the packaging electrodes or to cover the bonding area thus blocking wire bonding.

(57) 要約: 絶縁基板上に設けられ、電子部品または／及び電子部品と接続するボンディングワイヤと電氣的に接合する導電パターンからなる実装電極において、前記導電パターンは、積層した

[続葉有]



WO 2005/004565 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

複数のメタライズ層からなる構成とした。これにより、電子部品と実装電極とを接合固着する導電性接着剤が接合箇所から流れ出ることにより、実装電極同士が短絡したり、ボンディング領域を覆いワイヤーボンディングを阻害するのを防止することが可能となった。

明細書

実装電極、パッケージ、デバイスおよびデバイスの製造方法

5 技術分野

本発明は実装電極、パッケージ、デバイスおよびそのデバイスの製造方法に係り、特に電子部品を導電性接合材で接合固着する際に流れ出る導電性接合材による不具合を防止するのに好適な導電パターン、パッケージ、デバイスおよびデバイスの製造方法に関する。

10

技術背景

部品を表面実装するデバイスとしては、例えば圧電デバイスがある。この圧電デバイスの一例として、パッケージ内の絶縁基板上にマウント電極と実装電極を形成し、マウント電極に圧電振動片を実装し、実装電極に電子部品を表面実装したものがあ

15 たものがある。また、圧電デバイスの他の一例として、パッケージ内の絶縁基板上にマウント電極とボンディング領域を有する実装電極を形成したものがあ

前者の例では、マウント電極に圧電振動片を実装し、実装電極に電子部品を表面実装している。後者の例においては、マウント電極に圧電振動片を実装し、ボンディング領域を除く実装電極に電子部品を実装し、当該電子部品とボンディング

20 領域の実装電極とをワイヤーボンディングにより接合している。

そして、マウント電極と実装電極は、厚膜印刷等によりメタライズ層を単層形成した上に、金属メッキを施して形成している。圧電振動片と電子部品は、導電性接合材の一例として導電性接着剤を用いて、マウント電極と実装電極に接合固着している。この接合固着は、実装電極上に転写またはディスペンサを用いて導電

25 性接着剤を塗布した後に、電子部品を載置している。前述した従来例の内、後者のワイヤーボンディングを用いた例を図12に沿って説明する。図12(a)は、特開平7-283653号公報に係る圧電デバイスの説明図であり、同図(b)は、特開2001-168640号公報に係る圧電デバイスの説明図である。これらの圧電デバイスは、絶縁基板101となるパッケージベース102上に単層

のメタライズ層 103 を形成し、このメタライズ層 103 上に設けられた接合領域へ圧電振動子 104 の端子 105 を導電性接合材により接合するとともに、メタライズ層 103 上に設けられたボンディング領域 106 から他の導電パターン上に実装された半導体集積回路 107 へワイヤボンディングする構造である。

- 5 ところで、近年は電子機器の小型化・薄型化が図られているために、電子機器に搭載される圧電デバイスも小型化・薄型化が図られ、これに伴い実装電極も小型化され、実装電極同士の間隔も狭くなっている。例えば、実装電極とボンディング領域の実装電極との間隔が 0.4 mm 程度とした圧電デバイスがある。この小型化・薄型化が図られている圧電デバイスに電子部品を実装するにも、上述した転写またはディスペンサを用いて導電性接着剤を塗布し、電子部品を接合固着
- 10 している。しかし、この塗布する方法では、導電性接着剤の量を制御および管理することが難しいために、正確な量を塗布するには手間が掛り、コストも高くなってしまいう状況であった。また、実装電極に塗布した導電性接着剤の量が多い場合には、実装電極と電子部品の接合電極との接合面から表面張力等の作用により
- 15 導電性接着剤が流れ出し、実装電極同士が短絡したり、ボンディング領域を覆いワイヤボンディングを阻害する場合があった。また、導電性接着剤の適切な量の範囲が非常に狭く、製造しにくい状況であった。

(実装電極同士が短絡する問題についての説明)

- 20 先ず、実装電極同士が短絡する問題について説明する。図 13 に示すように、実装電極同士が短絡するのを防止するための技術が提案されている。図 13 は、実装電極同士が短絡するのを防止する従来技術の説明図である。

- 25 第 1 の従来技術は、平面絶縁基板 111a と一部に孔部を設けた平面絶縁基板 111b とを積層することで、一部に凹陷部 113 を設けた絶縁基板 111 を形成している。この凹陷部 113 に、凹陷部 113 の高さよりも低い実装電極 115 を形成し、この実装電極 115 に導電性接着剤 117 を介して電子部品 119 を実装している (図 13 (a) 参照)。このように構成することで、電子部品 119 を実装するときに、実装電極 115 上に塗布された導電性接着剤 117 が凹陷部 113 の段差を乗り越えて他の凹陷部 113 に流れ込むことがなくなり、実装電極 115 同士の短絡を防止するものである (特開 2000-244090 号公

報)。

また、第2の従来技術は、絶縁基板121に電子部品123を実装する一对の実装電極125を設けている。この絶縁基板121には、一对の実装電極125に隣接して凹陥部127が設けられている。この凹陥部127を設けた絶縁基板121は、平面絶縁基板121aと一部に孔部を設けた平面絶縁基板121bとを積層して形成している(図13(b)参照)。このように構成することで、導電性接着剤129を用いて電子部品123を実装電極125に接合固着するときに、余剰の導電性接着剤129が凹陥部127へ流れ込むので、実装電極125周辺に流れ出すことがなく、実装電極125同士の短絡を防止するものである(特開10 平11-261205号公報)。

また、第3の従来技術は、柱状の圧電振動片の一側面に溝が形成され、この溝の両側に電極が形成されている。この電極の中央部、すなわち、圧電振動片の長さ方向の中央部に導電性材料で形成された支持部材が設けられている。そして、この支持部材と絶縁基板上に設けられた実装電極とを導電性接着剤で接合固着し、支持部材の間に絶縁性接着剤を供給して圧電デバイスを形成している。このように構成することにより、支持部材の間に導電性接着剤が流れ出ても絶縁性接着剤で遮断して、実装電極同士の短絡を防止するものである(特開平11-112279号公報)。

また、第4の従来技術は、絶縁基板131上に電子部品133を実装する一对の実装電極135が形成されている。この実装電極135には、実装電極135同士が対向する辺の反対側となる外方側辺に、実装電極135内部へ向けて切り欠き部137が形成されている(図13(c)参照)。このように構成することで、実装電極135上に導電性接着剤を塗布して電子部品133を実装するときに、余剰な導電性接着剤が切り欠き部137に引き寄せられるので実装電極135間に流れ出すことがなく、実装電極135同士の短絡を防止するものである(特開25 2000-138339号公報)。

しかしながら、特開2000-244090号公報および特開平11-261205号公報に記載の発明では、平面絶縁基板と孔部が設けられた平面絶縁基板とを積層させて絶縁基板を形成しなければならず、単層の絶縁基板に比べて製造

コストが高くなり、製造工程も増える問題点がある。また、特開平11-112279号公報に記載の発明では、圧電振動片に接合部材を設けて圧電振動片を支持しているため、圧電振動片の支持部が複雑な形状となり、従来の圧電振動片等に比べて製造コストが高くなる問題点がある。また、特開2000-1383359号公報に記載の発明では、実装電極に切り欠き部が設けられているために、電子部品を接合する面積が減少し、接着強度が小さくなる問題点がある。

(ボンディング領域を覆う問題についての説明)

次に、ボンディング領域を覆いワイヤーボンディングを阻害する問題について説明する。

10 導電パターン上に電子部品を実装するには、単層のメタライズ層上に設けられた接合領域の表面に転写またはディスペンサを用いて導電性接合材を塗布し、その後電子部品を載置して接合固着している。接合領域に導電性接合材を多量に塗布してしまった後に電子部品を載置すると、接合領域と電子部品との接合面から導電性接合材が導電パターンに沿って流れ出し、ボンディング領域を覆ってしまう、またはワイヤーボンディングを施せる部分が非常に狭くなってしまいう問題があった。

そして、ボンディング領域を導電性接合材が覆ってしまうとワイヤーボンディングを施せない場合があり、またワイヤーボンディングできた場合であっても、ボンディングワイヤーとボンディング領域との間に形成される導電性接合材の合金層の純度、あるいは不純物が入るか入らないかでボンディングの信頼性が変わる問題があった。すなわち、ワイヤーボンディングできた場合でも、ボンディングワイヤーと導電パターンとの間の接合強度が低下する問題があり、また見掛け上接合していてもエージングにより電気導通が取れなくなる問題があった。さらに、ボンディングワイヤーとボンディング領域との間に接合強度があっても導通抵抗を持ち、容量変化を起こす問題があった。

また、転写またはディスペンサを用いて導電性接合材を塗布する方法では、導電性接合材の量を制御および管理することが難しいために、正確な量を塗布するには手間が掛り、コストも高くなってしまいう問題点があった。

本発明は上記問題点を解決するためになされたもので、ボンディング領域を除

く実装電極と電子部品とを接合固着するのに用いる導電性接着剤の量の許容範囲を広くしても実装電極同士の短絡がなく、またワイヤボンディング電極またはボンディング領域を覆うことがなく、低コストで容易に製造可能な実装電極、パッケージ、デバイスおよびそのデバイスの製造方法を提供することを目的とする。

5

発明の開示

本発明の実装電極は、絶縁基板上に設けられ、電子部品を電氣的に接合する導電パターンを有する実装電極において、前記導電パターンは、積層した複数のメタライズ層で形成されることを特徴とする。

10 さらに、前記導電パターンは、電子部品に設けられた接合電極の面積よりも大きいことを特徴とする。

また、前記導電パターンを階段状に積層し、ピラミッド状に形成したことを特徴とする。

15 また、前記実装電極同士が対向する側の前記導電パターンを階段状に積層したことを特徴とする。

また、前記実装電極同士が対向する側の前記導電パターン側面を揃えて積層したことを特徴とする。

また、前記実装電極の積層したメタライズ層の厚さが40 μm より厚いことを特徴とする。

20 また、前記導電パターンは、ボンディングワイヤを接合するボンディング領域を有し、前記ボンディング領域にメタライズ層を積層してワイヤボンディング電極を形成したことを特徴とする。

また、前記ワイヤボンディング電極は、導電性接合材を介して電子部品を接合する接合領域の側が凸状に形成してあることを特徴とする。

25 また、前記導電パターンは、ボンディングワイヤを接合するボンディング領域と、導電性接合材を介して電子部品を接合する接合領域とを有し、前記ボンディング領域と前記接合領域との間に、前記ボンディング領域へ前記接合材が流入するのを阻止する凸部を設けたことを特徴とする。

また、前記ボンディング領域は、積層したメタライズ層によるワイヤボンディ

ング電極が形成してあることを特徴とする。

また、前記ワイヤボンディング電極は、前記接合領域の側が凸状に形成してあることを特徴とする。

5 また、前記凸部は前記接合領域の側が閉じたコ字状に形成したことを特徴とする。

また、前記凸部は前記接合領域に向けて凸状に形成してあることを特徴とする。

本発明のパッケージは、前述の実装電極を、パッケージベース上に設けたことを特徴とする。

10 さらに、前記パッケージベースは、セラミックで形成されていることを特徴とする。

本発明のデバイスは、前述のパッケージを用いるとともに、パッケージベース上に設けられた実装電極に導電性接着剤を介して電子部品を接合固着したことを特徴とする。

15 さらに、前記導電性接着剤は導電フィラーを含有する接着剤または半田であることを特徴とする。

本発明のデバイスは、前述のパッケージを用いるとともに、パッケージベース上に設けられた接合領域に導電性接合材を用いて電子部品を接合し、ワイヤボンディング電極またはボンディング領域にワイヤボンドを施したことを特徴とする。

20 また、前記デバイスは、圧電振動片または弾性表面波共振子を実装した圧電デバイスであることを特徴とする。

本発明のデバイスの製造方法は、絶縁基板上にメタライズ層を積層して、電子部品を接合する導電パターンを有する実装電極を形成する工程と、前記実装電極に導電性接着剤を介して電子部品を実装する工程と、を有することを特徴とする。

25 さらに、前記実装電極を形成する工程は、前記導電パターン上の一部にメタライズ層を積層してワイヤボンディング電極を形成する工程および／または電子部品を接合する接合領域とボンディングワイヤを接合するボンディング領域との間にメタライズによる凸部を形成する工程を有し、前記電子部品を実装する工程は、前記接合領域に導電性接合材を用いて電子部品を接合する工程と、前記ワイヤボンディング電極にワイヤボンドを施す工程とを有することを特徴とする。

図面の簡単な説明

- 【図 1】 第 1 の実施形態に係る実装電極の平面形状を説明する図。
- 【図 2】 第 1 の実施形態に係る実装電極の平面形状を説明する図。
- 5 【図 3】 圧電発振器の断面図。
- 【図 4】 (a) ~ (c) は、第 1 の実施形態に係る実装電極の第 1 ~ 第 3 の変形例を説明する図。
- 【図 5】 第 1 の実施形態に係る実装電極の第 5 の変形例を説明する図。
- 【図 6】 第 2 の実施形態に係るボンディング領域の平面形状を説明する図。
- 10 【図 7】 第 3 の実施形態に係る導電パターンの側面形状を説明する図。
- 【図 8】 第 3 の実施形態に係る導電パターンの平面形状を説明する図。
- 【図 9】 (a) ~ (c) は、第 3 の実施形態に係るワイヤボンディング電極の平面形状を説明する図。
- 【図 10】 圧電発振器の断面図。
- 15 【図 11】 (a) ~ (e) は、第 4 の実施形態に係るボンディング領域の平面形状を説明する図。
- 【図 12】 (a)、(b) は、従来技術に係る圧電デバイスの説明図。
- 【図 13】 (a) ~ (c) は、実装電極同士が短絡するのを防止する従来技術を説明する図。

20

発明を実施するための最良の形態

以下に本発明に係る実装電極、パッケージ、デバイスおよびそのデバイスの製造方法について説明する。なお、以下に記載するものは本発明の実施の一形態にすぎず、本発明はこれに限定されるものでない。

- 25 最初に、第 1 の実施形態について説明する。図 1 に第 1 の実施形態に係る実装電極の側面形状を説明する図を、図 2 に実装電極の平面形状を説明する図を示す。セラミックや樹脂等の絶縁基板 11 上に電子部品 15 を電氣的に接合する導電パターンからなる実装電極 13 が形成されている。この実装電極 13 は、電子部品 15 の底面に設けられた接合電極（図示せず）に合わせて形成されており、メ

タライズ層 17 を階段状に積層させてピラミッド状に形成した上に金属薄膜（図示せず）を形成して、絶縁基板 11 の表面と電子部品 15 の底面との間隔をあける構成である。

前記メタライズ層 17 は、絶縁基板 11 上に第 1 メタライズ層 17 a が形成され、この上に第 1 メタライズ層 17 a よりも表面積が小さく、前記接合電極の表面積よりも大きいまたは表面積と同じ大きさの第 2 メタライズ層 17 b を形成した 2 層の構成である。なお、メタライズ層 17 は 2 層に限定されることはなく、使用状況に応じて複数のメタライズ層を積層すればよい。

そして、前記メタライズ層 17 は厚膜印刷や成膜法によりメタライズされ、例えばタングステンやモリブデン等の金属のメタライズ層 17 を形成している。このメタライズ層の厚さは、例えば約 20 μm であり、メタライズ層を 2 層積層した場合の厚さは約 40 μm となる。また、前記金属薄膜はメッキ等により形成され、例えばニッケルメッキを施した上に金メッキを施して形成している。

このような実装電極 13 に電子部品 15 を実装するには、実装電極 13 の前記金属薄膜上に転写またはディスペンサを用いて導電性接合材としての導電性接着剤 19 を塗布した後に、電子部品 15 を載置して接合固着している。この電子部品 15 は表面実装型であり、種類はデバイスによって適宜選択して実装すればよく、例えば抵抗、コンデンサ、インダクタ、バリキャップ等が挙げられる。また、導電性接着剤 19 は、例えば銀、金、アルミニウムまたはニッケル等の導電性を有するフィラーを含有する接着剤を用いればよく、前記金属薄膜の材質等を考慮してフィラーの材質を適宜選択すればよい。また、フィラーを含有する接着剤の他に半田を用いることもできる。

また、前記金属薄膜の表面積は前記接合電極の表面積よりも大きいので、前記接合電極から前記金属薄膜が電子部品 15 の外側にはみ出るように実装電極 13 を形成すると、前記接合電極の側面にサイドフィレットが形成される。このサイドフィレットにより、実装電極 13 と電子部品 15 の前記接合電極との接合を、外観から簡単に確認することができる。

このような構成の実装電極 13 をセラミックパッケージのベース部上に形成すれば、複数の電子部品をパッケージ内部に実装したデバイスとすることができる

。特に、パッケージ内部に圧電振動片または弾性表面波共振子を実装すると圧電デバイスを形成することができ、また、パッケージに圧電振動片を実装するとともに、半導体集積回路等を実装すると圧電発振器を形成することができる。図3に圧電発振器の断面図を示す。この圧電発振器50のパッケージベース52は、
5 平面のセラミック絶縁基板52aに、枠幅の異なる複数の枠型のセラミック絶縁基板52b、52cを積層して形成される。このパッケージベース52の内側下段に上述した実装電極13を設け、この実装電極13上に電子部品15を実装している。また、中段には圧電振動片54を実装するマウント電極56が形成され、導電性接着剤58を介して圧電振動片54が実装されている。そして、上段に
10 はパッケージ60を封止するリッド62が接合され、上述したように圧電発振器50が構成されている。なお、マウント電極56も実装電極13と同様に、メタライズ層を積層して形成することもできる。

また、このような構成の実装電極13は、プリント基板やハイブリッド集積回路等の絶縁基板上に表面実装される電子部品の接合固着に用いることもできる。

15 このような構成により、実装電極13はメタライズ層17を積層して形成しているため、絶縁基板11表面と電子部品15との間隔を広くすることができる。そして、電子部品15を実装電極13に接合固着しても、絶縁基板11表面と電子部品15との間隔が広いために絶縁基板11と電子部品15との間で作用する表面張力の影響が非常に少なくなり、実装電極13と前記接合電極の間に塗布さ
20 れた導電性接着剤19が他方の実装電極13へ向けて流れ出ることがない。

また、実装電極13上に塗布する導電性接着剤19の量が多くて、電子部品15の前記接合電極と実装電極13の接合面から導電性接着剤19がはみ出しても、前記間隔が広いために表面張力の影響が非常に少なくなり、導電性接着剤19が他方の実装電極13へ向けて流れ出ることがない。このため、実装電極13か
25 らはみ出した導電性接着剤は実装電極13の近傍で固まり、他方の実装電極13へ向けて流れ出ることがない。

これにより、導電性接着剤19の塗布する量が幅広い範囲で使用することができ、従来の転写またはディスペンサを用いて導電性接着剤19を塗布することができる。

よって、実装電極 1 3 から流れ出た導電性接着剤 1 9 が他方の実装電極 1 3 と接触することがなく、実装電極 1 3 同士の短絡を防止することができる。

また、第 2 メタライズ層の表面は電子部品に設けられた前記接合電極の表面積よりも大きい、または表面積と同じ大きさを有しているため、実装電極と電子部品とを確実に接合する強度を保つことができる。

また、実装電極 1 3 同士の短絡をメタライズ層 1 7 の厚さを高くするだけで防ぐことができるので、実装電極に切り欠き部等の形状変形を加える必要がない。このため、実装電極 1 3 と電子部品 1 5 とを接合固着する十分な強度の接合面積を確保できる。

この実施形態では、単層の絶縁基板 1 1 上にメタライズ層 1 7 を積層して実装電極 1 3 を形成すれば実装電極 1 3 同士の短絡を防止することができるので、従来技術に比べて製造工程が簡易であり、製造コストも低くすることができる。また、デバイスの信頼性を高めることができる。なお、絶縁基板 1 1 は単層だけでなく、デバイスの使用目的により複数の平面絶縁基板を積層して形成した絶縁基板上に実装電極を設けることもできる。

また、実装電極 1 3 の形状はピラミッド状に構成する形態だけでなく、他の形状とすることができる。図 4 に実装電極 1 3 の変形例を示す。図 4 (a) に示す第 1 の変形例は、実装電極 7 0 が互いに向い合う側面 7 1 およびこの側面に対して横方向にある横側面 7 2 を階段状に形成したものである。また図 4 (b) に示す第 2 の変形例は、実装電極 7 5 が互いに向い合う側面 7 6 およびこの側面と反対に位置する後側面 7 7 を階段状に形成するものである。また図 4 (c) に示す第 3 の変形例は、実装電極 8 0 が互いに対向する側面 8 1 およびこの側面と反対に位置する後側面 8 2 に、実装電極 8 0 の内側へ向かって第 2 メタライズ層 8 4 に凹陥部 8 3 a, 8 3 b を設けた構成である。そして実装電極 8 0 同士が対向する側に設けられた凹陥部 8 3 a は、実装電極 8 0 に実装される電子部品 8 5 の下部に設けられるとともに、電子部品 8 5 の接合電極 (図示しない) と実装電極 8 0 とが接合される箇所の手前まで延びて形成されている。また後側面 8 2 に設けられた凹陥部 8 3 b は、電子部品 8 5 の前記接合電極と実装電極 8 0 とが接合される箇所の手前まで延びて形成されている。この凹陥部 8 3 a, 8 3 b は実装電

極 8 0 と電子部品 8 5 とを接合する実装面に設けられていないので、実装電極 8 0 と電子部品 8 5 との接合強度が低下しない。また図 5 に実装電極の第 5 の変形例を示す。第 5 の変形例は実装電極 2 1 同士が対向する側面のメタライズ層のみを階段状に形成したものである。実装電極 2 1 同士が対向する場合、例えば複数 5 の実装電極 2 1 で電子部品 1 5 を絶縁基板 1 1 に実装するとき、実装電極 2 1 のメタライズ層 2 3 が対向する側面のみを階段状にして積層すればよく、他の部分は上述したピラミッド状の実装電極 1 3 の構成と同じにすればよい。

次に、第 2 の実施形態について説明する。第 2 の実施形態は、第 1 の実施形態と実装電極の形状のみが異なるので、異なる部分のみ説明し同一部分の説明を略 10 する。図 6 に第 2 の実施形態に係る実装電極の側面形状を説明する図を示す。この実装電極 3 1 は、互いに対向するメタライズ層 3 3 の側面を揃えて積層し、このメタライズ層 3 3 上に金属薄膜（図示しない）を形成して、絶縁基板 3 5 の表面と電子部品 3 7 の底面との間隔をあける構成である。このメタライズ層 3 3 の厚さの一例として、単層で約 $20 \mu\text{m}$ のものがあり、このメタライズ層を 2 層積 15 層した場合の厚さは約 $40 \mu\text{m}$ となる。このメタライズ層 3 3 は、使用状況に応じて複数のメタライズ層を積層すればよい。

このような構成により、実装電極 3 1 はメタライズ層 3 3 を積層して形成しているので、絶縁基板 3 5 の表面と電子部品 3 7 の底面との間隔を広くすることができる。そして、電子部品 3 7 を実装電極 3 1 に接合固着しても、絶縁基板 3 5 20 表面と電子部品 3 7 との間隔が広いために絶縁基板 3 5 表面と電子部品 3 7 との間で作用する表面張力の影響が非常に少なく、実装電極 3 1 上に塗布された導電性接着剤 3 9 が他方の実装電極 3 1 へ向けて流れ出ることがない。また、電子部品 3 7 を実装電極 3 1 に接合固着する導電性接着剤 3 9 の塗布する量が多くて、電子部品 3 7 の接合電極（図示せず）と実装電極 3 1 との接合面から導電性接着 25 剤 3 9 がはみ出しても、前記間隔が広いために表面張力の影響が非常に少なくなる。また、メタライズ層 3 3 の側面を揃えて積層しているので、第 1 の実施形態に比べて絶縁基板 3 5 の表面と、電子部品 3 7 の底面と、実装電極 3 1 の側面で構成される体積が広く、前記接合面からはみ出した導電性接着材は実装電極のより近傍で固まり、他方の実装電極 3 1 へ向けて流れ出ることがない。これにより

、導電性接着剤 3 9 の塗布する量が幅広い範囲で使用することができ、実装電極 3 1 同士の短絡を防止することができる。

次に、第 3 の実施形態について説明する。図 7 に第 3 の実施形態に係る導電パターン 1 0 の側面図を示し、図 8 に導電パターン 1 0 の平面図を示す。導電パターン 1 0 は主に絶縁基板 1 2 上に形成された第 1 メタライズ層 1 4、および第 1 メタライズ層 1 4 の上面の一部に形成された第 2 メタライズ層 1 6 から構成されている。

第 1 メタライズ層 1 4 は厚膜印刷等を用いて、例えばタングステンまたはモリブデン等の金属をメタライズした構成である。そして、第 1 メタライズ層 1 4 の上面には、電子部品 1 8 を接合する接合領域 2 0 およびボンディングワイヤ 2 6 を圧着接合するワイヤボンディング電極 2 2 が設けられている。この接合領域 2 0 およびワイヤボンディング電極 2 2 は、接合される電子部品 1 8 等の配置に合わせて形成されている。

ワイヤボンディング電極 2 2 は、第 1 メタライズ層 1 4 の上面のワイヤボンドを施す箇所に第 2 メタライズ層 1 6 を積層し、この第 2 メタライズ層 1 6 の上面に金属薄膜（図示しない）を設けてなる構成である。この第 2 メタライズ層 1 6 は第 1 メタライズ層 1 4 と同様にして形成される。そして、第 2 メタライズ層 1 6 の厚さは接合領域 2 0 からの距離や、接合領域 2 0 から流れて来る導電性接合材 2 4 の厚さを考慮して適宜変更すればよい。また、前記金属薄膜は、例えばニッケルメッキを施した上に金メッキを施して形成されている。

また、ワイヤボンディング電極 2 2 の形状は如何なるものでもよい。図 9 にワイヤボンディング電極 2 2 の平面形状の説明図を示す。第 1 メタライズ層 1 4 上に形成される第 2 メタライズ層 1 6 は、例えば矩形（図 9（a））、電子部品 1 8 を接合する接合領域の側（図面左側）が凸状に形成してある五角形（図 9（b））、あるいは円形（図 9（c））の形状にでき、これによりワイヤボンディング電極 2 2 が形成される。

接合領域 2 0 は電子部品 1 8 を接合する箇所の第 1 メタライズ層 1 4 の上面に第 2 メタライズ層 1 6 を積層し、この第 2 メタライズ層 1 6 の上に金属薄膜（図示しない）を設けてなる構成である。これは、上述したワイヤボンディング電極 2 2 と同様にして形成すればよい。また、接合領域 2 0 は、第 1 メタライズ層 1

4 上へ直接に金属薄膜を設ける構成にすることもできる。

そして、導電パターン10上に電子部品18を接合するには、接合領域20上に転写またはディスペンサを用いて導電性接合材24を塗布した後に、電子部品18を載置して接合固着している。転写またはディスペンサを用いて導電性接合材24を塗布するには、塗布する量を制御することが難しいので多量に塗布してしまう場合がある。このとき、導電性接合材24が接合領域20と電子部品18との接合面から流れ出し、導電パターン10に沿ってワイヤボンディング電極22の方へ流れるが、流れて来る導電性接合材の厚さよりも第2メタライズ層16が厚いので、導電性接合材が第2メタライズ層16を乗り越えてワイヤボンディング電極22の表面を覆うことがない。なお、電子部品18はデバイスによって適宜選択して実装すればよく、例えば抵抗、コンデンサ、インダクタ、バリキャップ等が挙げられる。

また、ワイヤボンディング電極22上へワイヤボンディングするには、ボンディングマシン等を用いてボンディングワイヤ26を圧着接合している。

15 このような構成の導電パターン10を、セラミック等のパッケージベース上に形成すれば、複数の電子部品18をパッケージ内部に実装したデバイスとすることができ。また、パッケージ内部に圧電振動片または弾性表面波共振子を実装すると圧電デバイスを形成することができ、さらに、パッケージ内部に圧電振動片を実装するとともに、半導体集積回路等を実装すると圧電発振器を形成することができ。図10に圧電発振器の断面図を示す。この圧電発振器30のパッケージベース32は、平面のセラミック絶縁基板32aに、枠幅の異なる複数の枠型のセラミック絶縁基板32b、32cを積層して形成される。このパッケージベース32の内側最下段に上述した導電パターン10を複数形成し、この導電パターン10上の接合領域20に導電性接合材を用いて電子部品18aを接合固着している。また、ワイヤボンディング電極22には他の電子部品18bと導通するボンディングワイヤ26がボンディングされている。また、パッケージベース32の中段には圧電振動片34を実装するマウント電極36が形成され、導電性接合材38を用いて圧電振動片34が接合固着されている。そして、上段にはパッケージベース32の内部を封止するリッド40が接合されている。このような

構成により圧電発振器 30 が形成されている。

このような構成によれば、ワイヤボンディング電極 22 は第 1 メタライズ層 14 上に第 2 メタライズ層 16 を積層して形成されているので、ワイヤボンディング電極 22 の表面を第 1 メタライズ層 14 の上面よりも高い位置に設けることができる。そして、接合領域 20 と電子部品 18 とを接合固着する導電性接合材 24 が導電パターン 10 に沿って流れ出ても、流れ出た導電性接合材の厚さよりもワイヤボンディング電極 22 の表面が高い位置にあるので、導電性接合材が第 2 メタライズ層 16 を乗り越えてワイヤボンディング電極 22 の表面を覆うことがない。

10 また、導電性接合材 24 を多量に接合領域 20 上へ塗布しても、流れ出した導電性接合材 24 によってワイヤボンディング電極 22 が覆われることがないので、導電性接合材 24 の塗布する量を幅広い範囲で使用することができる。よって、導電性接合材 24 の塗布する量や、接合領域 20 とワイヤボンディング電極 22 との距離にかかわらず、ワイヤボンディング電極 22 にワイヤボンディング
15 できる。

また、導電性接合材 24 がワイヤボンディング電極 22 の表面を覆うのを防止するのに、第 1 メタライズ層 14 上に第 2 メタライズ層 16 を設けるだけなので、容易かつ低コストに製造することができる。

また、第 2 メタライズ層 16 の形状を、電子部品 18 側を凸状に形成してある
20 五角形や円形（図 9 参照）にすると、導電パターン 10 に沿って流れ出した導電性接合材を低抵抗で左右に分けることができ、ワイヤボンディング電極 22 の表面が導電性接合材 24 で覆われることがない。

次に、第 4 の実施形態について説明する。図 11 に第 4 の実施形態に係る導電パターンの平面図を示す。なお、この図はボンディング領域付近のみを示している。
25 導電パターン 150 は、主に絶縁基板（図示しない）上に第 1 メタライズ層 152 が形成され、この第 1 メタライズ層 152 の上面に接合領域（図示しない）およびボンディング領域 154 が設けられ、これらの領域上には金属薄膜（図示しない）が形成されてなる構成である。

そして、前記接合領域とボンディング領域 154 との間の第 1 メタライズ層 1

5 2 上に、第1メタライズ層152の幅方向を横切る凸部156が設けられ、前記接合領域側とボンディング領域154側とを分割する構成である。前記凸部156は1個または複数個を設けることができ、直線や、前記接合領域に向けて凸状に形成した形状とすることができる(図11(a)~(c)参照)。凸部156を第1メタライズ層152上に設ける個数は、接合領域とボンディング領域との距離、あるいは導電性接合材の量により適宜設ければよい。なお、接合領域とボンディング領域との距離が近い場合、あるいは導電性接合材が多い場合は、複数の凸部を設ければよい。また、接合領域と反対側(図面右側)が開口したコ字型に凸部156を形成して、ボンディング領域154を囲むように設けることもできる(図11(d)参照)。コ字型をした凸部156は、一辺が開口しているのでボンディングマシンによりボンディングワイヤを圧着接合することができ、接合したボンディングワイヤに悪影響を及ぼすことがない。

このような凸部156の高さは前記接合領域からの距離や、前記接合領域から流れて来る導電性接合材の高さを考慮して適宜変更すればよい。

15 このように構成される導電パターン150の第1メタライズ層152および凸部156は、厚膜印刷等を用いて、例えばタングステンまたはモリブデン等の金属をメタライズして形成されている。また、前記金属薄膜は、例えばニッケルメッキを施した上に金メッキを施して形成されている。

20 また、セラミック等のパッケージベース上に、上述した導電パターン150を設けてパッケージを形成することができる。さらに、パッケージベースに圧電振動片や弾性表面波共振子を実装すれば圧電デバイスを形成することができる。なお、パッケージや圧電デバイスの形成方法等は、第3の実施形態と同様にして形成すればよい。

25 このような構成によれば、ボンディング領域154は第1メタライズ層152上に設けられた凸部156によって接合領域側と分割されている。このため、前記接合領域に電子部品(図示しない)を接合固着する導電性接合材が導電パターン150に沿って流れ出しても、凸部156が堰の役割をするのでボンディング領域154へ導電性接合材が流れ込むことがない。また、導電性接合材を多量に前記接合領域上へ塗布しても、前記接合領域から流れ出した導電性接合材によっ

てボンディング領域154が覆われることがないので、導電性接合材の塗布する量を幅広い範囲で使用することができる。よって、導電性接合材の塗布する量や、接合領域とボンディング領域154との距離にかかわらず、ボンディング領域154にワイヤボンドを施すことができる。

- 5 また、導電性接合材がボンディング領域154へ流れ込むことを防止するのに、第1メタライズ層152上へメタライズによって凸部156を設けるだけなので、容易かつ低コストに製造することができる。

なお、導電性接合材としては、樹脂基剤に導電性のフィラーを含有する導電性接着剤、はんだなどを用いることができる。

- 10 第4の実施形態では第1メタライズ層152上に凸部156を設ける構成としたが、第1メタライズ層152上の金属薄膜を形成していないボンディング領域157上に、第3の実施形態で説明した第2メタライズ層158を積層するとともに金属薄膜（図示しない）を形成して、ワイヤボンディング電極160を形成する構成にできる。そして、このワイヤボンディング電極160と前記接合領域
- 15 との間に上述した凸部162を設ける構成としてもよい（図11（e）参照）。この構成においても、第1メタライズ層152に沿って流れ込む導電性接合材を凸部162で阻むことができ、また凸部162を乗り越えて導電性接合材が流れる場合でも、ワイヤボンディング電極160の表面は導電性接合材の厚さよりも高い位置にあるので前記表面が導電性接合材に覆われることがない。なお、ワイヤ
- 20 ボンディング電極160は第3の実施形態で説明した形状を用いることができ、凸部162は第4の実施形態で説明した形状を用いることができる。

請求の範囲

1. 絶縁基板上に設けられ、電子部品を電氣的に接合する導電パターンを有する実装電極において、前記導電パターンは、積層した複数のメタライズ層で形成されることを特徴とする実装電極。
- 5 2. 請求の範囲1記載の実装電極において、前記導電パターンは、電子部品に設けられた接合電極の面積よりも大きいことを特徴とする実装電極。
3. 請求の範囲1または2記載の実装電極において、前記導電パターンを階段状に積層し、ピラミッド状に形成したことを特徴とする実装電極。
4. 請求の範囲1または2記載の実装電極において、前記実装電極同士が対向す
10 る側の前記導電パターンを階段状に積層したことを特徴とする実装電極。
5. 請求の範囲1または2記載の実装電極において、前記実装電極同士が対向する側の前記導電パターン側面を揃えて積層したことを特徴とする実装電極。
6. 請求の範囲1ないし5のいずれかに記載の実装電極において、前記実装電極の積層したメタライズ層の厚さが40 μ mより厚いことを特徴とする実装電極。
- 15 7. 請求の範囲1記載の実装電極において、前記導電パターンは、ボンディングワイヤを接合するボンディング領域を有し、前記ボンディング領域にメタライズ層を積層してワイヤボンディング電極を形成したことを特徴とする実装電極。
8. 請求の範囲7記載の実装電極において、前記ワイヤボンディング電極は、導電性接合材を介して電子部品を接合する接合領域の側が凸状に形成してあること
20 を特徴とする実装電極。
9. 請求の範囲1記載の実装電極において、前記導電パターンは、ボンディングワイヤを接合するボンディング領域と、導電性接合材を介して電子部品を接合する接合領域とを有し、前記ボンディング領域と前記接合領域との間に、前記ボンディング領域へ前記接合材が流入するのを阻止する凸部を設けたことを特徴とす
25 る実装電極。
10. 請求の範囲9記載の実装電極において、前記ボンディング領域は、積層したメタライズ層によるワイヤボンディング電極が形成してあることを特徴とする実装電極。
11. 請求の範囲10記載の実装電極において、前記ワイヤボンディング電極は、

前記接合領域の側が凸状に形成してあることを特徴とする実装電極。

1 2. 請求の範囲 9 ないし 1 1 のいずれかに記載の実装電極において、前記凸部は前記接合領域の側が閉じたコ字状に形成したことを特徴とする実装電極。

1 3. 請求の範囲 9 ないし 1 1 のいずれかに記載の実装電極において、前記凸部
5 は前記接合領域に向けて凸状に形成してあることを特徴とする実装電極。

1 4. 請求の範囲 1 ないし 1 3 のいずれかに記載の実装電極を、パッケージベース上に設けたことを特徴とするパッケージ。

1 5. 請求の範囲 1 4 記載のパッケージにおいて、前記パッケージベースは、セラミックで形成されていることを特徴とするパッケージ。

10 1 6. 請求の範囲 1 4 または 1 5 に記載のパッケージを用いるとともに、パッケージベース上に設けられた実装電極に導電性接着剤を介して電子部品を接合固着したこと特徴とするデバイス。

1 7. 請求の範囲 1 6 記載のデバイスにおいて、前記導電性接着剤は導電フィラーを含有する接着剤または半田であることを特徴とするデバイス。

15 1 8. 請求の範囲 1 4 または 1 5 に記載のパッケージを用いるとともに、パッケージベース上に設けられた接合領域に導電性接合材を用いて電子部品を接合し、ワイヤボンディング電極またはボンディング領域にワイヤボンドを施したことを特徴とするデバイス。

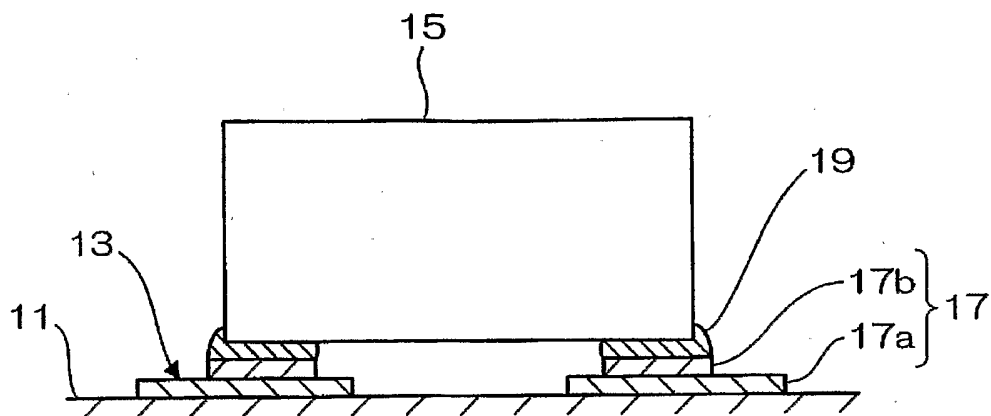
20 1 9. 請求の範囲 1 6 ないし 1 8 のいずれかに記載のデバイスは、圧電振動片または弾性表面波共振子を実装した圧電デバイスであることを特徴とするデバイス。

2 0. 絶縁基板上にメタライズ層を積層して、電子部品を接合する導電パターンを有する実装電極を形成する工程と、前記実装電極に導電性接着剤を介して電子部品を実装する工程と、を有することを特徴とするデバイスの製造方法。

25 2 1. 請求の範囲 2 0 記載のデバイスの製造方法において、前記実装電極を形成する工程は、前記導電パターン上の一部にメタライズ層を積層してワイヤボンディング電極を形成する工程および／または電子部品を接合する接合領域とボンディングワイヤを接合するボンディング領域との間にメタライズによる凸部を形成する工程を有し、前記電子部品を実装する工程は、前記接合領域に導電性接合材を用いて電子部品を接合する工程と、前記ワイヤボンディング電極にワイヤボン

ドを施す工程とを有することを特徴とするデバイスの製造方法。

FIG. 1



- | | |
|---------|-----------|
| 11:絶縁基板 | 17:メタライズ層 |
| 13:実装電極 | 19:導電性接着剤 |
| 15:電子部品 | |

FIG. 2

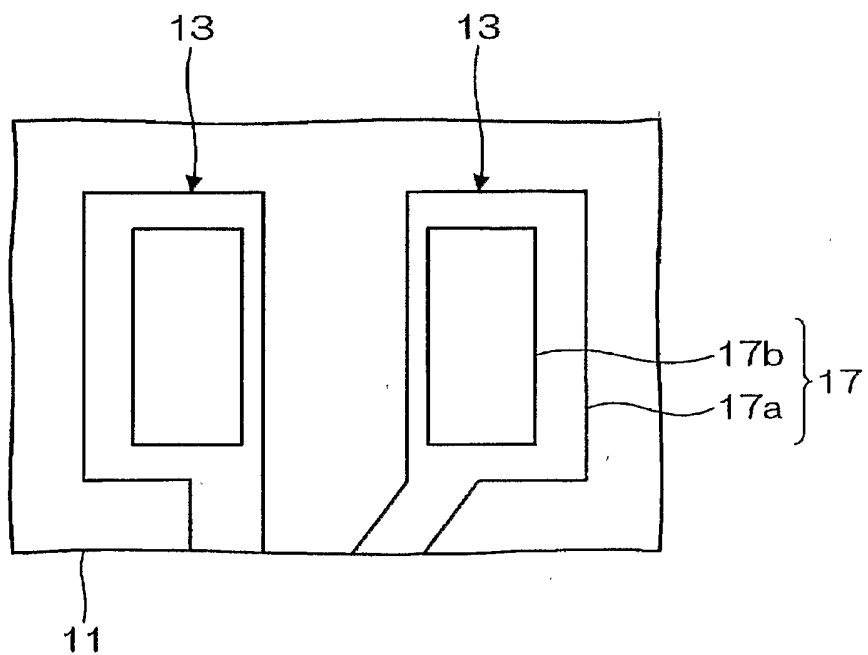


FIG. 3

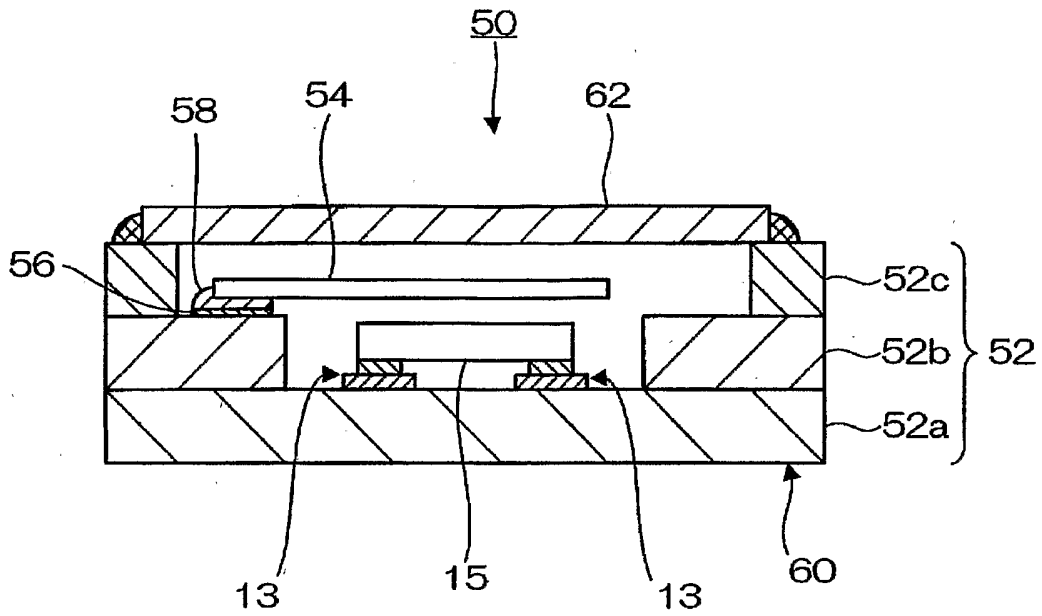


FIG. 4

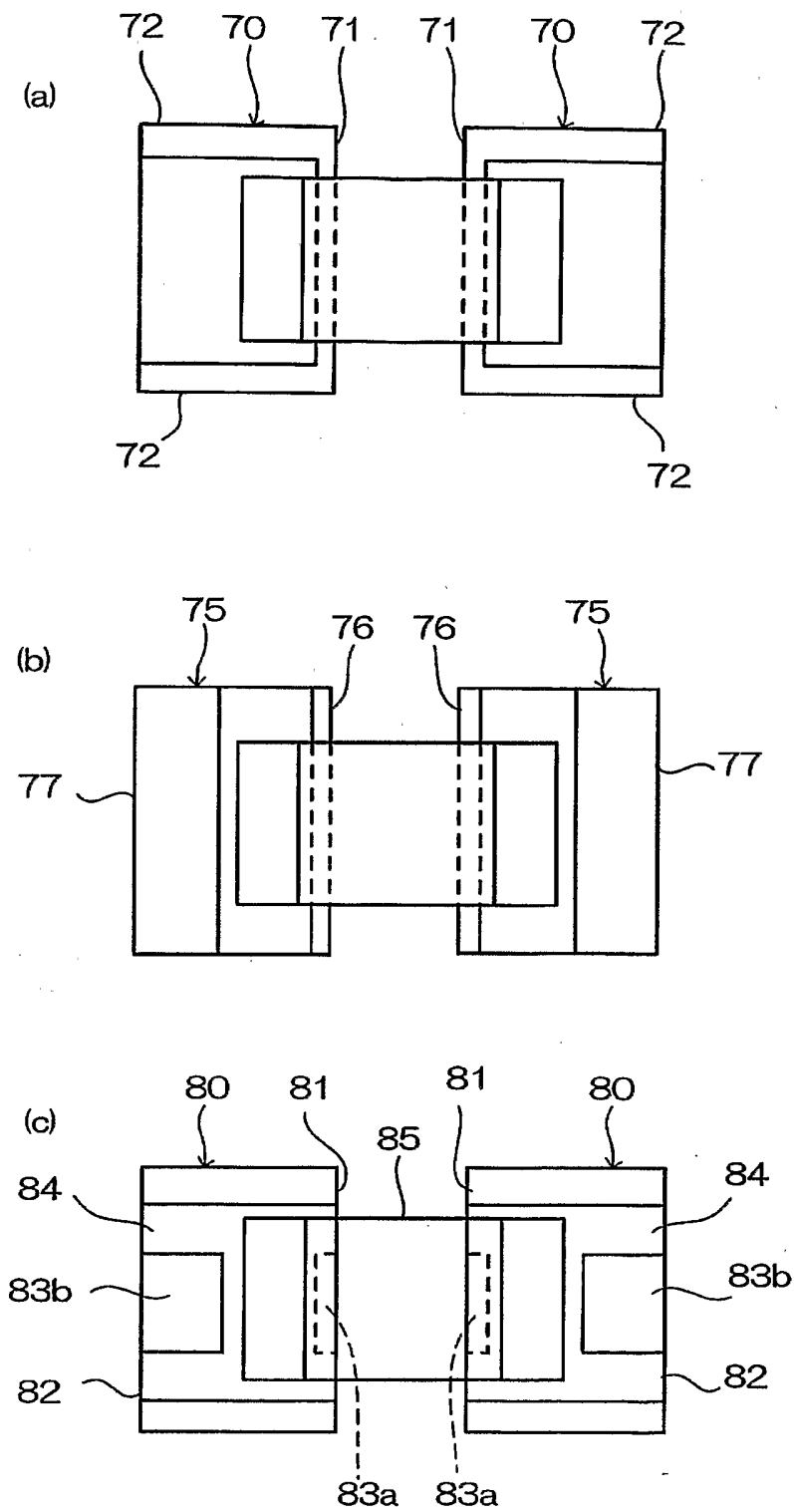


FIG. 5

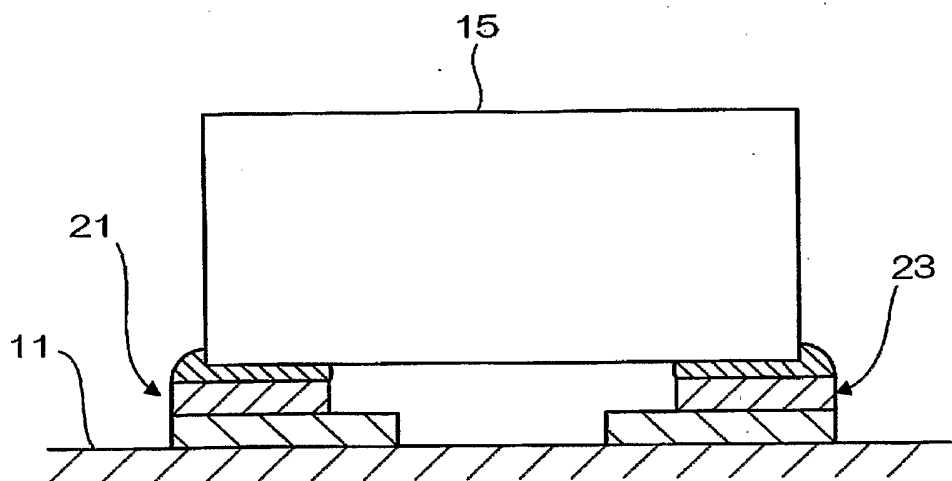


FIG. 6

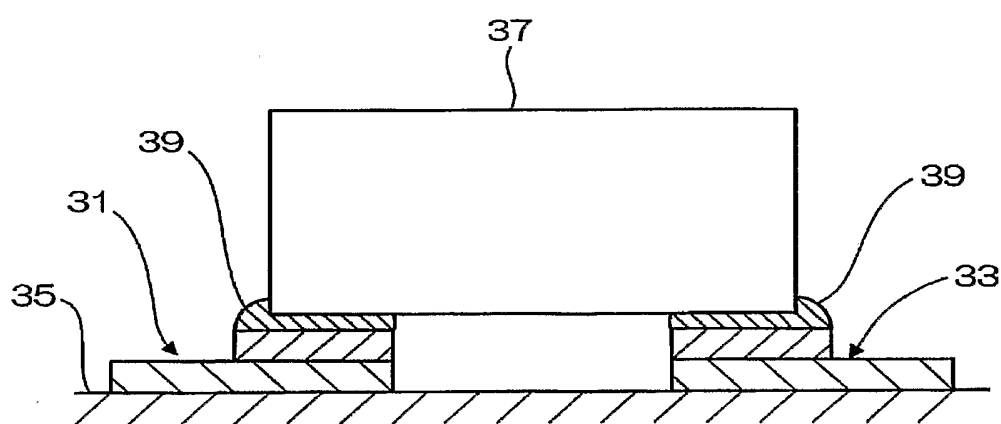
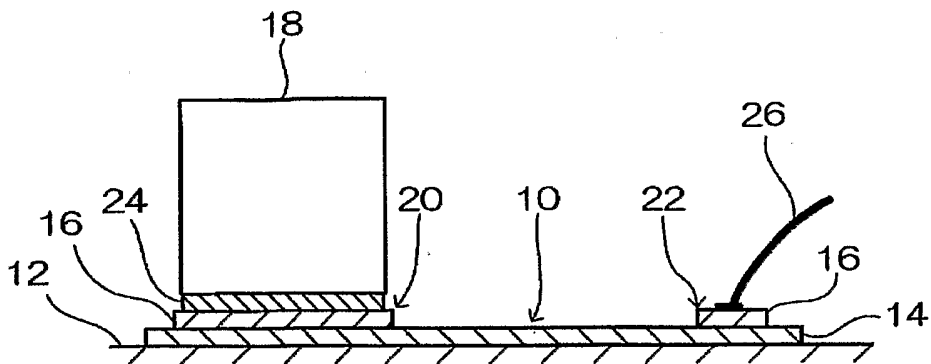


FIG. 7



- | | |
|-------------|----------------|
| 10:導電パターン | 18:電子部品 |
| 12:絶縁基板 | 20:接合領域 |
| 14:第1メタライズ層 | 22:ワイヤボンディング電極 |
| 16:第2メタライズ層 | 24:導電性接合材 |

FIG. 8

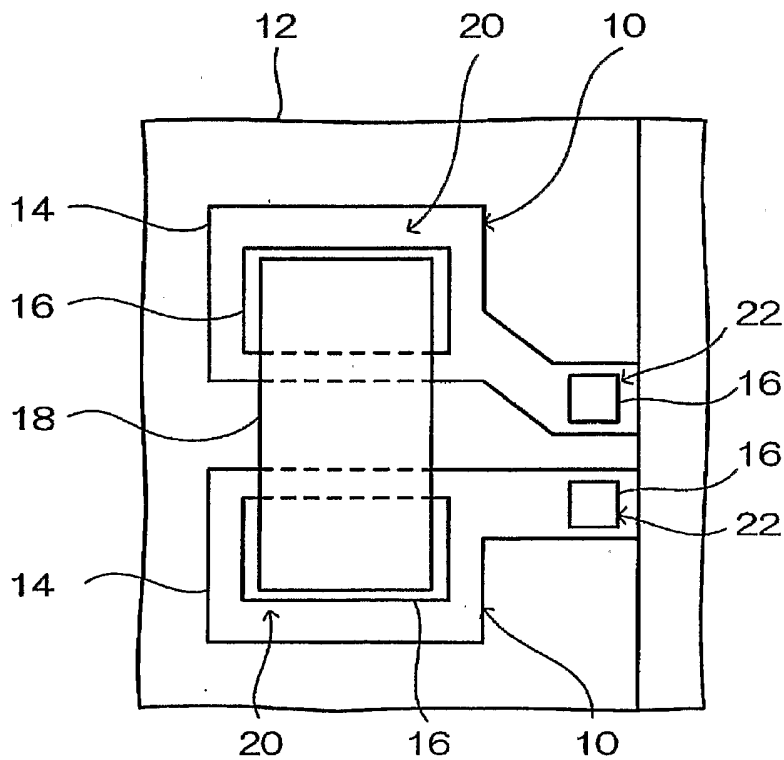


FIG. 9

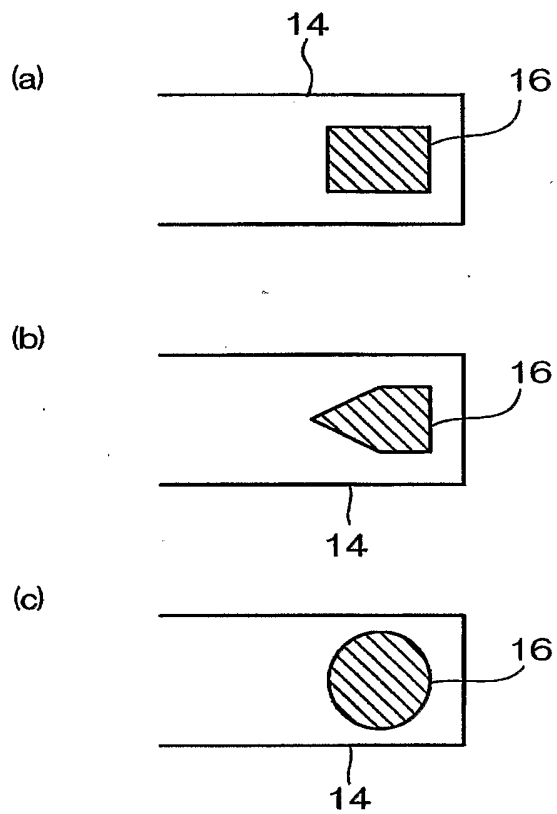


FIG. 10

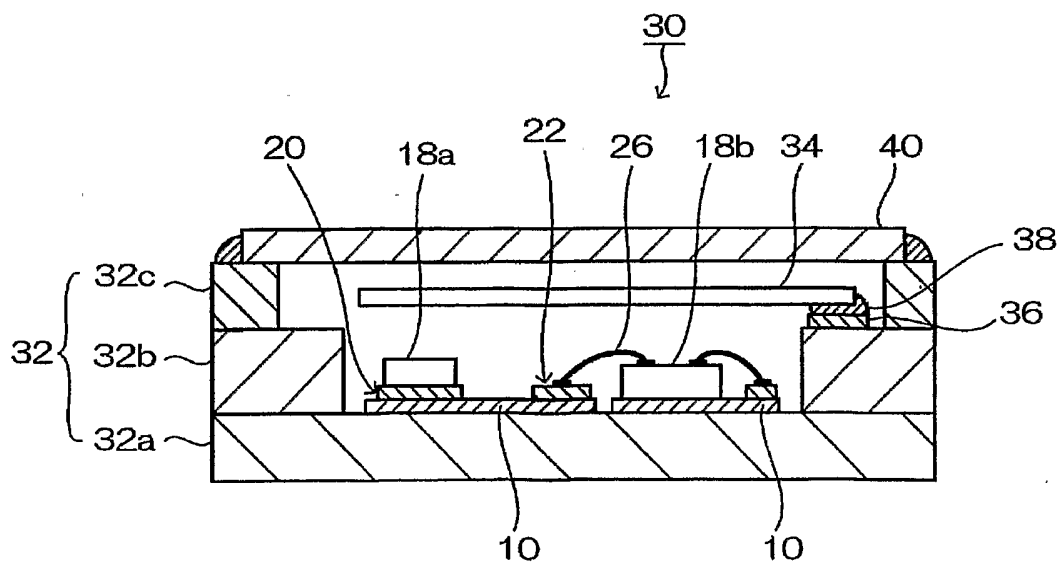


FIG. 11

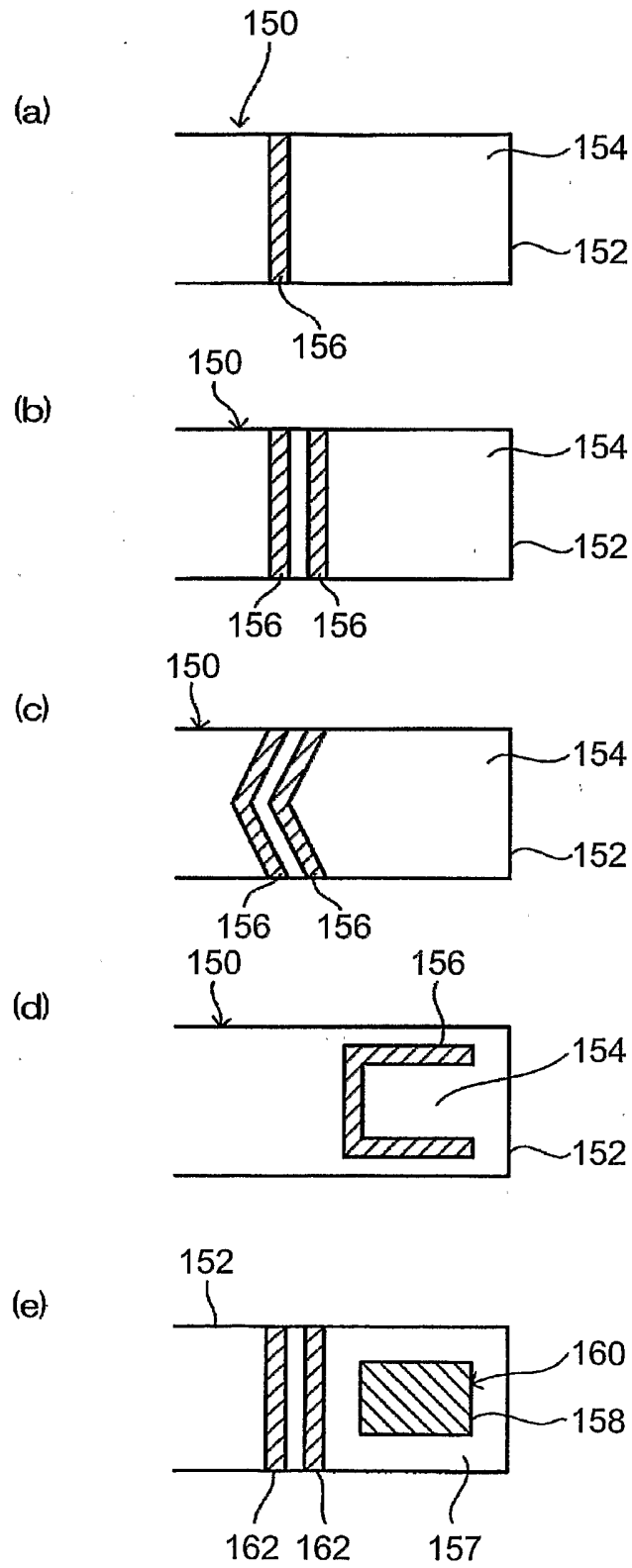


FIG. 12

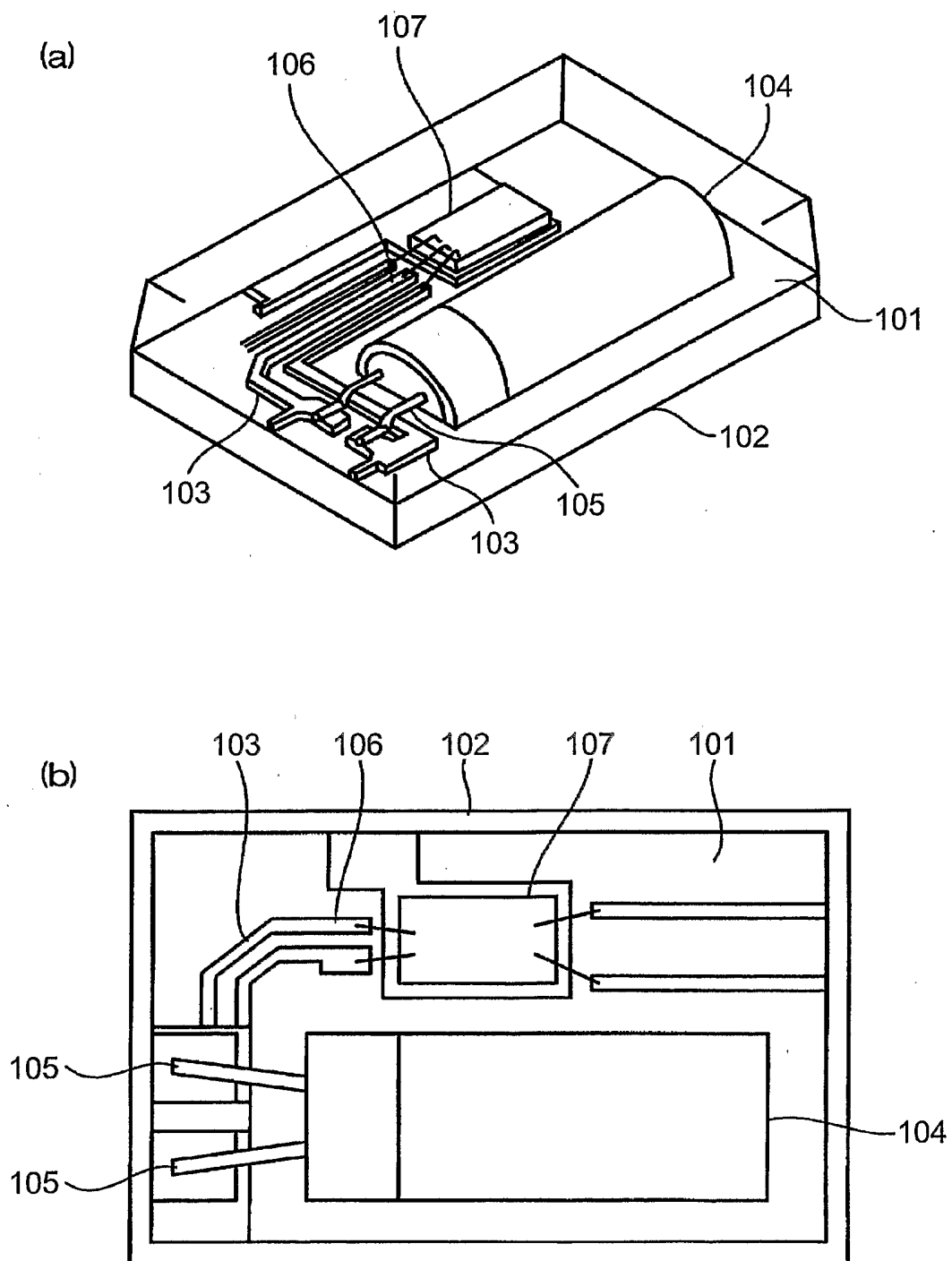
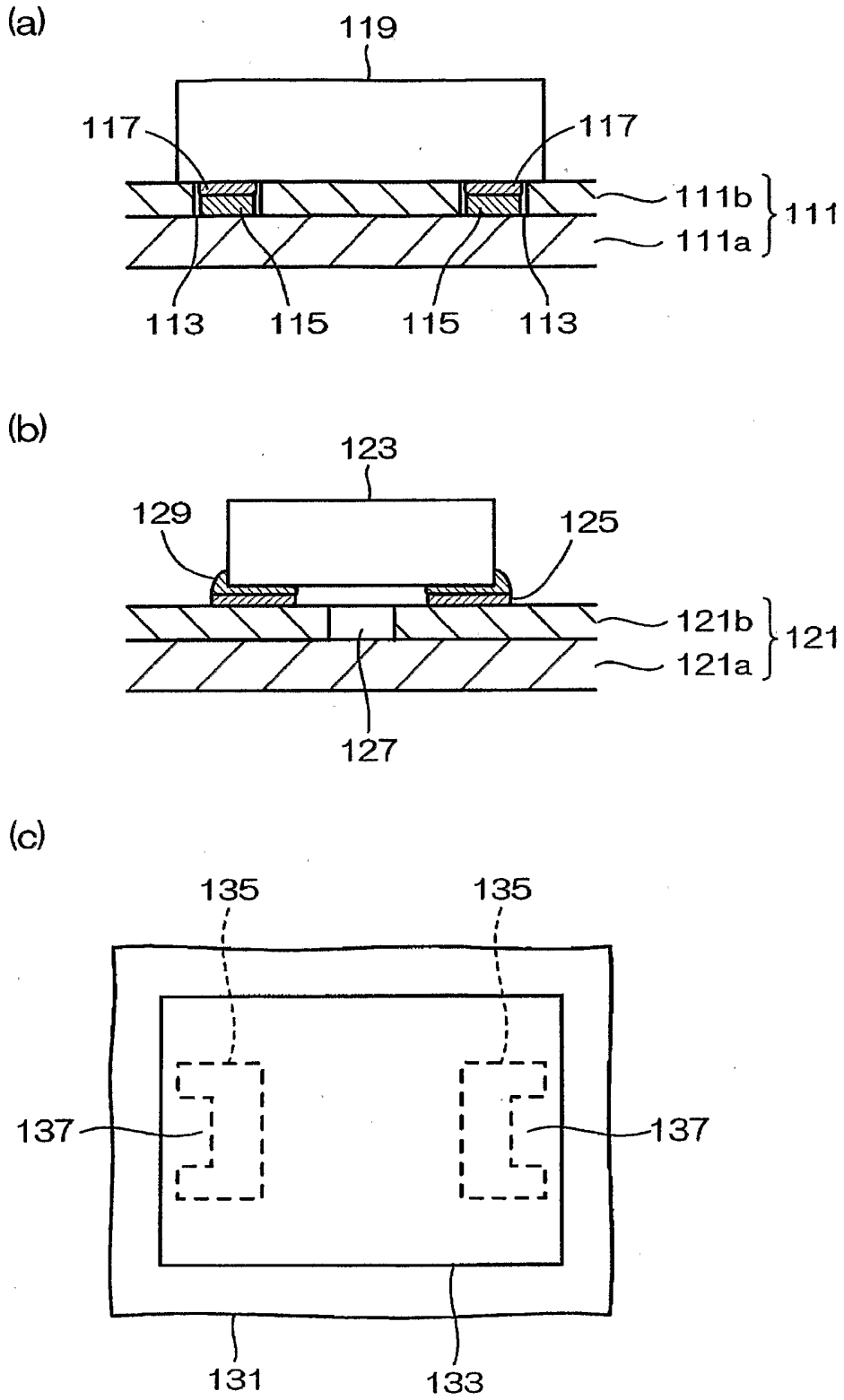


FIG. 13



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009699

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H05K3/34, H03B5/30

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H05K3/34, H03B5/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-37135 A (Hitachi Cable, Ltd.), 07 February, 2003 (07.02.03), (Family: none)	1-6, 14-17, 20 7, 8, 18, 19
Y	JP 2001-168640 A (Seiko Epson Corp.), 22 June, 2001 (22.06.01), (Family: none)	7, 8, 18, 19
A	JP 7-14941 A (NEC Corp.), 17 January, 1995 (17.01.95), (Family: none)	9-13, 21
A	JP 2000-236039 A (NGK Spark Plug Co., Ltd.), 29 August, 2000 (29.08.00), (Family: none)	1-21

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 August, 2004 (18.08.04)Date of mailing of the international search report
31 August, 2004 (31.08.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009699

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-254773 A (Fujitsu Ltd.), 03 October, 1995 (03.10.95), (Family: none)	1-21

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int. Cl. 7 H05K3/34, H03B5/30

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int. Cl. 7 H05K3/34, H03B5/30

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国実用新案登録公報 1996-2004年
 日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2003-37135 A (日立電線株式会社) 2003.02.07 (ファミリーなし)	1-6, 14-17, 20 7, 8, 18, 19
Y	JP 2001-168640 A (セイコーエプソン株式会社) 2001.06.22 (ファミリーなし)	7, 8, 18, 19
A	JP 7-14941 A (日本電気株式会社) 1995.01.17 (ファミリーなし)	9-13, 21

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日 18.08.2004	国際調査報告の発送日 31.8.2004
--------------------------	-------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 鏡 宣宏	3S 9341
	電話番号 03-3581-1101 内線 3389	

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-236039 A (日本特殊陶業株式会社) 2000. 08. 29 (ファミリーなし)	1-21
A	JP 7-254773 A (富士通株式会社) 1995. 10. 03 (ファミリーなし)	1-21