

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 9 月 20 日(20.09.2012)



(10) 国際公開番号
WO 2012/124523 A1

- (51) 国際特許分類:
H04N 5/21 (2006.01) H04N 5/66 (2006.01)
- (21) 国際出願番号: PCT/JP2012/055566
- (22) 国際出願日: 2012 年 3 月 5 日(05.03.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-054805 2011 年 3 月 11 日(11.03.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 沼尾 孝次
(NUMAO, Takaji).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADEMARK);
〒5300041 大阪府大阪市北区天神橋 2 丁目北 2
番 6 号 大和南森町ビル Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

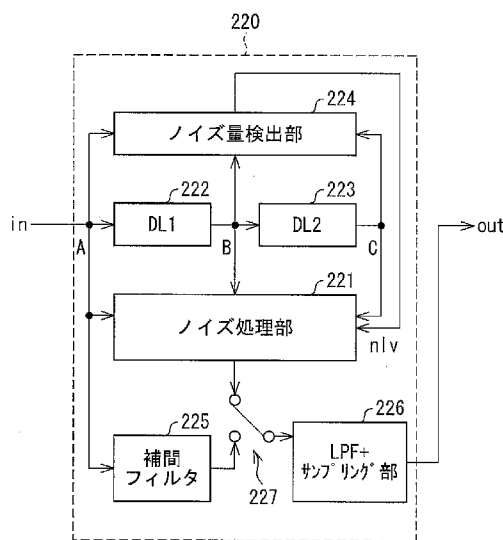
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: NOISE REDUCTION PROCESSING DEVICE, AND DISPLAY DEVICE

(54) 発明の名称: ノイズ低減処理装置及び表示装置

[図3]



221 Noise processor
224 Noise amount detector
225 Interpolation filter
226 LPF + sampling unit

(57) Abstract: When a video signal that has not yet undergone noise reduction processing is used as an original signal, a noise reduction device uses a low pass filter circuit (226) to carry out filter processing on: an interpolation signal generated by an interpolation filter circuit (225) that generates an interpolation signal having n ($n>1$) times the sampling frequency of the original signal; and the original signal that has undergone noise reduction using a noise processor (221). Thus provided is a noise reduction processing device in which video is not prone to blurring.

(57) 要約: ノイズ低減処理装置は、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のサンプリング周波数の n ($n>1$) 倍のサンプリング周波数の補間信号を生成する補間フィルタ回路 (225) によって生成された補間信号と、ノイズ処理部 (221) によってノイズ低減された原信号とを、ローパスフィルタ回路 (226) によるフィルタリング処理を施す。これにより、映像が暈けにくいノイズ低減処理装置を提供できる。

明 細 書

発明の名称：ノイズ低減処理装置及び表示装置

技術分野

[0001] 本発明は、デジタル画像処理システムを用いたノイズ低減技術に関し、特にテレビなどの動画像のノイズ低減技術を用いたノイズ低減処理装置及び表示装置に関する。

背景技術

[0002] 日本では2011年にアナログ放送が停波する。先進各国でもアナログ放送が終わり、デジタル放送へ切り替わろうとしている。このため、2011年頃まで先進各国でテレビ買い換え需要が盛り上がるが見込める。

[0003] しかし、2012年以降の先進各国のテレビ需要は低迷するものと思われる。一方、アジアや南米の新興国では高い経済成長率を背景に、2012年以降もテレビ需要が盛り上がるのが期待されている。このため、2012年以降のテレビ市場は新興国市場が中心になるものと思われる。

[0004] しかしながら、新興国では放送環境が劣悪なため、アナログ放送では電界が弱くノイズの多い映像信号となる。また、デジタル放送でも過去に録画したアナログ映像をデジタル化し再放送することも多く、ノイズの多い映像信号となる。このため、新興国で必要とされるテレビには、ノイズ低減技術が不可欠である。

[0005] このノイズ低減技術としてローパスフィルタが知られているが、ローパスフィルタを用いるとノイズを低減させることができるものの、映像が量けるという課題がある。

[0006] そこでメディアンフィルタを用いた適応型ローパスフィルタが提案されている。図20～図22は、特許文献1に示された適応型ローパスフィルタの説明図である。

[0007] 特許文献1に開示された技術では、図20に示すように、遅延回路12からの処理画素の値E1と3タップメディアンフィルタ13(図21参照)の出

力E 2を比較し、上記処

理画素の値E 1が3タップメディアンフィルタ13の出力E 2より大きい場合には、処理画素の値E 1から、雑音レベル検出回路14から出力されるノイズ量E 3を引く。処理画素の値E 1が3タップメディアンフィルタ13の出力E 2より小さい場合には、処理画素の値E 1に対して上記ノイズ量E 3を加える。処理画素の値E 1が3タップメディアンフィルタ13の出力E 2と等しい場合には、処理画素の値E 1をそのまま出力する。

[0008] ノイズ量E 3は雑音レベル検出回路14を用い、垂直ブランキング期間の画像信号の無いライン部分の雑音成分から検出する。

[0009] この結果、図22の(a)に示されるような雑音が載った映像から、ピークが抑えられた図22の(b)のような映像が得られる。

先行技術文献

特許文献

[0010] 特許文献1：日本国公開特許公報「特開平7-250264号公報（1995年9月26日公開）」

発明の概要

発明が解決しようとする課題

[0011] しかしながら、特許文献1に開示されているような適合型ローパスフィルタを用いても、図22の(a)のピークが生じた原因がノイズによるものか、本来の映像信号なのか、適切に判断することは困難である。

[0012] このため、本来の映像信号における入力波形のピークも抑えられ、ノイズ低減処理後の映像が量けてしまうという問題が生じる。

[0013] 本発明は、上記の問題点に鑑みなされたものであり、その目的は、上記特許文献1の手段よりノイズを落とす効果があり、かつ映像が量けにくいノイズ低減処理装置及び表示装置を提供することである。

課題を解決するための手段

[0014] 上記の課題を解決するために、本発明は、マトリックス状に配置された画

素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のサンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とから n 倍サンプリング周波数の信号を合成し、上記ローパスフィルタによるフィルタリング処理を施すことを特徴としている。

[0015] 上記原信号の画素は、マトリックス状に配置されているものとする。従って、処理対象画素（注目画素）の周囲には、上下左右斜め方向に多数の画素が存在している。これらの処理対象画素の上下左右斜め方向に存在する画素から2画素以上の比較対象画素を選ぶ（例えば左に1画素、右に3画素離れた画素等）。そして、注目画素の画素値が、比較対象画素の画素値よりも大きい場合、通常、その注目画素にはノイズが載っているとして、ノイズ処理回路によって、ノイズ低減処理が施される。しかしながら、例えば映像のエッジ部上の画素が注目画素である場合、注目画素の画素値から比較対象画素の画素値を減算した絶対値は、予め設定した値よりも大きくなる。このような場合に、ノイズ低減処理を施せば、エッジ部が暈けた映像となる。

[0016] そこで、上記構成のように、ノイズ低減処理された原信号の間に、当該原信号のサンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を挿入することで、ノイズ成分が高周波側にシフトした信号とし、この信号を、原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタによってフィルタリング処理すれば、高周波側にシフトしたノイズ成分が除去される。また、上記ローパスフィルタは、原信号のサンプリング周波数を含んだ周波数帯域の信号を通すので、原信号の情報はそのまま、ノイズ成分のみが除去された出力信号を得ることができる。

[0017] これにより、ノイズ成分として判断されやすい映像のエッジ部における不要なノイズ低減処理を抑制できるので、本来の映像信号における入力波形のピークが抑えられる事態を回避することができ、この結果、ノイズ低減処理後の映像が暈けてしまうという問題は生じない。

[0018] 従って、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

発明の効果

[0019] 本発明は、マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のサンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とから n 倍サンプリング周波数の信号を合成し、上記ローパスフィルタによるフィルタリング処理を施すことで、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

図面の簡単な説明

[0020] [図1]本発明の実施の形態1に係るノイズ低減処理装置を適用した液晶表示装置の概略構成ブロック図である。

[図2]図1に示す液晶表示装置に備えられた画像処理エンジン内のNR回路の概略構成ブロック図である。

[図3]図3に示すNR回路の概略構成ブロック図である。

[図4]図3に示すNR回路の補間フィルタ、ローパスフィルタの概略構成ブロック図である。

[図5]図3に示すNR回路において、ノイズ量検出部を省略してノイズ処理部

の詳細を示した概略構成ブロック図である。

[図6]本発明の効果を説明するためのグラフである。

[図7]図6に示す発明の効果を原理的に説明するための図である。

[図8]図6に示す発明の効果を原理的に説明するための図である。

[図9]実施の形態1における効果を説明するための原画像を示す図である。

[図10]実施の形態1における効果を説明するためのノイズ低減処理後を示す図である。

[図11]実施の形態1における効果を説明するための比較例としての従来技術によるノイズ低減処理後を示す図である。

[図12]実施の形態1と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図13]実施の形態2におけるNR回路内のドット間ノイズ処理回路の概略構成ブロック図である。

[図14]図13に示すドット間ノイズ処理回路内の補間フィルタ、ローパスフィルタの概略構成ブロック図である。

[図15]実施の形態2におけるNR回路内のライン間ノイズ処理回路の概略構成ブロック図である。

[図16]図15に示すライン間ノイズ処理回路内の補間フィルタ、ローパスフィルタの概略構成ブロック図である。

[図17]実施の形態2における効果を説明するためのノイズ低減処理後を示す図である。

[図18]実施の形態2と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図19]実施の形態2と実施の形態1とによるノイズ低減処理後の画像における差分を示す図である。

[図20]従来の適応型ローパスフィルタの概略構成ブロック図である。

[図21]図20に示す適応型ローパスフィルタで用いたメディアンフィルタの構成を説明する図である。

[図22]図20に示す適応型ローパスフィルタの効果を原理的に説明する図である。

発明を実施するための形態

[0021] <液晶表示装置全体>

本発明の一実施の形態について説明すれば、以下の通りである。

[0022] 図1は、本発明のノイズ低減処理装置を適用した表示装置としての液晶表示装置101の全体構成ブロック図を示す。

[0023] 上記液晶表示装置101は、図1に示すように、画像を表示するための液晶モジュール102、上記液晶モジュール102に表示用の映像信号を供給するための画像処理エンジン103、上記画像処理エンジン103に供給されるRF信号（映像信号）を検波するチューナー104を少なくとも含んだ構成となっている。ここでは、映像信号として、放送波を想定して説明する。放送波の信号方式としては、NTSC方式、PAL方式等のインターレース信号とする。

[0024] 上記画像処理エンジン103は、Y/C分離回路105、NR回路（ノイズ低減処理装置）106、I/P変換回路107を備えて、検波後のRF信号（映像信号）に対して所定の処理を施して、後段の液晶モジュール（表示装置）102に送る。

[0025] すなわち、上記液晶表示装置101は、アンテナやケーブルから届くRF信号をチューナー104で検波し、CVBS（コンポジットビデオ信号）を画像処理エンジン103に送る。画像処理エンジン103において、CVBSをY/C分離回路105で輝度信号Yと色信号Cに分離する。NR回路106では、YC信号からノイズを落としI/P変換回路107に出力する。I/P変換回路107では、液晶の解像度に合わせて入力映像を解像度変換し、液晶モジュール102へ出力する。

[0026] 液晶モジュール102では、入力された映像信号をTCON（タイミングコントローラ）108で受けて、LCD（液晶パネル）109の仕様に合わせた信号とタイミングに変換し、LCD109に表示させる。このLCD1

０９は、マトリックス状に配置され、入力される画像データに対応する画素を有する表示パネル（表示部）である。

[0027] <ノイズ低減処理装置>

上記のノイズ低減処理を実行するためのNR回路１０６は、少なくとも３種類のノイズ処理回路が直列に接続された構成となっている。

[0028] 本実施の形態に係るNR回路１０６では、図２に示すように、入力側（i n）から出力側（o u t）に向かって、順番に、フレーム間ノイズ処理回路２１０、ドット間ノイズ処理回路２２０、ライン間ノイズ処理回路２３０が直列に接続された構成となっている。

[0029] 上記フレーム間ノイズ処理回路２１０は、ノイズ処理部２１１、フレームメモリ（F D L）２１２、フレームメモリ（F D L）２１３、ノイズ量検出部２１４を備えており、フレーム間の相関でノイズ除去を行うようになっている。

[0030] 上記ドット間ノイズ処理回路２２０は、ノイズ処理部２２１、ラッチ（D L １）２２２、ラッチ（D L ２）２２３、ノイズ量検出部２２４を備えており、水平方向のドット間の相関でノイズ除去を行うようになっている。

[0031] ここで、ラッチ（D L １）２２２、ラッチ（D L ２）２２３におけるラッチ数は、１～５ラッチ程度の範囲で可変であっても、機能面で問題はない。このため、ラッチ（D L １）２２２、ラッチ（D L ２）２２３におけるラッチ数、すなわち段数は同じでなくてもよい。

[0032] 上記ライン間ノイズ処理回路２３０は、ノイズ処理部２３１、ラインメモリ（H D L １）２３２、ラインメモリ（H D L ２）２３３、ノイズ量検出部２３４を備えており、垂直方向のライン間の相関でノイズ除去を行うようになっている。

[0033] ここで、ラインメモリ（H D L １）２３２、ラインメモリ（H D L ２）２３３におけるライン数は、１～５ライン程度の範囲で可変であっても機能面で問題はない。このため、ラインメモリ（H D L １）２３２、ラインメモリ（H D L ２）２３３におけるライン数、すなわち段数は同じでなくてもよい。

。

[0034] 以上のように、上記構成のNR回路106によれば、ノイズ低減処理対象の画素が、映像かノイズか判然としない場合であっても、3種類のノイズ処理回路による多段階のノイズ処理を行えば、高い確率でノイズのみを低減し、映像に対する不要なノイズ低減処理を施すことを無くすることが可能となる。

。

[0035] つまり、上記構成のNR回路106によれば、フレーム間ノイズ処理回路210によって、映像のフレーム間の相関でノイズを除去し、ドット間ノイズ処理回路220によって、フレーム間ノイズ処理された映像の水平方向のドット間の相関でノイズを除去し、さらに、ライン間ノイズ処理回路230によって、ドット間ノイズ処理された映像の垂直方向のライン間の相関でノイズを除去するので、映像かノイズかの判断を多面的に行うことになり、より確実に映像かノイズかを判断することが可能となる。

[0036] ここで、各ノイズ処理回路においては、ノイズ処理部においてノイズ除去を行うと判断した際に、処理対象画素にどの程度のノイズが載っているか否かを検出する必要がある。このノイズが載っている量（以下、ノイズ量と称する）を検出するための回路が、各ノイズ処理回路に設けられたノイズ量検出部214、224、234である。

[0037] また、ドット間ノイズ処理回路220は、さらに、補間フィルタ回路（補間信号生成回路）225、ローパスフィルタ回路226、及び信号切替スイッチ227を備えている。

[0038] 上記補間フィルタ回路225は、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のサンプリング周波数の2倍のサンプリング周波数の補間信号を生成する。ここで生成された補間信号は、信号切替スイッチ237を介して後段のローパスフィルタ回路226に出力される。

[0039] 上記ローパスフィルタ回路226は、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタ（LPF）と、このLPFによりフィルタリング処理を施した信号を所定の周波数でサンプリングして出力するサ

ンプリング部とを含んでいる。

[0040] 上記信号切替スイッチ 227 は、ノイズ処理部 221 によりノイズ低減処理が施された信号と補間フィルタ回路 225 により生成された補間信号とを交互にローパスフィルタ回路 226 に入力されるように切り替えるようになっている。

[0041] また、ライン間ノイズ処理回路 230 も、上記ドット間ノイズ処理回路 220 と同様に、補間フィルタ回路 235、ローパスフィルタ回路 236、及び信号切替スイッチ 237 を備えている。これら各回路は、上記ドット間ノイズ処理回路 220 の各回路と同様の機能を有している。

[0042] すなわち、上記補間フィルタ回路 235 は、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のサンプリング周波数の 2 倍のサンプリング周波数の補間信号を生成する。ここで生成された補間信号は、信号切替スイッチ 237 を介して後段のローパスフィルタ回路 236 に出力される。

[0043] 上記ローパスフィルタ回路 236 は、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタ (LPF) と、この LPF によりフィルタリング処理を施した信号を所定の周波数でサンプリングして出力するサンプリング部とを含んでいる。

[0044] 上記信号切替スイッチ 237 は、ノイズ処理部 231 によりノイズ低減処理が施された信号と補間フィルタ回路 235 により生成された補間信号とを交互にローパスフィルタ回路 236 に入力されるように切り替えるようになっている。

[0045] <ノイズ量検出回路>

上記ノイズ量検出部 214、224、234 は、同じ回路構成であるので、ここでは、代表して、ドット間ノイズ処理回路 220 におけるノイズ量検出部 224 によるノイズ量検出について説明する。

[0046] 図 3 は、ドット間ノイズ処理回路 220 の概略構成ブロック図を示している。

[0047] 上記ドット間ノイズ処理回路 220 において、ノイズ量検出部 224 は、

図3に示すように、注目画素（以下、処理対象画素と称する）Bと比較対象画素A、Cの平均値の差の絶対値の分布を1フレーム期間集計し、頻度が最大となったところの差をノイズ量として検出するようになっている。

[0048] 上記ノイズ量検出部224によって検出されたノイズ量は、 nlv としてノイズ処理部221に送られる。

[0049] <補間フィルタ回路、ローパスフィルタ回路>

上述した補間フィルタ回路225と、ローパスフィルタ回路226内のLPFとは、図4に示すように、複数段の遅延素子DLと複数段の掛け算器 $Xa_1 \sim Xa_7$ と加算機 Σ で構成される。

[0050] 本実施の形態では、補間フィルタ回路225において、補間信号のあるべきところに0を挿入し、以下のランチョス関数を掛け補間信号としている。

$Lan = [-0.0625 \quad 0 \quad 0.5625 \quad 1 \quad 0.5625 \quad 0 \quad -0.0625]$

また、LPFは、以下の単純なフィルタを用いた。

$Fily = [-0.0915 \quad 0 \quad 0.3282 \quad 0.5266 \quad 0.3282 \quad 0 \quad -0.0915]$

<ノイズ処理部>

次に、ノイズ処理部221におけるノイズ処理について説明する。

[0051] 図5は、図3に示すドット間ノイズ処理回路220において、ノイズ量検出部224を省略した状態の概略構成ブロック図を示している。

[0052] 上記ドット間ノイズ処理回路220では、図5に示すように、 in より入力された映像信号に対して、2つの遅延回路としてのラッチ(DL1)222、ラッチ(DL2)223に入力される一方、ノイズ処理部221に入力される。

[0053] 上記ノイズ処理部221は、画素値を比較するための画素値比較部としての2つの比較回路221a、221bと、判断部としての2つのAND回路221c、221dと、加算器221eと、減算器221fと、2つのスイッチ221g、221hとを備えている。

[0054] 比較回路221aでは、処理対象画素Bの画素値と比較対象画素Aの画素値が $A < B$ の関係になっているか否かを判断している。ここで、 $A < B$ であ

る場合には、ハイレベルの信号をAND回路221c, 221dそれぞれに送る一方、 $A \geq B$ である場合には、ローレベルの信号を上記AND回路221c, 221dそれぞれに送る。

[0055] 同様に、比較回路221bでは、処理対象画素Bの画素値と比較対象画素Cの画素値が $B < C$ の関係になっているか否かを判断している。 $B < C$ である場合には、ハイレベルの信号をAND回路221c, 221dそれぞれに送る一方、 $B \geq C$ である場合には、ローレベルの信号を上記AND回路221c, 221dそれぞれに送る。

[0056] 一方、ラッチ(DL1)222から出力される映像信号は、加算器221e、減算器221fに接続された配線にそれぞれ送られると共に、加算器221e、減算器221fの何れにも接続されていない配線にも送られ、何れかの配線から出力信号(out)として出力される。

[0057] 上記の配線の切り替えは、上述したスイッチ221g、221hを切り替えることで行う。なお、通常、スイッチ221g、221hは、加算器221e、減算器221fの何れも接続されていない配線を導通する位置にある。

[0058] 従って、上記スイッチ221gは、上記AND回路221cから出力される信号がハイレベルのとき、減算器221fに接続された配線に切り替える。一方、上記スイッチ221hは、上記AND回路221dから出力される信号がハイレベルのとき、加算器221eに接続された配線に切り替える。

[0059] 上記AND回路221cには、比較回路221aからハイレベルの信号($A < B$ を示す信号)がそのまま入力されると共に、比較回路221bからローレベルの信号($B \geq C$ を示す信号)が極性反転して入力された場合だけ、ハイレベルの信号を出力している。

[0060] ここで、処理対象画素Bの画素値は、比較対象画素Aの画素値よりも大きい、比較対象画素Cの画素値と同じか大きいことを示している。つまり、プラスの量のノイズが処理対象画素Bに載っていると判断できるので、ノイズ量検出部224によって検出されたノイズ量nivを、当該処理対象画素

Bの画素値から減算することになる。

[0061] 一方、上記AND回路221dには、比較回路221aからローレベルの信号 ($A \geq B$ を示す信号) が極性反転して入力され、比較回路221bからハイレベルの信号 ($B < C$ を示す信号) がそのまま入力された場合だけ、ハイレベルの信号を出力している。

[0062] ここで、処理対象画素Bの画素値は、比較対象画素Aの画素値と同じか小さく、比較対象画素Cの画素値よりも小さいことを示している。つまり、マイナスの量のノイズが処理対象画素Bに載っていると判断できるので、ノイズ量検出部224によって検出されたノイズ量 $n \mid v$ を、当該処理対象画素Bの画素値に加算することになる。

[0063] このように、原信号は、ノイズが載っていれば、ノイズ処理部221によりノイズ処理が施され、後段のローパスフィルタ回路226に出力される。

[0064] 一方、inから入力された原信号は、ノイズ処理部221の他に、補間フィルタ回路225にも入力され、当該原信号から補間信号が生成され、後段のローパスフィルタ回路226に出力される。この補間信号は、図5に示すように、ノイズ処理部221を通らずに、そのままローパスフィルタ回路226に出力されるようになっている。

[0065] なお、ノイズ処理部221を通った原信号（以下、ノイズ処理対象信号と称する）と、補間フィルタ回路225を通った補間信号とは、信号切替スイッチ227により切り替えられながら、交互にローパスフィルタ回路226に入力される。

[0066] <ノイズ低減処理>

具体的には、図6に示す原信号（映像信号）を入力とし、その原信号の間に補間画素信号（以下、補間信号）を生成する。

[0067] そして、原信号を処理対象画素Bとして、比較対象画素A、Cと比較し、処理対象画素Bが比較対象画素A、Cに対して最大となっていれば、原信号から別に求めるノイズ量 $n \mid v$ を引く。処理対象画素Bが比較対象画素A、Cに対して最小となっていれば、原信号へ別に求めるノイズ量 $n \mid v$ を加え

る。

[0068] 補間信号は、上記ノイズ処理部221におけるノイズ低減処理を行わず、ノイズ低減信号の間に挿入される。

[0069] そして、ノイズ低減信号と補間信号とが交互に配列された信号に対して、ローパスフィルタ回路226によりLPFを掛けることになる。

[0070] 上記ローパスフィルタ回路226に入力される信号は、ノイズ低減信号と補間信号とが交互に配列された信号なので、高周波数側に、ノイズ成分がシフトした状態となっている。従って、ノイズ成分が高周波数側にシフトした信号を、原信号のサンプリング周波数を含む周波数帯域を通らせるLPFを有するローパスフィルタ回路226に通すことで、原信号における映像信号をそのままに、ノイズ成分だけを適切に除去することが可能となる。

[0071] 例えば、図7に示すように、原信号の周波数帯域を $f_0/2$ とすると、サンプリング周波数を2倍とし、補間画素を入れたことで、図8に示すように、取りうる周波数帯域は f_0 まで延びる。

[0072] このうち原信号にだけノイズ低減処理を施すので、ノイズ低減処理を行った画素信号（ノイズ低減信号）と補間信号との間には、図6に示すように、不連続性が現れる。このためノイズ低減処理を行った画素では、 $f_0/2$ を超える周波数が発生する。

[0073] これは、上記処理によりノイズ成分が高周波成分側にシフトしたことになるので、通過帯域 $f_0/2$ のLPFを掛けることでノイズ成分を落とすことができる。

[0074] このLPF後、原信号があった画素の信号を取り出すことで、取り出した信号は、ノイズ低減が図られ、且つ暈けが抑えられた信号となる。このようにして、ノイズは落とすがボケを抑えたノイズ低減処理を可能としている。

[0075] <ノイズ低減処理による効果説明>

以下、本実施の形態1で説明したノイズ低減処理による効果を実際の画像を比較しながら説明する。

[0076] 図9は、ノイズが載った状態の映像信号（原画像）とする。

[0077] 図10は、図9に示す原画像に対して、本実施の形態1に係るノイズ低減処理装置を用いて、フレーム間、ドット間、ライン間の各ノイズ処理を従属に行った結果を示す図である。

[0078] 図11は、図9に示す原画像に対して、従来例のノイズ低減処理方法（ノイズ成分の高周波数側へのシフト処理無し）でフレーム間、ドット間、ライン間の各ノイズ処理を従属に行った結果を示す図である。

[0079] 図12は、図10と図11の差を示す図である。

[0080] 図10と図11との画像を比べれば判る通り、本実施の形態1の方がセーターのデテールが残っている。どの程度デテールに差があるかは、図12に示す差を見れば明らかである。なお、図12は、（図10の各画素のYCbCr値）－（図11の各画素のYCbCr値）を求めた結果を示している。

[0081] また、図9の原画像の背景にあるノイズは、図10、図12ともに消えていることが判る。

[0082] ここで、ドット間ノイズ処理回路220の場合、ドット間の方向、すなわち映像信号における水平方向、または、ライン間ノイズ処理回路230の場合、ライン間の方向、すなわち映像信号における垂直方向をノイズ低減処理方向とし、補間信号を生成する際に、参照する画素の並び方向を補間信号生成方向とし、信号に対するフィルタリングする方向をLPF方向とした場合、本実施の形態では、ノイズ低減処理方向と補間信号生成方向及びLPF処理方向とは同じ方向を前提として説明した。

[0083] 以下の実施の形態2では、ノイズ低減処理方向と補間信号生成方向及びLPF処理方向とが直交する場合の例について説明する。

[0084] 〔実施の形態2〕

本発明の他の実施の形態について説明すれば、以下の通りである。

[0085] 本実施の形態では、前記実施の形態1の図2に示したNR回路106のドット間ノイズ処理回路220を、図13に示すドット間ノイズ処理回路320に置き換えると共に、上記NR回路106のライン間ノイズ処理回路230を、図15に示すライン間ノイズ処理回路330に置き換えたノイズ低減

処理装置について説明する。

[0086] ここで、図 1 3 に示すドット間ノイズ処理回路 3 2 0 は、前記実施の形態 1 のドット間ノイズ処理回路 2 2 0 とほぼ同じ構成を有している。

[0087] すなわち、上記構成のドット間ノイズ処理回路 3 2 0 における、ノイズ処理部 3 2 1、ラッチ 3 2 2、3 2 3、ノイズ量検出部 3 2 4 については、前記実施の形態 1 のドット間ノイズ処理回路 2 2 0 における、ノイズ処理部 2 2 1、ラッチ 2 2 2、2 2 3、ノイズ量検出部 2 2 4 と同じ構成である。異なるのは、補間フィルタ回路 3 2 5、ローパスフィルタ回路 3 2 6 である。

[0088] ここで、図 1 4 は、上記補間フィルタ回路 3 2 5、ローパスフィルタ回路 3 2 6 の概略構成ブロック図を示している。

[0089] 上記構成の補間フィルタ回路 3 2 5、ローパスフィルタ回路 3 2 6 は、ノイズ処理部 3 2 1 によって行うノイズ低減処理の方向であるドット間ではなく、ライン間で補間信号を生成して、L P F によるフィルタングを行うようになっている。つまり、上記構成の補間フィルタ回路 3 2 5、ローパスフィルタ回路 3 2 6 は、ノイズ低減処理の方向がドット間、すなわち水平方向である場合、この水平方向に直交する方向、すなわちライン間（垂直方向）の補間と L P F を掛けるようになっている。

[0090] すなわち、ノイズ低減処理方向と、補間方向及び L P F 方向を直交させている。

[0091] また、図 1 5 に示すライン間ノイズ処理回路 3 3 0 は、前記実施の形態 1 のライン間ノイズ処理回路 2 3 0 とほぼ同じ構成を有している。

[0092] すなわち、上記構成のライン間ノイズ処理回路 3 3 0 における、ノイズ処理部 3 3 1、ラッチ 3 3 2、3 3 3、ノイズ量検出部 3 3 4 については、前記実施の形態 1 のライン間ノイズ処理回路 2 3 0 における、ノイズ処理部 2 3 1、ラッチ 2 3 2、2 3 3、ノイズ量検出部 2 3 4 と同じ構成である。異なるのは、補間フィルタ回路 3 3 5、ローパスフィルタ回路 3 3 6 である。

[0093] ここで、図 1 6 は、図 1 5 に示すライン間ノイズ処理回路 3 3 0 の補間フィルタ回路 3 3 5、ローパスフィルタ回路 3 3 6 の概略構成ブロック図を示

している。

[0094] 上記構成の補間フィルタ回路335、ローパスフィルタ回路336は、ノイズ処理部331によって行うノイズ低減処理の方向であるライン間ではなく、ドット間で補間信号を生成して、LPFによるフィルタリングを行うようになっている。つまり、上記構成の補間フィルタ回路335、ローパスフィルタ回路336は、ノイズ低減処理の方向がライン間、すなわち垂直方向である場合、この垂直方向に直交する方向、すなわちドット間（水平方向）の補間とLPFを掛けるようになっている。

[0095] すなわち、ノイズ低減処理方向と、補間方向及びLPF方向を直交させている。

[0096] 以上のように、ノイズ低減処理方向と補間信号生成方向及びLPF処理方向とが直交するようにした場合、映像信号のエッジ部のように、画素値がある方向で急激に変化するような部位であっても、ノイズ低減処理方向と補間信号生成方向及びLPF処理方向とが直交しているので、処理対象画素の映像信号一方向から見て誤ってノイズと判定しても、直交する方向に補間信号とLPFを掛けることで、その映像信号をある程度復元することが可能となる。これにより、不要なノイズ低減処理を減らすことが可能となるので、映像信号におけるエッジの暈けをさらに低減させることができ、エッジのクッキリとした映像を提供することが可能となる。

[0097] <ノイズ低減処理による効果説明>

以下に、本実施の形態2によるノイズ低減処理の効果について、図17～図19を参照しながら説明する。

[0098] 図17は、図9のノイズが載っている状態の映像（原画像）に対して、本実施の形態2で説明したノイズ低減処理を施した結果を示す。

[0099] 図18は、図17に示す映像と図11の従来のノイズ低減処理を施した映像との差分を示す。この図18に示す映像からも、図18に示した映像は、従来のノイズ低減処理を施した映像に比べて、ノイズが低減され、且つ、デテールが落ちていないクッキリした映像となっていることが判る。

[0100] また、図 17 に示す映像は、前記実施の形態 1 による結果を示す図 10 に示す映像に比べてクッキリしていることが判る。

[0101] これは、図 19 に示す実施の形態 2 の結果と実施の形態 1 の結果との差分を見れば、実施の形態 2 は、実施の形態 1 に比べてエッジがよりクッキリしていることが判る。

[0102] 但し、本実施の形態 2 では、ノイズ低減処理方向と補間方向及び L P F 方向を直交させているので、2 方向のラッチを備える必要がある。このため、コストが前記実施の形態 1 のように 1 方向のラッチで済む場合に比べて高くなる。

[0103] なお、上記の各実施の形態における、NR 回路 106 では、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の順番で入力側から出力側に向かって直列に接続されている。この接続順に限定されるものではなく、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) は、順不同で直列に接続されていてもよい。以下の実施の形態 3 では、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更した例について説明する。

[0104] [実施の形態 3]

＜ノイズ低減回路全体＞

本発明のさらに他の実施の形態について説明すれば、以下の通りである。

[0105] 本実施の形態では、前記実施の形態 1、2 における NR 回路 106 を構成するフレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更した場合について説明する。

[0106] フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更する場合、最後に処理する方向で線が残りやすい傾向がある。

- [0107] 従って、ライン間ノイズ処理回路230(330)を最後に配置すると横線が目立ちにくくなり、縦線が目立ち易くなる。
- [0108] このように、ライン間ノイズ処理回路230(330)を最後に設けることにより、映像における横線が目立ちにくくなり、縦線が目立ち易くなるので、映像の横線にノイズが載っているような場合に有効である。そして、アナログ放送では、ノイズはある程度の時間継続して発生するので、横線ノイズに成りやすい。
- [0109] また、ドット間ノイズ処理回路220(320)を最後に配置すると縦線が目立ちにくくなり、横線が目立ち易くなる。
- [0110] このように、ドット間ノイズ処理回路220(320)を最後に設けることにより、映像における縦線が目立ちにくくなり、横線が目立ち易くなるので、映像に元々横線が多いような場合に有効である。
- [0111] なお、フレーム間ノイズ処理回路210には、ライン間ノイズ処理回路230(330)やドット間ノイズ処理回路220(320)のように、最後に配置しても特に問題は生じない。しかしながら、最初にフレーム間のノイズを落とすと、フリッカしなくなるので、フレーム間ノイズ処理回路210は、最初に配置するのが好ましい。
- [0112] このように、フレーム間ノイズ処理回路210を最初に配置した場合、後段のドット間ノイズ処理、ライン間ノイズ処理を行う際に、フリッカの無い映像に対して行うことができるので、画素にノイズが載っているか否かの判断をより正確に行うことができる。
- [0113] 従って、不要なノイズ低減処理を避けて、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。
- [0114] 以上のことから、NR回路106では、フレーム間ノイズ処理回路210を最初に配置し、残りのノイズ処理回路については、映像信号のノイズの傾向に合わせて配置位置を適宜決めればよい。

- [0115] また、上記各実施の形態において、補間フィルタ回路 225 等では、補間信号を生成する際のサンプリング周波数を、ノイズ低減処理前の映像信号を原信号のサンプリング周波数の 2 倍としているが、これに限定されるものではない。
- [0116] 原信号のサンプリング周波数よりも大きなサンプリング周波数であればよい。つまり、原信号のサンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成すればよい。
- [0117] なお、原信号のサンプリング周波数を 2 倍とした場合、3 倍以上とする場合より、ノイズ処理回路の規模小さくすることができるというメリットがある。
- [0118] 上記ノイズ処理回路は、具体的には、以下の回路構成であってもよい。
- [0119] 上記ノイズ処理回路は、注目画素の画素値と当該注目画素の上下左右斜め方向に存在する比較対象画素の画素値とを比較する画素値比較部を備え、上記画素値比較部による比較結果が、注目画素の画素値が当該注目画素の複数の比較対象画素の画素値の何れよりも大きい（または小さい）ことを示している場合に、上記注目画素に対してノイズ低減処理を行う構成である。
- [0120] さらに、注目画素の画素値と、当該注目画素の比較対象画素の画素値とから、当該注目画素に生じているノイズ量を検出するノイズ量検出回路を備え、上記ノイズ処理回路は、上記判断部が注目画素に対してノイズ低減処理を施すと判断したとき、上記ノイズ量検出回路により検出されたノイズ量を、注目画素の画素値から加減算することが好ましい。
- [0121] 上記構成によれば、注目画素におけるノイズ量が予め検出されるので、当該注目画素に対してノイズ低減処理を施すと判断された場合に、当該注目画素の画素値に対して検出したノイズ量を加減算するだけでノイズ低減処理を行うことができる。
- [0122] 本発明のノイズ低減処理装置は、マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、映像信号のフレーム毎にノイズ処理を行うフ

フレーム間ノイズ処理回路と、映像信号の水平方向のノイズ処理を行うドット間ノイズ処理回路と、映像信号の垂直方向のノイズ処理を行うライン間ノイズ処理回路とを備え、上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路は、直列に接続され、上記ドット間ノイズ処理回路は、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のドット間において、サンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とを、上記ローパスフィルタによるフィルタリング処理を施し、上記ライン間ノイズ処理回路は、ノイズ低減処理前の映像信号を原信号としたとき、上記原信号のライン間において、サンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とから n 倍サンプリング周波数の信号を合成し、上記ローパスフィルタによるフィルタリング処理を施すことを特徴としている。

[0123] 上記の構成によれば、フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路といった3種類のノイズ処理を順番に行うことになる。このように、異なるノイズ処理を段階的に行うことで、映像かノイズかをより明確に特定できるようになるので、ノイズ低減をより効果的に行うことができ、不要なノイズ低減処理を行わずに済む。

[0124] これにより、ノイズ低減処理によって、本来の映像信号における入力波形のピークが抑えられる事態を回避することができるので、ノイズ低減処理後

の映像が暈けてしまうという問題は生じない。

- [0125] 従って、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。
- [0126] 上記補間信号生成回路は、上記ノイズ処理回路におけるノイズ処理方向と直交する方向の画素間の補間信号を生成することが好ましい。
- [0127] 上記の構成によれば、ノイズ処理回路におけるノイズ処理方向と直交する方向の画素間の補間信号を生成することで、2方向でノイズ成分が高周波側にシフトした信号となるので、映像信号とノイズ成分とを明確に区別することが可能となる。従って、この2方向でノイズ成分が高周波側にシフトした信号をローパスフィルタにおいてフィルタリング処理すれば、ノイズが低減され、且つエッジのクッキリした映像とすることが可能となる。
- [0128] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ライン間ノイズ処理回路が最後に接続されていることが好ましい。
- [0129] 上記構成のように、ライン間ノイズ処理を最後にすると、映像における横線が目立ちにくくなり、縦線が目立ち易くなるので、映像の横線にノイズが載っているような場合に有効である。
- [0130] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ドット間ノイズ処理回路が最後に接続されていることが好ましい。
- [0131] 上記構成のように、ドット間ノイズ処理を最後にすると、映像における縦線が目立ちにくくなり、横線が目立ち易くなるので、映像に元々横線が多いような場合に有効である。
- [0132] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、フレーム間ノイズ処理回路が最初に接続されていることが好ましい。
- [0133] 上記構成のように、フレーム間ノイズ処理を最初に行うことで、最初にフ

レーム間のノイズを落とすことができるので、フリッカしなくなる。このため、後段のドット間ノイズ処理、ライン間ノイズ処理を行う際に、フリッカの無い映像に対して行うことができるので、画素にノイズが載っているか否かの判断をより正確に行うことができる。

[0134] 従って、不要なノイズ低減処理を避けて、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0135] 本発明の表示装置は、マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示部と、上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置とを備えた表示装置であって、上記ノイズ低減処理装置として、上記構成の各ノイズ低減処理装置を用いることで、当該表示装置は、ノイズが少なく、且つ暈けの少ない表示品位の高い映像を表示することが可能となる。

[0136] 本発明はノイズ低減処理に拘わるものであり、上述した各実施形態に限定されるものではなく、液晶表示装置を始めプラズマ表示装置などあらゆる表示装置に有効である。

[0137] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

産業上の利用可能性

[0138] 本発明は、画像信号や音声信号を処理する装置に適用できる。特に、静止画や動画像などを表示するディスプレイ装置等に好適に適用できる。

符号の説明

[0139] 101 液晶表示装置
102 液晶モジュール

- 1 0 3 画像処理エンジン
- 1 0 4 チューナー
- 1 0 5 Y／C分離回路
- 1 0 6 NR回路
- 1 0 7 I／P変換回路
- 1 0 8 TCON
- 1 0 9 LCD
- 2 1 0 フレーム間ノイズ処理回路
- 2 1 1 ノイズ処理部
- 2 1 2 フレームメモリ
- 2 1 3 フレームメモリ
- 2 1 4 ノイズ量検出部
- 2 2 0 ドット間ノイズ処理回路
- 2 2 1 ノイズ処理部
- 2 2 1 a 比較回路
- 2 2 1 b 比較回路
- 2 2 1 c AND回路
- 2 2 1 d AND回路
- 2 2 1 e 加算器
- 2 2 1 f 減算器
- 2 2 1 g スイッチ
- 2 2 1 h スイッチ
- 2 2 2 ラッチ
- 2 2 3 ラッチ
- 2 2 4 ノイズ量検出部
- 2 2 5 補間フィルタ回路
- 2 2 6 ローパスフィルタ回路
- 2 2 7 信号切替スイッチ

2 3 0 ライン間ノイズ処理回路

2 3 1 ノイズ処理部

2 3 2 ラインメモリ

2 3 3 ラインメモリ

2 3 4 ノイズ量検出部

2 3 5 補間フィルタ回路

2 3 6 ローパスフィルタ回路

2 3 7 信号切替スイッチ

3 2 0 ドット間ノイズ処理回路

3 2 1 ノイズ処理部

3 2 2 ラッチ

3 2 3 ラッチ

3 2 4 ノイズ量検出部

3 2 5 補間フィルタ回路

3 2 6 ローパスフィルタ回路

3 3 0 ライン間ノイズ処理回路

3 3 1 ノイズ処理部

3 3 2 ラッチ

3 3 3 ラッチ

3 3 4 ノイズ量検出部

3 3 5 補間フィルタ回路

3 3 6 ローパスフィルタ回路

A 比較対象画素

B 処理対象画素

C 比較対象画素

f 0 通過帯域

n l v ノイズ量

請求の範囲

- [請求項1] マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、
- ノイズ低減処理前の映像信号を原信号としたとき、
- 上記原信号のサンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、
- 上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、
- 上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、
- 上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とを、上記ローパスフィルタによるフィルタリング処理を施すことを特徴とするノイズ低減処理装置。
- [請求項2] 上記ノイズ処理回路は、
- 注目画素の画素値と当該注目画素の上下左右斜め方向に存在する比較対象画素の画素値とを比較する画素値比較部を備え、
- 上記画素値比較部による比較結果が、注目画素の画素値が当該注目画素の複数の比較対象画素の画素値の何れよりも大きい（または小さい）ことを示している場合に、上記注目画素に対してノイズ低減処理を行うことを特徴とする請求項1に記載のノイズ低減処理装置。
- [請求項3] さらに、注目画素の画素値と、当該注目画素の比較対象画素の画素値とから、当該注目画素に生じているノイズ量を検出するノイズ量検出回路を備え、
- 上記ノイズ処理回路は、上記注目画素に対してノイズ低減処理を施すと判断したとき、上記ノイズ量検出回路により検出されたノイズ量を、注目画素の画素値から加減算することを特徴とする請求項2に記

載のノイズ低減処理装置。

[請求項4]

マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、

映像信号のフレーム毎にノイズ処理を行うフレーム間ノイズ処理回路と、

映像信号の水平方向のノイズ処理を行うドット間ノイズ処理回路と、

映像信号の垂直方向のノイズ処理を行うライン間ノイズ処理回路とを備え、

上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路は、直列に接続され、

上記ドット間ノイズ処理回路は、

ノイズ低減処理前の映像信号を原信号としたとき、

上記原信号のドット間において、サンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と、

上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、

上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、

上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とを、上記ローパスフィルタによるフィルタリング処理を施し、

上記ライン間ノイズ処理回路は、

ノイズ低減処理前の映像信号を原信号としたとき、

上記原信号のライン間において、サンプリング周波数の n ($n > 1$) 倍のサンプリング周波数の補間信号を生成する補間信号生成回路と

、

上記原信号に対して、注目画素と当該注目画素の複数の比較対象画素との関係に応じたノイズ処理を施すノイズ処理回路と、

上記原信号のサンプリング周波数を含んだ周波数帯域のローパスフィルタとを備え、

上記補間信号生成回路によって生成された補間信号と、上記ノイズ処理回路によってノイズ低減された原信号とを、上記ローパスフィルタによるフィルタリング処理を施すことを特徴とするノイズ低減処理装置。

[請求項5] 上記補間信号生成回路は、

上記ノイズ処理回路におけるノイズ処理方向と直交する方向の画素間の補間信号を生成することを特徴とする請求項4に記載のノイズ低減処理装置。

[請求項6] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ライン間ノイズ処理回路が最後に接続されていることを特徴とする請求項4または5に記載のノイズ低減処理装置。

[請求項7] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ドット間ノイズ処理回路が最後に接続されていることを特徴とする請求項4または5に記載のノイズ低減処理装置。

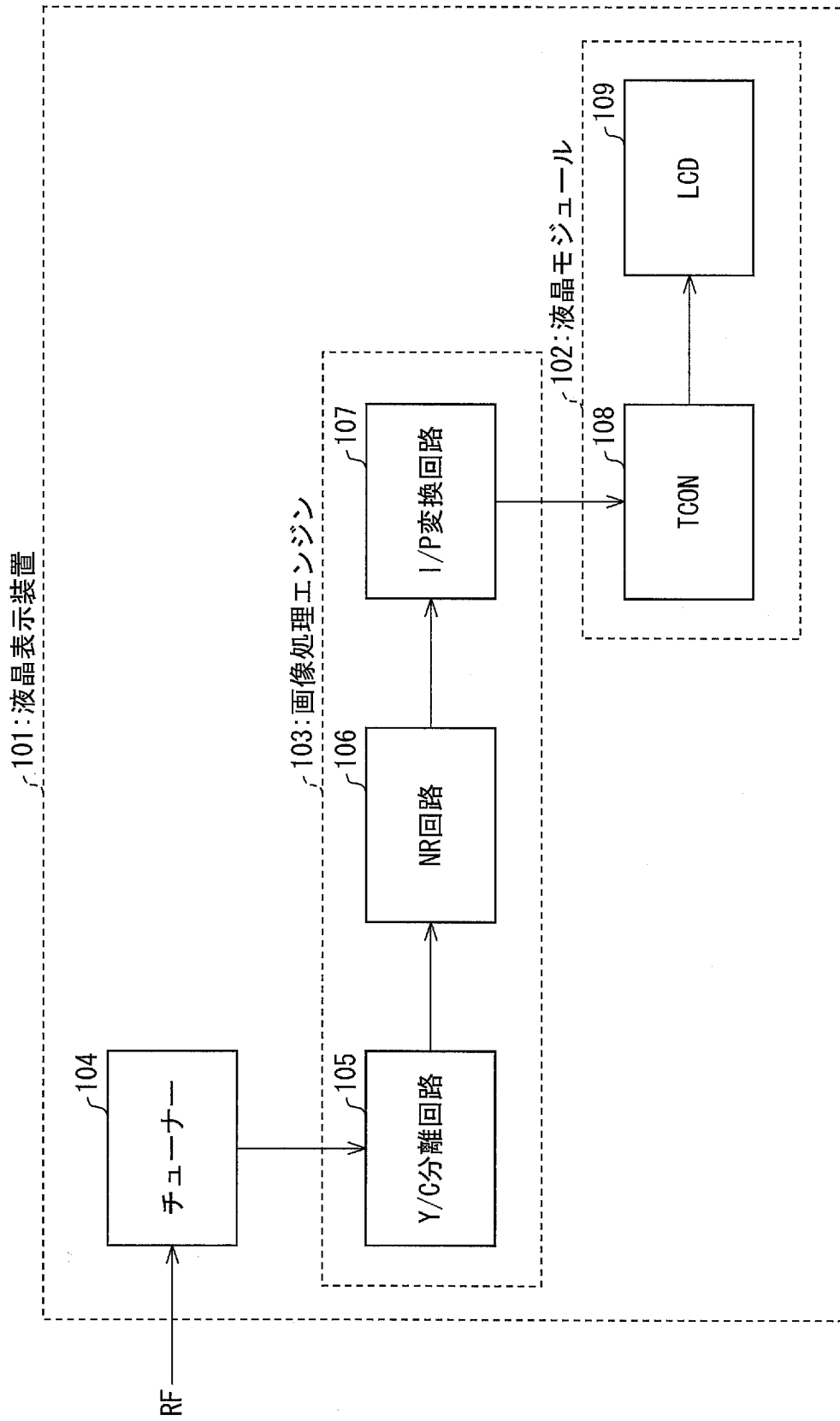
[請求項8] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、フレーム間ノイズ処理回路が最初に接続されていることを特徴とする請求項4～7の何れか1項に記載のノイズ低減処理装置。

[請求項9] マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示部と、上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減

処理装置とを備えた表示装置であって、

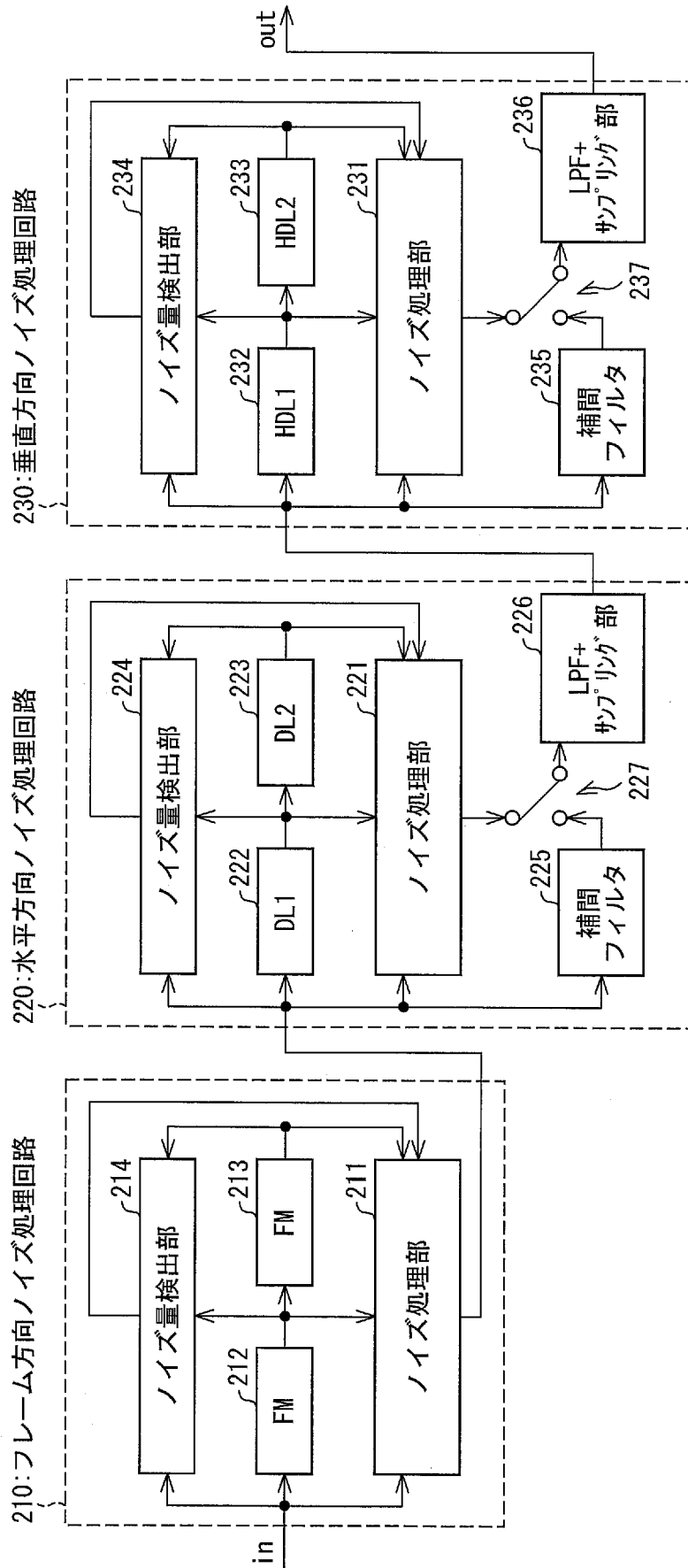
上記ノイズ低減処理装置は、請求項 1 ～ 8 の何れか 1 項に記載のノイズ低減処理装置であることを特徴とする表示装置。

[図1]

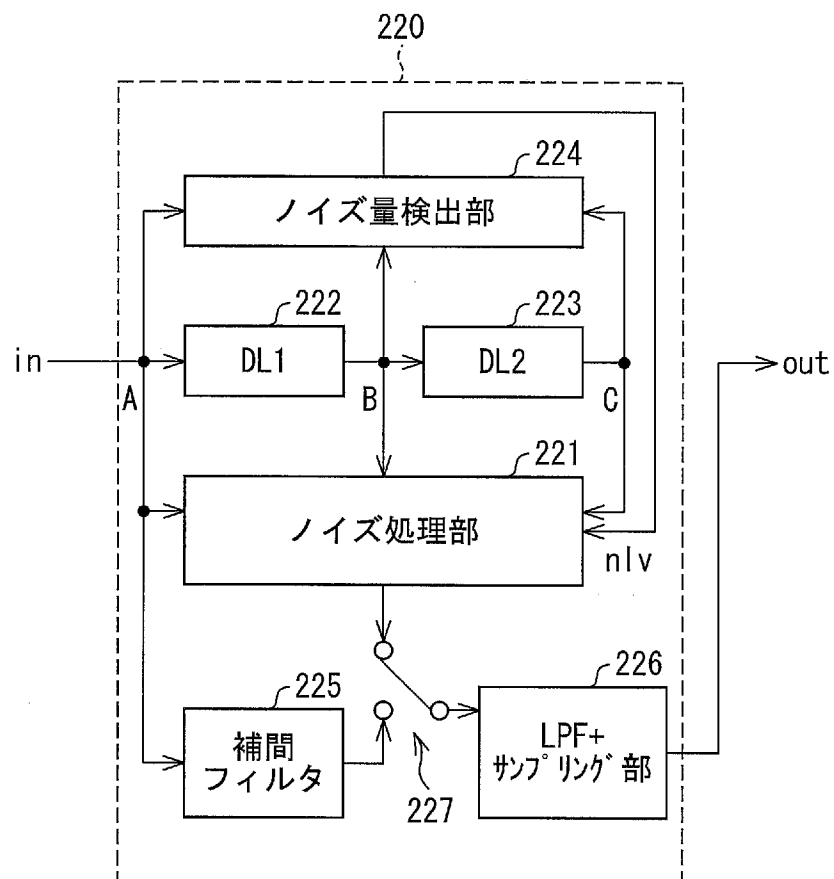


[図2]

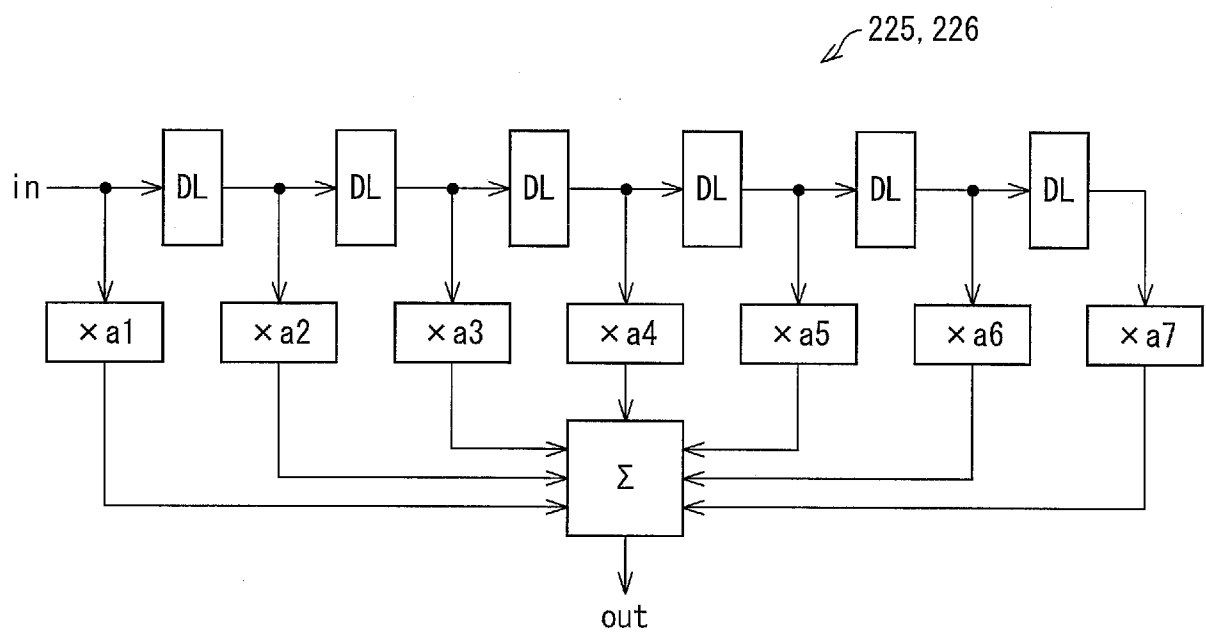
106



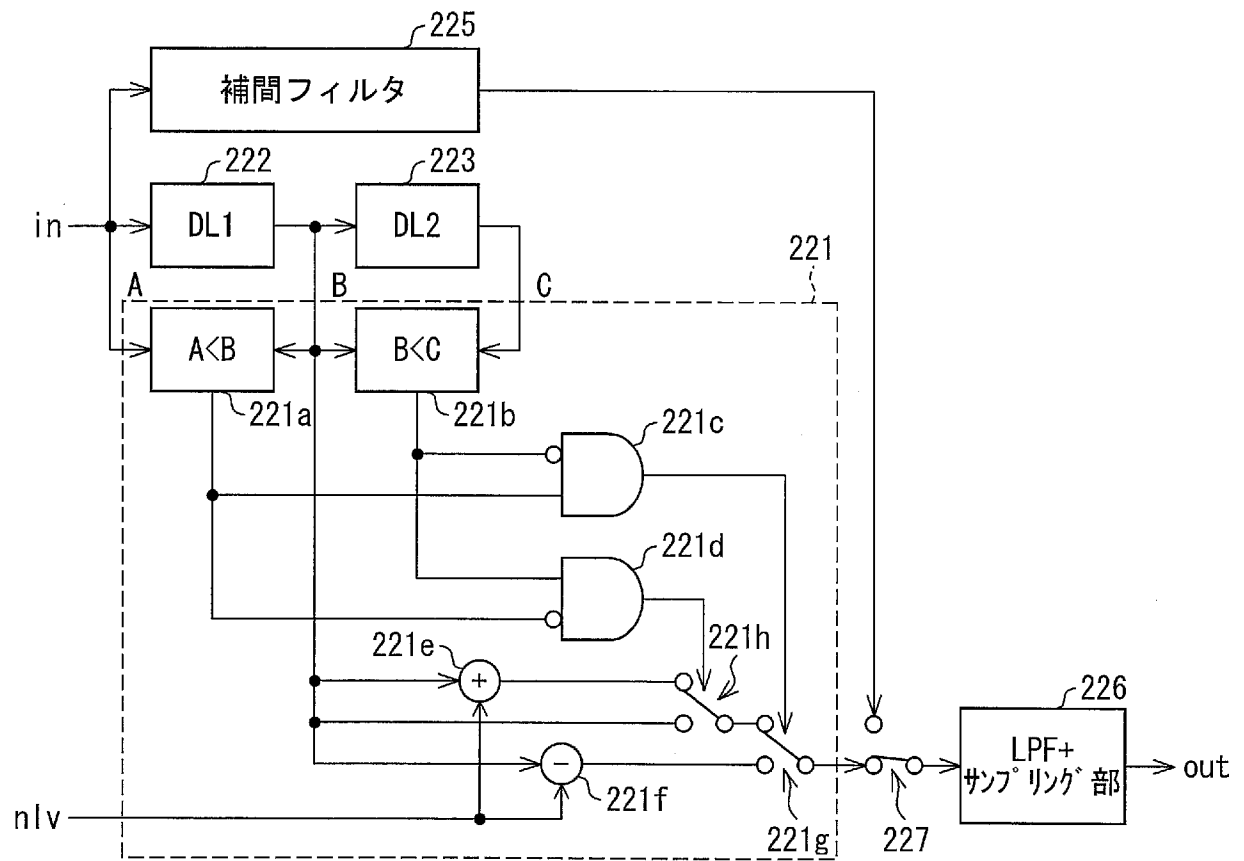
[図3]



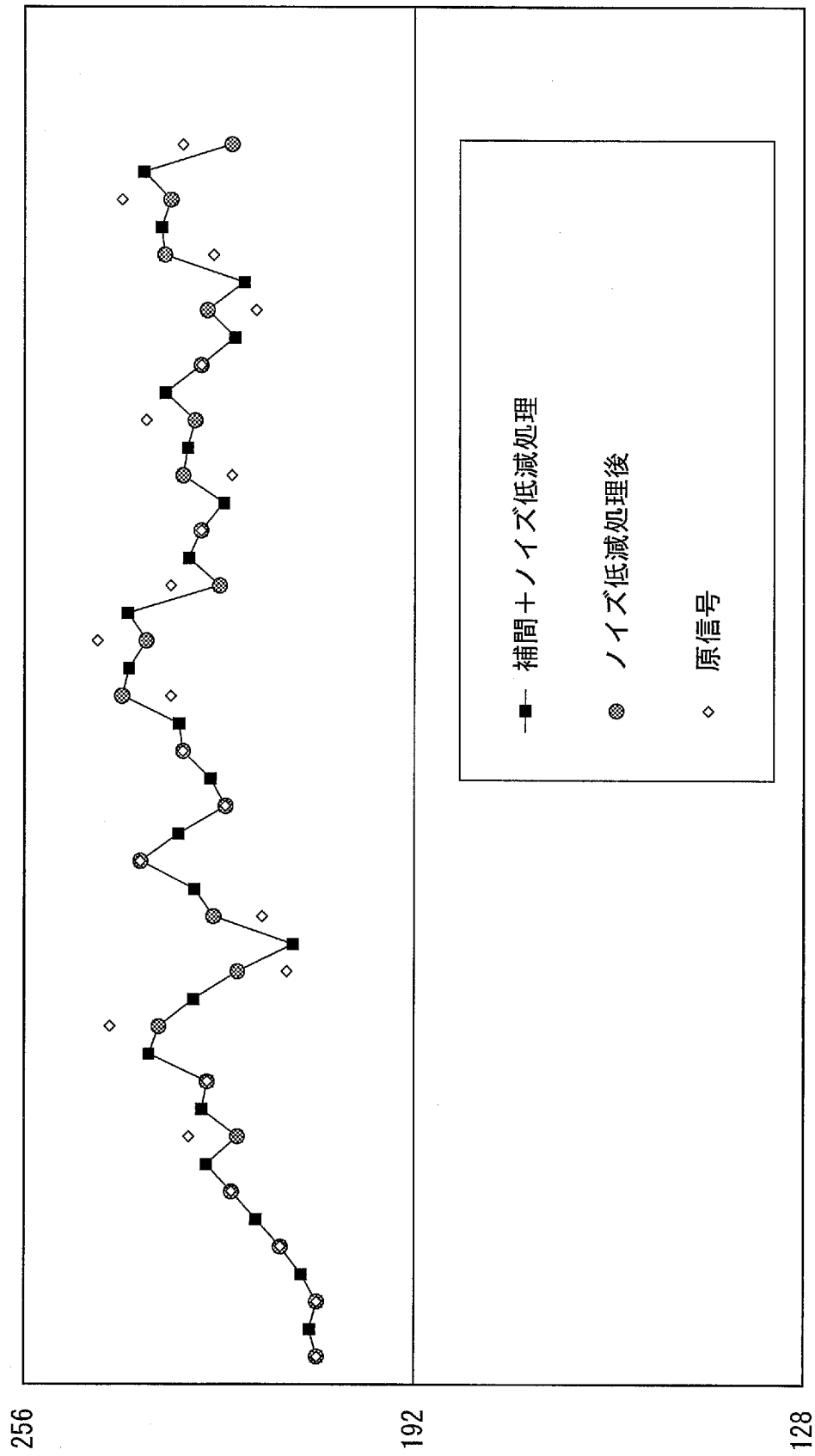
[図4]



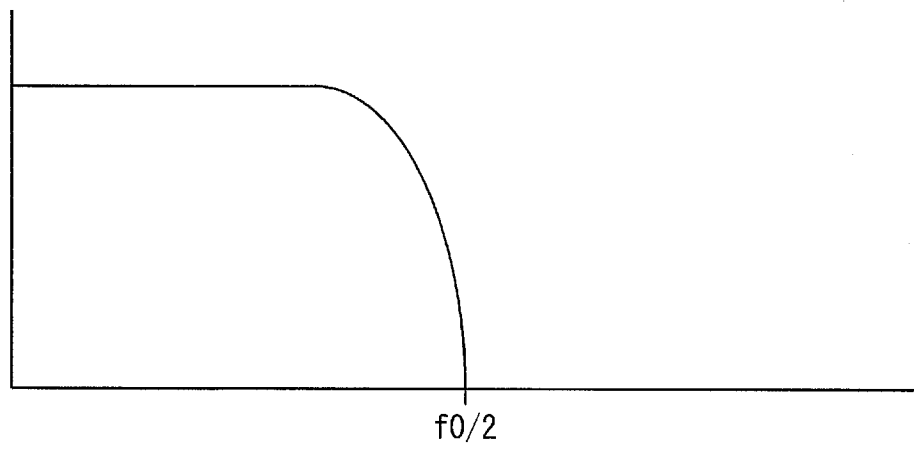
[図5]



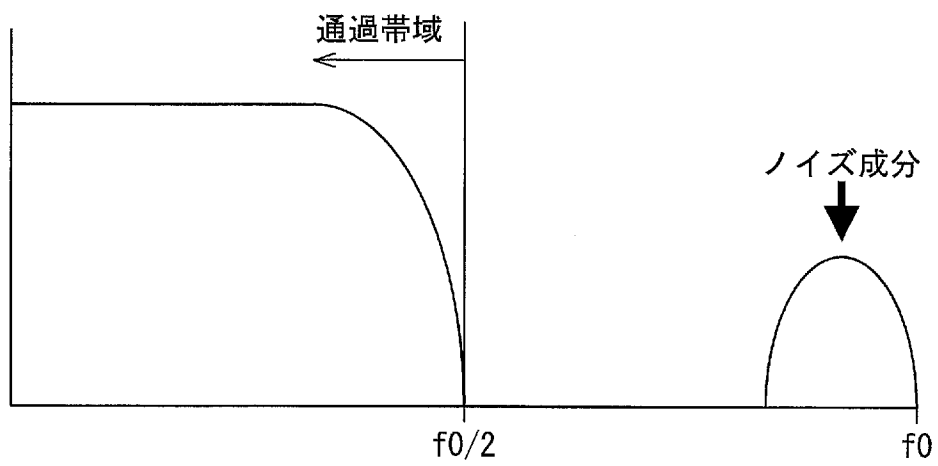
[図6]



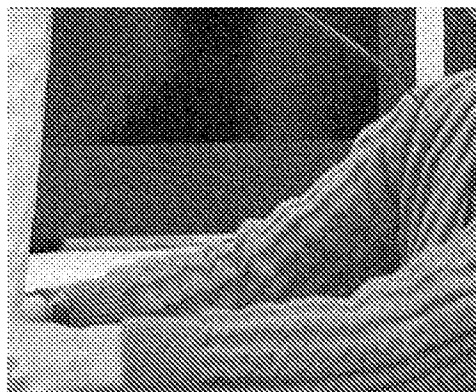
[図7]



[図8]



[図9]



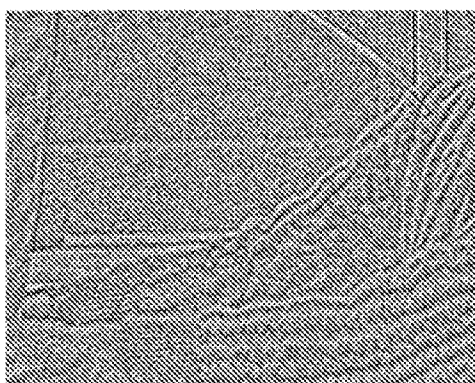
[図10]



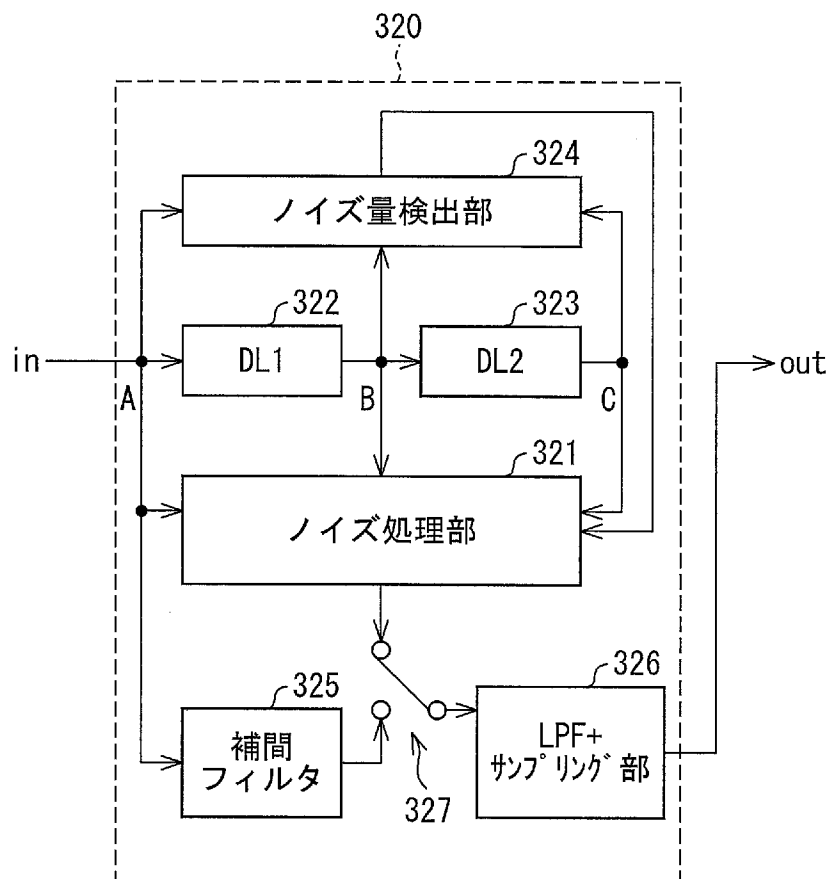
[図11]



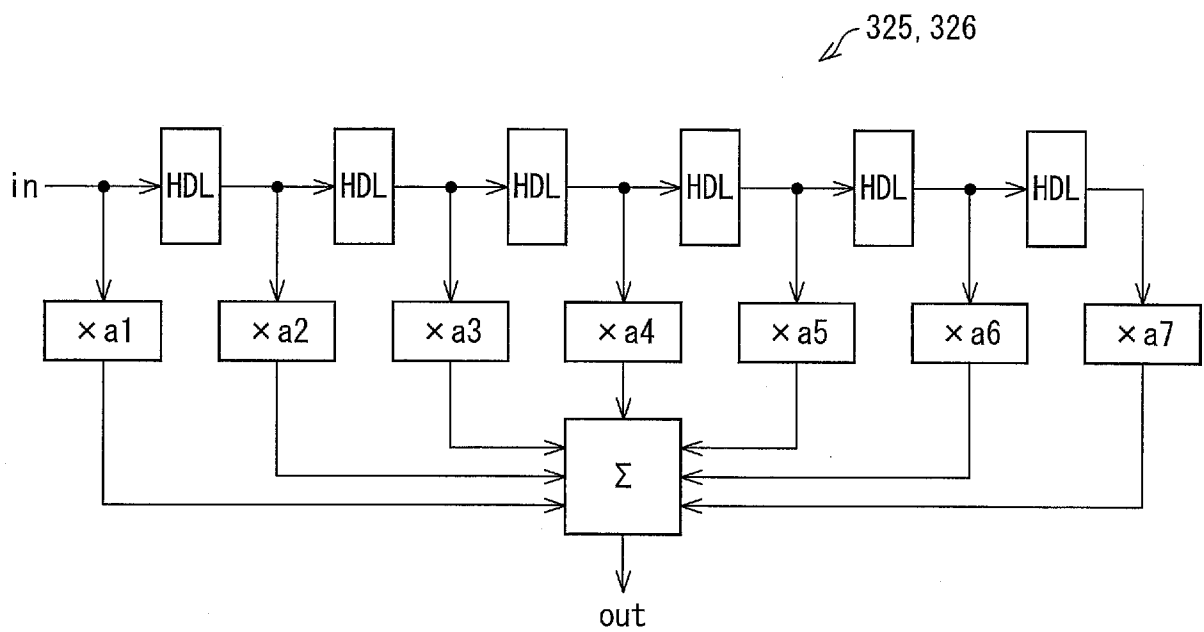
[図12]



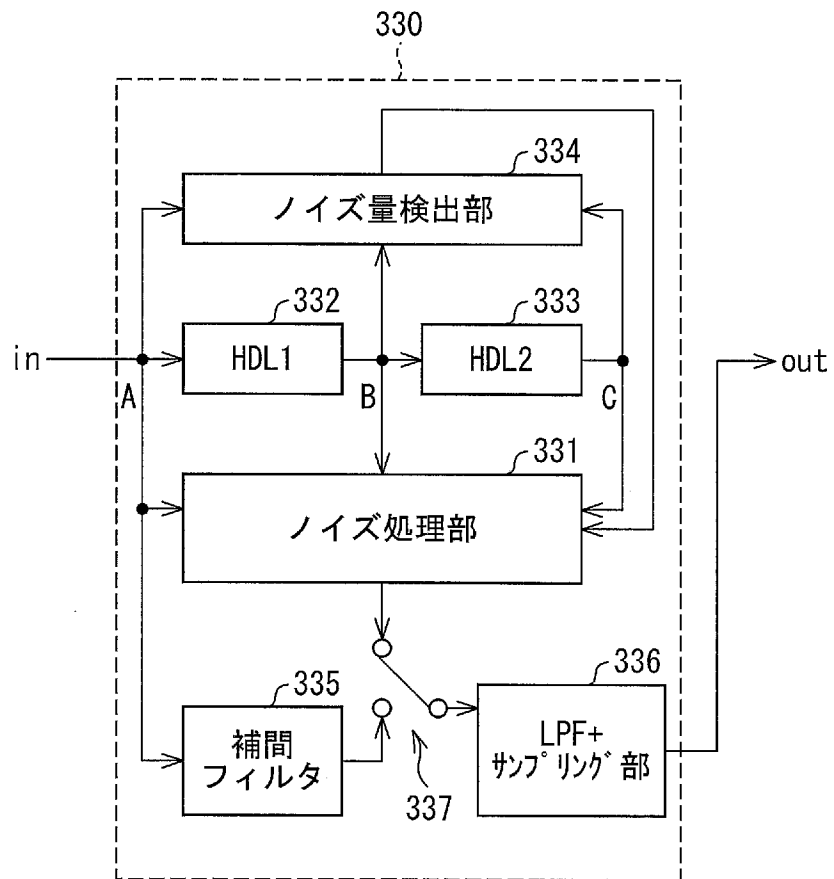
[図13]



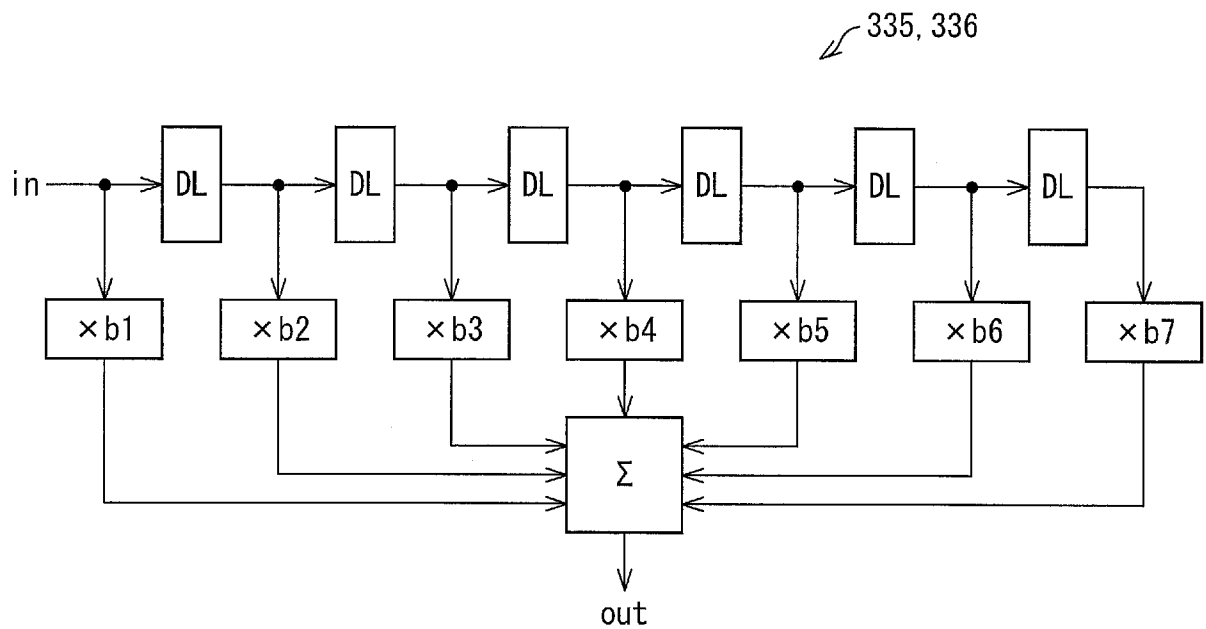
[図14]



[図15]



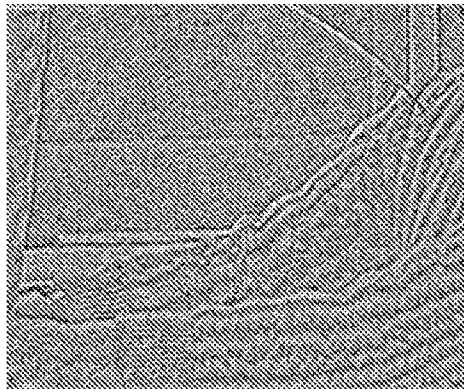
[図16]



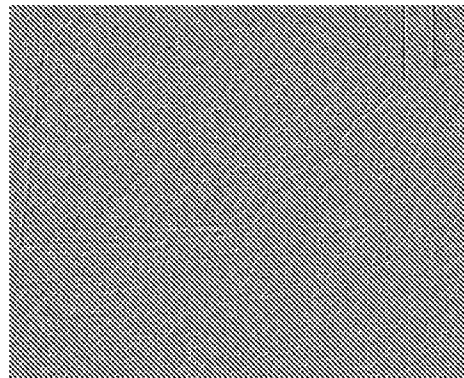
[図17]



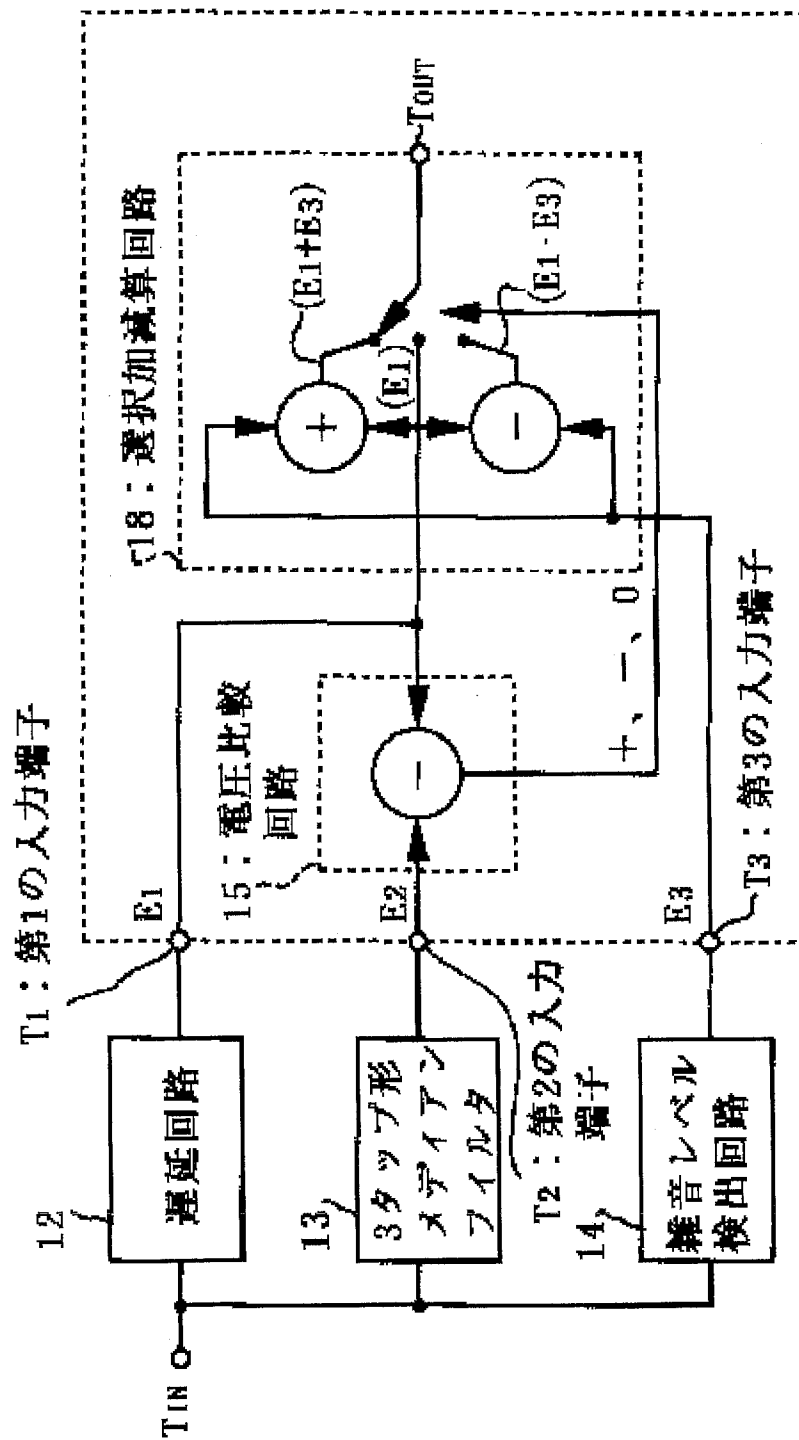
[図18]



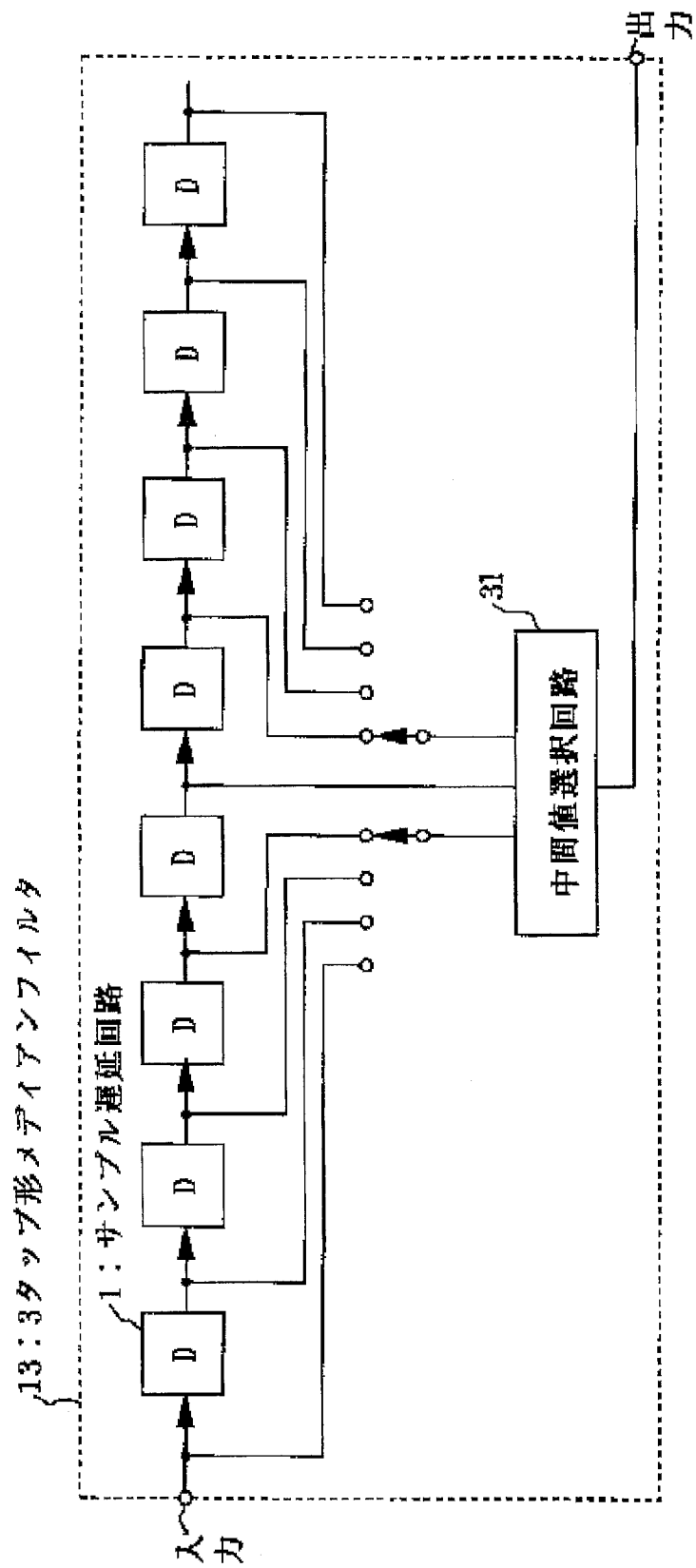
[図19]



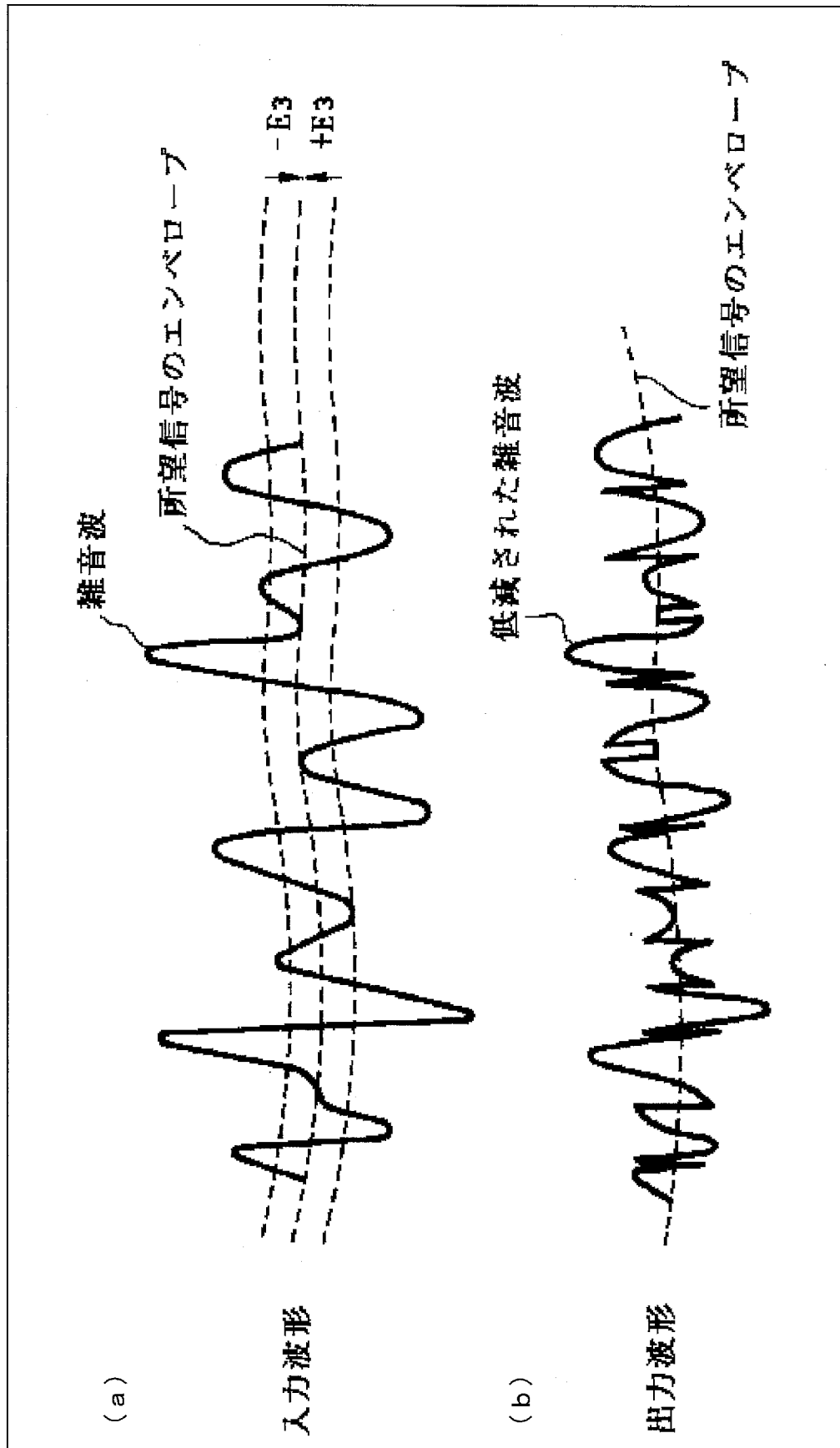
[図20]



[図21]



[図22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055566

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/21(2006.01) i, H04N5/66(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/21, H04N5/66, G06T5/00, H04N1/40, G09G5/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-102483 A (Sony Corp.), 06 May 2010 (06.05.2010), paragraphs [0146] to [0171]; fig. 14 to 17 & US 2010/0104213 A1	1-9
A	JP 2006-23981 A (Mega Chips LSI Solutions Inc.), 26 January 2006 (26.01.2006), paragraphs [0015] to [0017], [0061] to [0064]; fig. 1 (Family: none)	2-3, 9
A	JP 7-250264 A (Nippon Hoso Kyokai), 26 September 1995 (26.09.1995), paragraphs [0031] to [0034]; fig. 1 (Family: none)	3, 9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 April, 2012 (26.04.12)Date of mailing of the international search report
22 May, 2012 (22.05.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055566

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-135860 A (Oki Semiconductor Co., Ltd.), 18 June 2009 (18.06.2009), paragraphs [0046] to [0053]; fig. 1 (Family: none)	4-9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04N5/21(2006.01)i, H04N5/66(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04N5/21, H04N5/66, G06T5/00, H04N1/40, G09G5/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-102483 A (ソニー株式会社) 2010.05.06, 段落 0146-0171, 図 14-17 & US 2010/0104213 A1	1-9
A	JP 2006-23981 A (株式会社メガチップス L S I ソリューションズ) 2006.01.26, 段落 0015-0017, 0061-0064, 図 1 (ファミリーなし)	2-3, 9
A	JP 7-250264 A (日本放送協会) 1995.09.26, 段落 0031-0034, 図 1 (ファミリーなし)	3, 9

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 4 . 2 0 1 2

国際調査報告の発送日

2 2 . 0 5 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

西谷 憲人

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 8 1

5 P

9 1 8 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-135860 A (O K I セミコンダクタ株式会社) 2009.06.18, 段落 0046-0053, 図 1 (ファミリーなし)	4-9