



(12) 发明专利

(10) 授权公告号 CN 103650341 B

(45) 授权公告日 2016. 05. 18

(21) 申请号 201280033640. 1

(22) 申请日 2012. 05. 25

(30) 优先权数据

13/117, 805 2011. 05. 27 US

(85) PCT国际申请进入国家阶段日

2014. 01. 07

(86) PCT国际申请的申请数据

PCT/US2012/039580 2012. 05. 25

(87) PCT国际申请的公布数据

W02012/166595 EN 2012. 12. 06

(73) 专利权人 美国亚德诺半导体公司

地址 美国马萨诸塞州

(72) 发明人 M·塞乌克 R·卡普斯塔

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 申发振

(51) Int. Cl.

H03H 7/38(2006. 01)

(56) 对比文件

US 2008024176 A1, 2008. 01. 31,

CN 1625875 A, 2005. 06. 08,

US 2005030108 A1, 2005. 02. 10,

US 2007139112 A1, 2007. 06. 21,

审查员 刘冰瑶

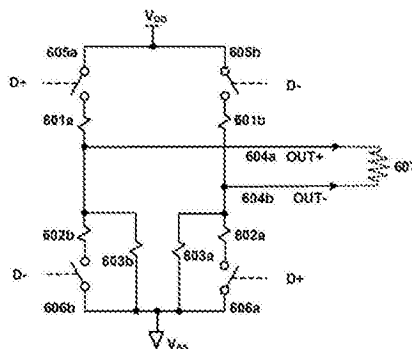
权利要求书1页 说明书8页 附图9页

(54) 发明名称

用于差分信号传输的平衡阻抗法

(57) 摘要

本发明公开了一种使用电压模式技术以不等于电源电压的二分之一的共模电压实施差分信号传输驱动器的系统和方法。本发明的实施方案在信号输出处维持平衡阻抗。在实施方案中,驱动器可以具有用于每个潜在供电电压或共模电压的多个操作模式。在实施方案中,每个潜在模式可以包括通过在驱动器中启用或停用开关或电阻器来配置驱动器,并且每个潜在模式可以具有不同的电阻器值。



600

1. 一种差分信号传输驱动器,其包括:
第一对开关,每个都在从相应的输出端到第一供电电压的电路路径中提供,
第一对电阻器,一个电阻器在从所述相应的输出端到所述第一供电电压的每个电路路径中提供,
第二对开关,每个都在从所述相应的输出端到第二供电电压的电路路径中提供,
第二对电阻器,一个电阻器在从所述相应的输出端到所述第二供电电压的每个电路路径中提供,以及
第三对电阻器,一个电阻器耦合到每个输出端并耦合到所述供电电压的同一个;
其中在所述输出端的输出阻抗被平衡。
2. 根据权利要求 1 所述的驱动器,其中所述第三对电阻器中的每个耦合到所述第一供电电压。
3. 根据权利要求 1 所述的驱动器,其中所述第三对电阻器中的每个耦合到所述第二供电电压。
4. 根据权利要求 1 所述的驱动器,其中所述第三对电阻器中的每个耦合到第三供电电压。
5. 根据权利要求 1 所述的驱动器,其还包括另一对开关,每个都在包括所述第三对电阻器中的一个的电路路径中提供。
6. 根据权利要求 1 所述的驱动器,其中
第一信号控制从第一输出端到所述第一供电电压的电路路径的开关和从第二输出端到所述第二供电电压的电路路径的开关,
第二信号控制从所述第二输出端到所述第一供电电压的电路路径的开关和从所述第一输出端到所述第二供电电压的电路路径的开关,并且
一次仅所述第一信号和所述第二信号其中之一被断言。
7. 根据权利要求 1 所述的驱动器,其中所述第一对电阻器和所述第二对电阻器具有共同电阻值。
8. 根据权利要求 1 所述的驱动器,其中全部电阻器具有共同电阻值。
9. 根据权利要求 1 所述的驱动器,其中:
所述第一供电电压是 1.2 伏,
所述第二供电电压是接地,以及
在所述输出端上的电压具有 0.9 伏的共模电压 (V_{CM})。
10. 一种传输系统,其包括:
根据权利要求 1-9 中任一项所述的差分信号传输驱动器;
传输线,其具有耦合到所述驱动器的输出端的一对导线;以及
接收器电路,其具有耦合在所述导线两端的终端阻抗。

用于差分信号传输的平衡阻抗法

[0001] 发明人 :Mark Sayuk

[0002] Ronald Kapusta

[0003] 背景

[0004] 本发明的方面一般涉及数据传输的领域,并且更具体涉及在物理层的差分信号传输。

[0005] 常规地,差分信号传输提供信息内容的单个实例从驱动器经具有相反状态的一对传输信号(例如数据+和数据-)到接收器的传输。差分信号传输可以用于模拟或数字系统,并提供具有低功率耗散和对电磁干扰的低敏感性的有效通信方法。差分信号传输可以使用包括例如 RS-422、USB、串行 ATA (SATA)、FireWire 或 HDMI 的若干标准中的任一标准在物理层实施。

[0006] 实施差分信号传输的各种方法中的每个可以具有不同的数据传输速率和输出电压规格。例如,低电压差分信号传输(LVDS)在物理层中提供数据的低功率高速传输,并有时用于需要高速数据传输的模数转换器和数字信号处理器。subLVDS 驱动器类似于 LVDS,但具有比标准 LVDS 驱动器更小的差分摆幅和更小的共模电压,并有时用于摄像机模拟前端和图像处理器。例如,LVDS 驱动器可以具有高达 1.9Gbps 的数据率、350mV 的差分输出摆幅和 1.25V 的共模电压,而 subLVDS 驱动器可以具有 416Mbps 的数据率与 150mV 的差分电压摆幅和 0.9V 的固定共模电压。

[0007] 在常规 LVDS 和 subLVDS 驱动器中,供电电压通常是 2x 共模电压。因此,常规 LVDS 驱动器可以具有 1.25V 的固定共模电压与 2.5V 的供电电压,并且 subLVDS 驱动器可以具有 0.9V 的共模电压与 1.8V 的供电电压。因为用于系统的理想电源不一定是 2x 共模,所以单独电源经常专用于驱动器。由于多个电源一般意味着额外成本、板面积和附加的电路复杂度,因此这可能是不希望的。如果使用电流模式技术,则使用 2x 共模是比需求更常规的。然而,由于趋势是用于较低系统供电电压,因此电流模式技术可以具有显著余量(headroom)限制。电压模式技术很适合于低供电电压,但常规方法需要 2x 共模电压的电源以便具有平衡输出阻抗。因此当希望限制电源数目时,使用常规方法经常是不实际的。

[0008] 图 1 是示出可以用于差分信号传输的常规电流模式驱动器 100 的部件的简化电路图。在图 1 的例子中,电流通过该电路驱动从而实施电流模式驱动器 100。如图 1 所示,电流模式驱动器 100 可以包括每个都从电流源 105 延伸到电流宿(current sink)106 并包括相应的输出端 104a、104b 的一对电路路径。每个电路路径可以包括在相应的输出端 104a、104b 和电流源 105 之间延伸的开关 101a、101b 以及在相应的输出端 104a、104b 和电流宿 106 之间延伸的开关 102a、102b。

[0009] 如图 1 所示,电流模式驱动器 100 可以接收一对差分输入信号 D+ 和 D- 并可以输出一对差分输出信号 OUT+ 和 OUT- 作为响应。输入信号(即 D+)可以输入到第一路径的开关 101a、102a。相似地,另一输入信号 D- 可以输入到第二路径的开关 101b、102b。因此当差分输入信号被断言到电流模式驱动器 100 时,输入信号 D+、D- 中的一个导致其关联开关传导电流通过端接电阻器 107 从而产生由 $|v(\text{OUT}+) - v(\text{OUT}-)|$ 给出的固定差分输出电

压。共模电压由 $(v(\text{OUT}+) + v(\text{OUT}-))/2$ 给出,并可以由伺服环路(未示出)或其他方法设定。端接电阻器 107 可以与电流模式驱动器 100 分离实施,并且已知或预期的端接电阻可以影响电流模式驱动器 100 的设计。

[0010] 另外,常规电流模式驱动器如在图 1 中描绘的驱动器可能需要偏置电流、偏置电流发生器和 / 或伺服环路从而适当操作。另外,由于较低供电电压,电流模式驱动器可能需要较大输出装置,该较大输出装置可以导致由它们的较大电容引起的提高的电源 / 衬底噪声。

[0011] 图 2 是示出可以用于差分信号传输的常规电压模式驱动器 200 的部件的简化电路图。在图 2 的例子中,切换供电电压 V_{DD} 、 V_{SS} 而不是切换通过驱动器的电流来实施电压模式驱动器 200。如图 2 所示,电压模式驱动器 200 可以包括每个都在一对供电电压 (V_{DD} 、 V_{SS}) 之间延伸并包括相应的输出端 204a、204b 的一对电路路径。每个电路路径可以包括在相应的输出端 204a、204b 和第一供电电压 V_{DD} 之间延伸的开关 202a、202b 以及在相应的输出端 204a、204b 和第二供电电压 V_{SS} 之间延伸的开关 203a、203b。电压模式驱动器 200 进一步可以包括在每个输出端 204a、204b 和供电电压中的一个之间耦合的电阻器 201a、201b。

[0012] 如图 2 所示,电压模式驱动器 200 可以接收一对差分输入信号 $D+$ 和 $D-$ 并可以输出一对差分输出信号 $\text{OUT}+$ 和 $\text{OUT}-$ 作为响应。输入信号(即 $D+$)可以输入到第一路径的开关 202b、203b。相似地,另一输入信号 $D-$ 可以输入到第二路径的开关 202a、203a。因此当输入信号被断言到电压模式驱动器 200 时,输入信号 $D+$ 、 $D-$ 中的一个导致其关联开关导电,这在输出端 204a、204b 上产生信号电压。端接电阻器 207 可以与驱动器分离实施。

[0013] 然而,常规电压模式驱动器如在图 2 中描绘的驱动器一般为平衡输出阻抗设计,这意味着电阻器 201a 等于电阻器 201b。否则两个输出状态具有可以导致电磁干扰(EMI)的不同共模电压。另外,不平衡阻抗可以在不希望的共模信号存在的情况下导致共模到差分转换。如果电阻器 201a 和 201b 相等,则其迫使共模电压等于供电电压的二分之一。这意味着(例如)用于 LVDS 的 2.5V 电源和用于 subLVDS 的 1.8V 电源。因此可以希望用不等于 $2x$ 共模电压的单供电电压在电压模式中实施高速差分信号传输的驱动器。

附图说明

[0014] 本发明的各种实施方案的前述和其他方面通过查看以下详细描述连同附图变得明显。相似参考号用来表示功能上相似的元件。

[0015] 图 1 是示出常规电流模式驱动器的部件的简化电路图。

[0016] 图 2 是示出常规电压模式驱动器的部件的简化电路图。

[0017] 图 3 是示出根据本发明的实施方案的示范差分信号传输系统的部件的简化框图。

[0018] 图 4 是示出根据本发明的实施方案的示范差分信号传输驱动器的示范系统的部件的简化框图。

[0019] 图 5 是示出根据本发明的实施方案的示范差分电压模式驱动器的部件的简化电路图。

[0020] 图 6 是示出根据本发明的实施方案的示范差分电压模式驱动器的部件的简化电路图。

[0021] 图 7 是示出根据本发明的实施方案的配置差分电压模式驱动器的方法的简化流

程图。

[0022] 图 8 是示出根据本发明的实施方案的实施可编程差分电压模式驱动器的示范系统的部件的简化框图。

[0023] 图 9 是示出根据本发明的实施方案的示范差分电压模式驱动器的部件的简化电路图。

[0024] 图 10 是示出差分电压模式驱动器的部件的简化电路图。

具体实施方式

[0025] 实施了用不等于供电电压二分之一的共模电压在信号输出处维持平衡阻抗的电压模式差分信号传输驱动器。这限制了用电压模式技术实施的差分信号传输驱动器的传统弱点。另外,电压模式差分信号传输驱动器的输出可以在低供电电压操作,并提供简单驱动器设计。使用电压模式而不是常规电流模式技术提供降低的复杂度、更小的空间需求、更低噪声、ESD 间距需求的最小化以及更低的余量需求。

[0026] 电压模式驱动器可以消除常规偏置电流、偏置电流发生器、伺服环路或在常规电流模式驱动器中经实施维持适当共模的其他传统部件。另外,如果不需要用于驱动器和磁芯电路的不同电源,则可以消除专用高压晶体管和电平位移器。电压模式实施也可以允许消除可以在一些灵敏电路中导致电源和衬底噪声的电流模式技术常规上需要的大输出装置、大前置驱动器与支持电路。另外,在许多电压模式实施中存在的串联电阻器可以使 ESD 电流分流并消除由 ESD 间距规则导致的大输出晶体管。

[0027] 图 3 是示出根据本发明的实施方案的示范差分信号传输系统 300 的部件的简化框图。如图 3 所示,差分信号传输系统 300 可以包括驱动器 310、接收器 320 和从驱动器 310 传输一对信号到接收器 320 的一对导线或其他传输线 301 和 302。端接电阻器 R_T 303 可以经实施在接收器 320 产生信号。端接电阻器 R_T 303 可以与驱动器分离地例如在接收器 320 实施。驱动器 310 可以然后引导电流通过端接电阻器 303,产生代表逻辑 1 或逻辑 0 的 + 或 - 的输出电压 V_{OD} 。接收器 320 可以然后将信号解释为二进制信息。

[0028] 图 4 是示出根据本发明的实施方案的实施差分信号传输驱动器的示范系统 400 的部件的简化框图。如图 4 所示,示范系统 400 可以包括传感器 410、模拟前端电路 420 和数字信号处理器(DSP) 430。传感器 410 可以是模拟传感器,包括例如电荷耦合装置(CCD)或互补金属氧化物半导体(CMOS)图像传感器。模拟前端 420 可以包括模数转换器(ADC) 421 和差分信号传输接口 422。差分信号传输接口 422 可以是将数字转换信号传输到 DSP430 的差分信号传输驱动器。差分信号传输接口输出(OUT+401 和 OUT-402)可以在一对传输线上传输到 DSP430。另外,模拟前端 420 可以包括时钟或其他定时装置、寄存器、另外的模数和数模转换器以及其他部件(未示出),从而促进从传感器 410 接收的模拟信号的前端处理。DSP430 可以是执行数字处理和压缩的数字图像处理芯片,或执行包括例如滤波和纠错的其他常规数字信号处理技术的其他信号处理器。

[0029] 图 5 是示出根据本发明的实施方案的示范差分电压模式驱动器 500 的部件的简化电路图。如图 5 所示,驱动器 500 可以包括每个都在一对供电电压(V_{DD} 、 V_{SS})之间延伸并包括相应的输出端 504a、504b 的一对电路路径。每个电路路径可以包括在相应的输出端 504a、504b 和第一供电电压 V_{DD} 之间延伸的开关 505a、505b 和电阻器 501a、501b,以及在相应的输

出端 504a、504b 和第二供电电压 V_{SS} 之间延伸的开关 506a、506b 和电阻器 502a、502b。如对于本领域那些技术人员明显的，驱动器 500 可以用另外的供电电压（未示出）实施。驱动器 500 可以进一步包括在每个输出端 504a、504b 和供电电压中的一个之间耦合的第三电阻器 503a、503b。

[0030] 如图 5 所示，驱动器 500 可以接收一对差分输入信号 $D+$ 和 $D-$ ，并可以输出一对差分输出信号 $OUT+$ 和 $OUT-$ 作为响应。输入信号（即 $D+$ ）可以输入到第一路径的开关 505a、506a。相似地，另一输入信号 $D-$ 可以输入到第二路径的开关 505b、506b。因此当差分输入信号被断言到驱动器 500 时，输入信号 $D+$ 、 $D-$ 中的一个导致其关联开关导电，这在输出端 504a、504b 上产生信号电压。电阻器 503a、503b 在该实施方案中总是导电的。

[0031] 如图 5 所示，示范差分电压模式驱动器 500 用平衡输出阻抗和共模电压 (V_{CM}) 配置，以使供电电压 $V_{DD} \neq 2 \times V_{CM}$ 。驱动器 500 使用电压模式技术而不是常规电流模式技术实施，以使代替切换信号电流，切换电压 V_{DD} 和 V_{SS} 并且电阻器分压器可以在端接电阻器 507 两端产生信号。端接电阻器 507 可以与驱动器分离实施，并且已知或预期的端接电阻可以影响驱动器的设计或剩余电阻器值的选择。

[0032] 驱动器的差分电压摆幅 V_{OD} 和共模电压 V_{CM} 取决于驱动器 500 内电阻器的值。在电阻器 501a 和 501b 等于电阻器 502a 和 502b 的图 5 的实施方案中，差分电压摆幅 V_{OD} 和共模电压 V_{CM} 可以如下在方程 1 和 2 中提供来给出：

$$[0033] \quad V_{OD} = \frac{V_{DD} * R_{507}}{2R_{501} + R_{507} \left(1 + \frac{R_{501}}{R_{503}} \right)} \quad \text{方程 1}$$

$$[0034] \quad V_{CM} = V_{DD} \left[1 - \frac{R_{503}}{2(R_{501} + R_{503})} \right] \quad \text{方程 2}$$

[0035] 在图 5 的实施方案中，在输出处的平衡阻抗可以在电阻器 501a 和 501b 等于电阻器 502a 和 502b 时获得。考虑 $D+$ 输入为高电压电平的例子，该高电压电平使开关 505a 和 506a 导电并因此 $D-$ 输入导致开关 505b 和 506b 不导电。在该例子中，如果 R_{501a} 、 R_{501b} 、 R_{502a} 、 R_{502b} 、 R_{503a} 和 R_{503b} 全部相等，则因为电阻器 501a 和电阻器 503a 并联，所以从输出端 504a 到 V_{DD} 的电阻是电阻器 503a 的电阻的一半。因为电阻器 502a 和电阻器 503b 为输出阻抗目的而有效地并联，所以从输出端 504b 到电压源的电阻也是电阻器 503b 的电阻的一半。因此输出阻抗平衡。

[0036] 驱动器 500 在各种设计环境中发现有应用。例如，在 subLVDS 应用中希望提供差分信号传输，其中 V_{OD} 是 150mV 并且 V_{CM} 是 0.9V。在电阻器 501a、501b、502a、502b、503a 和 503b 每个都设定成 300 Ω 并且端接电阻器 507 设定成 100 Ω 的示范实施方案中，驱动器以 $V_{DD}=1.2V$ 符合该目标。

[0037] 如提到的，在电路中存在的电阻值可以确定在操作中出现的差分电压摆幅 V_{OD} 和共模电压 V_{CM} 。在一些实施中，一旦驱动器 500 被制造在集成电路中，则电阻值可以保持稳定。电路设计师可以选择不同电阻值从而适应他们自己的设计目标。在其他实施方案中，如下讨论，电阻值可以在电路操作期间动态变化。这些实施方案容许电路设计师提供响应于驱动器的不同操作条件动态变化的差分电压摆幅 V_{OD} 和共模电压 V_{CM} 。

[0038] 图6是示出根据本发明的实施方案的示范差分电压模式驱动器600的部件的简化电路图。如图6所示,驱动器600可以包括每个都在一对供电电压(V_{DD} 、 V_{SS})之间延伸并包括相应的输出端604a、604b的一对电路路径。每个电路路径可以包括在相应的输出端604a、604b和第一供电电压 V_{DD} 之间延伸的开关605a、605b和电阻器601a、601b,以及在相应的输出端604a、604b和第二供电电压 V_{SS} 之间延伸的开关606a、606b和电阻器602a、602b。驱动器600可以进一步包括在每个输出端604a、604b和供电电压中的一个之间耦合的第三电阻器603a、603b。

[0039] 如图6所示,驱动器600可以接收一对差分输入信号 $D+$ 和 $D-$,并可以输出一对差分输出信号 $OUT+$ 和 $OUT-$ 作为响应。输入信号(即 $D+$)可以输入到第一路径的开关605a、606a。相似地,另一输入信号 $D-$ 可以输入到第二路径的开关605b、606b。因此当差分输入信号被断言到驱动器600时,输入信号 $D+$ 、 $D-$ 中的一个导致其关联开关导电,这在输出端604a、604b上产生信号电压。电阻器603a、603b在该实施方案中总是导电的。在图6的实施方案中,在输出处的平衡阻抗可以在电阻器601a和601b等于电阻器602a和602b时获得。考虑 $D+$ 输入为高电压电平的例子,该高电压电平使开关605a和606a导电并因此 $D-$ 输入导致开关605b和606b不导电。在该例子中,如果 R_{601a} 、 R_{601b} 、 R_{602a} 、 R_{602b} 、 R_{603a} 和 R_{603b} 全部相等,则因为电阻器602a和电阻器603a并联,所以从输出端604b到 V_{SS} 的电阻是电阻器603a的电阻的一半。因为电阻器601a和电阻器603b为输出阻抗目的而有效地并联,所以从输出端604a到电压源的电阻也是电阻器603b的电阻的一半。因此输出阻抗平衡。在电阻器601a、601b、602a、602b、603a和603b都设定成 $300\ \Omega$ 并且端接电阻器607设定成 $100\ \Omega$ 的示范实施方案中,带有 $V_{DD}=1.2V$ 的驱动器具有 $V_{OD}=150mV$ 和 $V_{CM}=0.3V$ 。端接电阻器607可以作为接收器的部分与驱动器分离实施。

[0040] 如先前提到的,在电路中存在的电阻值可以确定在操作中出现的差分电压摆幅 V_{OD} 和共模电压 V_{CM} 。在一些实施中,一旦驱动器600被制造在集成电路中,则电阻值可以保持稳定。在其他实施方案中电阻值可以在电路操作期间动态变化。可变电阻器值可以在驱动器初始化时根据所计算的 V_{OD} 和 V_{CM} 需求来设定。根据另一实施方案,可变电阻器值可以从本地寄存器中存储的众多预定值中选择,其中每个值都经选择符合指定 V_{CM} 。

[0041] 图7是示出根据本发明的实施方案的配置差分电压模式驱动器的方法700的简化流程图。根据方法700,为差分电压驱动器确定可以具有不等于供电电压的一半的希望共模电压的配置,希望的供电电压和共模电压可以首先被选择(方框705-710)。然后电阻器配置和电阻器值可以被确定(方框715)。例如,如果平衡输出阻抗应被维持并且如果共模电压大于供电电压的一半,则电阻器可以如在图5中那样配置并且电阻器值根据方程1和方程2来设定。然而如果共模电压小于供电电压的一半,则电阻器可以如在图6中那样配置。另外,其他考虑可以影响所选择的驱动器配置。例如,如果希望较低功率并且系统能够容忍因为输出信号不完全稳定引起的少量信号漂移,那么电阻器中的一些可以设定成无限阻抗,从而从驱动器有效地移除电阻器的子集。或者,如果功率可用并且希望较高速度和较低输出阻抗,则另外的开关和电阻器可以在驱动器中启用。然后,一旦选择了配置,则差分电压驱动器可以根据所确定的电阻器值来配置(方框720)。

[0042] 图8是示出根据本发明的实施方案的实施可编程差分电压模式驱动器的示范系统800的部件的简化框图。如图8所示,示范系统800可以包括传感器810、模拟前端电路

820 和数字信号处理器(DSP)830。模拟前端 820 可以包括模数转换器(ADC)821、可编程差分电压模式驱动器接口 822、控制器 823 和寄存器 825。可编程差分电压模式驱动器接口 822 可以是将数字转换信号传输到 DSP830 的差分信号传输驱动器。

[0043] 可编程差分电压模式驱动器接口 822 可以具有用于驱动器的多个操作模式。控制器 823 可以选择可用操作模式中的一个,并根据所选择的模式 824 设定差分电压模式驱动器接口 822 配置。设定差分电压模式驱动器接口 822 配置可以包括启用或停用可编程差分电压模式驱动器接口 822 中的电阻器或开关,并设定所启用的电阻器的值。对于每个模式,电阻器值可以由控制器 823 确定或可以从寄存器 825 检索。在实施方案中,控制器 823 可以为每个模式从在寄存器 825 中存储的多个潜在电阻器值选择。

[0044] 例如,在示范实施方案中,可编程差分电压模式驱动器接口 822 可以具有三个潜在模式。第一模式可以与根据图 10 中描绘的驱动器配置的驱动器关联。第二模式可以与根据图 5 中描绘的驱动器配置的驱动器关联。并且第三模式可以具有经启用以利用不同电源(V_{DD})、较高差分摆幅(V_{DD})或较低输出阻抗从而促进较高数据速度的另外的电阻器和开关。图 9 示出用于实施可编程性的可能方法,可是本领域技术人员认识到精确配置取决于具体应用需求。根据所选择模式产生的差分电压驱动器接口输出(OUT+801 和 OUT-802)可以在一对传输线上传输到 DSP830。

[0045] 图 9 是示出根据本发明的实施方案的示范差分电压模式驱动器 900 的部件的简化电路图。如图 9 所示,驱动器 900 可以包括每个都在一对供电电压(V_{DD} 、 V_{SS})之间延伸并包括相应的输出端 904a、904b 的一对电路路径。每个电路路径可以包括在相应的输出端 904a、904b 和第一供电电压 V_{DD} 之间延伸的开关 905a、905b、909a 和 909b 与电阻器 901a、901b、908a 和 908b,以及在相应的输出端 904a、904b 与第二供电电压 V_{SS} 之间延伸的开关 906a、906b、910a 和 910b 和电阻器 902a、902b、903a 和 903b。驱动器 900 可以进一步含有一组多路复用器(MUX)911a、911b、912a、912b、913a、913b、914a 和 914b。每个 MUX 可以具有所选择的模式输入端,该模式选择视情况确定 MUX 输出是否为 D+ 或 D-,或输出 V_{DD} 从而设定所连接开关为静态地导电,或输出 V_{SS} 从而设定所连接开关为静态地不导电。端接电阻器 907 可以与驱动器分离例如在接收器实施。

[0046] 如图 9 所示,驱动器 900 可以接收一对差分输入信号 D+ 和 D-,并可以输出一对差分输出信号 OUT+ 和 OUT- 作为响应。每个输入信号(即 D+)可以输入到第一电路路径的 MUX911a、912a、913a 和 914a。然后模式选择输入端可以确定是否将该输入信号传递到所连接开关 905a、906a、909a 和 910a,或是否设定开关为静态地导电或静态地不导电。相似地,另一输入信号 D- 可以输入到第二电路路径的 MUX911b、912b、913b 和 914b,模式选择输入端确定是否将该输入信号传递到所连接开关 905b、906b、909b 和 910b。然后对于给定模式,开关中的任何开关可以是导电的、不导电的或接收输入信号。

[0047] 例如,如果开关 909a 和 909b 由 MUX913a 和 913b 用模式选择 2 和模式选择 6 分别设定为静态地导电,并且开关 910a 和 910b 由 MUX914a 和 914b 用模式选择 4 和模式选择 8 分别设定为静态地不导电,则电路将具有与图 5 中示出的驱动器相同的特性。然后,当差分输入信号被断言到驱动器 900 时,输入信号 D+、D- 中的一个导致其关联开关导电,这在输出端 904a、904b 上产生信号电压。电阻器 908a、908b 在该实施方案中总是导电,而电阻器 903a 和 903b 总是不导电。

[0048] 在另一模式中,如果开关 909a、909b、910a 和 910b 由 MUX913a、913b、914a 和 914b 用模式选择 2、模式选择 6、模式选择 4 和模式选择 8 分别设定为静态地不导电,则电路将具有与图 10 中示出的驱动器相同的特性。然后,当差分输入信号被断言到驱动器 900 时,输入信号 D+、D- 中的一个导致其关联开关导电,这在输出端 904a、904b 上产生信号电压。电阻器 903a、903b、908a、908b 在该实施方案中总是不导电。

[0049] 根据本发明的实施方案,在驱动器 900 中的电阻器可以根据环境或其他因素动态调整从而实现固定共模电压和 / 或差分电压摆幅。例如,如果电源电压不预期地改变,则电阻器值可以被调整从而适应改变并维持希望的共模电压。控制器(未示出)可以经实施检测电源电压中的改变,或检测共模电压和 / 或差分电压摆幅中的改变,并因此调整驱动器 900 的元件。

[0050] 图 10 是示出差分电压模式驱动器 1000 的部件的简化电路图。如图 10 所示,驱动器 1000 可以包括每个都在一对供电电压 (V_{DD} 、 V_{SS}) 之间延伸并包括相应的输出端 1004a、1004b 的一对电路路径。每个电路路径可以包括在相应的输出端 1004a、1004b 和第一供电电压 V_{DD} 之间延伸的开关 1005a、1005b 和电阻器 1001a、1001b,以及在相应的输出端 1004a、1004b 和第二供电电压 V_{SS} 之间延伸的开关 1006a、1006b 和电阻器 1002a、1002b。

[0051] 如图 10 所示,驱动器 1000 可以接收一对差分输入信号 D+ 和 D-, 并可以输出一对差分输出信号 OUT+ 和 OUT- 作为响应。输入信号(即 D+)可以输入到第一路径的开关 1005a、1006a。相似地,另一输入信号 D- 可以输入到第二路径的开关 1005b、1006b。因此当差分输入信号被断言到驱动器 1000 时,输入信号 D+、D- 中的一个导致其关联开关导电,这在输出端 1004a、1004b 上产生信号电压。

[0052] 驱动器的差分电压摆幅 V_{OD} 和共模电压 V_{CM} 可以取决于电路 1000 内电阻器的值。电阻器可以因此经设定实现指定的共模电压 V_{CM} 和差分电压摆幅 V_{OD} 。差分电压摆幅 V_{OD} 和共模电压 V_{CM} 可以如下在方程 3 和 4 中提供来给出:

$$[0053] \quad V_{OD} = \frac{V_{DD} R_{1007}}{R_{1001} + R_{1002} + R_{1007}} \quad \text{方程 3}$$

$$[0054] \quad V_{CM} = \frac{V_{DD} \left(R_{1002} + \frac{R_{1007}}{2} \right)}{R_{1001} + R_{1002} + R_{1007}} \quad \text{方程 4}$$

[0055] 考虑 D+ 输入为高电压电平的例子,该高电压电平使开关 1005a 和 1006a 导电并因此 D- 输入导致开关 1005b 和 1006b 不导电。在电阻器 1001 设定成 150 Ω 并且电阻器 1002 设定成 550 Ω 并且端接电阻器 1007 设定成 100 Ω 的实施方案中, V_{OD} 是 150mV 并且 V_{CM} 是 0.9V, 其中 $V_{DD}=1.2V$ 。

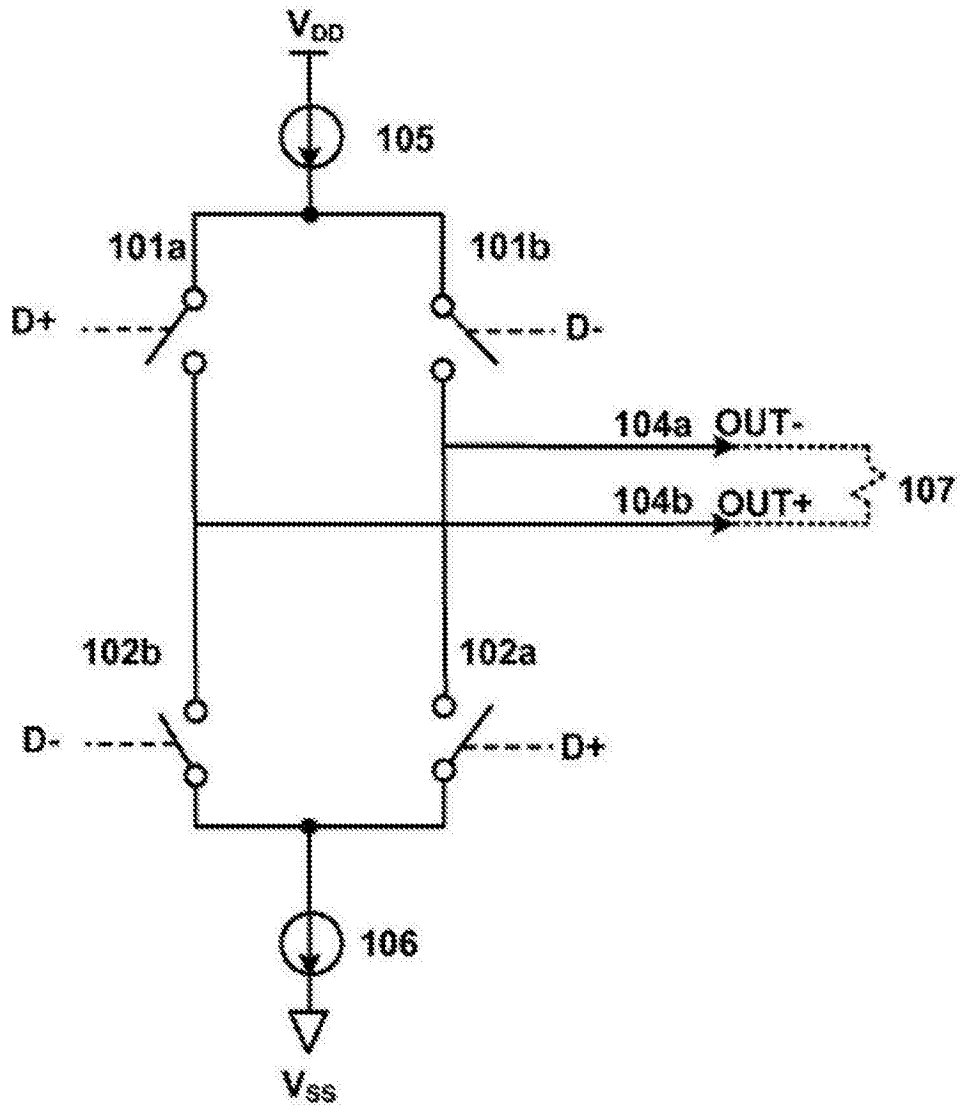
[0056] 然而,在图 10 中示出的用于以不等于 1.8V 的电源实现 0.9V 共模电压的电压模式技术可以在输出处导致不平衡阻抗,并且在需要有效信号稳定的系统中可能是不希望的。另外,在输出处的不平衡阻抗可以例如通过将 EMI 干扰导致的共模噪声转换成差分信号来影响差分信号的准确传输。另外,由于不同时间常数,在所描绘的驱动器中的电压可以泵送到 V_{DD} 和 V_{SS} 并由此导致共模信号漂移。不平衡输出也可以生成 EMI 干扰。因此在图 10 中示出的驱动器可能在具有对错误或信号漂移的低容差的系统中不是有效的。由此,如在图 8 中的可编程差分电压驱动器可以在受限状况中利用根据图 10 中描绘的驱动器配置电压模

式驱动器的模式。

[0057] 虽然本发明已在上面参考 LVDS 和 subLVDS 差分信号传输驱动器进行了描述,但其其他差分信号传输方法可以用如上描述的电压模式技术实施。另外,虽然已描绘使用开关和单独电阻器的上述电路,但在一个或多个实施方案中开关可以用晶体管实施,并且电阻器或电阻器的一部分可以用作为晶体管的开关实施。

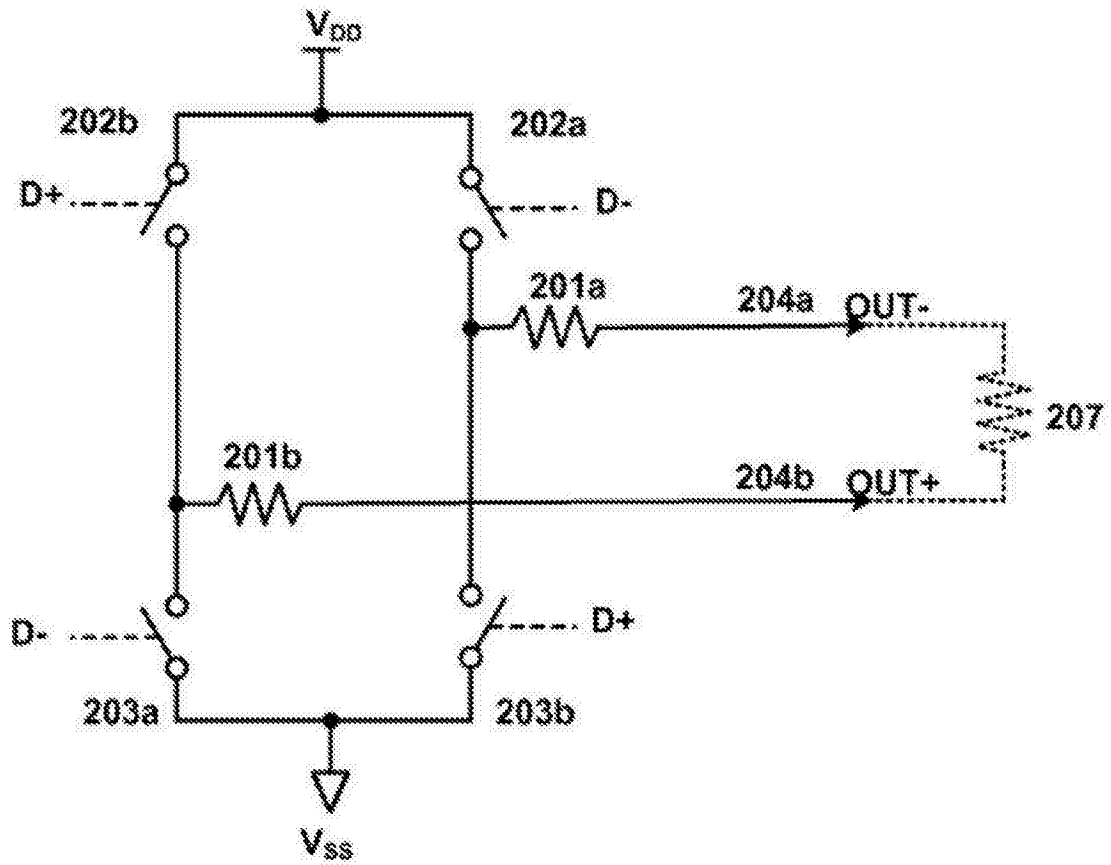
[0058] 前述讨论鉴别可以用于根据本发明的各种实施方案构建的模拟信号处理系统的功能块。在一些应用中,本文在上面描述的功能块可以作为集成软件系统的元素提供,其中该功能块可以作为计算机程序的单独元素提供。在其他应用中,功能块可以作为处理系统的分立电路部件提供,如在数字信号处理器或专用集成电路内的功能单元。本发明还有其他应用可以实施为专用硬件和软件部件的混合系统。此外,本文描述的功能块不需要作为单独单元提供。例如,虽然图 8 将模拟前端 820 的部件如控制器 823 和可编程差分信号传输接口 822 示出为单独单元,但在一个或多个实施方案中,它们的一些或全部可以被集成并且它们不需要是单独单元。除非上面以其他方式提到,这样的实施详情对本发明的操作是不重要的。

[0059] 虽然本发明已在上面参考一些实施方案进行了详细描述,但在本发明的保护范围和精神内的变化对本领域那些技术人员将是明显的。因此应认为本发明仅由所附权利要求的保护范围限制。



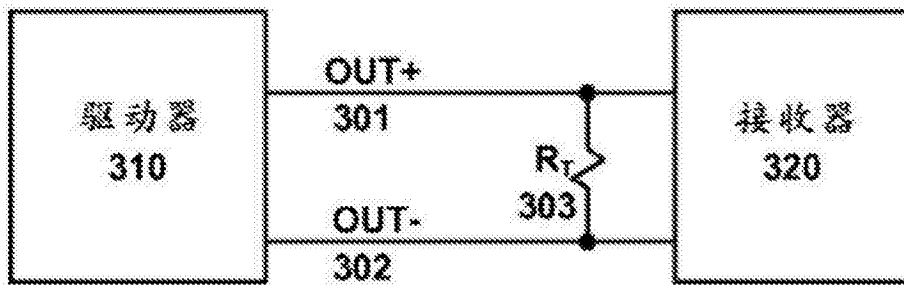
100
(现有技术)

图 1



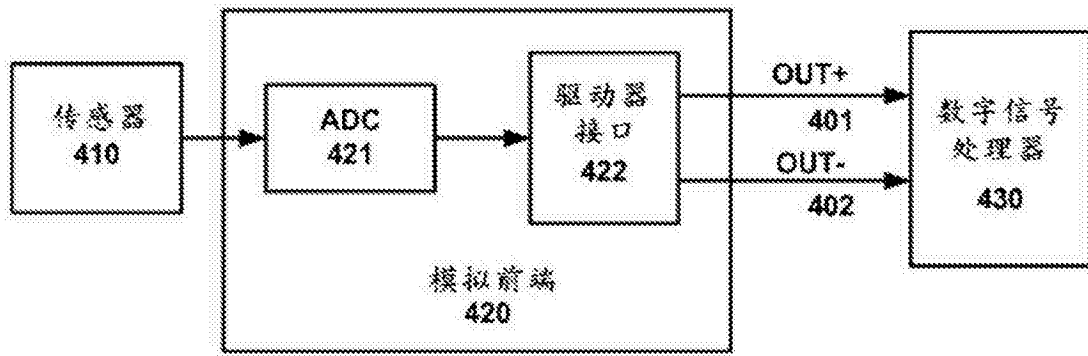
200
(现有技术)

图 2



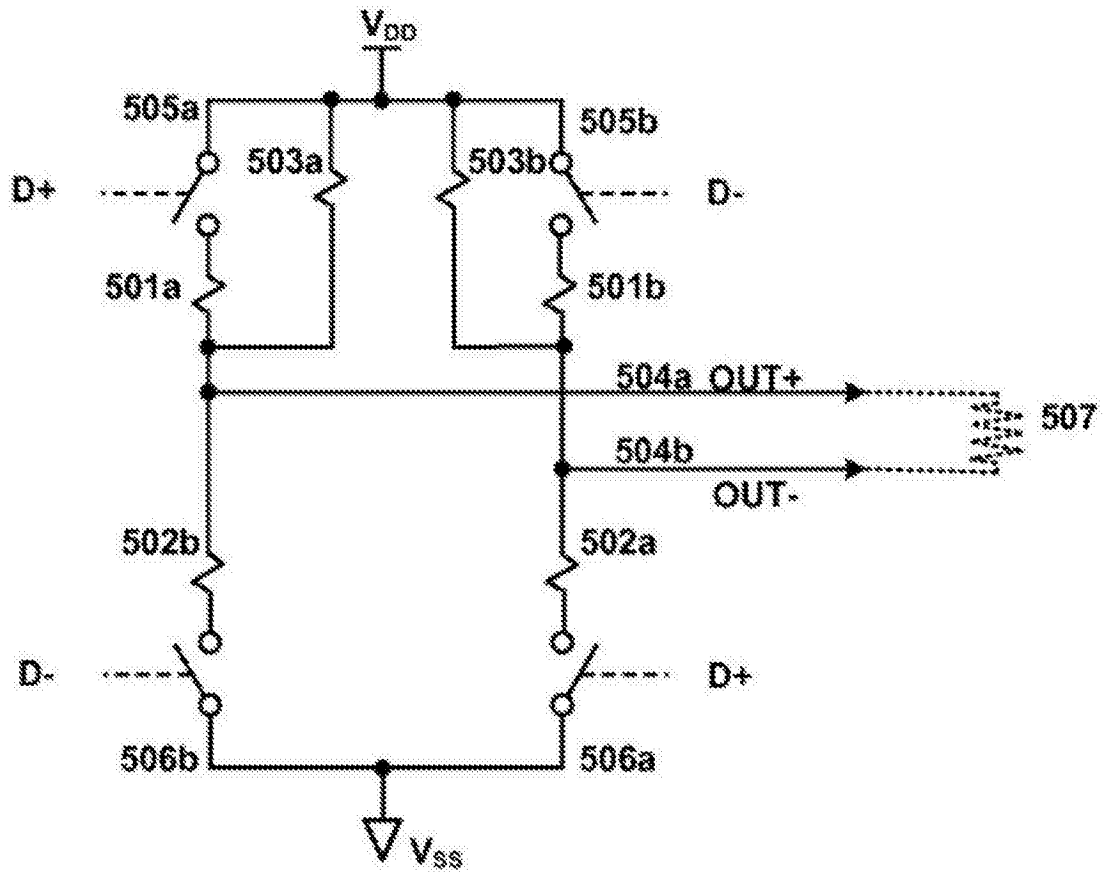
300

图 3



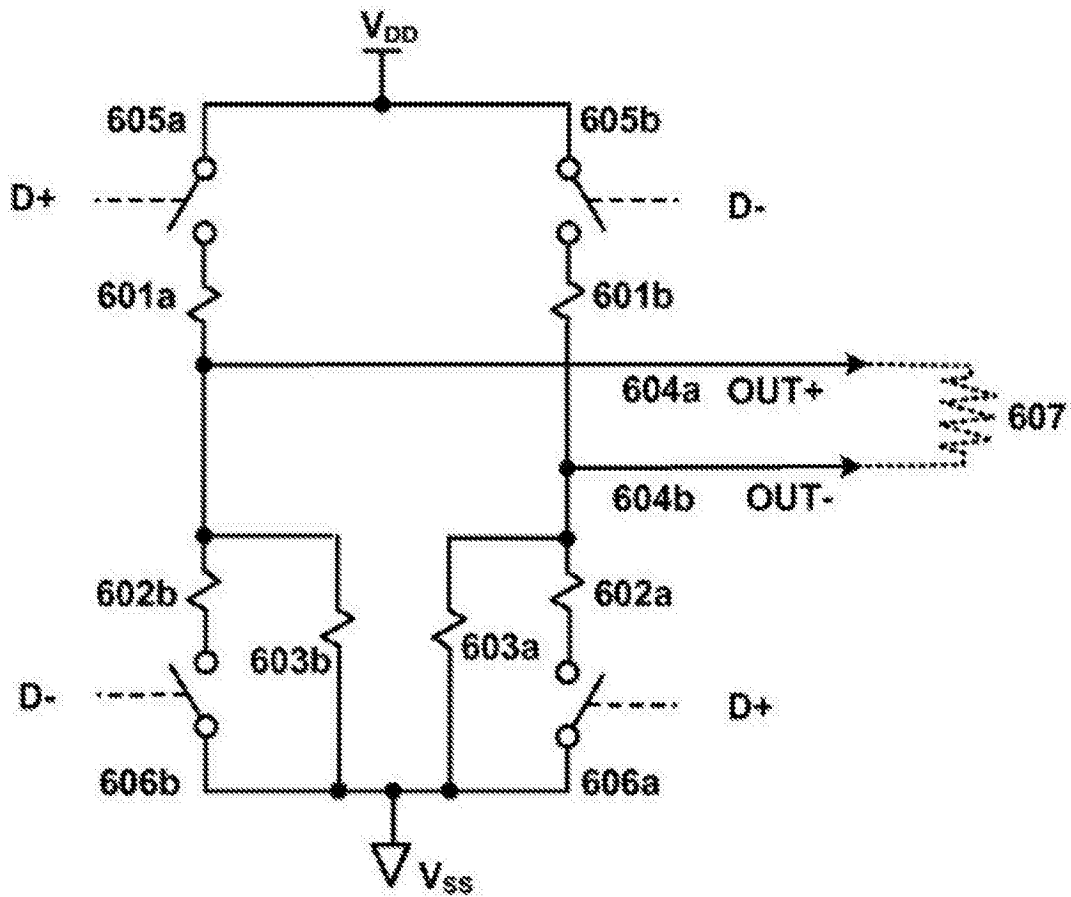
400

图 4



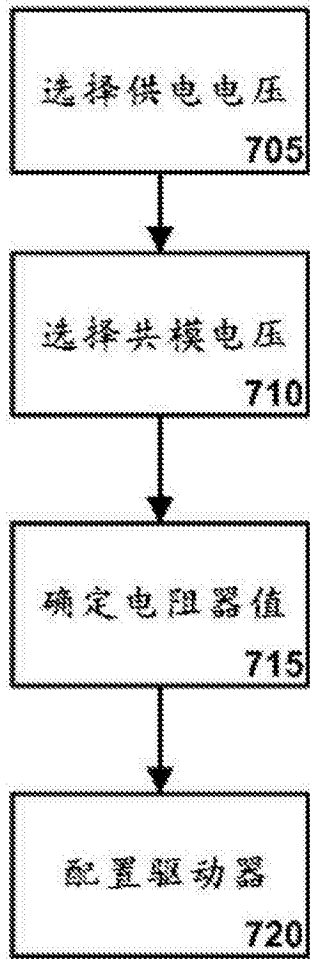
500

图 5



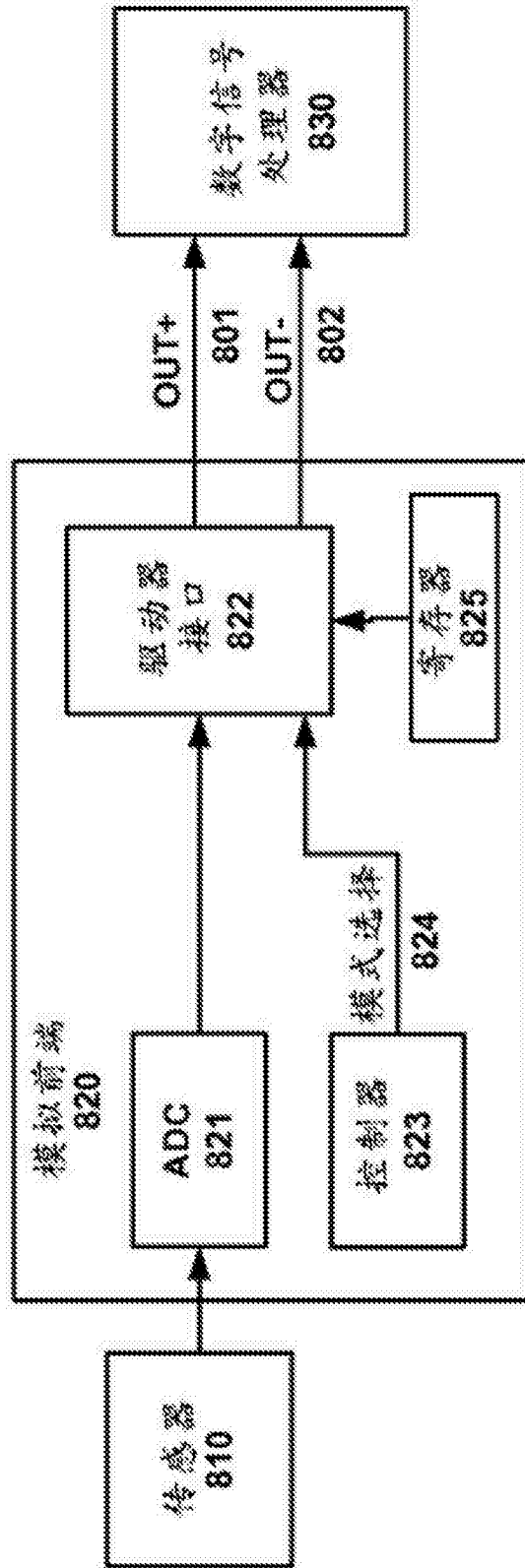
600

图 6



700

图 7



800

图 8

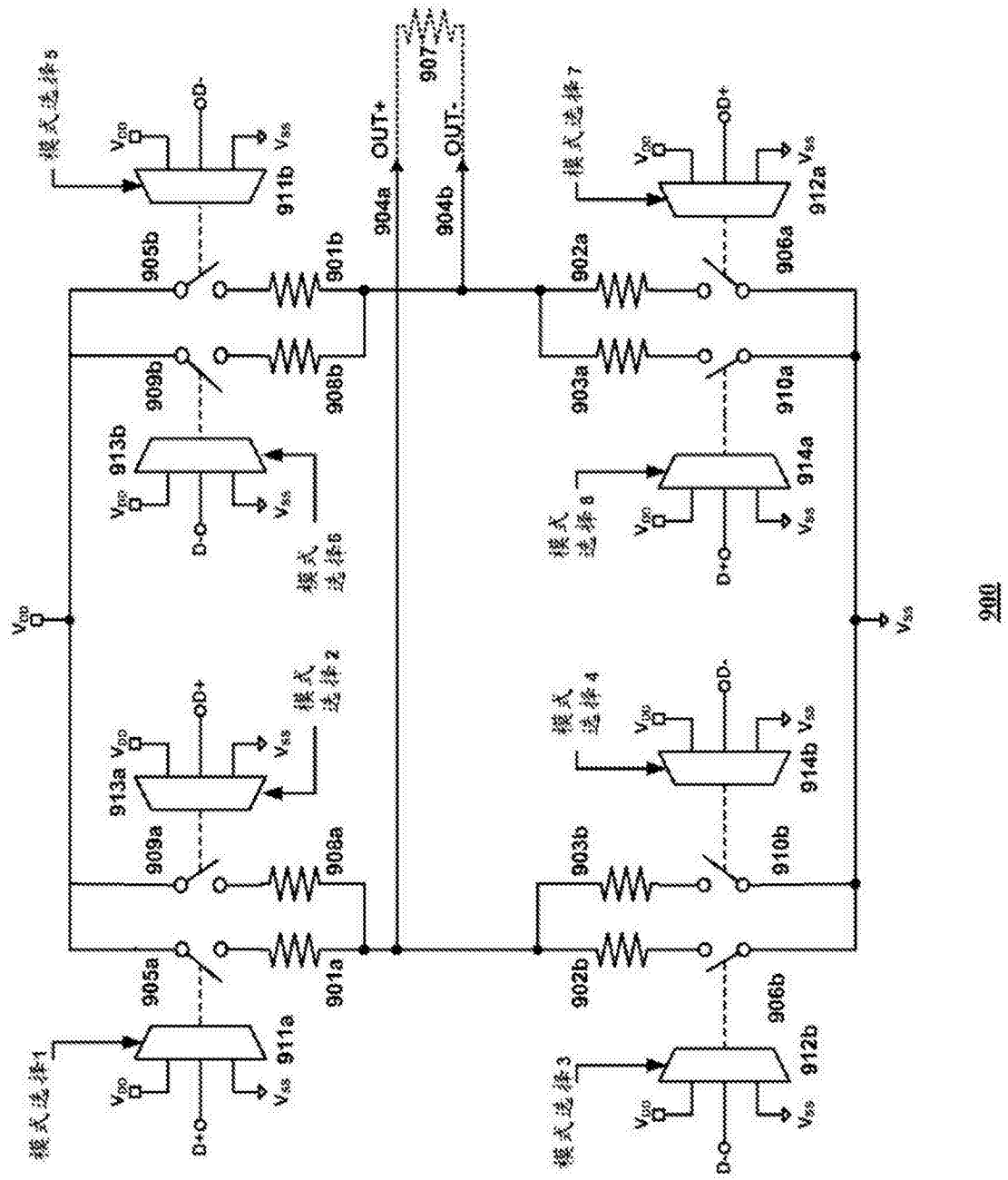
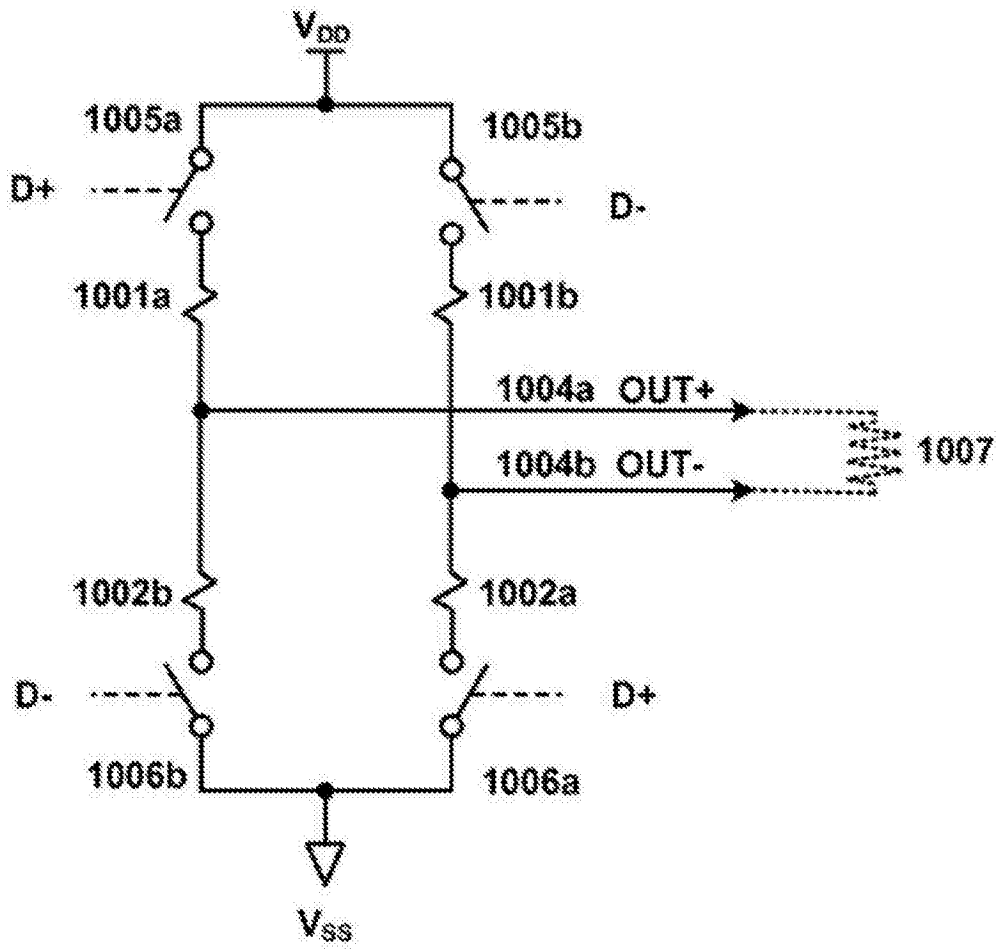


图 9



1000

图 10