

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-521491

(P2004-521491A)

(43) 公表日 平成16年7月15日(2004.7.15)

(51) Int.C1.<sup>7</sup>

F 1

テーマコード(参考)

H01S 5/183

H01S 5/183

H01S 5/187

H01S 5/187

H01S 5/20

H01S 5/20 610

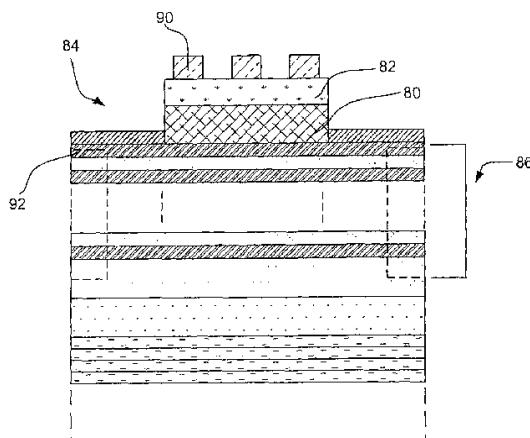
審査請求 未請求 予備審査請求 有 (全 63 頁)

(21) 出願番号	特願2002-560248 (P2002-560248)	(71) 出願人	500575824 ハネウェル・インターナショナル・インコ ーポレーテッド アメリカ合衆国ニュージャージー州O 7 9 6 2, モーリスタウン, コロンビア・ロー ド 1 O 1
(86) (22) 出願日	平成13年12月18日 (2001.12.18)	(74) 代理人	100089705 弁理士 杜本 一夫
(85) 翻訳文提出日	平成15年6月30日 (2003.6.30)	(74) 代理人	100076691 弁理士 増井 忠式
(86) 國際出願番号	PCT/US2001/049089	(74) 代理人	100075270 弁理士 小林 泰
(87) 國際公開番号	W02002/060024	(74) 代理人	100080137 弁理士 千葉 昭男
(87) 國際公開日	平成14年8月1日 (2002.8.1)		
(31) 優先権主張番号	09/751,422		
(32) 優先日	平成12年12月29日 (2000.12.29)		
(33) 優先権主張國	米国(US)		
(81) 指定国	EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), JP, KR		

(54) 【発明の名称】光電子デバイスと共に使用される共振反射器

## (57) 【要約】

共振反射器と光電子デバイスの隣接する伝導層との間に分離を設ける光電子デバイスが提供される。共振反射器と光電子デバイスの隣接する伝導層との間にバッファ層またはクラッディング層を設けることによって分離を実施することができる。好ましくは、導波路中の導波モードのエバネッセントテール中のエネルギーが光電子デバイスの隣接する伝導層に進入するのを実質上防止するように、クラッディング層またはバッファ層は十分厚く、または共振反射器の導波路の屈折率と比べて十分に低い屈折率を有する。



**【特許請求の範囲】****【請求項 1】**

頂部ミラーおよび底部ミラーを有する光電子デバイスであって、頂部ミラーと底部ミラーが少なくとも部分的に伝導性であり、

前記頂部ミラーまたは底部ミラーのうち選択された一方に隣接して配置され、格子の一次回折波ベクトルが導波路の伝搬モードとほぼ一致するように構成された導波路および格子を有する共振反射器と、

前記共振反射器と、前記選択された頂部ミラーまたは底部ミラーとの間に配置され、導波路中の導波モードのエバネッセントテール中のエネルギーが、前記選択された頂部ミラーまたは底部ミラーに進入するのを実質上防止するように、十分に厚く、または導波路の屈折率と比べて十分に低い屈折率を有するクラッディング層またはバッファ層と、  
10  
を備える光電子デバイス。

**【請求項 2】**

前記クラッディング層またはバッファ層が非伝導性であることを特徴とする、請求項 1 に記載の光電子デバイス。

**【請求項 3】**

前記クラッディング層またはバッファ層、ならびに前記導波路はそれぞれ屈折率を有し、前記クラッディング層またはバッファ層の屈折率は、前記導波路の屈折率よりかなり小さい、請求項 1 に記載の光電子デバイス。

**【請求項 4】**

前記選択された頂部ミラーまたは底部ミラーは、前記クラッディング層またはバッファ層に隣接して配置された隣接層を含み、前記クラッディング層またはバッファ層の屈折率は、前記隣接層の屈折率よりも小さい、請求項 3 に記載の光電子デバイス。

**【請求項 5】**

前記クラッディング層またはバッファ層の厚さは前記隣接層よりも厚い、請求項 4 に記載の光電子デバイス。

**【請求項 6】**

前記クラッディング層またはバッファ層の厚さは、前記クラッディング層またはバッファ層と前記導波路との間の屈折率の差に依存する、請求項 5 に記載の光電子デバイス。

**【請求項 7】**

前記クラッディング層またはバッファ層は誘電体膜である、請求項 2 に記載の光電子デバイス。  
30

**【請求項 8】**

前記クラッディング層またはバッファ層は酸化アルミニウム膜である、請求項 7 に記載の光電子デバイス。

**【請求項 9】**

前記導波路領域は AlGaAs を含む、請求項 7 に記載の光電子デバイス。

**【請求項 10】**

前記導波路領域は高屈折率誘電体を含む、請求項 7 に記載の光電子デバイス。

**【請求項 11】**

前記格子は誘電体膜である、請求項 7 に記載の光電子デバイス。  
40

**【請求項 12】**

前記格子は酸化シリコン膜である、請求項 7 に記載の光電子デバイス。

**【請求項 13】**

前記クラッディング層またはバッファ層は、共振反射器の一部として機能する、請求項 7 に記載の光電子デバイス。

**【請求項 14】**

導波路と、

1つまたは複数の離隔した領域によって分離される 2 つ以上の離隔した格子領域を有し、格子膜の離隔した領域が、前記格子領域の格子膜厚よりも薄いがゼロよりも厚い格子膜厚  
50

を有する格子膜と、  
を備える光電子デバイス用の共振反射器。

【請求項 15】

前記共振反射器の選択された光学的特性は、前記離隔した領域と格子領域の格子膜厚によって制御される、請求項 14 に記載の共振反射器。

【請求項 16】

前記共振反射器のスペクトル幅は、前記離隔した領域と格子領域の格子膜厚によって決定される、請求項 15 に記載の共振反射器。

【請求項 17】

各格子領域が横幅を有し、前記格子領域が集合的に格子周期を有し、該格子周期から格子幅を引いた差により、隣接する格子領域間の格子間隔が定義され、該格子間隔を格子周期で割った商により、格子充填比が定義され、該格子充填比が約 50 % である、請求項 15 に記載の共振反射器。 10

【請求項 18】

少なくとも部分的に伝導性である底部ミラーを基板上に設けるステップと、  
前記底部ミラー上に活性領域を設けるステップと、  
少なくとも部分的に伝導性である前記活性領域上に頂部ミラーを設けるステップと、  
非伝導性であるクラッディング層またはバッファ層を前記頂部ミラー上に設けるステップと、  
前記クラッディング層またはバッファ層上に導波路を設けるステップと、  
前記導波路の上に格子層を設けるステップであって、格子の一次回折波ベクトルが導波路の伝搬モードとほぼ一致するように導波路および格子が構成されるステップと、  
前記導波路中の導波モードのエバネッセントテール中のエネルギーが前記頂部ミラーに進入するのを実質上防止するように、十分に厚く、または前記導波路の屈折率と比べて十分に低い屈折率を有するクラッディング層またはバッファ層と、  
前記発光デバイスの上に第 1 エッチング格子構造を有する格子層と、  
を有する発光デバイスおよび受光デバイスを有するモノリシックトランシーバ。

【請求項 19】

前記受光デバイスの上に第 2 エッチング格子構造をさらに備える、請求項 18 に記載のモノリシックトランシーバ。 30

【請求項 20】

前記格子層は、前記受光デバイスの上にエッチング格子構造を有さない、請求項 18 に記載のモノリシックトランシーバ。

【請求項 21】

前記格子層は、前記受光デバイスの上から除去される、請求項 18 に記載のモノリシックトランシーバ。

【請求項 22】

表側と裏側を有し、該表側に光電子デバイスの少なくとも一部が形成された第 1 基板と、  
表側と裏側を有し、該表側に共振反射器が形成された第 2 基板とを備え、  
前記第 1 基板の表側が前記第 2 基板の表側にポンディングされる、  
装置。 40

【請求項 23】

前記共振反射器は導波路および格子を含む、請求項 22 に記載の装置。

【請求項 24】

前記格子は、前記導波路よりも第 2 基板の表側近くに配置される、請求項 23 に記載の装置。

【請求項 25】

前記導波路は、前記格子よりも第 2 基板の表側近くに配置される、請求項 23 に記載の装置。

【請求項 26】

10

20

30

40

50

前記第1基板の表側は、光エポキシを介して前記第2基板の表側にボンディングされる、請求項22に記載の装置。

【請求項27】

前記光エポキシは非伝導性である、請求項26に記載の装置。

【請求項28】

前記導波路および格子は、前記格子の一次回折波ベクトルが前記導波路の伝搬モードとほぼ一致するように構成される、請求項27に記載の装置。

【請求項29】

前記導波路中の導波モードのエバネッセントテール中のエネルギーは前記第1基板に進入するのを実質上防止するよう、前記光エポキシが十分に厚く、または前記導波路の屈折率と比べて十分に低い屈折率を有する、請求項28に記載の装置。 10

【請求項30】

前記第2基板の裏側に配置されたコリメーティングマイクロレンズをさらに備える、請求項22に記載の装置。

【請求項31】

前記コリメーティングマイクロレンズが共振反射器および光電子デバイスと位置合せされる、請求項30に記載の装置。

【請求項32】

少なくとも部分的に伝導性である底部ミラーを基板上に設けるステップと、  
前記底部ミラーの上に活性領域を設けるステップと、 20

少なくとも部分的に伝導性である頂部ミラーを活性領域の上に設けるステップと、

非伝導性であるクラッディング層またはバッファ層を前記頂部ミラーの上に設けるステップと、

前記クラッディング層またはバッファ層の上に導波路および格子を設けるステップであって、前記導波路および格子が、該格子の一次回折波ベクトルが導波路の伝搬モードとほぼ一致するように構成されるステップと、を含み、

前記クラッディング層またはバッファ層は、前記導波路中の導波モードのエバネッセントテール中のエネルギーが前記頂部ミラーに進入するのを実質上防止するよう十分に厚く、または前記導波路の屈折率と比べて十分に低い屈折率を有する、

光電子デバイスを形成する方法。 30

【請求項33】

前記導波路の屈折率は、前記格子の平均屈折率よりも高い、請求項32に記載の方法。

【請求項34】

前記導波路が第1誘電体を含み、前記クラッディング層またはバッファ層が第2誘電体層を含み、前記第1誘電体が前記第2誘電体よりも高い屈折率を有する、請求項33に記載の方法。

【請求項35】

前記クラッディング層またはバッファ層は当初AlGaAsであり、次いでAlGaAsがAlOに酸化される、請求項32に記載の方法。

【請求項36】

前記クラッディング層またはバッファ層は横方向に酸化される、請求項35に記載の方法。 40

【請求項37】

前記導波路はGaAsから形成される、請求項32に記載の方法。

【請求項38】

前記格子は、SiO<sub>2</sub>膜をエッチングして格子にすることによって形成される、請求項32に記載の方法。

【請求項39】

前記頂部ミラーおよび底部ミラーは分布プラグ反射鏡である、請求項32に記載の方法。 50

**【請求項 4 0】**

前記分布プラグ反射鏡は、AlGaAsとAlAsの交互層を含む、請求項39に記載の方法。

**【請求項 4 1】**

前記頂部ミラーの最上層はAlGaAsである、請求項40に記載の方法。

**【請求項 4 2】**

導波路を設けるステップと、

前記導波路に隣接して格子膜を設けるステップと、

前記格子膜をエッチングして、1つまたは複数の離隔した領域によって分離される2つ以上の離隔した格子領域を形成するステップであって、エッチングされる領域が、共振反射器についての所望の光学的特性を生成する深さまで延びるが、前記格子膜をすべて貫いて延びることはないステップと、

を含む光電子デバイス用の共振反射器を形成する方法。

**【請求項 4 3】**

前記エッチングされる領域の深さは、前記共振反射器についての所望の帯域幅を生成するように選択される、請求項42に記載の方法。

**【請求項 4 4】**

前記2つ以上の離隔した格子領域は、前記共振反射器についての所望の共振波長を生成するように選択された格子周期を有する、請求項42に記載の方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は光電子デバイスの分野に関し、より詳細には光電子デバイスと共に使用される共振反射器に関する。

**【背景技術】****【0002】**

様々な形態の光電子デバイスが開発され、例えば半導体フォトダイオード、半導体光検出器などを含む、広範囲にわたる使用法が発見されてきた。現代技術において、様々な装置、例えば通信システム、コンパクトディスクプレーヤなどのための光源の選択肢として、広範囲にわたる半導体レーザの使用法が発見されてきた。これらの応用例の多くの場合、半導体レーザは、ファイバ光リンク、さらには自由空間を介して、半導体検出器（例えばフォトダイオード）に結合される。この構成により高速な通信経路が得られ、この高速な通信経路は、多くの応用例にとって非常に有益である。

**【0003】**

典型的なエッジ発光型半導体レーザは、狭バンドギャップの高屈折率層が、対向する主要面上で、しばしばクラッディング層と呼ばれるプロードバンドギャップの低屈折率層によって囲まれる2重ヘテロ構造である。低バンドギャップ層は「活性層」と呼ばれ、クラッディング層は、電荷キャリアと光エネルギーを共に活性層／領域に閉じ込める働きをする。活性層の両端は、レーザキャビティを形成するミラーファセットを有する。電流がこの構造を通過するとき、電子と正孔が活性層で結合し、光を生成する。

**【0004】**

他のタイプの半導体レーザは面発光レーザである。垂直キャビティ面発光レーザ（VCS EL）を含むいくつかのタイプの面発光レーザが開発されている。（このレーザの説明については、例えば「光スイッチングおよびチップ間接続のための面発光マイクロレーザ（Surface-emitting microlasers for photonic switching and interchip connections）」、Optical Engineering、29、pp. 210-214、March 1990を参照。他の例として、参照により本明細書に組み込まれるYong H. Lee等による1992年5月19日発行の「頂部発光面発光レーザ構造（Top-emitting Surface Emitting Laser Structures）」

10

20

30

40

50

という名称の米国特許第5115442号、および参照により本明細書に組み込まれる1995年12月12日にMary K. Hibbs-Brennerに発行された「集積レーザパワー監視( Integrated Laser Power Monitor )」という名称の米国特許第5475701号に留意されたい。さらに、「0.85 μmにおいて頂部面発光GaAs4量子井戸レーザ発光( Top-surface-emitting GaAs four-quantum-well lasers emitting at 0.85 μm )」、Electronics Letters, 26, pp. 710-711, May 24, 1990も参照されたい。)

垂直キャビティ面発光レーザは、従来のエッジ発光レーザに勝る、多数の性能上の利点および潜在的製造性上の利点を提供する。これらには、1次元/2次元アレイに適用できること、ウェハレベルの適性、および通常は円対称な低発散ビームである望ましいビーム特性を含む、その幾何形状に関連する多くの利点が含まれる。

#### 【0005】

VCSSELは通常、バルク層あるいは1つまたは複数の量子井戸層を有する活性領域を有する。活性領域の両側にはミラースタックがあり、ミラースタックはしばしば、(媒体中の)所望の動作波長でそれぞれ1/4波長の厚さである、交互配置された半導体層によって形成される。ミラースタックは通常、活性領域のどちらかの側で伝導率タイプが逆であり、レーザは通常、ミラースタックおよび活性領域を通過する電流を変化させることによってオンおよびオフされる。

#### 【0006】

高歩留まりの高性能VCSSELが発表され、製品化において利用されている。頂面放射型のAlGaAsベースのVCSSELは、半導体集積回路と同様に製造可能であり、低コストで大量に製造しやすく、既存のエレクトロニクス技術プラットフォームと統合しやすい。さらに、VCSSELの一様性および再現可能性が、非常に高いデバイス歩留まりを与える、標準的な未変更の市販の金属有機気相エピタキシ(MOVPE)箱および分子線エピタキシ(MBE)を使用して実証されている。VCSSELは、高速な(例えばG bits/s)媒体距離(例えば最大約1000メートル)の単一/多重チャネルデータリンク応用例や、多数の光および/または画像形成応用例で、性能上およびコスト上の利点を提供すると予想される。これは、潜在的に低コスト高性能の送信機に柔軟かつ望ましい特性を与える、VCSSELの固有の幾何形状の結果として得られる。

#### 【0007】

関連する光検出器が、共振キャビティ光検出器(RCPD)として知られている。共振キャビティ光検出器は通常、VCSSELと同様に構築されるが、逆バイアスモードで動作する。共振キャビティ光検出器は、ミラーのうちの1つを通じて光キャビティに進入する光を、活性領域を通じて効果的に何回も反射することができるので、標準的なフォトダイオードよりも効率的であることがある。したがって、光が活性領域によって吸収されるまで、または光がミラースタックのうちの1つを通じて逃げるまで、ミラースタック間で光を反射させることができる。ミラースタックは通常、共振付近で非常に反射率が高いので、キャビティに进入する光の大部分は活性領域によって吸収される。

#### 【0008】

共振キャビティを有する多くの光電子デバイスでは、頂部および/または底部のミラースタックは分散プラグ反射器(DBR)ミラーである。DBRミラーは通常、AlGaAsおよびAlAsなどの半導体材料のいくつかの交互層を含む。しばしば、所望の反射率を達成するため、頂部および底部のミラースタックは著しい数のDBRミラー周期を含む。必要なDBRミラー周期の数を削減する一方法は、DBRミラー周期の一部を共振反射器で置き換えることである。そのような構成が、参照により本明細書に組み込まれる「改良光電子デバイス性能および増強した適用性用の共振反射器(Resonant Reflector For Improved Optoelectronic Device Performance And Enhanced Applicability)」という名称の米国特許出願第 号で開示されている。典型的な共振反射器は

10

20

30

40

50

、とりわけ導波路および格子を含むことができる。

**【発明の開示】**

**【発明が解決しようとする課題】**

**【0009】**

D B Rミラースタックと共に共振反射器を使用することの利点にもかかわらず、共振反射器が隣接する伝導層から適切に分離していない場合、共振反射器の反射率が制限される可能性があることがわかっている。導波路内の導波モード中の過大なエネルギーが、光電子デバイスの損失性の伝導性D B R膜に重なる。したがって、共振反射器と光電子デバイスの隣接する伝導層との間に分離を設ける光電子デバイスが望ましい。

**【課題を解決するための手段】**

**【0010】**

本発明は、共振反射器と光電子デバイスの隣接する伝導層との間に分離を設ける光電子デバイスを提供することにより、従来技術の欠点の多くを克服する。共振反射器と光電子デバイスの隣接する伝導層との間に誘電体バッファ層またはクラッディング層を設けることによって分離を実施することが好ましい。好ましくは、導波路中の導波モードのエバネッセントテール中のエネルギーが光電子デバイスの隣接する伝導層に進入するのを実質上防止するように、クラッディング層またはバッファ層は十分厚く、かつ／または共振反射器の導波路の屈折率と比べて十分に低い屈折率を有する。

**【0011】**

本発明の1つの例示的な実施形態では、光電子デバイスは頂部ミラーと底部ミラーを含み、それら間に活性領域が位置する。頂部ミラーおよび底部ミラーは、少なくとも部分的に伝導性となるようにドープされた半導体材料の交互層からできた分布プラグ反射鏡(D B R)である。活性領域およびD B Rミラーを通じて電流を供給し、デバイスを活性化することができる。

**【0012】**

共振反射器は、光電子デバイスの頂部ミラーまたは底部ミラーのうち選択された一方に隣接して配置される。共振反射器は、導波路および格子を有することが好ましい。導波路および格子は、格子の一次回折波ベクトルが導波路の伝搬モードとほぼ一致するように構成されることが好ましい。クラッディング層またはバッファ層は、共振反射器と選択された頂部ミラーまたは底部ミラーとの間に配置される。好ましくは、導波路中の導波モードのエバネッセントテール中のエネルギーが、選択された頂部ミラーまたは底部ミラーに進入するのを実質上防止するように、クラッディング層またはバッファ層は十分厚く、かつ／または導波路の屈折率と比べて十分に低い屈折率を有する。

**【0013】**

このような光電子デバイスを形成する例示的方法は、基板上に底部ミラーを設けることを含む。底部ミラーはD B Rミラースタックであることが好ましく、少なくとも部分的に伝導性となるようにドープされる。次いで活性領域が底部ミラー上に形成され、その後に頂部ミラーが続く。底部ミラーと同様に、頂部ミラーはD B Rミラースタックであることが好ましく、底部ミラーと逆の伝導率タイプとなるようにドープされる。望むなら、活性領域は、光および電流を活性領域に集束させる助けとなるように、どちらかの側にクラッディング層を含むことができる。次に、当技術分野で周知のように、深いH<sup>+</sup>イオン注入を与えて利得導波開口を設けることができる。深いH<sup>+</sup>注入を例として与えたが、例えば利得導波酸化物閉込めや任意の他の手段を含む、どんなタイプの電流／電場閉込めも使用することができることが企図される。最後に、頂部ミラーと基板の底面に接点を設け、光電子デバイスに対する電気的接点を設けることができる。

**【0014】**

次に、クラッディング層またはバッファ層を頂部ミラーの上に設ける。次いで共振反射器を、クラッディング層またはバッファ層に隣接して設ける。共振反射器は、格子の一次回折波ベクトルが導波路の伝搬モードとほぼ一致するように構成された導波路および格子を含むことが好ましい。共振反射器を、光電子デバイス、具体的には伝導性頂部ミラーから

10

20

30

40

50

分離する目的で、導波路中の導波モードのエバネッセントテール中のエネルギーが頂部ミラーに進入するのを実質上防止するように、クラッディング層またはバッファ層は十分厚いことが好ましい。あるいは、またはそれに加えて、導波路中の導波モードのエバネッセントテール中のエネルギーが頂部ミラーに進入するのを実質上防止するように、導波路の屈折率と比べて十分に低い屈折率を有する材料からクラッディング層またはバッファ層を形成することができる。クラッディング層またはバッファ層は非伝導性であることが好ましい。

#### 【 0 0 1 5 】

別の例示的方法では、共振反射器が第1基板上に形成され、光電子デバイスの少なくとも一部が第2基板上に形成される。次いで第1基板が第2基板にボンディングされ、デバイスが完成する。より具体的には、表側と裏側を有する第1基板が提供される。共振反射器は、第2基板の表側に形成される。次いで、表側と裏側を有する第2基板が提供される。光電子デバイスの少なくとも一部は、第2基板の表側に形成される。上記で論じたように、光電子デバイスは、例えば底部ミラー、活性領域、および頂部ミラーを含むことができる。その後、第1基板の表側が第2基板の表側にボンディングされ、光電子デバイスが完成する。

#### 【 0 0 1 6 】

エバネッセント波ベクトルによるエネルギーが第1基板上の光電子デバイスに進入するのを実質上防止するように、十分に厚く、かつ／または共振反射器の導波路の屈折率と比べて十分に低い屈折率を有する光エポキシを使用して、第1基板を第2基板にボンディングすることができる。上面発光デバイスの場合、コリメーティングマイクロレンズを第1基板の裏側に設けることができる。背面発光デバイスの場合、コリメーティングマイクロレンズを第2基板の裏側に設けることができる。どちらの場合も、コリメーティングマイクロレンズを光電子デバイスの出力と位置合せすることが好ましい。

#### 【 0 0 1 7 】

本発明により、いくつかの光電子デバイスを共通基板上に形成することも企図される。このような構成についての一応用例は、1つまたは複数の発光デバイスと、1つまたは複数の受光デバイスとを含むモノリシックトランシーバである。発光デバイスおよび受光デバイスは共に、共通基板上に形成することが好ましい。一例では、底部ミラーがまず共通基板上に形成される。底部ミラーは、光電子デバイスのうちの複数に対して底部ミラーとして働くことができ、好ましくは、少なくとも部分的に伝導性となるようにドープされたD B Rミラースタックである。次いで活性領域が底部ミラー上に形成され、その後に頂部ミラーが続く。底部ミラーと同様に、好ましくは、頂部ミラーはD B Rミラースタックであり、底部ミラーと逆の伝導率タイプとなるようにドープされる。頂部ミラーと基板の底面に接点を設け、各光電子デバイスに対する電気的接点を設けることができる。

#### 【 0 0 1 8 】

次に、クラッディング層またはバッファ層を頂部ミラーの上に設けることができる。次いで共振反射器をクラッディング層またはバッファ層上に設けることができる。共振反射器は、導波路および格子膜を含むことができる。上面発光電子デバイスなどの一部の光電子デバイスの場合、格子膜をエッチングして格子を形成することができる。これにより、その領域中の共振反射器の反射率を大幅に向上させることができる。上面受光デバイスなどの他の光電子デバイスの場合、異なる格子構造（例えば、より広いスペクトル帯域幅）を含むように格子膜をエッチングし、またはエッチングされていない状態のままにして、共振反射器の反射率を低くすることができ、それによって光が光キャビティにより容易に進入することができる。金属・半導体・金属（M S M）受光デバイスなどのさらに別の光電子デバイスの場合、格子膜を完全に除去することができ、クラッディング層またはバッファ層上に金属グリッドを設けることができる。

#### 【 0 0 1 9 】

本発明の別の例示的実施形態では、改良型の共振反射器、およびそれを作成する方法が提供される。この実施形態では、導波路および格子膜が共に設けられる。格子膜はエッチン

10

20

30

40

50

グされ、1つまたは複数の離隔したエッティング領域によって分離される2つ以上の離隔した格子領域が形成される。共振反射器の所望の光学特性を達成するのに格子の充填比を変化させるのではなく、この実施形態では、離隔したエッティング済み領域のエッティング領域のエッティング深さを制御することが企図される。これにより、共振反射器の製造性および歩留まりを向上させることができることがわかった。

#### 【0020】

本発明のその他の目的や、本発明の付随的な利点の多くは、添付の図面と共に考慮するとき以下の詳細な説明によってより良く理解できるので、容易に理解するであろう。添付の図面では、同様の参照符号は各図全体にわたって同様の部分を指す。

#### 【発明を実施するための最良の形態】

10

#### 【0021】

図1は、従来技術による平面電流案内式GaN/AIGaN上面発光型垂直キャビティレーザ10の概略図である。nドープトガリウム砒素(GaN)基板14上にn接触12が形成される。基板14は、第1タイプ(すなわちn型)の不純物でドープされる。n型ミラースタック16が基板14上に形成される。スタック16上にスペーサ18が形成される。スペーサ18は、活性領域22の周りに底部閉込め層20と頂部閉込め層24を有する。p型ミラースタック26が閉込め層24上に形成される。p金属層28がスタック26上に形成される。発光領域は、パシベーション層30を有することができる。

#### 【0022】

分離領域29は、活性領域を流れる電流27の領域を制限する。領域29は、深いH<sup>+</sup>イオン注入によって形成することができる。深いH<sup>+</sup>注入を例として与えたが、例えば利得導波酸化物閉込めや任意の他の手段を含む、どんなタイプの電流/電場閉込めも使用することができる。直径「g」を設定し、所望の活性領域、すなわちVCSEL 10の利得開口を設けることができる。さらに、p型ミラースタック26の所望の抵抗によって、特に非伝導領域29を通じて直径「g」を設定することができる。したがって非伝導領域29は、利得導波機能を実施する。直径「g」は通常、注入ステップ中の横方向の散在などの製造上の制限によって制限される。

#### 【0023】

スペーサ18は、ミラースタック16と26の間に配置されたバルク領域または量子井戸活性領域を含むことができる。量子井戸活性領域22は、アルミニウムガリウム砒素(AIGaN)障壁層とGaN量子井戸層の交互層を有することができる。特にGaNが透明である場合に発光波長(例えば=980nm)が望ましい場合、活性領域でInGaN量子井戸を使用することもできる。スタック16および26は分布プラグ反射器(DBR)スタックであり、ドープトAIGaNおよび砒化アルミニウム(A1As)の周期層を含むことができる。スタック16のAIGaNは基板14と同じタイプ不純物(例えばn型)でドープされ、スタック26のAIGaNは、他の種類の不純物(例えばp型)でドープされる。

#### 【0024】

金属接触層12および28は、レーザダイオード10の適切な電気的バイアスを可能にするオーム接觸である。接点12よりも高い正電圧が接点28に与えられて、レーザダイオード10に順方向バイアスがかけられるとき、活性領域22は光31を放出し、光31はスタック26を通過する。

#### 【0025】

典型的な近赤外VCSELは、高反射率(>99%)を必要とする。したがって、全半導体DBRは通常、厚さ2~4μmを有する20~40のミラー周期を必要とする。したがって、活性スペーサ領域を取り囲む頂部DBRミラーと底部DBRミラーを共に含む完全なVCSELに必要なエピ構造は通常、7~8μm超過した厚さを有する200を超える層を含む。

#### 【0026】

「改良光電子デバイス性能および増強した適用性のための共振反射器(Resonant

50

Reflector For Improved Optoelectronic Device Performance And Enhanced Applicability)」という名称の米国特許出願第号で論じられているように、ハイブリッドミラー構造を使用して全体のミラーの厚さを縮小することができる。図2は、共振反射器52および分布プラグ反射器56を含むハイブリッド頂部ミラーを有する平面電流案内式GaAs/A1GaAs上面発光型垂直キャビティレーザの概略側断面図である。このデバイスは、誘電体導波路格子中の導波モード共振の異常フィルタリング特性を、従来のDBRミラーの反射特性と組み合わせる。

## 【0027】

このハイブリッドミラー構造は、例えば共振反射器52およびDBRミラー56を含む。明示的に図示していないが、望むなら、底部ミラーも共振反射器構造を含むことができることが企図される。共振時に誘電体共振反射器52は非常に反射率が高く、同じ波長では、対応するDBRタイプのミラーよりも反射率が高い可能性があることが知られている。したがって、ハイブリッド手法を使用することにより、所与の反射率のために必要なDBRミラー周期の数を削減できることが企図される。10

## 【0028】

DBRミラーを通じる利得導波領域62のイオン注入中の横方向の散在効果が、しばしば活性領域の横方向寸法64を10μmに制限することが知られている。これは最小の達成可能なしきい電流や単一モード動作に直接影響を及ぼし、VCSELの速度に間接的に影響を及ぼす。共振反射器を頂部ミラーに組み込むことにより、5倍から10倍薄い構造で、同等またはより優れた反射率特性を達成することができる。これにより、よりイオン注入をより制御できるようになり、それによって活性領域の大きさを小さくすることができる。活性領域を小さくすることにより、デバイスの動作電流および動作電力を低減することができ、平面性が改善され、したがってVCSELのエレクトロニクスおよびスマートピクセルとの一体化可能性が改善され、モーダル制御が向上した制御可能な単一モードおよび単一偏光発光を提供することができる。20

## 【0029】

図2のハイブリッド手法は、(平坦化および/または再成長を用いた、または用いない)エッチングしたピラー、横方向酸化、選択的成長などを含む、代替の既存の利得導波技法と互換であることを理解されたい。VCSELミラー全体の厚さを縮小することにより、共振反射器は、代替の電流誘導手法の処理可能性および性能を改善することができる。イオン注入を例として与えたが、例えば利得導波酸化物閉込め、または任意の他の手段を含む、どんなタイプの電流/電場閉込めも使用できることが企図される。30

## 【0030】

図2の共振反射器52は、近赤外VCSELで使用するのに適した3層導波路格子構造を含む。3層スタックは、VCSEL構造基板に対する発光波長付近での反射防止(AR)膜と、導波モード共振反射器導波路格子のどちらとしても独立に機能するように設計することができる。共振反射器52の3つの層は反射防止領域を形成することができ、その反射防止領域は、共振波長を含む、少なくとも所定の範囲の波長に対してはほとんど反射率を与えない。52に示す格子多層導波路構造により、少なくとも共振波長で構造の反射率がかなり高くなる。40

## 【0031】

あるいは、VCSEL構造基板に対する高反射膜と、導波モード共振反射器導波路格子のどちらとしても独立に機能するように3層スタック52を設計することもできる。この実施形態では、3層構造52は高反射ミラー領域を形成し、高反射ミラー領域は、共振波長(例えば980nm付近)を含む、少なくとも所定の波長の範囲に対して反射率を与える。層66および68を含む頂部ミラーの全体の反射率は、レイジングに必要な反射率よりも小さくすることができる。このことは、例えば頂部DBRミラー56中のミラー周期の数を減らすことによって実施することができる。格子層58により、少なくとも共振波長付近で、導波モード共振反射器構造52の反射率がかなり高くなる。いずれの場合でも、50

図1に示す従来のV C S E L構成と比べて、共振反射器52の下のD B Rミラー層の数を減らすことができる。

#### 【0032】

共振は、格子58の1次回折波ベクトルを導波路66の伝搬モードと一致させることにより、共振反射器52で達成される。後者は偏光に依存するので、反射率は本質的に偏光選択性である。共振波長は主に格子周期60によって決定され、帯域幅は、主に屈折率の変調と格子58の充填比によって決定される。

#### 【0033】

図3は、導波路格子構造のいずれか1つの層中の屈折率の虚数成分について2つの値( $k = 0$ および $10^{-5}$ )を仮定し、他の2つの層中では $k = 0$ を仮定した共振反射器の反射率曲線を示すグラフである。この例では、最上層、中間層、および最下層は、それぞれITO(indium Tin Oxide)、GaAs、およびAlGaAsから形成される。最上層、中間層、および最下層の屈折率は、それぞれ1.96、3.5、および3.24であり、好ましくは最上層、中間層、および最下層の厚さは、それぞれ $1/4$ 、 $3/4$ 、 $1/4$ である。この測定では、実効反射率3.2を有する基板上に層が配置される。この構造は、(格子に平行な偏光を有する)TE(transverse Electric)モード共振を示し、垂直共振を示さず、 $10^{-6}$ 付近で低い共振外反射率を示すようにシミュレートされる。

#### 【0034】

屈折率の虚数成分「 $k$ 」は、共振反射器の光吸収および電気伝導率に関係する。大まかには共振反射器に電流を注入するのに必要な最小伝導率に対応する $k = 10^{-5}$ の場合、約5パーセントの吸収が生じる。誘電体共振反射器を示す、すべて $k = 0$ の3つの同じ層により、理論的には100パーセントの反射率が得られる。

#### 【0035】

このグラフは、吸収、またはより一般的には任意の種類の損失に対する共振反射器52の極限の感度を示す。したがって、共振反射器によって与えられる反射率を最大にするためには、層58、66、および68のそれぞれについての吸収(例えば $k = 0$ )をゼロに近くすべきである。これは、共振反射器の伝導率もゼロ(例えば、非伝導性)にすべきであることを意味する。

#### 【0036】

共振反射器をD B Rミラースタックと一緒に使用することの利点にもかかわらず、D B Rミラースタックから適切に離さなかった場合、共振反射器の反射率が制限される可能性のあることがわかっている。図4は、非伝導性( $k = 0$ )の頂部ミラーに隣接して配置された、やはりすべて非伝導性( $k = 0$ )の共振反射器の反射率と波長の関係を示すグラフである。この反射率曲線は狭い帯域幅を有し、共振波長で約100%の反射率に達する。一方、図5に、わずかに伝導性( $k = 10^{-5}$ )の頂部ミラーに隣接して配置された、すべて非伝導性の共振反射器の反射率と波長の関係を示す。図からわかるように、わずかに伝導性の隣接する頂部ミラーを有すると、共振反射器の性能が著しく低下する。導波路内の導波モード中の過剰のエネルギーが、光電子デバイスの損失性の伝導性D B R膜に重なる。

#### 【0037】

この困難やその他の困難を克服するため、本発明は、隣接する伝導層から共振反射器を分離することを企図する。共振反射器と光電子デバイスの隣接する伝導層との間に非伝導性(例えば誘電体)のバッファ層またはクラッディング層を設けることにより分離を実施することが好ましい。好ましくは、導波路中の導波モードのエバネッセントテール中のエネルギーが光電子デバイスの隣接する伝導層に進入するのを実質上防止するように、クラッディング層またはバッファ層は十分厚く、かつ/または共振反射器の導波路の屈折率と比べて十分に低い屈折率を有する。好ましい実施形態では、導波路はバッファ層またはクラッディング層の屈折率よりも高い屈折率を有し、さらには格子の平均屈折率よりも高い屈折率を有する誘電体から形成される。導波路の厚さは、導波路とバッファ層またはクラッディング層との間の屈折率の差に依存することが好ましい。

10

20

30

40

50

## 【0038】

図6は、共振反射器84の導波路層82と頂部DBRミラー86の間に置かれたクラッディング層またはバッファ層80を有する平面電流案内式GaAs/A1GaAs上面発光型垂直キャビティレーザの概略側断面図である。前述のように、好ましくは、導波路中の導波モードのエバネッセントテール中のエネルギーが光電子デバイスの隣接する伝導層に進入するのを実質上防止するように、クラッディング層またはバッファ層80は十分厚く、かつ／または共振反射器の導波路の屈折率と比べて十分に低い屈折率を有する。

## 【0039】

例示的実施形態では、格子層90は、屈折率約1.484および厚さ0.340μmのSiO<sub>2</sub>である。導波路層82は、屈折率3.523および厚さ0.280μmのGaAsでよい。あるいは導波路は、xが1に近いAl<sub>x</sub>Ga<sub>1-x</sub>Asなどの三元化合物でよく、またはTiO<sub>2</sub>、ZrO<sub>2</sub>、HfO<sub>2</sub>、またはSi<sub>3</sub>N<sub>4</sub>などの高屈折率誘電体でよい。導波路の厚さは、導波路とバッファ層またはクラッディング層との間の屈折率の差に依存することが好ましい。例示的実施形態でのクラッディング層またはバッファ層80は、屈折率1.6および厚さ0.766μmのAlOである。最後に、頂部DBRミラー層92は、屈折率3.418および厚さ0.072μmのA1GaAsでよい。この実施形態では、クラッディング層またはバッファ層80は、図2に示す実施形態と比べて厚く、屈折率が小さい。それらは共に、導波路層82中の導波モードのエバネッセントテール中のエネルギーが、頂部DBRミラー層92に進入するのを防止する助けになる。しかし望むなら、クラッディング層またはバッファ層80の厚さを厚くし、または屈折率を小さくすることによって同様の結果を達成できることも企図される。

## 【0040】

前述のように、クラッディング層またはバッファ層80は、比較的低い屈折率を有するAlOでよい。一方法では、このことは、まず比較的アルミニウム濃度の高い（例えば>95%）AlGaAsを用いてクラッディング層またはバッファ層80を形成することによって達成することができる。AlGaAsは比較的高い屈折率を有する。次いで、導波路層82および格子層90を設ける。次いで、所望の光キャビティの周囲でクラッディング層またはバッファ層80、導波路層82、および格子90を除去することができる。次いで露出した頂部ミラー86に接点93を付着させ、頂部ミラーに対する電気的接点を設けることができる。次いで、デバイスを酸化環境にかけ、酸化環境はクラッディング層またはバッファ層80のAlGaAs材料を酸化し、比較的低い屈折率を有するAlOが得られる。AlGaAs材料は、クラッディング層またはバッファ層80の露出した縁部から横方向に酸化させることが好ましい。

## 【0041】

図7は、頂部DBRミラー86の最上層が非伝導性（k=0）であるときの、図6の共振反射器の反射率と波長の関係を示すグラフである。反射率曲線は、狭い帯域幅（0.00975nm）を有し、理論的には共振波長で100%の反射率に達する。図8は、頂部DBRミラー86の最上層がわずかに伝導性である（k=10<sup>-5</sup>）ときの、図6の共振反射器の反射率と波長の関係を示すグラフである。グラフからわかるように、反射率曲線は依然として狭い帯域幅（0.0097nm）を有し、理論的には共振波長で100%の反射率に達する。したがって図5とは異なり、伝導層に隣接して配置したときであっても、共振反射器の観測反射率での劣化が、ほとんどまたは全くない。

## 【0042】

図9は、図6に示すのと同様であるが、格子充填比を変更した、上面発光型垂直キャビティレーザの概略側断面図である。格子充填比は、格子間隔102を格子周期100で割ったものとして定義される。共振反射器の共振波長はしばしば格子周期100によって決定され、スペクトル幅はしばしば、屈折率の変調と格子の充填比によって決定される。

## 【0043】

格子がSiO<sub>2</sub>などの酸化物から形成されるとき、屈折率の変調は、格子材料の誘電率と、格子要素間のスペースを埋める材料の誘電率との差を格子全体の平均誘電率で割ったも

のと関係する。格子全体の平均誘電率は、格子の充填比を変化させることによって変更することができる。例えば、一定の格子周期を仮定すると、各格子要素の幅を縮小することによって格子充填比を増加させることができる。格子充填比を変更することによって共振反射器の所望のスペクトル幅を達成することの制限は、多くの製造工程の設計規則により格子要素の最小幅が制限されることである。したがって、あるスペクトル幅を達成するためには、設計規則を押し上げなければならない可能性があり、そのことにより、デバイスの製造歩留まりが低下する可能性がある。

#### 【0044】

図10は、図6に示すのと同様であるが、共振反射器のスペクトル幅を制御するために制御されたエッチング深さを有する格子膜を備える上面発光型垂直キャビティレーザの概略側断面図である。上記と同様に、格子膜120を設け、その後でそれをエッチングして、1つまたは複数の離隔したエッチング領域124a、124bによって分離された、2つ以上の離隔した格子領域122a～122cを形成する。しかし、所望の格子充填比、すなわち所望のスペクトル幅を達成するのに、格子膜120全体にわたってエッチングするのではなくエッチングの深さを制御する。エッチングの深さを制御することにより、格子の所望の平均誘電率を達成することができる。この手法の利点は、製造工程の設計規則に対して格子幅および格子間隔を最適化することができ、エッチング深さを制御して所望のスペクトル幅を達成できることである。例えば、約50%の充填比が好ましい。これにより、製造性と共振反射器の歩留まりを向上させることができる。

#### 【0045】

図11は、第1基板130上に用意された共振反射器132を、第2基板上に用意された垂直キャビティ面発光レーザの頂部ミラー134にボンディングすることによって形成される垂直キャビティ面発光レーザの概略側断面図である。この実施形態によれば、共振反射器は、第1基板130の表側131に形成される。これは、図示するように少なくとも導波路136および格子138を形成することを含む。次いで、垂直キャビティ面発光レーザまたは共振キャビティ光検出器などの光電子デバイスの少なくとも一部が、第2基板の表側に用意される。図11では、これには、底部DBRミラー、活性領域、頂部DBRミラー134、および1つまたは複数の接点140が含まれる。

#### 【0046】

その後で、第1基板130の表側が第2基板の表側にボンディングされ、光電子デバイスが完成する。光エポキシ144、好ましくは非伝導性光エポキシを使用して第1基板130を第2基板にボンディングすることができる。導波路136中のエバネッセント波ベクトルによるエネルギーが第1基板上の光電子デバイスに進入するのを実質上防止するよう、光エポキシは十分に厚く、または共振反射器132の導波路136の屈折率と比べて十分に低い屈折率を有することが好ましい。図示するように、反射防止膜148を第1基板130の裏側に付着させることができる。

#### 【0047】

導波路136と格子138の相対位置は変更できることを理解されたい。例えば、図11に示すように、格子を導波路よりも第1基板の表側近くに配置することができる。しかし別法として、望むなら導波路を格子よりも第1基板の表側近くに配置することもできる。

#### 【0048】

図12は、マイクロレンズ150を第1基板130の裏側に配置した、図11の垂直キャビティ面発光レーザの概略側断面図である。上面発光デバイスの場合、コリメーティングマイクロレンズなどのマイクロレンズを第1基板130の裏側に形成することができる。背面発光デバイスの場合、光電子デバイスの底部ミラー、活性領域、および頂部ミラーを持持する基板の裏側にコリメーティングマイクロレンズを形成することができる。どちらの場合も、コリメーティングマイクロレンズ150を光電子デバイスの出力と位置合せすることが好ましい。

#### 【0049】

図13に示すように、いくつかの光電子デバイスを共通基板上に形成することも企図され

10

20

30

40

50

る。このような構成についての1つの応用例は、1つまたは複数の発光デバイス190と、1つまたは複数の受光デバイス192および194とを含むモノリシックトランシーバである。この例示的実施形態では、発光デバイスおよび受光デバイスは共に、共通基板(図示せず)上に形成される。一例では、底部ミラーがまず共通基板上に形成される。底部ミラーは、光電子デバイス190、192、および194のうちの複数に対して底部ミラーとして働くことができ、好ましくは、少なくとも部分的に伝導性となるようにドープされたDBRミラースタックである。次いで活性領域200が底部ミラー上に形成され、その後に頂部ミラー202が続く。底部ミラーと同様に、好ましくは、頂部ミラー202はDBRミラースタックであり、底部ミラーと逆の伝導率タイプとなるようにドープされる。活性領域200は、光エネルギーおよび電流を活性領域に集束させる助けとなるように、活性領域200のどちらかの側にクラッディング層204を含むことができる。

10

#### 【0050】

206a～206cに示すような深いH<sup>+</sup>イオン注入により、選択した光電子デバイスに対して利得導波開口を設けることができ、さらに、隣接するデバイスを互いに電気的に絶縁することができる。深いH<sup>+</sup>注入を例として与えたが、例えば利得導波酸化物閉込め、または任意の他の手段を含む、どんなタイプの電流/電界閉込めも使用できることが企図される。頂部ミラー202と共に基板の底面に接点208a～208dを設け、各光電子デバイスに対する電気的接点を設けることができる。

20

#### 【0051】

次に、クラッディング層またはバッファ層210を頂部ミラー202の上に設けることができる。次いで共振反射器を、クラッディング層またはバッファ層210の頂部に設けることができる。共振反射器は、導波路212および格子膜214を含むことができる。上面発光デバイス190などの一部の光電子デバイスの場合、格子膜214をエッチングして、図示するように格子を形成することができる。格子は、その領域中の共振反射器の反射率を大幅に向上させることができる。上面受光デバイス192などの他の光電子デバイスの場合、格子膜は、異なる格子構造(例えば、より広いスペクトル帯域幅)を含むことができ、または図示するようにエッチングされない状態のままにすることができる。これにより、共振反射器の反射率を低くすることができ、それによって光が光キャビティにより容易に進入することができる。金属・半導体・金属(MSM)受光デバイス194などのさらに別の光電子デバイスの場合、格子膜を完全に除去することができ、望みに応じて、導波路層212、あるいはクラッディング層またはバッファ層210上に金属グリッド214a～214cを形成することができる。

30

#### 【0052】

光電子デバイス、具体的には伝導性頂部ミラー202から共振反射器を分離するために、クラッディング層またはバッファ層210を十分厚くして、導波路212中の導波モードのエバネッセントテール中のエネルギーが頂部ミラー202に進入するのを実質上防止することができる。あるいは、またはそれに加えて、導波路212中の導波モードのエバネッセントテール中のエネルギーが頂部ミラーに進入するのを実質上防止するように、導波路212の屈折率と比べて十分に低い屈折率を有する材料からクラッディング層またはバッファ層210を形成することができる。

40

#### 【0053】

記載の共振反射器光電子構造により、偏光、発光波長、およびモードの制御が可能となる。この構造および特性は、リソグラフィまたはホログラフィなどの技法を用いて設計および製造することができ、成長厚の変化だけから影響を受けるのではない可能性がある。上記の技法を応用して、例えば直径が数ミクロンを超える開口からの高出力単一モード/偏光発光を伴うVCSELを製造することができる。さらに、チップ、アレイ、またはウェハ上の波長および/または偏光の変動を、空間変化波長/偏光分割多重化、多波長分光などのために使用することができる。

#### 【0054】

本発明の好ましい実施形態を説明したので、本明細書から得られる教示を、頭記の特許請

50

求の範囲内にさらに別の実施形態に適用できることを当業者は容易に理解されよう。

【図面の簡単な説明】

【0055】

【図1】従来技術による平面電流案内式GaAs/A1GaAs上面発光型垂直キャビティレーザの概略図である。

【図2】例示的共振反射器を備える平面電流案内式GaAs/A1GaAs上面発光型垂直キャビティレーザの概略側断面図である。

【図3】非伝導性( $k = 0$ )の導波路層、およびわずかに伝導性( $k = 10^{-5}$ )の導波路層を有する図2の共振反射器の反射率と波長の関係を共に示すグラフである。

【図4】非伝導性( $k = 0$ )の頂部ミラーに隣接して配置された、やはりすべて非伝導性( $k = 0$ )の共振反射器の反射率と波長の関係を示すグラフである。 10

【図5】わずかに伝導性( $k = 10^{-5}$ )の頂部ミラーに隣接して配置された、すべて非伝導性の共振反射器の反射率と波長の関係を示す図である。

【図6】共振反射器の導波路層と頂部DBRミラーの間に置かれたクラッディング層またはバッファ層を有する平面電流案内式GaAs/A1GaAs上面発光型垂直キャビティレーザの概略側断面図である。

【図7】頂部DBRミラー86の最上層が非伝導性( $k = 0$ )であるときの、図6の共振反射器の反射率と波長の関係を示すグラフである。

【図8】頂部DBRミラー86の最上層がわずかに伝導性である( $k = 10^{-5}$ )ときの、図6の共振反射器の反射率と波長の関係を示すグラフである。 20

【図9】図6に示すのと同様であるが、格子充填比を変更した、上面発光型垂直キャビティレーザの概略側断面図である。

【図10】図6に示すのと同様であるが、制御されたエッチング深さを有する格子膜を有する上面発光型垂直キャビティレーザの概略側断面図である。

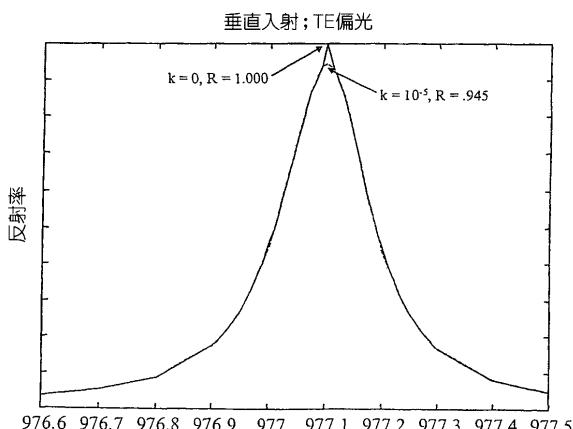
【図11】第1基板上に用意された共振反射器を、第2基板上に用意された垂直キャビティ面発光レーザの頂部ミラーにボンディングすることによって形成される垂直キャビティ面発光レーザの概略側断面図である。

【図12】共振反射器が形成された基板の裏側にマイクロレンズが配置された、図11の垂直キャビティ面発光レーザの概略側断面図である。

【図13】RCPD、VCSEL、およびMSMを有する例示的モノリック基板の概略側断面図である。 30

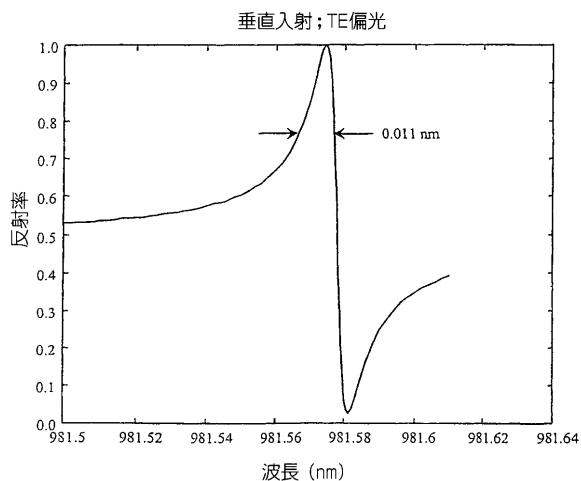
【図3】

980nmVCSELについての予測共振フィルタ反射率  
導波路層中の最小値



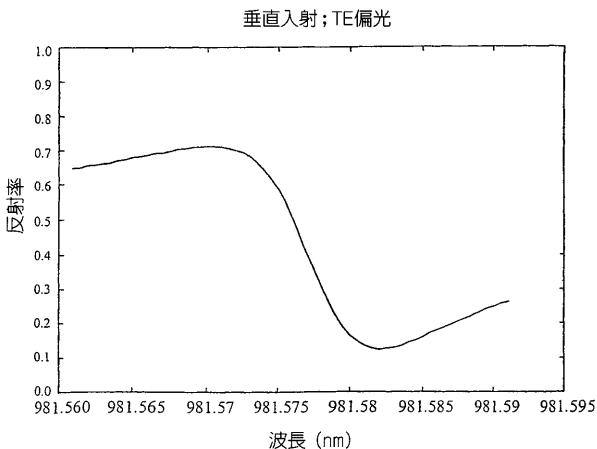
【図4】

980nmVCSELについての予測共振フィルタ反射率  
共振の細部



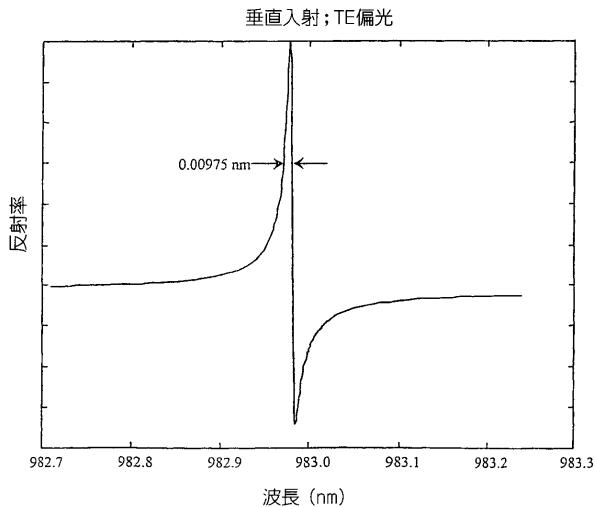
【図5】

980nmVCSELについての予測共振フィルタ反射率  
伝導性DBRミラーでの共振の細部



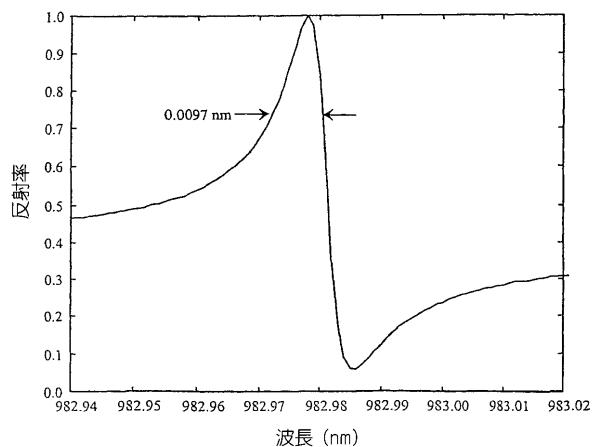
【図7】

980nmVCSELについての予測共振フィルタ反射率  
共振の細部



【図8】

980nmVCSELについての予測共振フィルタ反射率  
伝導性DBRミラーCの共振の細部



## 【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau(43) International Publication Date  
1 August 2002 (01.08.2002)

PCT

(10) International Publication Number  
WO 02/060024 A2

(51) International Patent Classification\*: H01S 5/183 2210 Ranchview Lane North Apt. 131, Plymouth, MN 55447 (US)

(21) International Application Number: PCT/US01/49089

(74) Agents: CRISS, Roger, H. et al.; Honeywell International Inc., 101 Columbia Avenue, P.O. Box 2245, Morristown, NJ 07960 (US)

(22) International Filing Date: 18 December 2001 (18.12.2001)

(25) Filing Language: English

English

(81) Designated States (national): JP, KR.

(26) Publication Language: English

English

(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

(30) Priority Data: 09/751,422 29 December 2000 (29.12.2000) US

Published

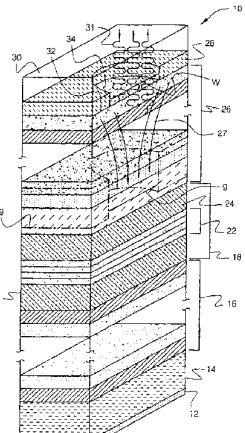
without international search report and to be republished upon receipt of that report

(71) Applicant: HONEYWELL INTERNATIONAL INC. [US/US]; 101 Columbia Avenue, P.O. Box 2245, Morristown, NJ 07960 (US).

(72) Inventors: COX, James, Allen; 1842 26th Avenue NW, New Brighton, MN 55112 (US); MORGAN, Robert, A.;

(54) Title: RESONANT REFLECTOR FOR USE WITH OPTOELECTRONIC DEVICES

(57) Abstract: An optoelectronic device that provides isolation between a resonant reflector and an adjacent conducting layer of the optoelectronic device. Isolation may be accomplished by providing a buffer or cladding layer between the resonant reflector and the adjacent conducting layer of the optoelectronic device. The cladding or buffer layer is preferably sufficiently thick, or has a sufficiently low refractive index relative to the refractive index of the waveguide of the resonant reflector, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the adjacent conductive layer of the optoelectronic device.



WO 02/060024 A2

WO 02/060024

PCT/US01/49089

**RESONANT REFLECTOR FOR USE WITH OPTOELECTRONIC DEVICES****Background of the Invention**

This invention relates to the field of optoelectronic devices, and more particularly to resonant reflectors for use with optoelectronic devices.

5 Various forms of optoelectronic devices have been developed and have found widespread use including, for example, semiconductor photodiodes, semiconductor photo detectors, etc. Semiconductor lasers have found widespread use in modern technology as the light source of choice for various devices, e.g., communication systems, compact disc players, and so on. For many of these applications, a  
10 semiconductor laser is coupled to a semiconductor detector (e.g., photodiode) through a fiber optic link or even free space. This configuration provides a high-speed communication path, which, for many applications, can be extremely beneficial.

A typical edge-emitting semiconductor laser is a double heterostructure with a narrow bandgap, high refractive index layer surrounded on opposed major surfaces by  
15 wide bandgap, low refractive index layers often called cladding layers. The low bandgap layer is termed the "active layer", and the cladding layers serve to confine both charge carriers and optical energy in the active layer or region. Opposite ends of the active layer have mirror facets which form the laser cavity. When current is passed through the structure, electrons and holes combine in the active layer to generate light.

20 Another type of semiconductor laser is a surface emitting laser. Several types of surface emitting lasers have been developed including Vertical Cavity Surface Emitting Lasers (VCSEL). (See, for example, "Surface-emitting microlasers for photonic switching and interchip connections", *Optical Engineering*, 29, pp. 210-214, March 1990, for a description of this laser). For other examples, note U.S. Patent No.  
25 5,115,442, by Yong H. Lee et al., issued May 19, 1992, and entitled "Top-emitting Surface Emitting Laser Structures", which is hereby incorporated by reference, and U.S. Patent No. 5,475,701, issued on December 12, 1995 to Mary K. Hibbs-Brenner, and entitled "Integrated Laser Power Monitor", which is hereby incorporated by reference.  
Also, see "Top-surface-emitting GaAs four-quantum-well lasers emitting at 0.85  $\mu\text{m}$ ",  
30 *Electronics Letters*, 26, pp. 710-711, May 24, 1990.)

Vertical Cavity Surface Emitting Lasers offer numerous performance and

WO 02/060024

PCT/US01/49089

potential producibility advantages over conventional edge emitting lasers. These include many benefits associated with their geometry, including their amenability to one- and two-dimensional arrays, wafer-level qualification, and desirable beam characteristics, typically circularly symmetric low-divergence beams.

- 5 VCSELs typically have an active region having bulk or one or more quantum well layers. On opposite sides of the active region are mirror stacks, often formed by interleaved semiconductor layers each a quarter wavelength thick at the desired operating wavelength (in the medium). The mirror stacks are typically of opposite conductivity type on either side of the active region, and the laser is typically turned on  
10 and off by varying the current through the mirror stacks and the active region.

- High-yield, high performance VCSELs have been demonstrated and exploited in commercialization. Top-surface-emitting AlGaAs-based VCSELs are producible in a manner analogous to semiconductor integrated circuits, and are amenable to low-cost high-volume manufacture and integration with existing electronics technology platforms.  
15 Moreover, VCSEL uniformity and reproducibility have been demonstrated using a standard, unmodified commercially available metal organic vapor phase epitaxy (MOVPE) chamber and molecular beam epitaxy (MBE) giving very high device yields. VCSELs are expected to provide a performance and cost advantage in fast (e.g., Gbits/s) medium distance (e.g., up to approximately 1000 meters) single or multi-channel data  
20 link applications, and numerous optical and/or imaging applications. This results from their inherent geometry, which provides potential low-cost high performance transmitters with flexible and desirable characteristics.

- A related photodetector is known as a resonant cavity photo detector (RCPD). Resonant cavity photodetectors are typically constructed similar to VCSELs, but operate  
25 in a reverse bias mode. A resonant cavity photodetector may be more efficient than a standard photodiode because the light that enters the optical cavity, through one of the mirrors, may be effectively reflected through the active region many times. The light may thus be reflected between the mirror stacks until the light is either absorbed by the active region or until it escapes through one of the mirror stacks. Because the mirror  
30 stacks are typically highly reflective near resonance, most of the light that enters the cavity is absorbed by the active region.

WO 02/060024

PCT/US01/49089

For many optoelectronic devices that have a resonant cavity, the top and/or bottom mirror stacks are Distributed Bragg Reflector (DBR) mirrors. DBR mirrors typically include a number of alternating layers of semiconductor material such as AlGaAs and AlAs. Often, both the top and bottom mirror stacks include a significant number of DBR mirror periods to achieve the desired reflectance. One way to reduce the number of DBR mirror periods that are required is to replace some of the DBR mirror periods with a resonant reflector. Such a configuration is disclosed in U.S. Patent Application Serial No. \_\_\_\_\_, entitled "Resonant Reflector For Improved Optoelectronic Device Performance And Enhanced Applicability", which is incorporated herein by reference. A typical resonant reflector may include, among other things, a waveguide and a grating.

Despite the advantages of using a resonant reflector in conjunction with a DBR mirror stack, it has been found that the reflectivity of the resonant reflector can be limited if it is not properly isolated from adjacent conductive layers. Too much energy in the guided-mode in the waveguide overlaps into the lossy, conductive DBR films of the optoelectronic device. What would be desirable, therefore, is an optoelectronic device that provides isolation between the resonant reflector and adjacent conducting layers of the optoelectronic device.

Summary of the Invention

The present invention overcomes many of the disadvantages of the prior art by providing an optoelectronic device that provides isolation between a resonant reflector and an adjacent conducting layer of the optoelectronic device. Isolation is preferably accomplished by providing a dielectric buffer or cladding layer between the resonant reflector and the adjacent conducting layer of the optoelectronic device. The cladding or buffer layer is preferably sufficiently thick, and/or has a sufficiently low refractive index relative to the refractive index of the waveguide of the resonant reflector, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the adjacent conductive layer of the optoelectronic device.

In one illustrative embodiment of the present invention, an optoelectronic device includes a top mirror and a bottom mirror, with an active region situated therebetween. The top mirror and bottom mirror are Distributed Bragg Reflector (DBR) mirrors made

WO 02/060024

PCT/US01/49089

from alternating layers of semiconductor materials that are doped to be at least partially conductive. Current can be provided through the active region and DBR mirrors to activate the device.

A resonant reflector is positioned adjacent a selected one of the top or bottom mirrors of the optoelectronic device. The resonant reflector preferably has a waveguide and a grating. The waveguide and grating are preferably configured such that a first-diffraction order wave vector of the grating substantially matches the propagating mode of the waveguide. A cladding or buffer layer is positioned between the resonant reflector and the selected top or bottom mirror. The cladding or buffer layer is preferably sufficiently thick, and/or has a sufficiently low refractive index relative to the refractive index of the waveguide, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the selected top or bottom mirror.

An illustrative method for forming such an optoelectronic device includes providing a bottom mirror on a substrate. The bottom mirror is preferably a DBR mirror stack, and is doped to be at least partially conductive. An active region is then formed on the bottom mirror, followed by a top mirror. Like the bottom mirror, the top mirror is preferably a DBR mirror stack, and is doped to be the opposite conductivity type of the bottom mirror. If desired, the active region may include cladding layers on either side to help focus the light and current in the active region. Next, a deep H<sup>+</sup> ion implant may be provided to provide a gain guide aperture, as is known in the art. While a deep H<sup>+</sup> implant is provided as an illustration, it is contemplated that any type of current and field confinement may be used, including for example, gain-guided, oxide-confinement, or any other means. Finally, contacts may be provided on the top mirror and on the bottom surface of the substrate to provide electrical contact to the optoelectronic device.

Next, a cladding or buffer layer is provided above the top mirror. A resonant reflector is then provided adjacent the cladding or buffer layer. The resonant reflector preferably includes a waveguide and a grating which are configured such that a first-diffraction order wave vector of the grating substantially matches a propagating mode of the waveguide. To isolate the resonant reflector from the optoelectronic device, and in particular the conductive top mirror, the cladding or buffer layer is preferably

WO 02/060024

PCT/US01/49089

sufficiently thick to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the top mirror. Alternatively, or in addition, the cladding or buffer layer may be formed from a material that has a sufficiently low refractive index relative to the refractive index of the waveguide to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the top mirror. The cladding or buffer layer is preferably non-conductive.

In another illustrative method, a resonant reflector is formed on a first substrate, and at least part of an optoelectronic device is formed on a second substrate. The first substrate is then bonded to the second substrate to complete the device. More specifically, a first substrate having a front side and a backside is provided. A resonant reflector is formed on the front side of the second substrate. Then, a second substrate having a front side and a backside is provided. At least part of an optoelectronic device is formed on the front side of the second substrate. The optoelectronic device may include, for example, a bottom mirror, an active region and a top mirror, as discussed above. Thereafter, the front side of the first substrate is bonded to the front side of the second substrate to complete the optoelectronic device.

The first substrate may be bonded to the second substrate using an optical epoxy that is sufficiently thick, and/or has a sufficiently low refractive index relative to the refractive index of the waveguide of the resonant reflector, so that energy from the evanescent wave vector is substantially prevented from entering the optoelectronic device on the first substrate. For top emitting devices, a collimating microlens may be provided on the backside of the first substrate. For back emitting devices, a collimating microlens may be provided on the backside of the second substrate. In either case, the collimating microlens is preferably in registration with the output of the optoelectronic device.

The present invention also contemplates forming a number of optoelectronic devices on a common substrate. One application for such a configuration is a monolithic transceiver that includes one or more light emitting devices and one or more light receiving devices. Both the light emitting and light receiving devices are preferably formed on a common substrate. In one example, a bottom mirror is first formed on the common substrate. The bottom mirror may serve as the bottom mirror for more than one

WO 02/060024

PCT/US01/49089

of the optoelectronic devices, and is preferably a DBR mirror stack that is doped to be at least partially conductive. An active region is then formed on the bottom mirror, followed by a top mirror. Like the bottom mirror, the top mirror is preferably a DBR mirror stack, and is doped to be the opposite conductivity type of the bottom mirror.

- 5 Contacts may be provided on the top mirror and on the bottom surface of the substrate to provide electrical contact to each of the optoelectronic devices.

Next, a cladding or buffer layer may be provided above the top mirror. A resonant reflector may then be provided on the cladding or buffer layer. The resonant reflector may include a waveguide and a grating film. For some optoelectronic devices, 10 such as top emitting devices, the grating film may be etched to form a grating. This may substantially increase the reflectivity of the resonant reflector in those regions. For other optoelectronic devices, such as top receiving devices, the grating film may be etched to include a different grating structure (e.g., wider spectral bandwidth) or remain non-etched which reduces the reflectivity of the resonant reflector thereby allowing light to 15 more easily enter the optical cavity. For yet other optoelectronic devices, such as Metal-Semiconductor-Metal (MSM) receiving devices, the grating film may be removed altogether, and a metal grid may be provided on the cladding or buffer layer.

In another illustrative embodiment of the present invention, an improved resonant reflector and method of making the same is provided. In this embodiment, a 20 waveguide and a grating film are both provided. The grating film is etched to form two or more spaced grating regions separated by one or more spaced etched regions. Rather than varying the fill factor of the grating to achieve the desired optical properties of the resonant reflector, this embodiment contemplates controlling the etch depth of the spaced etched regions. It has been found that this may increase the producibility and 25 yield of the resonant reflector.

**Brief Description of the Drawings**

Other objects of the present invention and many of the attendant advantages of the present invention will be readily appreciated as the same becomes better understood by reference to the following detailed description when considered in connection with 30 the accompanying drawings, in which like reference numerals designate like parts throughout the figures thereof and wherein:

WO 02/060024

PCT/US01/49089

Figure 1 is a schematic diagram of a planar, current-guided, GaAs/AlGaAs top surface emitting vertical cavity laser in accordance with the prior art;

Figure 2 is a schematic cross-sectional side view of a planar, current-guided, GaAs/AlGaAs top surface emitting vertical cavity laser with an illustrative resonant reflector;

Figure 3 is a graph showing the reflectivity versus wavelength of the resonant reflector of Figure 2, both with a non-conductive ( $k=0$ ) waveguide layer and a slightly conductive ( $k=10^{-5}$ ) waveguide layer;

Figure 4 is a graph showing the reflectance versus wavelength of an all non-conductive ( $k=0$ ) resonant reflector placed adjacent a top mirror that is also non-conductive ( $k=0$ );

Figure 5 shows the reflectance versus wavelength of an all non-conductive resonant reflector placed adjacent a top mirror that is slightly conductive ( $k=10^{-5}$ );

Figure 6 is a schematic cross-sectional side view of a planar, current-guided, GaAs/AlGaAs top surface emitting vertical cavity laser with a cladding or buffer layer interposed between the waveguide layer of the resonant reflector and the top DBR mirror;

Figure 7 is a graph showing the reflectance versus wavelength of the resonant reflector of Figure 6 when the top layers of the top DBR mirror 86 are non-conductive ( $k=0$ );

Figure 8 is a graph showing the reflectance versus wavelength of the resonant reflector of Figure 6 when the top layers of the top DBR mirror 86 are slightly conductive ( $k=10^{-5}$ );

Figure 9 is a schematic cross-sectional side view of a top surface emitting vertical cavity laser similar to that shown in Figure 6, but with a modified grating fill factor;

Figure 10 is a schematic cross-sectional side view of a top surface emitting vertical cavity laser similar to that shown in Figure 6, but with a grating film that has a controlled etch depth;

Figure 11 is a schematic cross-sectional side view of a vertical cavity surface emitting laser that is formed by bonding a resonant reflector that was prepared on a first

WO 02/060024

PCT/US01/49089

substrate to the top mirror of the vertical cavity surface emitting laser that was prepared on a second substrate;

Figure 12 is a schematic cross-sectional side view of the vertical cavity surface emitting laser of Figure 11 with a microlens positioned on the backside of the substrate  
5 that has the resonant reflector formed thereon; and

Figure 13 is a schematic cross-sectional side view of an illustrative monolithic substrate having a RCPD, a VCSEL and a MSM.

Detailed Description of the Preferred Embodiments

Figure 1 is a schematic illustration of a planar, current-guided, GaAs/AlGaAs  
10 top surface emitting vertical cavity laser 10 in accordance with the prior art. Formed on an n-doped gallium arsenide (GaAs) substrate 14 is a n-contact 12. Substrate 14 is doped with impurities of a first type (i.e., n type). An n-type mirror stack 16 is formed on substrate 14. Formed on stack 16 is a spacer 18. Spacer 18 has a bottom confinement layer 20 and a top confinement layer 24 surrounding active region 22. A  
15 p-type mirror stack 26 is formed on top confinement layer 24. A p-metal layer 28 is formed on stack 26. The emission region may have a passivation layer 30.

Isolation region 29 restricts the area of the current flow 27 through the active region. Region 29 may be formed by deep H<sup>+</sup> ion implantation. While a deep H<sup>+</sup> implant is provided as an illustration, it is contemplated that any type of current and field  
20 confinement may be used, including for example, gain-guided, oxide-confinement, or any other means. The diameter "g" may be set to provide the desired active area, and thus the gain aperture of the VCSEL 10. Further, the diameter "g" may be set by the desired resistance of the p-type mirror stack 26, particularly through the non-conductive region 29. Thus, non-conductive region 29 performs the gain guiding function. The  
25 diameter "g" is typically limited by fabrication limitations, such as lateral straggle during the implantation step.

Spacer 18 may contain a bulk or quantum-well active region disposed between mirror stacks 16 and 26. Quantum-well active region 22 may have alternating layers of aluminum gallium arsenide (AlGaAs) barrier layers and GaAs quantum-well layers.  
30 InGaAs quantum wells may also be used in the active region, particularly where an emission wavelength (e.g.,  $\lambda = 980$  nm) is desired where GaAs is transparent. Stacks

WO 02/060024

PCT/US01/49089

16 and 26 are distributed Bragg reflector (DBR) stacks, and may include periodic layers of doped AlGaAs and aluminum arsenide (AlAs). The AlGaAs of stack 16 is doped with the same type of impurity as substrate 14 (e.g., n type), and the AlGaAs of stack 26 is doped with the other kind of impurity (e.g., p type).

5 Metal contact layers 12 and 28 are ohmic contacts that allow appropriate electrical biasing of laser diode 10. When laser diode 10 is forward biased with a more positive voltage on contact 28 than on contact 12, active region 22 emits light 31 which passes through stack 26.

A typical near IR VCSEL requires high reflectivity (>99%). Thus, an all-  
10 semiconductor DBR typically requires 20 - 40 mirror periods with a thickness of 2 - 4  $\mu\text{m}$ . As such, the epi-structure required for a complete VCSEL, including both top and bottom DBR mirrors surrounding an active spacer region typically includes over 200 layers having a thickness in excess of 7 - 8  $\mu\text{m}$ .

As discussed in U.S. Patent Application Serial No. \_\_\_\_\_, entitled  
15 "Resonant Reflector For Improved Optoelectronic Device Performance And Enhanced Applicability", a hybrid mirror structure may be used to reduce the overall mirror thickness. Figure 2 is a schematic cross-sectional side view of a planar, current-guided, GaAs/AlGaAs top surface emitting vertical cavity laser with a hybrid top mirror including a resonant reflector 52 and a distributed Bragg reflector 56. This device  
20 combines the anomalous filtering properties of guided mode resonance in a dielectric waveguide grating with the reflective properties of a conventional DBR mirror.

The hybrid mirror structure includes, for example, a resonant reflector 52 and a DBR mirror 56. Although not explicitly shown, it is contemplated that the bottom mirror may also include a resonant reflector structure, if desired. It is known that a  
25 dielectric resonant reflector 52 is highly reflective on resonance, and may be more reflective than a corresponding DBR type mirror at the same wavelength. Thus, by using a hybrid approach, it is contemplated that the number of DBR mirror periods needed for a given reflectance may be reduced.

It is known that lateral straggle effects during ion implantation of the gain  
30 guiding region 62 through the DBR mirrors often limits the lateral dimension 64 of the active region to  $\geq 10 \mu\text{m}$ . This directly impacts the minimum achievable threshold

WO 02/060024

PCT/US01/49089

current, single mode operation, and indirectly impacts the speed of the VCSEL. By incorporating a resonant reflector into the top mirror, equivalent or superior reflectance properties in a structure five to ten times thinner may be achieved. This may translate into an ion implant that is more controllable, which may reduce the volume of the active region. A smaller active region may reduce the operating current and power of the device, improve planarity and thus the monolithic integrability of the VCSEL with electronics and smart pixels, and may provide a controllable single mode and single polarization emission with increased modal control.

It is recognized that the hybrid approach of Figure 2 is compatible with alternate existing gain-guiding techniques including etched pillars (with or without planarization and/or regrowth), lateral oxidation, selective growth, etc. By decreasing the overall thickness of the VCSEL mirrors, the resonant reflector may improve the processibility and performance of the alternate current guiding approaches. While ion implantation is provided as an illustration, it is contemplated that any type of current and field confinement may be used, including for example, gain-guided, oxide-confinement, or any other means.

The resonant reflector 52 of Figure 2 includes a three layer waveguide-grating structure suitable for use in a near IR VCSEL. The three-layer stack may be designed to function both as an anti-reflection (AR) coating near the emission wavelength for the VCSEL-structure substrate and independently as a guided-mode resonant reflector waveguide-grating. The three layers of resonant reflector 52 may form an anti-reflective region, which provides little reflectance for at least a predetermined range of wavelengths including a resonant wavelength. The grating multilayer waveguide structure shown at 52 causes the structure to become substantially more reflective, at least at the resonant wavelength.

Alternatively, the three-layer stack 52 may be designed to function both as a high-reflectivity coating for the VCSEL-structure substrate and independently as a guided-mode resonant reflector waveguide-grating. In this embodiment, the three-layer structure 52 forms a highly-reflective mirror region which provides reflectance for at least a predetermined range of wavelengths including a resonant wavelength (e.g., near 980 nm). The overall reflectance of the top mirror, including layers 66 and 68, may be

WO 02/060024

PCT/US01/49089

less than that required for lasing. This may be accomplished by, for example, reducing the number of mirror periods in the top DBR mirror 56. Grating layer 58 causes the guided mode resonant reflector structure 52 to become substantially more reflective at least near the resonant wavelength. In either case, the number of DBR mirror layers 5 beneath the resonant reflector 52 may be reduced relative to the conventional VCSEL construction shown in Figure 1.

Resonance is achieved in the resonance reflector 52 by matching the first-diffraction order wave vector of the grating 58 to the propagating mode of the waveguide 66. Since the latter depends on polarization, the reflectance is inherently polarization-selective. The resonant wavelength is determined primarily by the grating period 60, and the bandwidth is determined primarily by the modulation of the refractive index and fill factor of the grating 58.

Figure 3 is a graph showing reflectance curves for a resonant reflector assuming two values for the imaginary component of the refractive index ( $k = 0$  and  $10^{-5}$ ) in any 15 one layer of the waveguide-grating structure, and  $k = 0$  in the other two layers. In this example, the top layer, middle layer and bottom layer are formed from Indium Tin Oxide (ITO), GaAs, and AlGaAs, respectively. The refraction indices for the top, middle and bottom layers are 1.96, 3.5 and 3.24, respectively, and the thicknesses of the top, middle and bottom layers are preferably  $\lambda/4$ ,  $3\lambda/4$  and  $\lambda/4$ , respectively. For this measurement, 20 the layers are placed on a substrate with an effective reflective index of 3.2. This structure is simulated to exhibit one transverse Electric (TE) mode resonance (with a polarization parallel to the grating), no perpendicular resonance and a low out of resonant reflectance near  $10^{-6}$ .

The imaginary component "k" of the refractive index is related to optical 25 absorption and electrical conductivity of the resonant reflector. The case  $k=10^{-5}$ , which roughly corresponds to the minimum conductivity required to inject current through the resonant reflector, produces about 5 percent absorption. The same three layers, all with  $k=0$ , indicating a dielectric resonant reflector, produces theoretically 100 percent reflectance.

30 This graph illustrates the extreme sensitivity of the resonant reflector 52 to absorption, or more generally, to loss of any kind. Thus, to maximize the reflectance

WO 02/060024

PCT/US01/49089

provided by the resonant reflector, the absorption (e.g.  $k=0$ ) for each of the layers 58, 66 and 68 should be near zero. This means that the conductivity of the resonant reflector should also be zero (e.g., non-conductive).

Despite the advantages of using a resonant reflector in conjunction with a DBR mirror stack, it has been found that the reflectivity of the resonant reflector can be limited if not properly isolated from the DBR mirror stack. Figure 4 is a graph showing the reflectance versus wavelength of an all non-conductive ( $k=0$ ) resonant reflector placed adjacent a top mirror that is also non-conductive ( $k=0$ ). The reflectance curve has a narrow bandwidth, and reaches about 100% reflectivity at the resonant wavelength.

In contrast, Figure 5 shows the reflectance versus wavelength of an all non-conductive resonant reflector placed adjacent a top mirror that is slightly conductive ( $k=10^{-3}$ ). As can be seen, having an adjacent top mirror that is slightly conductive significantly degrades the performance of the resonant reflector. Too much energy in the guided-mode in the waveguide overlaps into the lossy, conductive DBR films of the optoelectronic device.

To overcome this and other difficulties, the present invention contemplates isolating the resonant reflector from adjacent conducting layers. Isolation is preferably accomplished by providing a non-conductive (e.g. dielectric) buffer or cladding layer between the resonant reflector and the adjacent conducting layer of the optoelectronic device. The non-conductive cladding or buffer layer is preferably sufficiently thick, and/or has a sufficiently low refractive index relative to the refractive index of the waveguide of the resonant reflector, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the adjacent conductive layer of the optoelectronic device. In a preferred embodiment, the waveguide is formed from a dielectric that has a higher refractive index than the refractive index of the buffer or cladding layer, and also higher than the average refractive index of the grating. The thickness of the waveguide preferably depends on the refractive index difference between the waveguide and the buffer or cladding layer.

Figure 6 is a schematic cross-sectional side view of a planar, current-guided, GaAs/AlGaAs top surface emitting vertical cavity laser with a cladding or buffer layer 80 interposed between the waveguide layer 82 of the resonant reflector 84 and the top

WO 02/060024

PCT/US01/49089

DBR mirror 86. As indicated above, the cladding or buffer layer 80 is preferably sufficiently thick, and/or has a sufficiently low refractive index relative to the refractive index of the waveguide of the resonant reflector, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering an adjacent 5 conductive layer of the optoelectronic device.

In the illustrative embodiment, the grating layer 90 is SiO<sub>2</sub> with an index of refraction of about 1.484 and a thickness of 0.340 μm. The waveguide layer 82 may be GaAs with an index of refraction of 3.523 and a thickness of 0.280 μm. Alternatively, the waveguide may be a ternary compound such as Al<sub>x</sub>Ga<sub>1-x</sub>As, with x close to one, or 10 a high refractive index dielectric such as TiO<sub>2</sub>, ZrO<sub>2</sub>, HfO<sub>2</sub>, or Si<sub>3</sub>N<sub>4</sub>. The thickness of the waveguide preferably depends on the refractive index difference between the waveguide and the buffer or cladding layer. The cladding or buffer layer 80 in the illustrative embodiment is AlO, with an index of refraction of 1.6 and a thickness of 0.766 μm. Finally, the top DBR mirror layer 92 may be AlGaAs with an index of 15 refraction of 3.418 and a thickness of 0.072 μm. In this embodiment, the cladding or buffer layer 80 has an increased thickness and a reduced index of refraction relative to the embodiment shown in Figure 2, both of which help prevent energy in the evanescent tail of the guided mode in the waveguide layer 82 from entering the top DBR mirror layer 92. It is contemplated however, that similar results may be achieved by either 20 increasing the thickness or reducing the index of refraction of the cladding or buffer layer 80, if desired.

As indicated above, the cladding or buffer layer 80 may be AlO, which has a relatively low refractive index. In one method, this can be accomplished by initially forming the cladding or buffer layer 80 with AlGaAs, with a relatively high 25 concentration of aluminum (e.g. > 95%). AlGaAs has a relatively high index of refraction. Then, the waveguide layer 82 and grating layer 90 are provided. The cladding or buffer layer 80, waveguide layer 82 and grating 90 may then be removed around the periphery of the desired optical cavity. Contacts 93 may then be deposited on the exposed top mirror 86 to provide electrical contact to the top mirror. Then, the 30 device may be subject to an oxidizing environment, which oxidizes the AlGaAs material of the cladding or buffer layer 80, resulting in AlO which has a relatively low refractive

WO 02/060024

PCT/US01/49089

index. The AlGaAs material is preferably oxidized laterally in from the exposed edges of the cladding or buffer layer 80.

Figure 7 is a graph showing the reflectance versus wavelength of the resonant reflector of Figure 6 when the top layers of the top DBR mirror 86 are non-conductive ( $k=0$ ). The reflectance curve has a narrow bandwidth (0.00975 nm), and theoretically reaches 100% reflectivity at the resonant wavelength. Figure 8 is a graph showing the reflectance versus wavelength of the resonant reflector of Figure 6 when the top layers of the top DBR mirror 86 are slightly conductive ( $k=10^5$ ). As can be seen, the reflectance curve still has a narrow bandwidth (0.0097 nm), and theoretically reaches 100% reflectivity at the resonant wavelength. Therefore, and unlike Figure 5, there is little or no degradation in the observed reflectance of the resonant reflector, even when placed adjacent a conductive layer.

Figure 9 is a schematic cross-sectional side view of a top surface emitting vertical cavity laser similar to that shown in Figure 6, but with a modified grating fill factor. The grating fill factor is defined as the grating spacing 102 divided by the grating period 100. The resonant wavelength of a resonant reflector is often determined by the grating period 100, and the spectral bandwidth is often determined by the modulation of the refractive index and fill factor of the grating.

When the grating is formed from an oxide such as  $\text{SiO}_2$ , the modulation of the refractive index is related to the difference between the dielectric constants of the grating material and the material that fills the spaces between the grating elements, divided by the average dielectric constant across the grating. The average dielectric constant across the grating can be changed by varying the fill factor of the grating. For example, and assuming a constant grating period, the grating fill factor can be increased by reducing the width of each grating element. A limitation of achieving a desired spectral bandwidth of a resonant reflector by altering the grating fill factor is that the design rules of many manufacturing processes limit the minimum width of the grating elements. Thus, to achieve some spectral bandwidths, the design rules may have to be pushed, which may reduce the manufacturing yield for the devices.

Figure 10 is a schematic cross-sectional side view of a top surface emitting vertical cavity laser similar to that shown in Figure 6, but with a grating film that has a

WO 02/060024

PCT/US01/49089

controlled etch depth to control the spectral bandwidth of the resonant reflector. Like above, a grating film 120 is provided and subsequently etched to form two or more spaced grating regions 122a-122c separated by one or more spaced etched regions 124a-124b. However, rather than etching all the way through the grating film 120 to achieve 5 a desired grating fill factor, and thus a desired spectral bandwidth, the depth of the etch is controlled. By controlling the depth of the etch, a desired average dielectric constant across the grating can be achieved. A benefit of this approach is that the grating width and grating spacing may be optimized to the design rules of the manufacturing process, and the etch depth can be controlled to achieve the desired spectral bandwidth. For 10 example, a fill factor of about 50% is preferred. This may increase the producibility and yield of the resonant reflector.

Figure 11 is a schematic cross-sectional side view of a vertical cavity surface emitting laser that is formed by bonding a resonant reflector 132 that is prepared on a first substrate 130 to a top mirror 134 of a vertical cavity surface emitting laser that is 15 prepared on a second substrate. In accordance with this embodiment, a resonant reflector is formed on a front side 131 of a first substrate 130. This includes forming at least a waveguide 136 and a grating 138, as shown. Then, at least a portion of an optoelectronic device, such as a vertical cavity surface emitting laser or resonant cavity photodetector, is prepared on a front side of a second substrate. In Figure 11, this 20 includes a bottom DBR mirror, an active region, a top DBR mirror 134, and one or more contacts 140.

Thereafter, the front side of the first substrate 130 is bonded to the front side of the second substrate to complete the optoelectronic device. The first substrate 130 may be bonded to the second substrate using an optical epoxy 144, and preferably a non-conductive optical epoxy. The optical epoxy is preferably sufficiently thick, or has a 25 sufficiently low refractive index relative to the refractive index of the waveguide 136 of the resonant reflector 132, so that the energy from the evanescent wave vector in the waveguide 136 is substantially prevented from entering the optoelectronic device on the first substrate. An anti-reflective coating 148 may be applied to the backside of the first 30 substrate 130 as shown.

It is recognized that the relative position of the waveguide 136 and grating 138

WO 02/060024

PCT/US01/49089

may be changed. For example, and as shown in Figure 11, the grating may be positioned more toward the front side of the first substrate than the waveguide. Alternatively, however, the waveguide may be positioned more toward the front side of the first substrate than the grating, if desired.

5       Figure 12 is a schematic cross-sectional side view of the vertical cavity surface-emitting laser of Figure 11 with a microlens 150 positioned on the backside of the first substrate 130. For top emitting devices, a microlens such as a collimating microlens may be formed on the backside of the first substrate 130. For back emitting devices, a collimating microlens may be formed on the backside of the substrate that carries the  
10 bottom mirror, the active region and the top mirror of the optoelectronic device. In either case, the collimating microlens 150 is preferably placed in registration with the output of the optoelectronic device as shown.

It is contemplated that a number of optoelectronic devices may be formed on a common substrate, as shown in Figure 13. One application for such a configuration is  
15 a monolithic transceiver that includes one or more light emitting devices 190 and one or more light receiving devices 192 and 194. In this illustrative embodiment, both the light emitting and light receiving devices are formed on a common substrate (not shown). In one example, a bottom mirror is first formed on the common substrate. The bottom mirror may serve as the bottom mirror for more than one of the optoelectronic  
20 devices 190, 192 and 194, and is preferably a DBR mirror stack that is doped to be at least partially conductive. An active region 200 is then formed on the bottom mirror, followed by a top mirror 202. Like the bottom mirror, the top mirror 202 is preferably a DBR mirror stack, and is doped to be the opposite conductivity type of the bottom mirror. The active region 200 may include cladding layers 204 on either side of the  
25 active region 200 to help focus the light energy and current in the active region.

A deep H+ ion implant, as shown at 206a-206c, may provide gain guide apertures for selected optoelectronic devices, and may further electrically isolate adjacent devices from one another. While a deep H+ implant is provided as an illustration, it is contemplated that any type of current and field confinement may be  
30 used, including for example, gain-guided, oxide-confinement, or any other means. Contacts 208a-208d may be provided on the top mirror 202 and on the bottom surface

WO 02/060024

PCT/US01/49089

of the common substrate to provide electrical contact to each of the optoelectronic devices.

Next, a cladding or buffer layer 210 may be provided above the top mirror 202. A resonant reflector may then be provided on top of the cladding or buffer layer 210.

- 5 The resonant reflector may include a waveguide 212 and a grating film 214. For some optoelectronic devices, such as top emitting devices 190, the grating film 214 may be etched to form a grating, as shown. The grating may substantially increase the reflectivity of the resonant reflector in those regions. For other optoelectronic devices, such as top receiving devices 192, the grating film may either include a different grating
- 10 structure (e.g., wider spectral bandwidth), or remain non-etched as shown. This may reduce the reflectivity of the resonant reflector, thereby allowing light to more easily enter the optical cavity. For yet other optoelectronic devices, such as Metal-Semiconductor-Metal (MSM) receiving devices 194, the grating film may be removed altogether, and a metal grid 214a-214c may be formed on the waveguide layer 212 or
- 15 cladding or buffer layer 210, as desired.

To isolate the resonant reflector from the optoelectronic devices, and in particular the conductive top mirror 202, the cladding or buffer layer 210 may be sufficiently thick to substantially prevent energy in the evanescent tail of the guided mode in the waveguide 212 from entering the top mirror 202. Alternatively, or in

- 20 addition, the cladding or buffer layer 210 may be formed from a material that has a sufficiently low refractive index relative to the refractive index of the waveguide 212 to substantially prevent energy in the evanescent tail of the guided mode in the waveguide 212 from entering the top mirror 202.

Implementation of the described resonant reflector optoelectronic structures will

- 25 permit polarization, emission wavelength and mode control. These structures and properties can be designed and fabricated using techniques such as lithography or holography, and may not be subject to growth thickness variations alone. The above techniques can be applied to produce, for example, VCSELs with high power single-mode/polarization emission from apertures exceeding a few microns in diameter.
- 30 Furthermore, wavelength and/or polarization variation across a chip, array or wafer can be used for spatially varied wavelength/polarization division multiplexing, multi-

WO 02/060024

PCT/US01/49089

wavelength spectroscopy, etc.

Having thus described the preferred embodiments of the present invention, those of skill in the art will readily appreciate that the teachings found herein may be applied to yet other embodiments within the scope of the claims hereto attached.

WO 02/060024

PCT/US01/49089

**WHAT IS CLAIMED IS:**

1. An optoelectronic device having a top mirror and a bottom mirror, the top mirror and bottom mirror being at least partially conductive, the improvement comprising:

a resonant reflector positioned adjacent a selected one of the top or bottom mirrors, the resonant reflector having a waveguide and a grating configured such that a first-diffraction order wave vector of the grating substantially matches a propagating mode of the waveguide; and

a cladding or buffer layer positioned between the resonant reflector and the selected top or bottom mirror, the cladding or buffer layer being sufficiently thick, or having a sufficiently low refractive index relative to the refractive index of the waveguide, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the selected top or bottom mirror.

2. An optoelectronic device according to claim 1, wherein cladding or buffer layer is non-conductive.

3. An optoelectronic device according to claim 1, wherein the cladding or buffer layer and the waveguide each have a refractive index, the refractive index of the cladding or buffer layer being substantially less than the refractive index of the waveguide.

4. An optoelectronic device according to claim 3, wherein the selected top or bottom mirror includes an adjacent layer that is positioned adjacent the cladding or buffer layer, the refractive index of the cladding or buffer layer being less than the refractive index of the adjacent layer.

5. An optoelectronic device according to claim 4, wherein the thickness of the cladding or buffer layer is thicker than the adjacent layer.

WO 02/060024

PCT/US01/49089

6. An optoelectronic device according to claim 5, wherein the thickness of the cladding or buffer layer depends on the refractive index difference between the cladding or buffer layer and the waveguide.

7. An optoelectronic device according to claim 2, wherein the cladding or buffer layer is a dielectric film.

8. An optoelectronic device according to claim 7, wherein the cladding or buffer layer is an aluminum oxide film.

9. An optoelectronic device according to claim 7, wherein the waveguide region includes AlGaAs.

10. An optoelectronic device according to claim 7, wherein the waveguide region includes a high refractive index dielectric.

11. An optoelectronic device according to claim 7, wherein the grating is a dielectric film.

12. An optoelectronic device according to claim 7, wherein the grating is a silicon oxide film.

13. An optoelectronic device according to claim 7, wherein the cladding or buffer layer functions as part of the resonant reflector.

14. A resonant reflector for an optoelectronic device comprising:  
a waveguide; and  
a grating film having two or more spaced grating regions separated by one or more spaced regions, the spaced regions of the grating film having a grating film thickness that is less than the grating film thickness of the grating regions, but greater

WO 02/060024

PCT/US01/49089

than the zero.

15. A resonant reflector according to claim 14, wherein selected optical properties of the resonant reflector are controlled by the grating film thickness of the spaced regions and grating regions.

16. A resonant reflector according to claim 15, wherein the spectral bandwidth of the resonant reflector is determined by the grating film thickness of the spaced regions and grating regions.

17. A resonant reflector according to claim 15, wherein each grating region has a lateral width, with the grating regions collectively having a grating period, the grating period minus the grating width defining a grating spacing between adjacent grating regions, the grating spacing divided by the grating period defining a grating fill factor, the grating fill factor being about 50%.

18. A monolithic transceiver having a light emitting device and a light receiving device, comprising:

providing a bottom mirror on a substrate, the bottom mirror being at least partially conductive;

providing an active region on the bottom mirror;

providing a top mirror on the active region, the top mirror being at least partially conductive;

providing a cladding or buffer layer on the top mirror, the cladding or buffer layer being non-conductive;

providing a waveguide on the cladding or buffer layer;

providing a grating layer above the waveguide, the waveguide and grating being configured such that a first-diffraction order wave vector of the grating substantially matches a propagating mode of the waveguide;

the cladding or buffer layer being sufficiently thick, or having a sufficiently low refractive index relative to the refractive index of the waveguide, such that energy in the

WO 02/060024

PCT/US01/49089

evanescent tail of the guided mode in the waveguide is substantially prevented from entering the top mirror; and

the grating layer having a first etched grating structure above the light emitting device.

19. A monolithic transceiver according to claim 18, further comprising a second etched grating structure above the light receiving device.

20. A monolithic transceiver according to claim 18, wherein the grating layer does not have an etched grating structure above the light receiving device.

21. A monolithic transceiver according to claim 18, wherein the grating layer is removed above the light receiving device.

22. A device comprising:

a first substrate having a front side and a back side with at least part of an optoelectronic device formed on the front side;

a second substrate having a front side and a back side with a resonant reflector formed on the front side; and

the front side of the first substrate bonded to the front side of the second substrate.

23. A device according to claim 22, wherein the resonant reflector includes a waveguide and a grating.

24. A device according to claim 23, wherein the grating is positioned more toward the front side of the second substrate than is the waveguide.

25. A device according to claim 23, wherein the waveguide is positioned more toward the front side of the second substrate than is the grating.

WO 02/060024

PCT/US01/49089

26. A device according to claim 22, wherein the front side of the first substrate is bonded to the front side of the second substrate via an optical epoxy.

27. A device according to claim 26, wherein the optical epoxy is non-conductive.

28. A device according to claim 27, wherein the waveguide and grating are configured such that a first-diffraction order wave vector of the grating substantially matches a propagating mode of the waveguide.

29. A device according to claim 28, wherein the optical epoxy is sufficiently thick, or has a sufficiently low refractive index relative to the refractive index of the waveguide, to substantially prevent energy in the evanescent tail of the guided mode in the waveguide from entering the first substrate.

30. A device according to claim 22, further comprising a collimating microlens positioned on the back side of the second substrate.

31. A device according to claim 30, wherein the collimating microlens is in registration with the resonant reflector and the optoelectronic device.

32. A method for forming an optoelectronic device, comprising:  
providing a bottom mirror on a substrate, the bottom mirror being at least partially conductive;  
providing an active region above the bottom mirror;  
providing a top mirror above the active region, the top mirror being at least partially conductive;  
providing a cladding or buffer layer above the top mirror, the cladding or buffer layer being non-conductive; and  
providing a waveguide and a grating above the cladding or buffer layer, the waveguide and grating configured such that a first-diffraction order wave vector of the

WO 02/060024

PCT/US01/49089

grating substantially matches a propagating mode of the waveguide; and  
the cladding or buffer layer being sufficiently thick, or having a sufficiently low  
refractive index relative to the refractive index of the waveguide, to substantially prevent  
energy in the evanescent tail of the guided mode in the waveguide from entering the top  
mirror.

33. A method according to claim 32, wherein the refractive index of the  
waveguide is higher than the average refractive index of the grating.

34. A method according to claim 33 wherein the waveguide includes a first  
dielectric and the cladding or buffer layer includes a second dielectric layer, wherein the  
first dielectric has a higher refractive index than the second dielectric.

35. A method according to claim 32, wherein the cladding or buffer layer is  
initially AlGaAs, which is then oxidized to AlO.

36. A method according to claim 35, wherein the cladding or buffer layer is  
laterally oxidized.

37. A method according to claim 32, wherein the waveguide is formed from  
GaAs.

38. A method according to claim 32, wherein the grating is formed by  
etching an SiO<sub>2</sub> film into a grating.

39. A method according to claim 32, wherein the top mirror and bottom  
mirror are Distributed Bragg Reflector mirrors.

40. A method according to claim 39, wherein the Distributed Bragg Reflector  
mirrors include alternating layers of AlGaAs and AlAs.

WO 02/060024

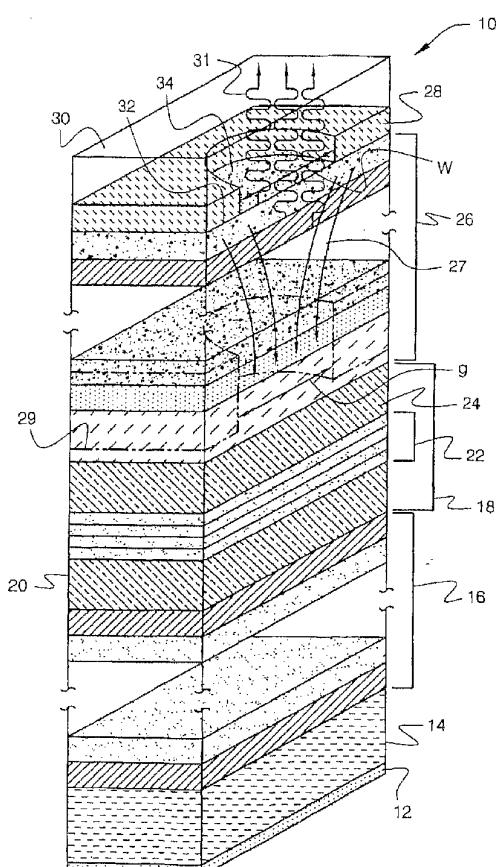
PCT/US01/49089

41. A method according to claim 40, wherein a top layer of the top mirror is AlGaAs.

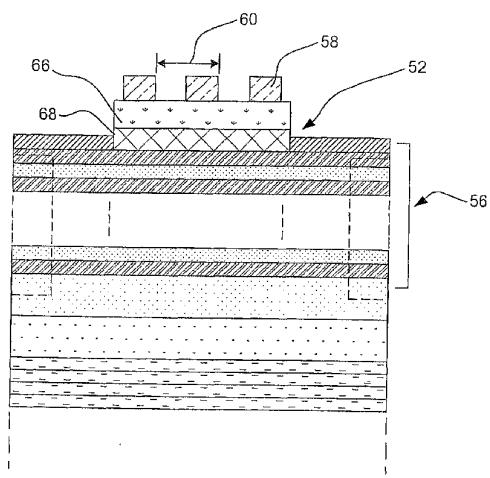
42. A method for forming a resonant reflector for an optoelectronic device comprising:  
providing a waveguide;  
providing a grating film adjacent the waveguide; and  
etching the grating film to form two or more spaced grating regions separated by one or more spaced etched regions, the etched regions extending to a depth that produces a desired optical property for the resonant reflector but not extending all the way through the grating film.

43. A method according to claim 42, wherein the depth of the etched regions is selected to produce a desired bandwidth for the resonant reflector.

44. A method according to claim 42, wherein the two or more spaced grating regions have a grating period, the grating period selected to produce a desired resonant wavelength for the resonant reflector.

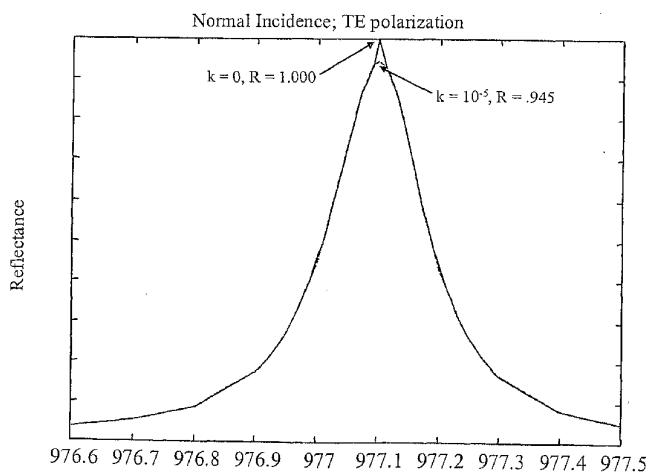


*FIG. 1*



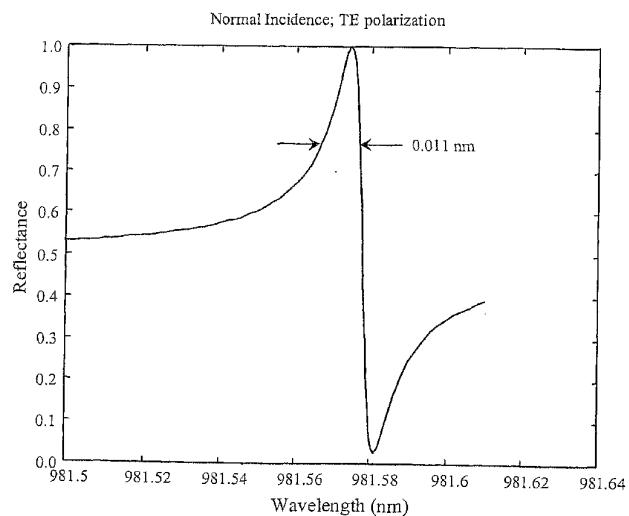
*FIG. 2*

Predicted Resonant Filter Reflectance for 980 nm VCSEL  
Minimum k in Waveguide Layer



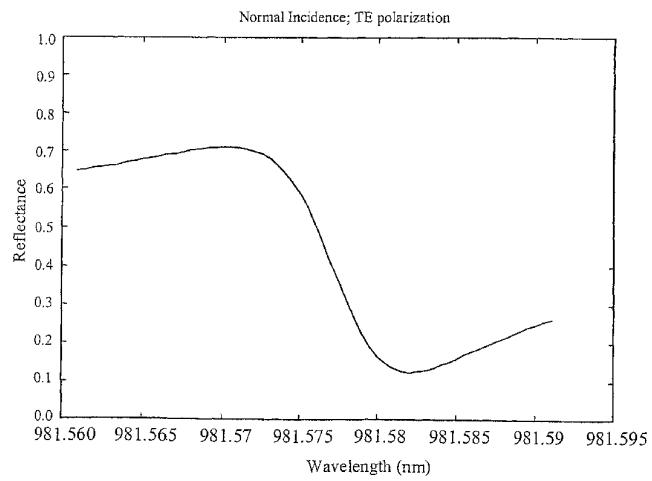
*FIG. 3*

Predicted Resonant Filter Reflectance for 980 nm VCSEL  
Detail of Resonance



*FIG. 4*

Predicted Resonant Filter Reflectance for 980 nm VCSEL  
Detail of Resonance with Conducting DBR Mirror



***FIG. 5***

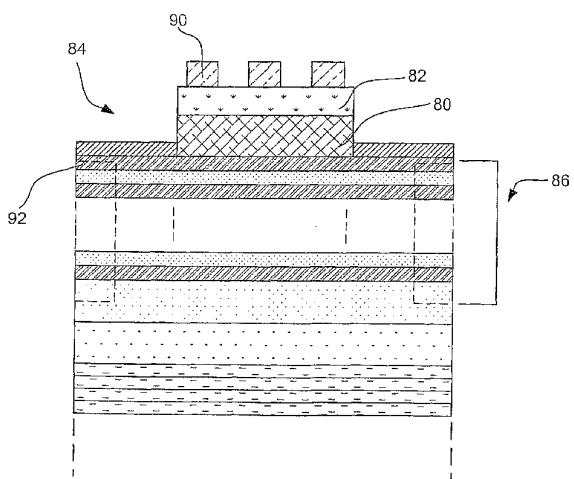
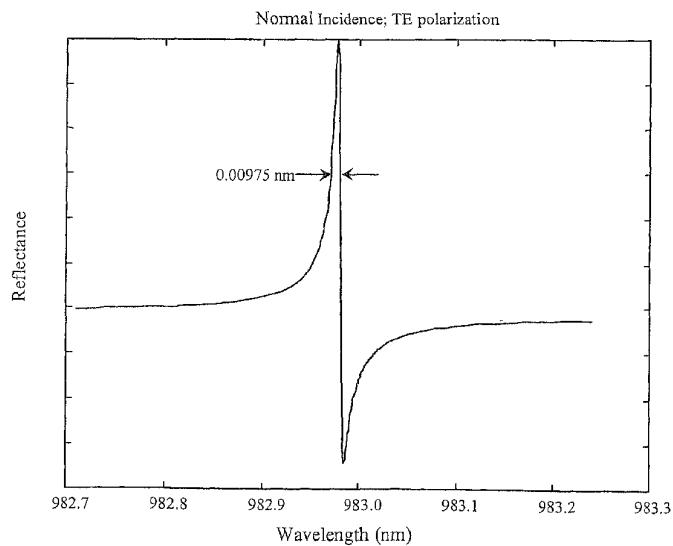


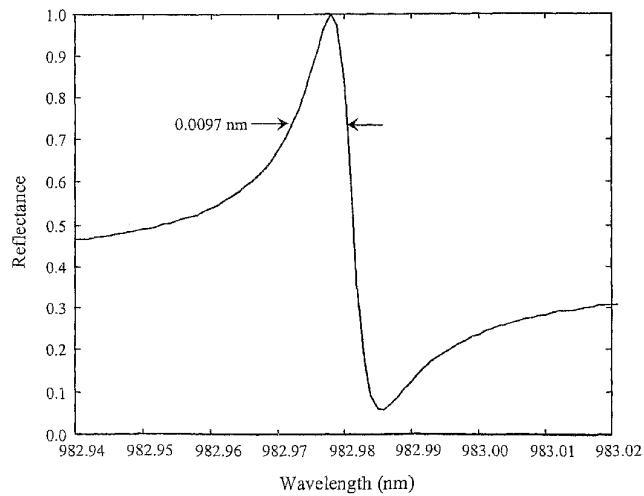
FIG. 6

Predicted Resonant Filter Reflectance for 980 nm VCSEL  
Detail of Resonance

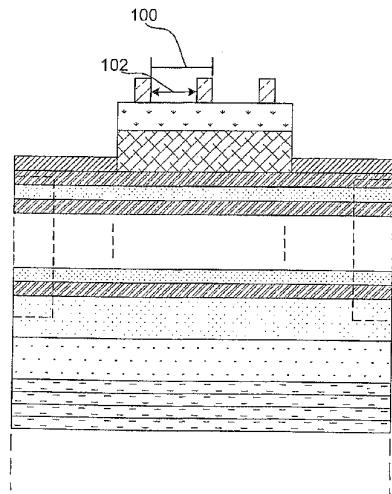


**FIG. 7**

Predicted Resonant Filter Reflectance for 980 nm VCSEL  
Detail of Resonance with Conducting DBR Mirror



***FIG. 8***



*FIG. 9*

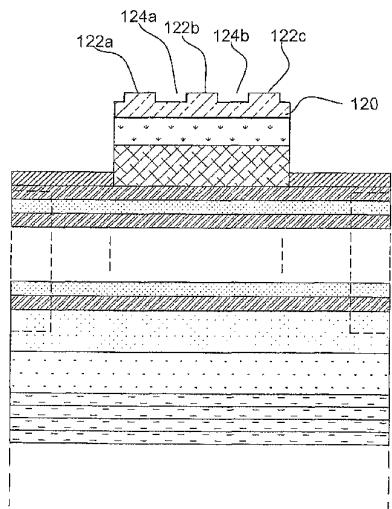
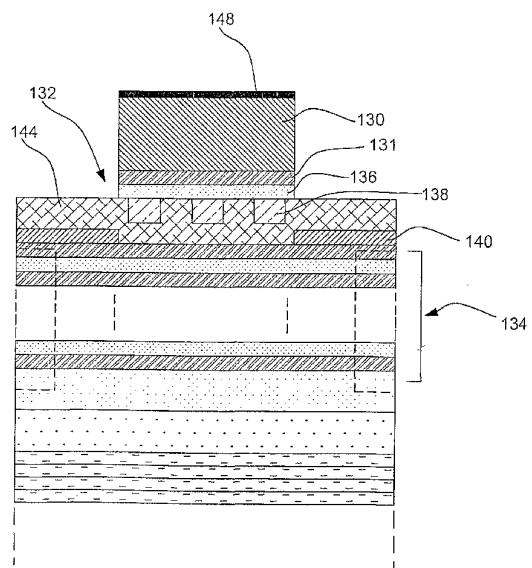
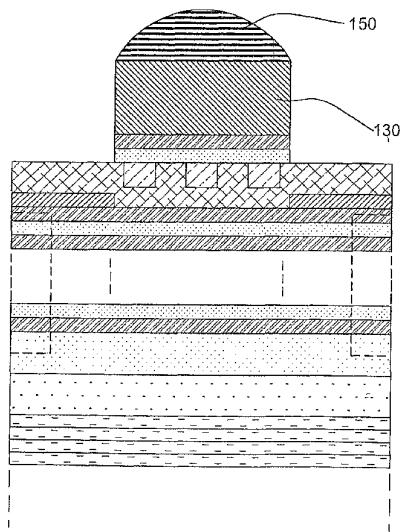


FIG. 10



*FIG. 11*



*FIG. 12*

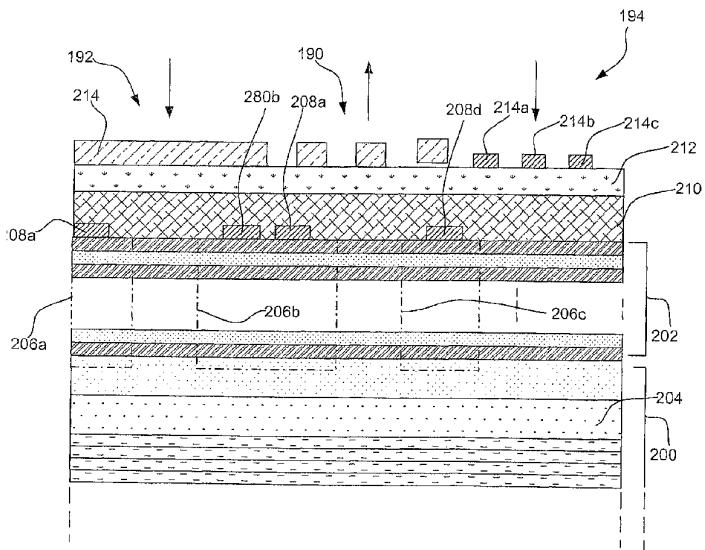


FIG. 13

## 【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau(43) International Publication Date  
1 August 2002 (01.08.2002)

PCT

(10) International Publication Number  
WO 02/060024 A3(51) International Patent Classification<sup>5</sup>: H01S 5/183 2210 Ranchview Lane North Apt. 131, Plymouth, MN 55447 (US).

(21) International Application Number: PCT/US01/49089

(22) International Filing Date:  
18 December 2001 (18.12.2001)(25) Filing Language: English  
(26) Publication Language: English(30) Priority Data:  
09/751,422 29 December 2000 (29.12.2000) US

(74) Agents: CRISS, Roger, H. et al.; Honeywell International Inc., 101 Columbia Avenue, P.O. Box 2245, Morristown, NJ 07960 (US).

(81) Designated States (national): JP, KR.

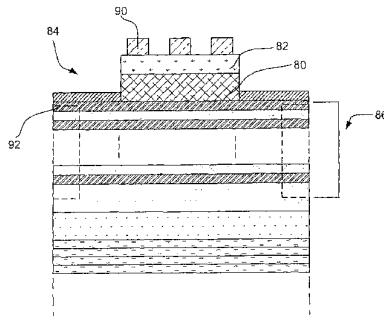
(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

(38) Date of publication of the international search report:  
— with international search report(71) Applicant: HONEYWELL INTERNATIONAL INC.  
[US/US]; 101 Columbia Avenue, P.O. Box 2245, Morris-  
town, NJ 07960 (US).(88) Date of publication of the international search report:  
16 January 2003(72) Inventors: COX, James, Allen; 1842 26th Avenue NW,  
New Brighton, MN 55112 (US); MORGAN, Robert, A.:For two-letter codes and other abbreviations, refer to the "Guide-  
ance Notes on Codes and Abbreviations" appearing at the begin-  
ning of each regular issue of the PCT Gazette.

(54) Title: RESONANT REFLECTOR FOR USE WITH OTOELECTRONIC DEVICES



WO 02/060024 A3



(57) Abstract: An optoelectronic device that provides isolation between a resonant reflector (84) and an adjacent conducting layer (86) of the optoelectronic device. Isolation may be accomplished by providing a buffer or cladding layer (80) between the resonant reflector (84) and the adjacent conducting layer (86) of the optoelectronic device. The cladding or buffer layer (80) is preferably sufficiently thick, or has a sufficiently low refractive index relative to the refractive index of the waveguide (82) of the resonant reflector (84), to substantially prevent energy in the evanescent tail of the guided mode in the waveguide (82) from entering the adjacent conductive layer (86) of the optoelectronic device.

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT														
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%;">International Application No</td> <td colspan="2">PCT/US 01/49089</td> </tr> </table>			International Application No	PCT/US 01/49089										
International Application No	PCT/US 01/49089													
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>														
IPC 7 H01S/103														
According to International Patent Classification (IPC) or to both national classification and IPC														
<b>B. FIELDS SEARCHED</b>														
Minimum documentation searched (classification system followed by classification symbols)														
IPC 7 H01S														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)														
EPO-Internal, WPI Data														
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>														
<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">Category</th> <th style="width: 80%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width: 10%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>3 A</td> <td>US 6 055 262 A (COX JAMES ALLEN ET AL) 25 April 2000 (2000-04-25) cited in the application column 7, line 63 -column 8, line 25; figure 3 column 8, line 45 -column 9, line 22; figure 4 column 9, line 44 -column 10, line 3; figure 6</td> <td>1-13, 18-21, 32-41</td> </tr> <tr> <td>2 A</td> <td>WANG S S ET AL: "MULTILAYER WAVEGUIDE-GRATING FILTERS" APPLIED OPTICS, OPTICAL SOCIETY OF AMERICA, WASHINGTON, US, vol. 34, no. 14, 10 May 1995 (1995-05-10), pages 2414-2420, XP000511437 ISSN: 0003-6935 the whole document</td> <td>1,32</td> </tr> <tr> <td></td> <td>---</td> <td>-/-</td> </tr> </tbody> </table>			Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	3 A	US 6 055 262 A (COX JAMES ALLEN ET AL) 25 April 2000 (2000-04-25) cited in the application column 7, line 63 -column 8, line 25; figure 3 column 8, line 45 -column 9, line 22; figure 4 column 9, line 44 -column 10, line 3; figure 6	1-13, 18-21, 32-41	2 A	WANG S S ET AL: "MULTILAYER WAVEGUIDE-GRATING FILTERS" APPLIED OPTICS, OPTICAL SOCIETY OF AMERICA, WASHINGTON, US, vol. 34, no. 14, 10 May 1995 (1995-05-10), pages 2414-2420, XP000511437 ISSN: 0003-6935 the whole document	1,32		---	-/-
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
3 A	US 6 055 262 A (COX JAMES ALLEN ET AL) 25 April 2000 (2000-04-25) cited in the application column 7, line 63 -column 8, line 25; figure 3 column 8, line 45 -column 9, line 22; figure 4 column 9, line 44 -column 10, line 3; figure 6	1-13, 18-21, 32-41												
2 A	WANG S S ET AL: "MULTILAYER WAVEGUIDE-GRATING FILTERS" APPLIED OPTICS, OPTICAL SOCIETY OF AMERICA, WASHINGTON, US, vol. 34, no. 14, 10 May 1995 (1995-05-10), pages 2414-2420, XP000511437 ISSN: 0003-6935 the whole document	1,32												
	---	-/-												
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.														
<small>* Special categories of cited documents :</small> <ul style="list-style-type: none"> <li><small>"A" document defining the general state of the art which is not considered to be of particular relevance</small></li> <li><small>"B" document which may throw doubt on priority date of the claimed invention</small></li> <li><small>"C" document which is cited to establish the publication date of another document or other special reason (as specified)</small></li> <li><small>"D" document referring to an oral disclosure, use, exhibition or other means</small></li> <li><small>"E" document published prior to the International filing date but later than the priority date claimed</small></li> </ul>														
<small>*"T" later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</small>														
<small>*"X" document of particular relevance; the claimed invention cannot be considered valid if it cannot be considered to involve an inventive step over the document(s) cited</small>														
<small>*"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other documents, such combination being obvious to a person skilled in the art</small>														
<small>*"Z" document member of the same patent family</small>														
Date of the actual compilation of the international search		Date of mailing of the international search report												
11 July 2002		01.10.02												
Name and mailing address of the ISA European Patent Office, P.O. 5618 Patentans 2 D-22330 Hamburg Tel. (+49-70) 340-2040, Tx. 81 851 epo hl, Fax. (+49-70) 340-9016														
Authorized officer														
Jobst, B														

Form PCT/ISA/210 (second sheet) (July 1992)

page 1 of 2

INTERNATIONAL SEARCH REPORT		International Application No PCT/US 01/49089
C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
4 A	US 5 818 066 A (DUBOZ JEAN-YVES) 6 October 1998 (1998-10-06) column 2, line 16-56; figure 2 -----	1,32
1		

Form PCT/USM2010 (continuation of second sheet) (July 1992)

page 2 of 2

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. PCT/US 01/49089
<b>Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)</b>		
<p>This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:</p> <ol style="list-style-type: none"> <li>1. <input type="checkbox"/> Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:</li>   <li>2. <input type="checkbox"/> Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically:</li>   <li>3. <input type="checkbox"/> Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 8.4(a).</li> </ol>		
<b>Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)</b>		
<p>This International Searching Authority found multiple inventions in this International application, as follows:</p> <p style="text-align: center;">see additional sheet</p> <ol style="list-style-type: none"> <li>1. <input type="checkbox"/> As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.</li> <li>2. <input type="checkbox"/> As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.</li> <li>3. <input type="checkbox"/> As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:</li>   <li>4. <input checked="" type="checkbox"/> No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:</li> </ol> <p style="text-align: center;">1-13, 18-21, 32-41</p>		
<p>Remark on Protest</p> <p><input type="checkbox"/> The additional search fees were accompanied by the applicant's protest.</p> <p><input type="checkbox"/> No protest accompanied the payment of additional search fees.</p>		

Form PCT/ISA/210 (continuation of 1st sheet (1)) (July 1998)

International Application No. PCT/US 01/49089

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. Claims: 1-13, 18-21, 32-41

Claims 1-13, 18-21 and 32-41 relates to an optoelectronic device and to a method of forming said device, wherein the device comprises an improved resonant reflector formed on a conducting mirror.

2. Claims: 14-17, 42-44

Claims 42-44 (method) and claims 14-17 (device) relate to a specific method of forming the grating of a resonant reflector and to the resulting device, respectively. The subject-matter of these claims does not share special technical features with the invention defined in claims 1-13, 18-21 and 32-41.

3. Claims: 22-31

Claims 22-31 relate to a device being formed by a specific way of bonding together two separate substrates on which sub-devices are formed. The subject-matter of these claims does not share share special technical features with the invention defined in claims 1-13, 18-21 and 32-41.

INTERNATIONAL SEARCH REPORT			
Information on patent family members			International Application No PCT/US 01/49089
Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6055262	A 25-04-2000	EP 0985671 A1 JP 2002505567 T WO 9857402 A1	29-03-2000 26-02-2002 17-12-1998
US 5818066	A 06-10-1998	FR 2741483 A1 DE 65629350 D1 EP 0775076 A1 JP 5172227 A	23-05-1997 08-05-2002 28-05-1997 30-06-1997

Form PCT/ISA210 (patent family annex) (July 1993)

---

フロントページの続き

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100107696

弁理士 西山 文俊

(72)発明者 コックス , ジェイムズ・アレン

アメリカ合衆国ミネソタ州55112 , ニュー・ブライトン , トウエンティシックスス・アヴェニュー・ノースウエスト 1842

(72)発明者 モーガン , ロバート・エイ

アメリカ合衆国ミネソタ州55447 , ブリマス , ランチビュー・レイン・ノース 2210 , アパートメント 131