

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 6 部門第 3 区分
【発行日】平成 17 年 5 月 26 日 (2005.5.26)

【公開番号】特開 2004-62912 (P2004-62912A)
【公開日】平成 16 年 2 月 26 日 (2004.2.26)
【年通号数】公開・登録公報 2004-008
【出願番号】特願 2003-279418 (P2003-279418)
【国際特許分類第 7 版】

G 0 6 K 19/07

【F I】

G 0 6 K 19/00 N

【手続補正書】

【提出日】平成 16 年 7 月 20 日 (2004.7.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

原子分解能記憶装置 (A R S) と磁気ランダム・アクセス・メモリ装置 (M R A M) とのいずれか 1 つを含むメモリ装置と、
コネクタ・インタフェースとバッファ・システムとプロセッサとメモリ装置インタフェースとを含むコントローラと、
別の装置に直接に接続するために使用される一体型コネクタと
を含んでなる固体記憶装置。

【請求項 2】

前記コネクタが、ユニバーサル・シリアル・バス (U S B) コネクタを含む請求項 1 に記載の記憶装置。

【請求項 3】

少なくとも 1 つの原子分解能記憶装置と、
コネクタ・インタフェースとバッファ・システムとプロセッサとメモリ装置インタフェースとを含むコントローラと、
別の装置に直接に接続するために使用される一体型ユニバーサル・シリアル・バス・コネクタと
を含んでなる固体記憶装置。

【請求項 4】

少なくとも 1 つの磁気ランダム・アクセス・メモリ装置と、
コネクタ・インタフェースとバッファ・システムとプロセッサとメモリ装置インタフェースとを含むコントローラと、
別の装置に直接に接続するために使用される一体型ユニバーサル・シリアル・バス・コネクタと
を含んでなる固体記憶装置。

【請求項 5】

原子分解能記憶装置と磁気ランダム・アクセス・メモリ装置とのいずれか 1 つを備えるメモリ装置と、コネクタ・インタフェースとバッファ・システムとプロセッサとメモリ装置インタフェースとを含むコントローラとを含む記憶装置を提供するステップと、
該記憶装置にある一体型 U S B コネクタを使用して、データを書き込むかまたは該記憶

装置からデータを読み込む別の装置に該記憶装置を直接に接続して、該データを読み書きすることができるようにするステップと
を含んでなる、データを読み書きするための方法。