



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0035999
(43) 공개일자 2025년03월13일

(51) 국제특허분류(Int. Cl.)
H02M 3/07 (2006.01) H02M 1/00 (2007.01)
H02M 3/00 (2006.01)
(52) CPC특허분류
H02M 3/07 (2013.01)
H02M 1/0012 (2021.05)
(21) 출원번호 10-2024-0046758
(22) 출원일자 2024년04월05일
심사청구일자 2024년04월05일
(30) 우선권주장
1020230118050 2023년09월06일 대한민국(KR)

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
김석진
대구광역시 달서구 월서로 31 (상인동, 상인역신일해피트리)
(74) 대리인
(뒷면에 계속)
특허법인주연케이알피

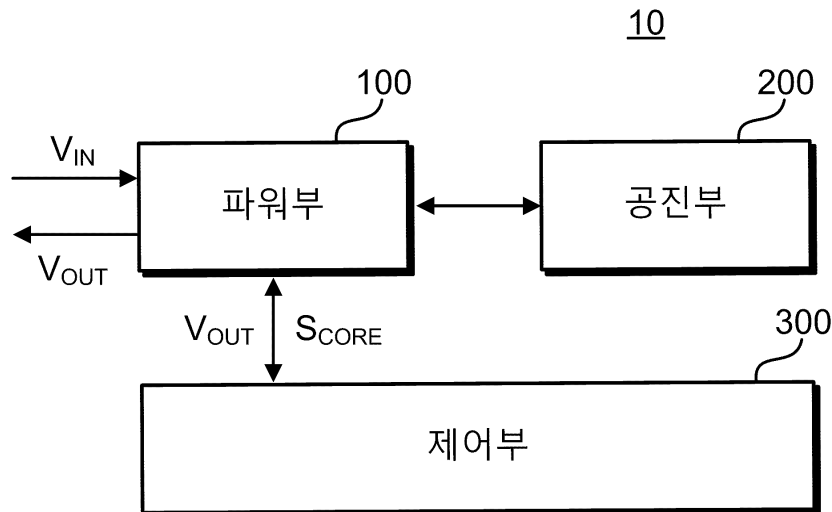
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 본딩 와이어를 이용한 공진형 스위치드 커패시터 DC-DC 컨버터 및 그 동작 방법

(57) 요약

본 발명은 DC-DC 컨버터에 관한 것이다. 본 발명의 일 실시 예에 따른 DC-DC 컨버터는 쌍으로 연결된 복수개의 단위 파워부를 포함하고, 상기 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급하는 파워부; 상기 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함하고, 상기 복수개의 단위 파워부 사이에 연결되어 상기 전력에 공진하는 공진부; 및 상기 출력단의 전력에 기초하여 상기 복수개의 단위 파워부의 스위치를 제어하는 제어 신호를 생성하는 제어부를 포함하고, 상기 공진부는, 상기 복수개의 단위 파워부와 본딩 와이어로 연결될 수 있다.

대표도 - 도1



(52) CPC특허분류

H02M 1/0083 (2023.05)

H02M 3/015 (2021.05)

(72) 발명자

전진우

서울특별시 강남구 선릉로112길 53(삼성동, 롯데캐슬킹덤아파트)

김현진

서울특별시 동대문구 약령사로 10(제기동)

박태형

서울특별시 양천구 목동동로 130(신정동, 목동신시가지아파트14단지)

한석희

서울특별시 노원구 공릉로 58 길 176 (하계동, 우방아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711186358
과제번호	2022R1A2C3012245
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	차세대 xEV를 위한 48 V 및 12 V 배터리용 전력 관리 시스템
과제수행기관명	고려대학교
연구기간	2023.03.01 ~ 2024.02.29

명세서

청구범위

청구항 1

쌍으로 연결된 복수개의 단위 파워부를 포함하고, 상기 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급하는 파워부;

상기 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함하고, 상기 복수개의 단위 파워부 사이에 연결되어 상기 전력에 공진하는 공진부; 및

상기 출력단의 전력에 기초하여 상기 복수개의 단위 파워부의 스위치를 제어하는 제어 신호를 생성하는 제어부를 포함하고,

상기 공진부는,

상기 복수개의 단위 파워부와 본딩 와이어로 연결되는 DC-DC 컨버터.

청구항 2

제1항에 있어서,

상기 파워부는,

입력 전압과 출력 전압 간의 일정한 전압 레벨로 제1 내지 제3 상단 플레이트를 포함하고,

상기 출력 전압과 접지 전압 간의 일정한 전압 레벨로 제1 하단 플레이트를 포함하는 DC-DC 컨버터.

청구항 3

제1항에 있어서,

상기 공진부는,

상기 커패시터 양단에 두 개의 상기 인덕터가 연결되어 상기 커패시터의 충전 및 방전을 동시에 수행하는 DC-DC 컨버터.

청구항 4

제1항에 있어서,

상기 제어부는:

출력 전압과 기준 전압의 비교 결과에 기초하여 딜레이 신호를 생성하는 DCDL 회로; 및

상기 딜레이 신호의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 생성하는 딜레이 카운터를 포함하는 DC-DC 컨버터.

청구항 5

제5항에 있어서,

상기 제어부는,

상기 딜레이 신호 및 상기 조절된 딜레이 신호를 기반으로 상기 제어 신호를 생성하는 DC-DC 컨버터.

청구항 6

DC-DC 컨버터의 동작 방법으로,

쌍으로 연결된 복수개의 단위 파워부를 포함하고, 상기 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급하는 단계;

상기 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함하고, 상기 복수개의 단위 파워부 사이에 연결되어 상기 전력에 공진하는 단계; 및

상기 출력단의 전력에 기초하여 상기 복수개의 단위 파워부의 스위치를 제어하는 제어 신호를 생성하는 단계를 포함하고,

상기 전력에 공진하는 단계는,

상기 복수개의 단위 파워부와 본딩 와이어로 연결되는 DC-DC 컨버터의 동작 방법.

청구항 7

제6항에 있어서,

상기 전력을 출력단에 공급하는 단계는;

입력 전압과 출력 전압 간의 일정한 전압 레벨로 제1 내지 제3 상단 플레이트를 포함하고,

상기 출력 전압과 접지 전압 간의 일정한 전압 레벨로 제1 하단 플레이트를 포함하는 DC-DC 컨버터의 동작 방법.

청구항 8

제6항에 있어서,

상기 전력에 공진하는 단계는,

상기 커패시터 양단에 두 개의 상기 인덕터가 연결되어 상기 커패시터의 충전 및 방전을 동시에 수행하는 DC-DC 컨버터의 동작 방법.

청구항 9

제6항에 있어서,

상기 제어 신호를 생성하는 단계는:

출력 전압과 기준 전압의 비교 결과에 기초하여 딜레이 신호를 생성하는 단계; 및

상기 딜레이 신호의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 생성하는 단계를 포함하는 DC-DC 컨버터의 동작 방법.

청구항 10

제9항에 있어서,

상기 제어 신호를 생성하는 단계는,

상기 딜레이 신호 및 상기 조절된 딜레이 신호를 기반으로 상기 제어 신호를 생성하는 DC-DC 컨버터의 동작 방법.

발명의 설명

기술 분야

[0001] 본 발명은 본딩 와이어를 이용한 공진형 스위치드 커패시터 DC-DC 컨버터에 관한 것이다.

배경 기술

[0002] 현재 전력 관리제품들은 전체 시스템을 구성하는 각종 모듈들에게 필요한 전력을 공급하기 위해 여러 개의 DC-DC 컨버터와 많은 LDO(Low Drop Out)가 하나의 칩에 집적된다. 이 때 하나의 DC-DC 컨버터마다 각각의 외부 소자들을 사용하며, LDO는 낮은 효율로 부하에 전압 전류를 공급하게 된다. 그러나 많은 외부 소자는 비용의 증가뿐만 아니라 넓은 면적을 요구하여 곧 전체 시스템에 대한 비용 부담으로 연결될 수 있다.

[0003] 또한, 종래의 이산의 승압비를 가지는 스위치드 커패시터 DC-DC 컨버터는 임의의 입력과 출력의 전압에서 고효율을 보장하기에 어려움이 있으며, 입출력의 변화에 따라 민감하게 반응하여 전력 손실이 발생한다는 문제점이 있다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 대한민국 등록특허 제 10-2457072호

발명의 내용

해결하려는 과제

[0005] 본 발명은 상술한 과제를 해결하기 위한 것으로서, 본 발명의 목적은 본딩 와이어를 이용한 공진형 스위치드 커패시터 DC-DC 컨버터를 제공하는 데 있다.

과제의 해결 수단

[0006] 본 발명은 쌍으로 연결된 복수개의 단위 파워부를 포함하고, 상기 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급하는 파워부; 상기 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함하고, 상기 복수개의 단위 파워부 사이에 연결되어 상기 전력에 공진하는 공진부; 및 상기 출력단의 전력에 기초하여 상기 복수개의 단위 파워부의 스위치를 제어하는 제어 신호를 생성하는 제어부를 포함하고, 상기 공진부는, 상기 복수개의 단위 파워부와 본딩 와이어로 연결될 수 있다.

[0007] 본 발명의 일 실시 예에 따른, 상기 파워부는, 입력 전압과 출력 전압 간의 일정한 전압 레벨로 제1 내지 제3 상단 플레이트를 포함하고, 상기 출력 전압과 접지 전압 간의 일정한 전압 레벨로 제1 하단 플레이트를 포함할 수 있다.

[0008] 본 발명의 일 실시 예에 따른, 상기 공진부는, 상기 커패시터 양단에 두 개의 상기 인덕터가 연결되어 상기 커패시터의 충전 및 방전을 동시에 수행할 수 있다.

[0009] 본 발명의 일 실시 예에 따른, 상기 제어부는: 출력 전압과 기준 전압의 비교 결과에 기초하여 딜레이 신호를 생성하는 DCDL 회로; 및 상기 딜레이 신호의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 생성하는 딜레이 카운터를 포함할 수 있다.

[0010] 본 발명의 일 실시 예에 따른, 상기 제어부는, 상기 딜레이 신호 및 상기 조절된 딜레이 신호를 기반으로 상기 제어 신호를 생성할 수 있다.

[0011] 본 발명은 DC-DC 컨버터의 동작 방법으로, 쌍으로 연결된 복수개의 단위 파워부를 포함하고, 상기 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급하는 단계; 상기 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함하고, 상기 복수개의 단위 파워부 사이에 연결되어 상기 전력에 공진하는 단계; 및 상기 출력단의 전력에 기초하여 상기 복수개의 단위 파워부의 스위치를 제어하는 제어 신호를 생성하는 단계를 포함하고, 상기 전력에 공진하는 단계는, 상기 복수개의 단위 파워부와 본딩 와이어로 연결될 수 있다.

[0012] 본 발명의 일 실시 예에 따른, 상기 전력을 출력단에 공급하는 단계는; 입력 전압과 출력 전압 간의 일정한 전압 레벨로 제1 내지 제3 상단 플레이트를 포함하고, 상기 출력 전압과 접지 전압 간의 일정한 전압 레벨로 제1 하단 플레이트를 포함할 수 있다.

[0013] 본 발명의 일 실시 예에 따른, 상기 전력에 공진하는 단계는, 상기 커패시터 양단에 두 개의 상기 인덕터가 연결되어 상기 커패시터의 충전 및 방전을 동시에 수행할 수 있다.

[0014] 본 발명의 일 실시 예에 따른, 상기 제어 신호를 생성하는 단계는: 출력 전압과 기준 전압의 비교 결과에 기초하여 딜레이 신호를 생성하는 단계; 및 상기 딜레이 신호의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 생성하는 단계를 포함할 수 있다.

[0015] 본 발명의 일 실시 예에 따른, 상기 제어 신호를 생성하는 단계는, 상기 딜레이 신호 및 상기 조절된 딜레이 신호를 기반으로 상기 제어 신호를 생성할 수 있다.

발명의 효과

[0016] 본 발명에 따른 공진형 DC-DC 컨버터는 시스템 온 칩(System On Chip) 형태가 아닌 본딩 와이어로 연결된 커패시터 및 인덕터를 포함함으로써, 향상된 공진 효과로 전압 변화에 유연하게 반응할 수 있으며, 연속적인 승압비를 제공할 수 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 실시 예에 따른 DC-DC 컨버터의 블록도이다.
 도 2는 본 발명의 실시 예에 따른 DC-DC 컨버터를 구체적으로 도시한 회로도이다.
 도 3은 본 발명의 실시 예에 따른 DC-DC 컨버터의 일 예를 보여주는 회로도이다.
 도 4a 및 도 4b는 본 발명의 실시 예에 따른 파워부의 동작 일 예를 도시한 도면이다.
 도 5는 본 발명의 실시 예에 따른 DC-DC 컨버터의 시뮬레이션 결과를 나타내는 도면이다.
 도 6a 및 도 6b는 DC-DC 컨버터의 부하 전류를 나타내는 도면이다.
 도 7은 본 발명의 실시 예에 따른 DC-DC 컨버터의 동작 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 이하에서, 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로, 본 발명의 실시 예들이 명확하고 상세하게 기재될 것이다.

[0019] 도 1은 본 발명의 실시 예에 따른 DC-DC 컨버터의 블록도이다.

[0020] 도 1을 참조하면, DC-DC 컨버터(10)는 파워부(100), 공진부(200) 및 제어부(300)를 포함할 수 있다.

[0021] 파워부(100)는 쌍으로 연결된 복수개의 단위 파워부를 포함하고, 각각의 단위 파워부의 스위치를 통해 전압 레벨에 대응하는 전력을 출력단에 공급할 수 있다. 예를 들어, 파워부(100)는 각각의 단위 파워부에 포함된 스위치의 동작을 통해 입력단과 출력단을 연결할 수 있으며, 기 설정된 전압 레벨에 기초하여 파워부(100)에 인가되는 전압을 승압 또는 강압할 수 있다.

[0022] 공진부(200)는 커패시터 및 인덕터를 포함하고, 쌍으로 연결되는 단위 파워부 사이에 연결되어 파워부(100)의 전력에 공진할 수 있다. 예를 들어, 공진부(200)는 입력단과 연결된 어느 하나의 단위 파워부와 연결되어 커패시터 및 인덕터를 충전하고, 출력단과 연결된 다른 하나의 단위 파워부와 연결되어 커패시터 및 인덕터를 방전하도록 구현될 수 있다. 보다 상세한 설명은 이하의 도 2에서 설명될 것이다.

[0023] 제어부(300)는 파워부(100)의 출력단과 연결되고, 출력단의 전력에 기초하여 단위 파워부의 스위치를 제어하는 제어 신호를 생성할 수 있다. 예를 들어, 단위 파워부에 입력단이 연결되어 입력 전압(VIN)이 인가되는 경우, 제어부(300)는 입력 전압(VIN)보다 낮은 전압 레벨을 가지는 제1 하단 플레이트(B1)와 연결되도록 스위치를 제어하는 제어 신호(SCORE)를 생성할 수 있다. 또한, 제어부(300)는 제1 하단 플레이트(B1)와 연결되어 강압된 전압을 출력단으로 전달하도록 스위치를 제어하는 제어 신호(SCORE)를 생성할 수 있다.

[0024] 이상에서 상술한 바와 같이, 본 발명의 실시 예에 따른 DC-DC 컨버터(10)는 복수개의 스위치를 제어하여 단위 파워부를 연결하고, 커패시터의 충전 및 방전을 동시에 발생시킬 수 있다. 이에 따라, DC-DC 컨버터(10)는 입력 전력의 변화에 유연하게 반응할 수 있으며, 연속적인 승압비를 가질 수 있다.

[0026] 도 2는 본 발명의 실시 예에 따른 DC-DC 컨버터를 구체적으로 도시한 회로도이다.

[0027] 도 2를 참조하면, 파워부(100)는 복수의 단위 파워부를 포함할 수 있으며, 각각의 단위 파워부는 서로 다른 단위 파워부와 연결되어 전류 및 전력을 출력단으로 전송할 수 있다.

[0028] 일 실시 예에 있어서, 파워부(100)는 9개의 단위 파워부를 포함할 수 있으며, 6단계의 전압 레벨에 대응하기 위

해 각각의 단위 파워부는 8개의 스위치를 포함할 수 있다.

- [0029] 예를 들어, 단위 파워부는 입력단에 연결되어 입력 전압(VIN)과 접지 전압(VSS)을 입력받을 수 있으며, 출력단에 연결되어 출력 전압(VOUT)을 출력할 수 있다. 또한, 각각의 단위 파워부는 6단계의 전압 레벨을 구현하기 위해 입력 전압(VIN)과 출력 전압(VOUT) 간의 일정한 전압 레벨 간격으로 제1 내지 제3 상단 플레이트(T1, T2, T3)를 포함하고, 출력 전압(VOUT)과 접지 전압(VSS) 간의 일정한 전압 레벨 간격으로 제1 하단 플레이트(B1)를 포함할 수 있다.
- [0030] 공진부(200)는 복수개의 단위 파워부 각각에 연결되는 커패시터(C_{CORE}) 및 인덕터(L_{WIRE})를 포함할 수 있다. 예를 들어, 공진부(200)는 입력단과 연결된 어느 하나의 단위 파워부와 연결되어 커패시터(C_{CORE}) 및 인덕터(L_{WIRE})를 충전 또는 방전하고, 출력단과 연결된 다른 하나의 단위 파워부와 연결되어 커패시터(C_{CORE}) 및 인덕터(L_{WIRE})를 충전 또는 방전하여 전력을 전달할 수 있다.
- [0031] 제어부(300)는 파워부(100)의 출력단과 연결되어 출력 전압(VOUT)에 기초하여 파워부(100)의 스위치를 제어하는 제어 신호(S_{CORE})를 생성할 수 있다. 이를 위해, 제어부(300)는 전압 오실레이터(310), 에러 앰플리파이어(320), 단항 디코더(330), 및 DCDC 회로(340), 딜레이 카운터(350) 및 신호 제어기(360)로 구현될 수 있다.
- [0032] 보다 상세하게, 제어부(300)는 전압 오실레이터(310)에 연결된 공급 전압(VCO_{EN})에 의해 공급 주파수가 달리질 수 있으므로, 에러 앰플리파이어(320)는 전압 오실레이터(310)의 클럭(CK)에 기초하여 출력단의 출력 전압(VOUT)과 기준 전압(VREF)을 비교할 수 있다.
- [0033] 단항 디코더(330)는 외부로부터 수신한 5비트의 QIN<1:5> 신호를 단항 부호로 변환하여 30비트의 Q<1:30> 신호로 변환하고, 변환된 신호를 DCDL(340)에 입력할 수 있다.
- [0034] DCDL 회로(Delay Line, 340)는 제어 가능한 딜레이 라인으로서, Q<1:30> 신호와 에러 앰플리파이어(320)의 출력 전압(VOUT)과 기준 전압(VREF)의 비교 결과를 수신하고, 출력 전압(VOUT)의 전력을 조절하기 위한 딜레이 신호(T_{ON})를 생성할 수 있다. 여기서, 딜레이 신호(T_{ON})는 연속적으로 반복되는 18비트의 신호일 수 있다.
- [0035] 딜레이 카운터(350)는 딜레이 신호(T_{ON})에 기초하여 단위 파워부의 스위치를 제어하는 신호가 원하는 타이밍보다 빠르거나 느린지를 판단할 수 있다. 또한, 딜레이 카운터(350)는 딜레이 신호(T_{ON})의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 신호 제어기(360)에 전달할 수 있다.
- [0036] 신호 제어기(360)은 딜레이 신호(T_{ON})와 5비트의 조절된 딜레이 신호를 기반으로 각각의 단위 파워부의 스위치를 제어하는 제어 신호(S_{CORE1-9}<1:8>)를 생성할 수 있다.
- [0037] 일 실시 예에 있어서, 파워부(100) 및 제어부(300)는 시스템 온 칩(System On Chip)으로 구현되며, 공진부(200)는 본딩 와이어(Bonding Wire)로 파워부(100)와 연결될 수 있다. 이에 따라, DC-DC 컨버터(10)는 추가적인 회로 설계 없이 조절이 가능한 인덕턴스를 가질 수 있으며, 쌍으로 연결되는 인덕터로 인해 공진 효과를 발생시킬 수 있다.
- [0039] 도 3은 본 발명의 실시 예에 따른 DC-DC 컨버터의 일 예를 보여주는 회로도이다.
- [0040] 도 3을 참조하면, 파워부(100)는 단위 파워부가 쌍으로 연결되어 전류 및 전력을 전송할 수 있으며, 공진부(200)는 쌍으로 연결되는 단위 파워부 사이에 구현될 수 있다.
- [0041] 각각의 단위 파워부는 6단계의 전압 레벨을 구현하기 위해 입력 전압(VIN)과 출력 전압(VOUT) 간의 일정한 전압 레벨 간격으로 제1 내지 제3 상단 플레이트(T1, T2, T3)를 포함하고, 출력 전압(VOUT)과 접지 전압(VSS) 간의 일정한 전압 레벨 간격으로 제1 하단 플레이트(B1)를 포함할 수 있다.
- [0042] 보다 상세하게 도 3을 참조하면, 입력 전압(VIN)은 출력 전압(VOUT), 제1 하단 플레이트(B1) 및 접지 전압(VSS)와 연결되어 있으며, 접지 전압(VSS)은 출력 전압(VSS), 제1 내지 제3 상단 플레이트(T1, T2, T3)와 연결되어 있다. 또한, 출력 전압(VOUT)은 제1 내지 제3 상단 플레이트(T1, T2, T3)와 제1 하단 플레이트(B1)와 연결되어 있다. 즉, 파워부(100)는 제어 신호(S_{CORE1-9}<1:8>)에 기초하여 쌍으로 연결되는 단위 파워부를 통해 전류 및 전력을 승압 또는 강압하여 출력단으로 전달할 수 있다.

- [0043] 이상에서 상술한 바와 같이, 본 발명의 실시 예에 따른 DC-DC 컨버터(10)는 9개의 단위 파워부를 포함할 수 있으며, 제어부(300)의 제어 신호($S_{CORE1-9}<1:8>$)에 기초하여 동작할 수 있다. 이에 따라, DC-DC 컨버터(10)는 복수의 커패시터 및 인덕터에 전하의 저장과 출력을 동시에 일어나기 때문에 연속적인 승압비를 가질 수 있으며, 본딩 와이어로 구현되는 공진부(200)의 인덕턴스를 통해 소프트 차징으로 전력손실을 줄일 수 있다.
- [0045] 도 4a 및 도 4b는 본 발명의 실시 예에 따른 파워부의 동작 일 예를 도시한 도면이다. 이하에서는, 설명의 편의상 1비트 및 2비트의 딜레이 신호(T_{ON})에 따른 파워부의 동작을 설명하지만 이는 예시적인 것일 뿐 이에 한정되지 않는다.
- [0046] 구체적으로, 도 4a는 1비트의 딜레이 신호(T_{ON})에 따른 파워부(100)의 동작 일 예를 보여주는 도면이고, 도 4b는 2비트의 딜레이 신호(T_{ON})에 따른 파워부(100)의 동작 일 예를 보여주는 도면이다.
- [0047] 도 4a를 참조하면, 딜레이 신호(T_{ON})가 1비트인 경우, 제어 신호($S_{CORE1-9}<1:8>$)에 따른 스위치가 온 되어 제1 내지 제3 상단 플레이트(T1, T2, T3)는 접지 전압(VSS)과 연결되고, 출력 전압(VOUT)과 연결될 수 있다. 또한, 제1 하단 플레이트(B1)는 입력 전압(VIN)과 연결되고, 출력 전압(VOUT)과 연결될 수 있다. 또한, 접지 전압(VSS)은 출력 전압(VOUT)과 연결될 수 있다.
- [0049] 도 4b를 참조하면, 딜레이 신호(T_{ON})가 2비트인 경우, 제어 신호($S_{CORE1-9}<1:8>$)에 따른 스위치가 온 되어 제1 내지 제3 상단 플레이트(T1, T2, T3)는 접지 전압(VSS)과 연결되고, 출력 전압(VOUT)과 연결될 수 있다. 또한, 제1 하단 플레이트(B1)는 입력 전압(VIN)과 연결되고, 출력 전압(VOUT)과 연결될 수 있다. 또한, 입력 전압(VIN)은 출력 전압(VOUT)과 연결될 수 있다.
- [0050] 이상에서 상술한 바와 같이, 딜레이 신호(T_{ON})에 따른 제어 신호($S_{CORE1-9}<1:8>$)에 의해 입력 전압(VIN)과 접지 전압(VSS)이 제1 내지 제3 상단 플레이트(T1, T2, T3) 및 제1 하단 플레이트(B1)와 연결되어 출력단의 출력 전압(VOUT)으로 전달될 수 있다.
- [0052] 도 5는 본 발명의 실시 예에 따른 DC-DC 컨버터의 시뮬레이션 결과를 나타내는 도면이다.
- [0053] 구체적으로, 도 5는 하나의 단위 파워부와 연결된 커패시터의 상단 플레이트와 하단 플레이트 동작의 파형을 나타내는 도면이다.
- [0054] 도 5를 참조하면, DC-DC 컨버터(10)는 쌍으로 연결되는 복수의 단위 파워부를 포함하고, 단위 파워부 간에 연결되어 위상 차이를 가지고 스위칭 동작하는 커패시터를 포함할 수 있다. 이에 따라, DC-DC 컨버터(10)는 단계적으로 전하량이 충전 및 방전되는 커패시터로 인해, 입력 및 출력단의 변화에도 큰 손실 없이 전력을 전달할 수 있다.
- [0056] 도 6a 및 도 6b는 DC-DC 컨버터의 부하 전류를 나타내는 도면이다. 구체적으로, 도 6a는 커패시터(C_{CORE}) 및 인덕터(L_{WIRE})를 포함하는 공진부(200)가 생략된 경우이고, 도 6b는 본 발명의 실시 예에 따른 시뮬레이션의 결과를 나타내는 도면이다.
- [0057] 도 6a를 참조하면, 공진부(200)가 생략된 DC-DC 컨버터는 충전 및 방전하는 전하량이 작아 입력 또는 출력의 변화에도 민감하게 반응하여 전력의 손실을 발생시킬 수 있다.
- [0058] 도 6b를 참조하면, 본 발명의 실시 예에 따른 DC-DC 컨버터(10)는 본딩 와이어 형태의 커패시터(C_{CORE}) 및 인덕터(L_{WIRE})를 이용하여 높은 공진 효과를 발생시킬 수 있다. 이에 따라, DC-DC 컨버터(10)는 입출력 변화에 유연하게 반응할 수 있으며, 부하 전류에 의한 전력 손실을 최소한으로 줄일 수 있다.

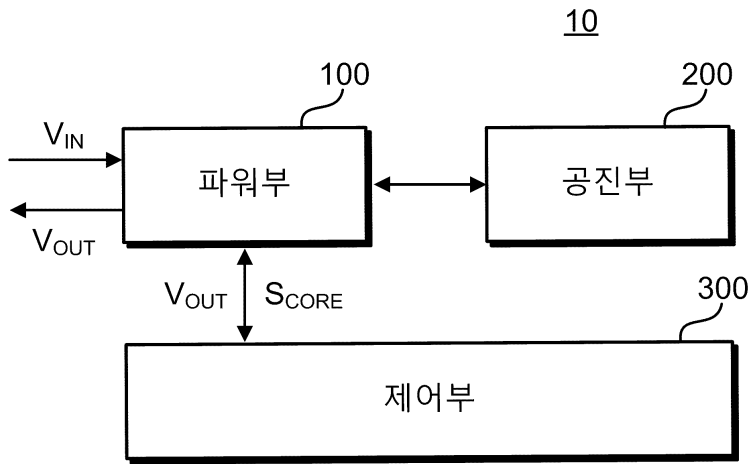
- [0060] 도 7은 본 발명의 실시 예에 따른 DC-DC 컨버터의 동작 순서도이다.
- [0061] 도 7을 참조하면, S110 단계에서, 파워부(100)는 쌍으로 연결된 복수개의 단위 파워부를 포함할 수 있다. 파워부(100)는 복수개의 단위 파워부의 스위치 동작을 통해 기 설정된 전압 레벨에 대응하는 전력을 출력단에 공급할 수 있다.
- [0062] S120 단계에서, 공진부(200)는 복수개의 단위 파워부에 대응하는 커패시터 및 인덕터를 포함할 수 있다. 공진부(200)는 복수개의 단위 파워부 사이에 연결되어 전력에 공진할 수 있다.
- [0063] 이후, 제어 신호를 생성하는 단계(S130)가 수행될 수 있다. 해당 단계는 아래와 같이 세부 단계를 거쳐 수행될 수 있으며, 각 세부 단계들은 동시에 이루어지는 것일 수 있다.
- [0064] 우선, S131 단계에서, 제어부(300)는 출력 전압과 기준 전압의 비교 결과에 기초하여 딜레이 신호를 생성할 수 있다.
- [0065] S132 단계에서, 제어부(300)는 딜레이 신호의 타이밍을 조절하여 5비트의 조절된 딜레이 신호를 생성할 수 있다.
- [0066] S133 단계에서, 제어부(300)는 딜레이 신호 및 조절된 딜레이 신호를 기반으로 단위 파워부의 스위치를 제어하는 제어 신호를 생성할 수 있다.
- [0067] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순히 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 할 것이다.

부호의 설명

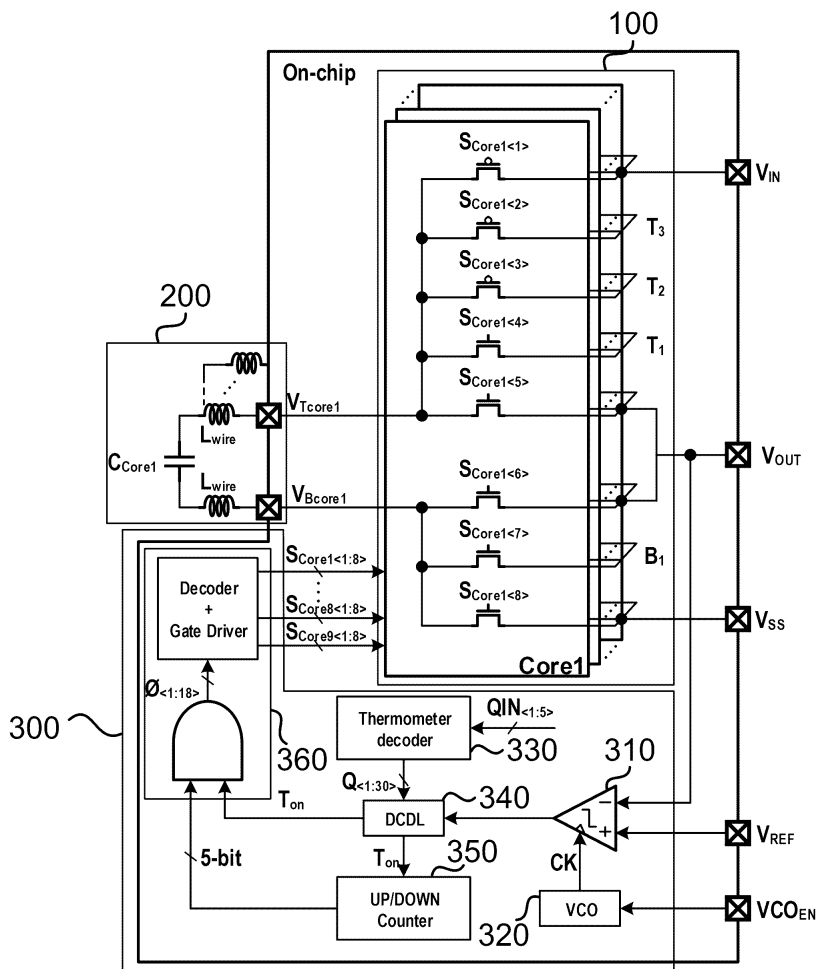
- [0068] 10 : DC-DC 컨버터
- 100 : 파워부
- 200 : 공진부
- 300 : 제어부
- 310 : 전압 오실레이터
- 320 : 에러 앰플리파이어
- 330 : 단항 디코더
- 340 : DCDC 회로
- 350 : 딜레이 카운터
- 360 : 신호 제어기

도면

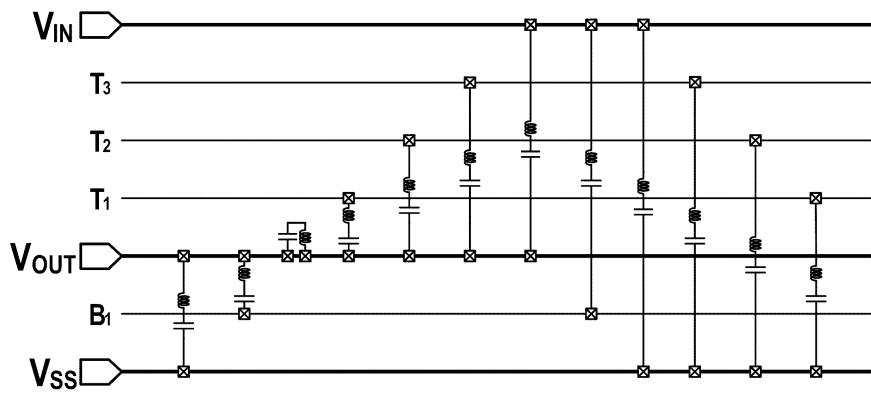
도면1



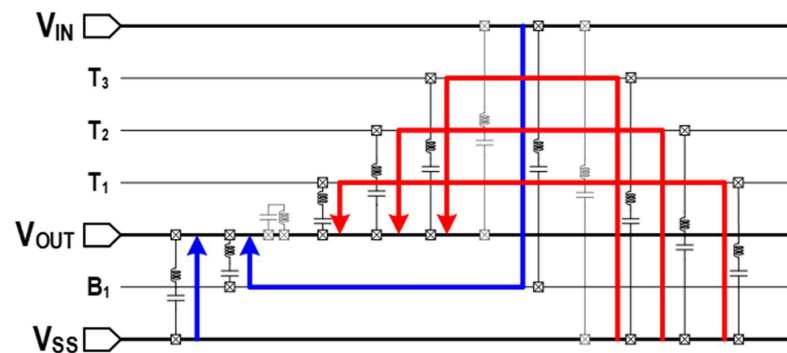
도면2



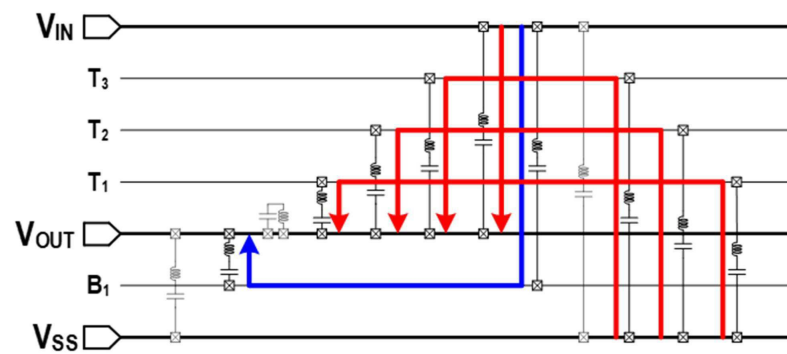
도면3



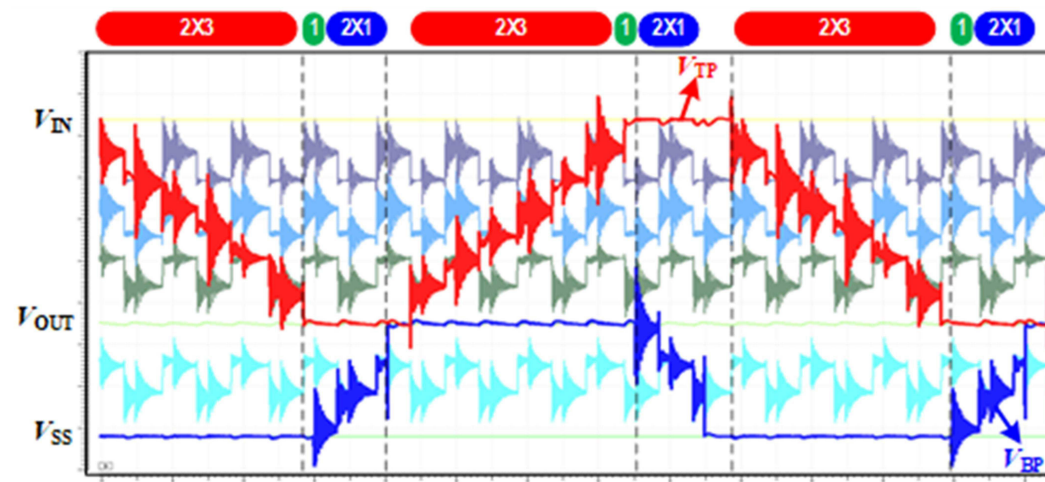
도면4a



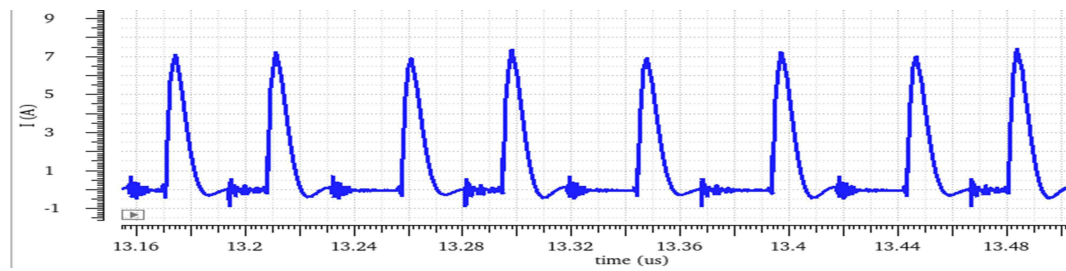
도면4b



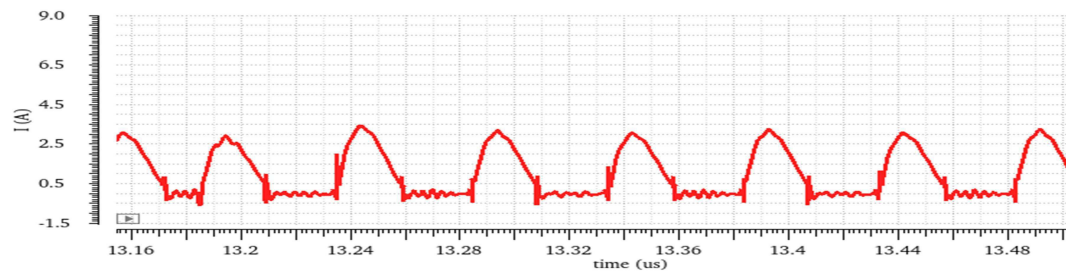
도면5



도면6a



도면6b



도면7

