

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
H01L 21/88

(45) 공고일자 1991년12월10일
(11) 공고번호 91-010043

(21) 출원번호	특1988-0009546	(65) 공개번호	특1990-0002450
(22) 출원일자	1988년07월28일	(43) 공개일자	1990년02월28일
(71) 출원인	한국전기통신공사 이해욱 서울특별시 종로구 세종로 100재단법인 한국전자통신연구소 경상현 대전직할시 유성구 가정동 161번지		
(72) 발명자	최상수 대전직할시 동구 중리동 99브럭		
(74) 대리인	김영길		

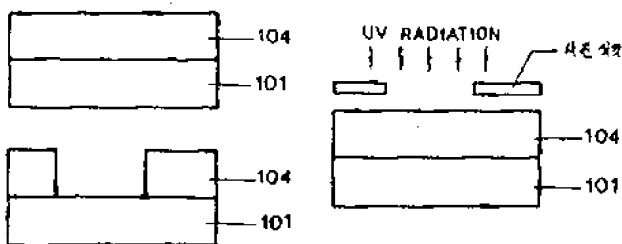
심사관 : 조성욱 (책자공보 제2591호)

(54) 스페이서를 이용한 미세선폭 형성방법

요약

내용 없음.

대표도



명세서

[발명의 명칭]

스페이서를 이용한 미세선폭 형성방법

[도면의 간단한 설명]

제1도는 일반적인 패턴 형성방법.

제2도는 종래의 이층 감광막에 의한 패턴 형성방법.

제3도는 종래의 삼층 감광막에 의한 패턴 형성방법.

제4도는 본 발명의 이층막 패턴 형성방법.

제5도는 본 발명의 삼층막 패턴 형성방법.

* 도면의 주요부분에 대한 부호의 설명

101 : 기판	102 : 하층감광막
103 : 중간 산화막	104 : 상층 감광막
105 : 증착 산화막	106 : 스페이서
107 : SOG	

[발명의 상세한 설명]

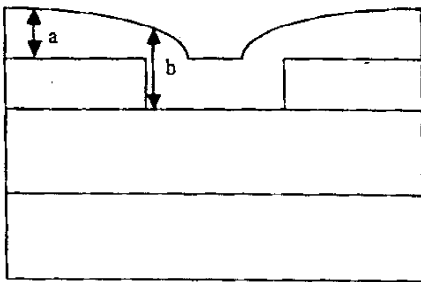
본 발명은 반도체 제조공정에 있어서, 미세선폭 가공기술에 관한것으로 특히 반도체소자 제조시 스페이서(Spacer)를 이용한 미세선폭 형성방법에 관한 것이다. 미세선폭 가공기술은 반도체소자 제조시 필요불가결한 기술로서 최근 반도체의 집적도가 증가함에 따라 설계규칙이 점점 줄어들고 있지만 자외선 광원(436nm)을 사용하고 기존의 공정을 사용할 경우 최소선폭은 0.8 μm 까지만 가능하다. 즉, 제1도에 도시한 종래의 패턴형성방법은 기판(101)위에 상층감광막(104)을 도포한 (a)도와 이를 사진식각방법으로 노광시킨 (b)도 및 상기 노광후 현상을 한 (c)도와 같은 공정으로 다층감광막을 이용한 미세선폭패턴을 형성하였고, 제2도에 도시한 종래의 이중감광막에 의한 패턴 형성방법은 기판(101)위에 하층감광막(102)을 도포한 (a)도와, 상기 하층감광막(102)위에 상층 감광막(104)을 도포 및 노광시킨 (b)도와, 상기 상층막(104)은 현상하고 상기 하층막(102)은 노광시킨 (c)도 및 상기 하층막(102)을 현상한 (d)도와 같은 공정으로 패턴을 형성하였으며, 제3도에 도시한 종래의 삼층 감광막에 의한 패턴형성방법은 기판(101)위에 하층감광막(102)을 도포한 (a)도와, 상기 하층감광막(102)위에 중간산화막(103)을 증착하고 상층감광막(104)을 도포한 (b)도와 상기 중간 산화막(103)위에 있는 상층감광막(104)을 식각한 (c)도와, 상기 하층감광막(102)위에 있는 중간 산화막(103)을 식각한 (d)도 및 상기 하층감광막(102)을 현상한 (e)도와 같은 공정으로 패턴을 형성하였지만 상기 제1도에서 스텝(step)진 부위에서 선폭변화가 심한 문제점과, 제2도는 제3도의 방법보다는 간단하지만 상층 감광막(104)과 하층감광막(102)사이의 상호혼합(Intermixing)효과가 발생하여 노광후 현상시 많은 문제점이 발생되었다.

본 발명은 상기와 같은 문제점들을 해결하기 위하여 창안한 것인바, 스페이서(Spacer)형성후 상기 스페이서를 마스크로 한 건식방법으로 행하므로 상호혼합 효과가 발생하지 않도록 하였고 하층감광막을 건식현상할때 중간 산화막층이 마스크 역할을 수행하도록 하였으며 또한 상기 스페이서 만큼의 선폭을 축소하게 되므로 자외선 광원(436nm)을 사용할지라도 0.7 μm 이하까지 선폭가공을 가능하게 할수 있도록 한 것으로 이하 첨부된 도면에 의하여 본 발명을 상세히 설명하면 다음과 같다. 제4도는 본 발명에 의한 이중막(Bilevel)패턴 형성방법을 도시한 일실시예로서 하층감광막 도포공정(a)은 실리콘기판(101)위에 감광액을 회전 도포기(MTI Spinner)를 사용하여 하층감광막(102)을 rpm 3000에서 두께 1.5 μm 정도되게 도포한 뒤 컨벡션오븐(Convection oven)에서 200 $^{\circ}\text{C}$ 이상에서 20분 건조시킨다. 만약 하층에 스텝(Step)이 없을 경우 건식식각기인 드라이(DRIE) 102에서 $\text{C}_2\text{CIF}_5 : 50\text{sccm}$, 550 Torr, 1min조건으로 플라즈마 처리를 하여 상기 하층감광막(102)을 경화시킨다.

상기 하층감광막(102)위에 상층감광막(104)을 도포하는 공정 제4b도는 상기 하층감광막(102)위에 다시 회전 도포기를 사용하여 감광액을 rpm 5000-6000에서 두께 4000-5000 \AA 정도 도포한 뒤 연화건조(Soft Bake)를 90 $^{\circ}\pm 3^{\circ}\text{C}$ 에서 5분간 행한다.

상기 상층감광막(104) 현상공정(c)은 5X 스테퍼(Stepper)를 사용하여 노광한뒤 D.I Water와 MF-312를 비율 1.5:1로 혼합한 현상액을 습식으로 현상한다. 산화막증착(105) 공정(d)은 실온에서 산화막을 PECVD(Plasma Enhanced Chemical Vapor Deposition)를 사용하여 4000 \AA 정도 증착시킨다.

스페이서(106) 형성공정(e)은 상기 드라이(DRIE)102를 사용하여 $\text{C}_2\text{F}_6 / \text{CHF}/\text{He}=50/100/50\text{sccm}$, 550 Torr, 1675W에서 상기 증착산화막(105)을 평면화시켜 스페이서(106)를 형성한다. 즉 스페이서(106) 형성 공정은 그림 1에서와 같이 a와 b의 두께 차이로 a두께만큼 식각 후면 b-a만큼의 스페이서(106)가 남는다.



[그림 1 스페이서 세부 공정도]

음성패턴 형성공정 (f)은 상기 드라이(DRIE) 102를 사용하여 $\text{O}_2 : 50\text{sccm}$, 350m Torr, 1675W에서 하층감광막(102)을 건식 현상한다. 즉 제4e-f도에서와 같이 음성패턴을 형성하는 것은 레지스터(102) 두께만큼 기언급된 공정조건으로 현상할때 음성패턴 형성공정(f)와 같은 음성패턴이 형성된다. 다음 양성패턴을 형성하기 위한 상층감광막(104) 식각공정(f')은 상기 상층감광막(104)두께만큼 건식현상을 상기 드라이(DRIE)102를 사용하여 $\text{O}_2 : 50\text{sccm}$, 350m Torr, 1675W 조건에서 행한다. 즉 제4e-f' 도는 레지스터(104)두께만큼 현상한 뒤 스페이서(106)를 제거시키면 제거공정(g')이 된다.

제거공정(g')에서 SOG(107)를 도포한 그림이 도포공정(h')이며 여기서 RIE 식각을 기언급된 SOG(107) 식각 조건으로 오목부분 이외의 두께를 제거하면 평탄화공정(i')이 된다.

평탄화공정(i')에서 SOG를 마스크로 레지스터(102)건식 현상하면 양성패턴 형성공정(j')과 같이 양성패턴이 형성된다. 그리고 (f')에서 스페이서(106)의 배향(orientation)이 반대인 이유는 제4b-c도의 단계에서 마스크 양성패턴이 반전되기 때문이다.

상기 스페이서(106) 제거공정(g')은 실온 HF : $\text{NH}_4\text{F}=7:1$ 비율로 혼합한 화학약품인 BHF=7:1에서 상기 스페이서(106)를 제거한다. SOG(Spin On Glass)(107) 도포공정(h')은 상기 회전도포기를 사용하여 상기 SOG(107)를 두께 1 μm 102에서 도포하거나 혹은 실리콘이나 금속막을 200 $^{\circ}\text{C}$ 이하에서 1 μm 증착한다.

상기 SOG(107) 평탄화공정(i')은 상기 SOG(107)를 드라이(DRIE)102에서 $C_2F_6/CHF_3/He=50/100/50$ sccm, 550m Torr, 1675W에서 패턴이 없는 감광막까지 식각한다. 양성패턴 형성공정(j')은 상기 드라이(DRIE)102를 사용하여 $O_2 : 50$ sccm, 350Torr, 1675W에서 하층감광막(102)을 건식현상한다. 제5도는 본발명에 의한 삼층막(Trilevel)패턴 형성방법을 도시한 일실시예로서 하층감광막(102) 도포공정(a)은 상기 제4도의 하층감광막(102) 도포공정(a)과 같으며 산화막증착 및 상층감광막(104) 도포공정(b)은 산화막을 실온에서 상기 PECVD를 사용하여 1000Å 정도 증착시킨 후 나머지 상층감광막(104) 도포는 상기 제4도의 상층감광막 도포공정(b)과 동일 조건으로 행한다.

상층감광막(104) 현상공정(c)도 상기 제4도의 상층감광막(104) 현상공정과 동일하며 중간층(103) 식각공정 제5d도는 상기 드라이(DRIE) 102에서 $C_2F_6/CHF_3/He=50/100/50$ sccm, 550m Torr, 1675W에서 식각한다.

이하 산화막 증착공정(e) 및 스페이서 형성공정(f), 음성패턴 형성공정(g), 양성패턴을 형성하기 위한 상층감광막(104) 식각공정(g'), 스페이서 제거공정(h'), SOG도포공정(i'), SOG평탄화공정(j') 양성패턴형성공정(k')은 각각 제4도의 산화막증착공정(d) 및 스페이서 형성공정(e), 음성패턴 형성공정(f), 양성패턴을 형성하기 위한 상층감광막(104) 식각공정(f'), 스페이서 제거공정(g'), SOG도포공정(h'), SOG평탄화공정(i'), 양성패턴 형성공정(j')과 동일한 조건으로 행한다.

이상에서 설명한 바와같이 본 발명은 스페이서 형성후 상기 스페이서를 마스크로 한 건식현상방법으로 행하므로 상호 혼합(Intermixing)효과가 발생하지 않는 장점이 있고 또한 제4e-f도나 제4e-f'도로 공정이 진행될 때 공정여유도가 적어 스페이서(106)가 제거되는 경우가 있을 수 있다. 그러나 제5f-g도, 제5f-g'~h'도 공정은 스페이서 자체가 마스크를 하는 경우는 없고 중간산화막(103)과 같이 마스크를 하므로 공정여유도 측면에서 장점이 있는 것이다.

(57) 청구의 범위

청구항 1

기판위에 하층감광막과 중간산화막 및 상층감광막을 각각 도포하고 증착하여 식각후 현상한 미세선폭 패턴형성방법에 있어서, 이층 및 상층감광막에서 드라이(DRIE)102를 사용하여 상기 산화막증착공정후 증착산화막을 평면화시켜 스페이서를 형성하고, 상기 하층감광막을 건식현상하여 음성패턴을 형성하며, 상기 상층감광막 두께만큼 건식현상을 행하여 양성패턴을 형성하기 위한 상층감광막 식각공정과, 실온 BHF=7:1에서 스페이서를 제거하고, 회전도포기를 사용하여 SOG를 도포하며, SOG를 드라이(DRIE) 102에서 패턴이 없는 감광막까지 식각하는 SOG 평탄화공정과, 상기 드라이(DRIE) 102를 사용하여 상기 하층감광막을 건식현상하는 양성패턴 형성공정수단과를 구비하여 하층감광막 건식현상시 중간산화막층이 마스크 역할을 할 수 있도록 한 것을 특징으로 하는 스페이서를 이용한 미세선폭 형성방법.

청구항 2

제1항에 있어서, 하층감광막 건식도포시 하층에 스텝(Step)이 없을 경우 드라이(DRIE)102에서 $C_2ClF1721 : 50$ sccm, 550m Torr, 1min조건으로 플라즈마처리하여 감광막을 경화시키도록 한 것을 특징으로 하는 스페이서를 이용한 미세선폭 형성방법.

청구항 3

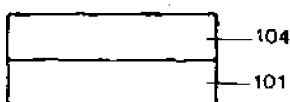
제1항에 있어서, 스페이서 형성은 드라이(DRIE) 102를 사용하여 $C_2F_6/CHF_3/He=50/100/50$ sccm, 550m Torr, 1675W에서 증착산화막을 평탄화시켜 스페이서를 형성하도록 한 것을 특징으로 하는 스페이서를 이용한 미세선폭 형성방법.

청구항 4

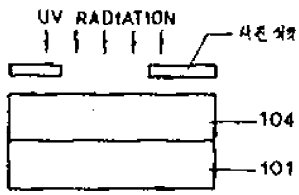
제1항에 있어서, 중간층 식각은 드라이(DRIE)102에서 $C_2F_6/CHF_3/He=50/100/50$ sccm, 550m Torr, 1675W에서 식각하도록 한 것을 특징으로 하는 스페이서를 이용한 미세선폭 형성방법.

도면

도면1-a



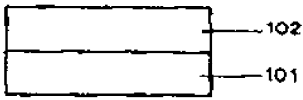
도면1-b



도면1-c



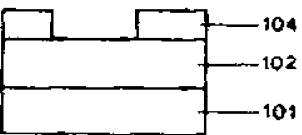
도면2-a



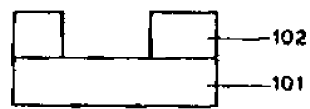
도면2-b



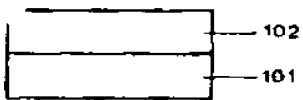
도면2-c



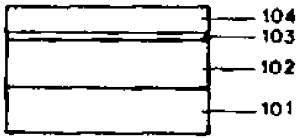
도면2-d



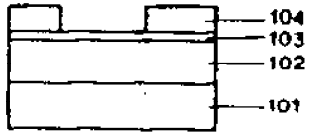
도면3-a



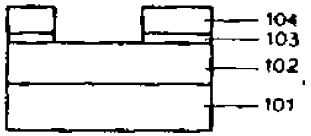
도면3-b



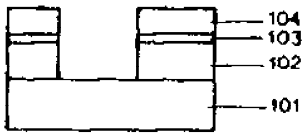
도면3-c



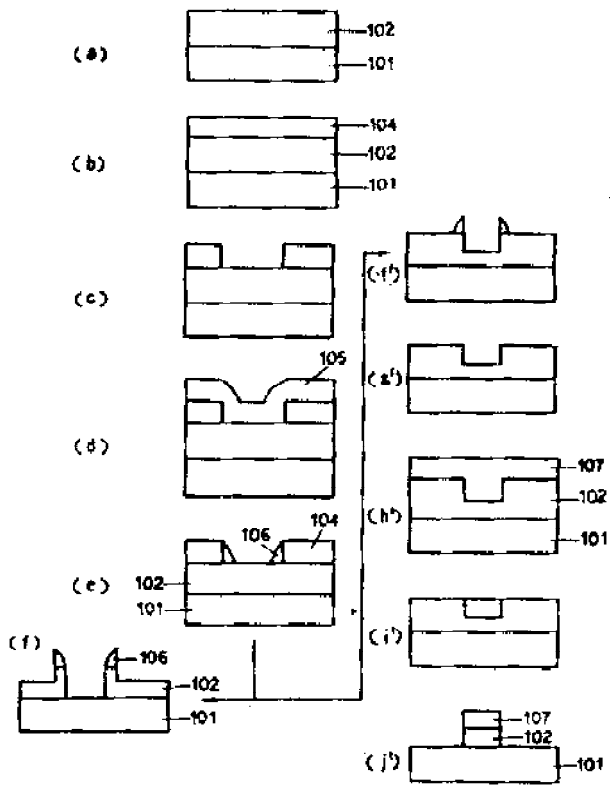
도면3-d



도면3-e



도면4



도면5

