

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5045183号
(P5045183)

(45) 発行日 平成24年10月10日 (2012.10.10)

(24) 登録日 平成24年7月27日 (2012.7.27)

(51) Int.Cl.	F I
HO 4 N 5/3728 (2011.01)	HO 4 N 5/335 7 2 8
HO 1 L 27/148 (2006.01)	HO 1 L 27/14 B

請求項の数 8 (全 17 頁)

(21) 出願番号	特願2007-83070 (P2007-83070)	(73) 特許権者	000002185
(22) 出願日	平成19年3月27日 (2007.3.27)		ソニー株式会社
(65) 公開番号	特開2008-244886 (P2008-244886A)		東京都港区港南1丁目7番1号
(43) 公開日	平成20年10月9日 (2008.10.9)	(74) 代理人	100094053
審査請求日	平成21年10月30日 (2009.10.30)		弁理士 佐藤 隆久
		(72) 発明者	広田 功
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		審査官	若林 治男

最終頁に続く

(54) 【発明の名称】 固体撮像素子および固体撮像素子の駆動方法、並びにカメラシステム

(57) 【特許請求の範囲】

【請求項 1】

行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を列単位で垂直転送する複数の垂直転送部を有する撮像部と、

信号分離機能を有し、各垂直転送部から転送される信号電荷の転送、阻止、加算を制御する制御部と、

前記制御部から出力される信号電荷を水平転送する少なくとも2つの水平転送部と、

前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に信号分離を行わず、直接転送する水平-水平転送部と、を有し、

前記水平-水平転送部は、

画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、

隣接する転送ユニット側に、チャネル間の信号の漏れを防止するバリア部が形成されている

固体撮像素子。

【請求項 2】

前記制御部は、

画素の色別に水平転送チャネルが割り当てられるように制御する

請求項 1 記載の固体撮像素子。

【請求項 3】

前記制御部は、

10

20

前記水平転送部で水平間引き加算可能に処理する
請求項 1 または 2 記載の固体撮像素子。

【請求項 4】

N (N は 4 以上の正の整数) ラインシーケンス、 $N/2$ チャンネル出力を実現する場合、
前記水平転送部は $(N/2)$ 個配置され、前記水平-水平転送部は $[(N/2) - 1]$ 個
配置される

請求項 1 から 3 のいずれか一に記載の固体撮像素子。

【請求項 5】

行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を列
単位で垂直転送する複数の垂直転送部を有する撮像部と、

10

各垂直転送部から転送される信号の分離機能を有する制御部と、

前記制御部から出力される信号電荷を水平転送する少なくとも 2 つの水平転送部と、

前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送
部に転送する水平-水平転送部と、を有し、

前記水平-水平転送部は、

画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、

隣接する転送ユニット側に、チャンネル間の信号の漏れを防止するバリア部が形成され
ている

固体撮像素子の駆動方法であって、

前記制御部により、前記水平転送部に信号電荷を転送する前に、各垂直転送部から転送
される信号電荷の転送、阻止、加算を制御する第 1 ステップと、

20

前記水平-水平転送部により、前記制御部から転送された信号電荷を受けた一の水平転
送部の信号電荷を他の水平転送部に転送する第 2 ステップと、を有し、

前記第 2 ステップにおいては、

信号分離を行わず、信号電荷を直接転送し、

信号分離は制御部側で行う

固体撮像素子の駆動方法。

【請求項 6】

前記制御部により、画素の色別に水平転送チャンネルが割り当てられるように制御する

請求項 5 記載の固体撮像素子の駆動方法。

30

【請求項 7】

固体撮像素子と、

前記固体撮像素子に被写体像を結像する光学系と、

前記固体撮像素子の出力画像信号を処理する信号処理回路と、を有し、

前記固体撮像素子は、

行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を
列単位で垂直転送する複数の垂直転送部を有する撮像部と、

信号分離機能を有し、各垂直転送部から転送される信号電荷の転送、阻止、加算を制
御する制御部と、

前記制御部から出力される信号電荷を水平転送する少なくとも 2 つの水平転送部と、

40

前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転
送部に信号分離を行わず、直接転送する水平-水平転送部と、を有し、

前記水平-水平転送部は、

画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、

隣接する転送ユニット側に、チャンネル間の信号の漏れを防止するバリア部が形成さ
れている

カメラシステム。

【請求項 8】

前記制御部は、

画素の色別に水平転送チャンネルが割り当てられるように制御する

50

請求項7記載のカメラシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像素子、固体撮像素子の駆動方法およびカメラシステムに関し、特にCCD(Charge Coupled Device)撮像素子に代表される電荷転送型固体撮像素子およびその駆動方法、並びにカメラシステムに関するものである。

【背景技術】

【0002】

固体撮像素子は、有効画素領域で蓄積した電荷を垂直転送部、水平転送部を介して出力部より電気信号として取り出される。そして、取り出された電気信号はビデオ等の記録媒体に記録されたり、あるいは直接伝送されて、たとえば受信側に配置されたテレビジョン等に再現される。

【0003】

ところで、インタレーススキャン、インタライントランスファー(I S-I T)方式の電荷の転送方式を採る固体撮像素子は、読み出し速度(以下、フレームレートと称する。)の向上を図るべく垂直方向の画素の間引きを行う技術が提案されている。

画素の間引きの一例としては、 1280×960 画素で全画素を出力するためのフレームレートが 7.5 frame/sec. の固体撮像素子の場合において、 30 frame/sec. のフレームレートを実現するために、垂直方向の画素を4画素のうち1画素しか読み出さない、すなわち、垂直方向を画素の読み出す割合である圧縮率 $1/4$ で圧縮を行い、フレームレートの向上を図っている。

【0004】

この方式は、垂直方向の圧縮を行うことは可能であるものの、水平方向の圧縮ができない。このために、たとえば、 1280×960 画素の垂直方向を圧縮率 $1/4$ で圧縮を行うと、 1280×240 画素が出力部より出力され、TVに要求されるアスペクト比が保てず、水平垂直のバランスが悪くなるために、水平方向の圧縮を行い $4:3$ のアスペクト比を保つ必要が生じ、水平方向を圧縮率 $1/4$ で圧縮を行うべく後処理を行う必要がある。

【0005】

これに対して、隣り合う2以上の所定数の垂直転送部を1つのグループとして、このグループと水平転送部の単位転送ビットを対応させると共に、垂直転送部から同垂直転送部が属するグループに対応する水平転送部の単位転送ビット(以下、対応単位転送ビットと称する。)に電荷の転送を行うことによって、水平転送部において水平方向の圧縮を行う技術が提案されている(たとえば、特許文献1参照)。

【特許文献1】特開2002-112122号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した技術では、隣り合う2以上の所定数の垂直転送部を1つのグループとし、このグループと水平転送部の単位転送ビットとを対応させ、垂直転送部から対応単位転送ビットに電荷の転送を行う場合には、同一グループ内の垂直転送部の電荷の転送先である対応単位転送ビットは同一であるにもかかわらず、それぞれの垂直転送部では対応単位転送ビットとの位置関係が異なるために、垂直転送部から対応単位転送ビットへの電荷の転送制御が十分にできない場合があり、かかる点は改良の余地がある。

【0007】

また、高精細HD用固体撮像素子(CCD)や、プログレッシブスキャン用固体撮像素子(CCD)で、水平パラレル2チャンネル構造の提案がなされ、実用に供されている。

これらの特徴として、第1水平転送部(第1水平(H)CCD)と第2水平転送部(第2HCCD)間で特定列の信号を次段のHCCDへ転送するか阻止(HOLD)するかを

10

20

30

40

50

選択する構造を兼ね備える水平-水平（HH）転送構造を有している。

これは垂直CCD（VCCD）構造の工夫が不要で、新規に作る平行水平CCD（HCCD）部分のみで構成できる点でメリットがあった。

【0008】

図1は、HD2チャンネル出力方式を採用した一般的なCCDの転送出力段の第1の構成例を示す図である。

図2は、HD2チャンネル出力方式を採用した一般的なCCDの転送出力段の第2の構成例を示す図である。

図1と図2の違いは、H転送ピッチが $1/2$ としたことにある。

【0009】

図1および図2において、1は画素アレイ部（撮像部）を、2はコントロールゲート部を、3は第1水平（H）CCDを、4は第2水平（H）CCDを、5はHH転送部をそれぞれ示している。

【0010】

図1および図2の構成においては、HH転送部5で信号分離を行うために、特定列には一方の転送を止めるための転送阻止用のチャンネルストップ（CS）が設けられ、次段の水平（H）CCD4に転送する列にはHHゲートが転送チャンネルで形成される構造となっている。

このために、その転送チャンネルの幅が狭くなりHH転送効率劣化による縦線不良が多く発生し、製造上好ましい構造ではなかった。また、容量確保のためにHH転送路を長くしてあることからHH転送不良が発生するおそれがある。また、読み出し信号GbとGrが別チャンネルから出力されるため、後段の処理系でGbとGrのチャンネルマッチングが必要となる。

また、図2の構成では、H転送ピッチが $1/2$ になるため、容量確保のためにHH転送路をさらに長くする必要があり、HH転送不良を起こす可能性がさらに高まる。

【0011】

このHH転送効率を改善するために、第1水平（H）CCDのロー（LOW）電圧と第2水平（H）CCDのハイ（HIGH）電圧差を確保する必要がある。この電圧差はそのままHCCDの水平転送クロック振幅になるために、水平CCDドライバの消費電力が電圧の二乗で増えてしまう弊害がある。すなわち、CCD転送劣化による縦筋不良を解決しようとする電力が増加するという結果となっていた。

【0012】

これを解決するために、図3（A）、（B）に示すように、HH転送をしないような両側（図3においては左右両側）に転送するいわゆる観音開きの2チャンネル（ch）などが提案され量産化されている。

しかし、これも左右で特性差がでると中央に段差がでてしまい、使いこなすのが難しい構造であった。

たとえば、デジタルスチルカメラ（DSC）においては、水平 $6/6$ 間引き加算を行うものがあるが、図4に示すように、左右転送（観音開き）の2チャンネルの場合、飛び越し加算ができないために、 $6/6$ 間引き加算以上が実現できなくなる。仮に、 $4/6$ 間引き加算とすると、感度低下、色偽等の画質劣化が発生する。

【0013】

本発明は、転送効率を向上でき、低振幅で駆動でき、水平レジスタピッチを $M/2$ 倍に拡大することができ、また、色別に水平転送チャンネルが割り当てること可能で、チャンネルマッチングを不要とすることができる固体撮像素子および固体撮像素子の駆動方法、並びにカメラシステムを提供することにある。

【課題を解決するための手段】

【0014】

本発明の第1の観点の固体撮像素子は、行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を列単位で垂直転送する複数の垂直転送部を有する撮

10

20

30

40

50

像部と、信号分離機能を有し、各垂直転送部から転送される信号電荷の転送、阻止、加算を制御する制御部と、前記制御部から出力される信号電荷を水平転送する少なくとも2つの水平転送部と、前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に信号分離を行わず、直接転送する水平-水平転送部と、を有し、前記水平-水平転送部は、画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、隣接する転送ユニット側に、チャンネル間の信号の漏れを防止するバリア部が形成されている。

【0015】

好適には、前記制御部は、画素の色別に水平転送チャンネルが割り当てられるように制御する。

【0016】

好適には、前記制御部は、前記水平転送部で水平間引き加算可能に処理する。

【0018】

好適には、 N (N は4以上の正の整数) ラインシーケンス、 $N/2$ チャンネル出力を実現する場合、前記水平転送部は $(N/2)$ 個配置され、前記水平水転送部は $[(N/2) - 1]$ 個配置される。

【0019】

本発明の第2の観点は、行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を列単位で垂直転送する複数の垂直転送部を有する撮像部と、各垂直転送部から転送される信号の分離機能を有する制御部と、前記制御部から出力される信号電荷を水平転送する少なくとも2つの水平転送部と、前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に転送する水平-水平転送部と、を有し、前記水平-水平転送部は、画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、隣接する転送ユニット側に、チャンネル間の信号の漏れを防止するバリア部が形成されている固体撮像素子の駆動方法であって、前記制御部により、前記水平転送部に信号電荷を転送する前に、各垂直転送部から転送される信号電荷の転送、阻止、加算を制御する第1ステップと、前記水平-水平転送部により、前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に転送する第2ステップと、を有し、前記第2ステップにおいては、信号分離を行わず、信号電荷を直接転送し、信号分離は制御部側で行う。

【0020】

本発明の第3の観点のカメラシステムは、固体撮像素子と、前記固体撮像素子に被写体像を結像する光学系と、前記固体撮像素子の出力画像信号を処理する信号処理回路と、を有し、前記固体撮像素子は、行列状に配置されて光電変換を行う複数の画素および前記複数の画素の各信号電荷を列単位で垂直転送する複数の垂直転送部を有する撮像部と、信号分離機能を有し、各垂直転送部から転送される信号電荷の転送、阻止、加算を制御する制御部と、前記制御部から出力される信号電荷を水平転送する少なくとも2つの水平転送部と、前記制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に信号分離を行わず、直接転送する水平-水平転送部と、を有し、前記水平-水平転送部は、画素配列の複数列に対応する転送ユニットが並列に配列した構造を有し、隣接する転送ユニット側に、チャンネル間の信号の漏れを防止するバリア部が形成されている。

【0021】

本発明によれば、たとえば制御部で水平転送部に信号電荷を転送する前に、各垂直転送部から転送される信号電荷の転送、阻止、加算が制御される。

そして、制御部から転送された信号電荷を受けた一の水平転送部の信号電荷を他の水平転送部に転送する場合には、水平-水平転送部において、信号分離が行われず、信号電荷が直接転送される。

【発明の効果】

【0022】

本発明によれば、転送効率を向上でき、低振幅で駆動でき、水平レジスタピッチを $M/2$

10

20

30

40

50

倍に拡大することができ、また、色別に水平転送チャンネルが割り当てることが可能で、チャネルマッチングを不要とすることができる。

【発明を実施するための最良の形態】

【0023】

以下、本発明の実施の形態を図面に関連付けて説明する。

【0024】

図5は、本発明の一実施形態に係る電荷転送型固体撮像素子、たとえばCCD撮像素子の構成を示す概略構成図である。また、図6は、本実施形態に係るパラレル構造の多段（本実施形態では2段）水平転送系を模式的に示す図である。

【0025】

本実施形態に係るCCD撮像素子10は、図5に示すように、タイミング発生回路（TG;Timing Generator）20からのタイミングパルスに応答してそれぞれ動作する、撮像部11、電荷制御部12、垂直出力ゲート部（VOG(Vertical Output Gate)部）13、第1水平転送部（水平CCD）14、第2水平転送部（水平CCD）15、水平-水平（HH）転送部16、および電荷電圧変換部17、18を有する。

【0026】

撮像部11は、行列状に配置され、入射光をその光量に応じた電荷量の信号電荷に変換する複数の画素（光電変換素子を含む受光部）111、および、これら画素111の行列状配列に対して列ごとに配置され、画素111の各々で光電変換され、これら画素111から読み出された信号電荷を列単位で垂直転送する複数の垂直CCD（垂直転送部）112により構成されている。

垂直CCD112は、タイミング発生回路20から供給される、たとえば4相の垂直転送クロック $V\phi 1 \sim V\phi 4$ により転送駆動され、画素111から読み出された信号電荷を水平ブランキング期間の一部にて1走査線（1ライン）に相当する部分ずつ順に垂直方向に転送する。

【0027】

なお、画素配列としては、ベイヤ配列等が採用されるが、特に限定されるものではない。

【0028】

電荷制御部12は、所定の動作モードが設定されたときは、複数の垂直CCD112の複数列を単位とし、この複数列における所定の列の垂直CCD112からの電荷の転送を阻止することによって間引き、複数列における残りの2列以上の各垂直CCD112から転送される信号電荷を加算可能に出力する。

以下、この処理のことを水平（H）間引き加算と呼ぶこととする。電荷制御部12はさらに、所定の動作モード以外の動作モードが設定されたときは、複数の垂直CCD112から複数列の単位でパラレルに転送される信号電荷の並びをシリアルに変換して順に出力する。

【0029】

電荷制御部12は、タイミング発生回路20で生成される各種の制御パルス、すなわちストレージパルス $ST\phi 1$ 、 $ST\phi 2$ 、ホールドパルス $HL D\phi 1$ 、 $HL D\phi 2$ によって駆動制御されることで、水平間引き加算の動作を行う。

具体的には、ストレージパルス $ST\phi 1$ およびホールドパルス $HL D\phi 1$ が組をなし、所定の列の垂直CCD112に対応して設けられたストレージ電極およびホールド電極をそれぞれ駆動し、ストレージパルス $ST\phi 2$ およびホールドパルス $HL D\phi 2$ が組をなし、次列の垂直CCD112に対応して設けられたストレージ電極およびホールド電極をそれぞれ駆動する。

【0030】

VOG部13は、タイミング発生回路20による制御パルス $VOG\phi 1$ 、 $VOG\phi 2$ に
応答して電荷制御部12から出力された電荷を第1水平CCD14に転送（シフト）する

10

20

30

40

50

。

【0031】

本実施形態においては、電荷制御部12およびVOG部13により制御部が構成され、ここで信号分離を行い、第1水平CCD14と第2水平CCD15間のHH転送部16では信号分離を行わない。

そして、本実施形態においては、電荷制御部12およびVOG部13により各列信号の転送、阻止、加算を制御する。

【0032】

第1水平CCD14は、VOG部13からシフトされた信号電荷を順に水平転送する。第1水平CCD14の転送先側の端部には電荷電圧変換部17が接続されている。

10

電荷電圧変換部17は、たとえばフローティングディフュージョンアンプによって構成されており、第1水平CCD14によって順に転送されてくる信号電荷を信号電圧に変換して出力する(CCDout)。

【0033】

第2水平CCD15は、HH転送部16からHH転送された信号電荷を順に水平転送する。第2水平CCD15の転送先側の端部には電荷電圧変換部18が接続されている。

電荷電圧変換部18は、たとえばフローティングディフュージョンアンプによって構成されており、第2水平CCD15によって順に転送されてくる信号電荷を信号電圧に変換して出力する(CCDout)。

【0034】

20

HH転送部16は、第1水平CCD14による信号の分離を行うことなく、そのまま直接的に第2水平CCD15に転送する。これにより、転送効率が向上し、低振幅で駆動できるようになっている。

【0035】

HH転送部16は、図6に示すように、画素配列の4列に対応する転送ユニットTFUTが並列に配列した構造を有し、隣接する(図6の例では図中右側)転送ユニットTFUT側に、チャンネル間の信号の漏れを防止するための、バリア部(IIB)161が形成されている。

【0036】

図7は、本実施形態に係るHH転送部の構成例を示す断面図である。

30

【0037】

HH転送部16は、図7に示すように、n型基板31上にp型ウェル32を介して形成されたn型不純物からなる転送チャンネル33と、この転送チャンネル33の上方にその転送方向に繰り返して配列された転送電極34から構成されている。

また、転送電極34の下方の転送チャンネル33の表面側には、p⁻型不純物層35が形成されている。このp⁻型不純物層35がバリア部161として機能する。

【0038】

上述したように、CCD撮像素子10は、タイミング発生回路20で発生される各種のタイミング信号によって駆動される。

タイミング発生回路20は、垂直同期信号VD、水平同期信号HDおよびマスタークロックMCKに基づいて、垂直CCD112を駆動するたとえば4相の垂直転送パルスVφ1~Vφ4、電荷制御部12を駆動するストレージパルスSTφ1、STφ2、ホールドパルスHLDφ11、HLDφ2、VOG部13を駆動するパルスVOGφ1、VOGφ2、第1水平CCD14および第2水平CCD15を駆動するたとえば2相の水平転送パルスHφ1、Hφ2、HH転送部16を駆動するパルスHHGφなどのタイミング信号を、外部から与えられる撮像モード情報に対応したタイミング関係をもって生成する。

40

撮像モード情報には、たとえば静止画撮像モード(静止画独立読み出し(水平4ライン(H4)シーケンス2ch/1ch出力))、動作撮像モード(フルHD動画(水平4ライン(H4)/4間引き加算2ch出力))、低電力モード(低電力ライブビュー/AF(水平8ライン(H8)/8間引き加算1ch出力))等が含まれる。

50

【0039】

次に、上記構成のCCD撮像素子10の動作について、水平4ラインシーケンスにおける、静止画独立読み出し、H4/4間引き加算、H8/8間引き加算、の2チャンネルまたは1チャンネル出力の場合、並びに、水平6ラインシーケンス、3チャンネル出力の場合を例に、順を追って説明する。

【0040】

<静止画用独立読み出し>

まず、図8、図9、および図10に関連付けて静止画独立読み出し動作について説明する。

図8は、静止画読み出し動作を模式的に示す図であり、図9は、静止画読み出し動作のタイミングチャートであり、図10は、静止画読み出し動作時における加算動作を詳細に示す図である。

10

【0041】

静止画用独立読み出しの場合、垂直(V)の1ライン分の電荷を2回か4回に分けて水平転送する。

たとえば図8～図10に示すように、最初にR(赤)G(緑)ラインのR列のみ4列に1つつ垂直水平(VH)間の電荷制御部12およびVOG部13において分離コントロールして第1水平CCD14に転送する。

出力1チャンネル(ch)のみ使用してチャンネル間マッチングを取らなくて済むようにするには、ここで水平転送を行い、信号を出力する。

20

出力2チャンネルで、特性マッチングをとってでもフレームレートをあげたい場合は、転送パルスHHGφによるHH転送制御によってHH転送部16を通して次段の第2水平CCD15に転送する。

その後、残りの4列に1つのR列信号を第1水平CCD14に転送し、水平転送によって出力する。

同列の残りのG信号も同様に2回のシーケンスに分けてVH転送し、シリアル2回かパラル1回のH転送で出力する。

次ラインのGBラインも同様である。

2チャンネル出力の一連の動作において、GbとGrは異なるチャンネルから出力することが可能である。

30

【0042】

<H4/4間引き加算>

次に、図11、図12、および図13に関連付けてH4/4間引き加算動作について説明する。

図11は、H4/4間引き加算動作を模式的に示す図であり、図12は、H4/4間引き加算動作のタイミングチャートであり、図13は、H4/4間引き加算時における加算動作を詳細に示す図である。

【0043】

デジタルスチルカメラ(DSC)では、5～10メガピクセル(Mpixels)からNTSC/PAL方式の液晶デバイスに写すのに、同色信号を間引き加算する方法が一般に用いられている。

40

高解像度な動画や、高フレームレートな静止画用にH(水平)4/4間引き加算が適する。

RGラインを例にとると、最初にR信号全てを第1水平CCD14に転送すると、水平CCDは4列で1パケットであるので、隣接するR信号同士が電荷制御部12およびVOG部13のコントロールに基づいて第1水平CCD14内で加算される。

これをそのまま、転送パルスHHGφによるHH転送制御によってHH転送部16を通して次段の第2水平CCD15に転送し、続いてG信号を同様に第1水平CCD14に転送する。

その後、第1水平CCD14および第2水平CCD15において水平(H)転送を行っ

50

てRとGの信号を2 c hそれぞれから出力する。

この場合、色信号がチャンネルごとに出力されるために、左右両転送（観音開き転送）のような左右段差が出ることはない。チャンネル間のオフセット差はOBクランプで吸収され、ゲイン差は、色感度の違いと同じなので、ホワイトバランスによって吸収される。

【0044】

＜H8／8間引き加算＞

次に、図14、図15、および図16に関連付けてH8／8間引き加算動作について説明する。

図14は、H8／8間引き加算動作を模式的に示す図であり、図15は、H8／8間引き加算動作のタイミングチャートであり、図16は、H8／8間引き加算時における加算動作を詳細に示す図である。

10

【0045】

この場合、フレームレートはH4／4間引き加算動作と同じになるが、1 c h出力にできることで、1 c h動作停止させて低電力が可能になる動作モードである。

R Gラインにおいて、まず最初に4列ごとの同色1画素分をVH転送し、電荷制御部12およびVOG部13のコントロールに基づいて第1水平CCD14内で隣接2画素が加算される。

その後、第1水平CCD14を1bitシフトさせ、残りのR信号をVH転送して計4画素加算する。

HCCDには、1bitおきに空パッケージがあり、次に同様な動作シーケンスを行って、G信号を4画素加算する。

20

この結果、1 c hでH8／8間引き加算が可能になる。

【0046】

以上の説明では、基本的に水平4ラインシーケンス、2 c h／1 c h出力の場合を例とした。この場合は、水平CCDを2つ要し、かつその段間にHH転送部を1つ要する。

本発明は、この構成に限られるものではなく、水平6ラインシーケンス、3 c h出力、あるいは水平8ラインシーケンス、4 c h出力等にも適用可能である。

水平6ラインシーケンス、3 c h出力の場合、水平CCDを3つ要し、かつそれらの段間にHH転送部を1つずつ要する。

水平8ラインシーケンス、4 c h出力の場合、水平CCDを4つ要し、かつそれらの段間にHH転送部を1つずつ要する。

30

このように、水平N（Nは4以上の正の整数）ラインシーケンス、N／2 c h出力を実現する場合、基本的に、水平CCDを（N／2）個要し、HH転送部を〔（N／2）－1〕個要することになる。

【0047】

図17～図23に、水平6ラインシーケンス、3 c h出力の例を示す。

図17は、水平6ラインシーケンス、3 c h出力における静止画読み出し動作を模式的に示す図であり、図18は、水平6ラインシーケンス、3 c h出力における静止画読み出し動作時における加算動作を詳細に示す図である。

図19は、水平6ラインシーケンス、3 c h出力におけるH4／4間引き加算動作を模式的に示す図であり、図20は、水平6ラインシーケンス、3 c h出力におけるH4／4間引き加算時における加算動作を詳細に示す図である。

40

図21は、水平6ラインシーケンス、1 c h出力におけるH8／8間引き加算動作を模式的に示す図であり、図22は、水平6ラインシーケンス、1 c h出力におけるH8／8間引き加算時における加算動作を詳細に示す図である。

また、図23は、水平6ラインシーケンス、2 c h出力におけるH6／6間引き加算時における加算動作を詳細に示す図である。

【0048】

基本的な動作は、水平4ラインシーケンス、2 c h／1 c h出力の場合と同様に行われることから、ここでの詳細の説明は省略するが、注意点として、チャンネル（c h）ごとに

50

色信号を分離することはできなくなるためにチャネルマッチング補正が必要になる点である。デジタル信号処理で3ch分だけ、オフセットやゲインや非線形性補正を行うことは、現在の技術水準ならまったく問題とならない。

【0049】

以上説明したように、本実施形態によれば、パラレル構造の多段水平転送部を有する固体撮像素子10において、パラレル電荷制御部12およびVOG部13により信号分離を行い、第1水平CCD14と第2水平CCD15間のHH転送部16では信号分離を行わず、そのままストレートに転送するようにしたことで、転送効率を向上でき、低振幅で駆動できる。

したがって、多画素多チャネル出力CCDが容易に作れ、高精細、高速なカメラが実現できる。

特に水平コーディングの2倍のシーケンス（4倍の間引き加算率）とすることで、チャネルごとに色分離が行えるようになりチャネル間マッチングを取る必要がなくなることで、高画質の画像を得られ、また使い勝手もよいという利点がある。

【0050】

このような効果を有する固体撮像素子は、デジタルカメラやビデオカメラの撮像デバイスとして適用することができる。

【0051】

図24は、本発明の実施形態に係る固体撮像素子が適用されるカメラシステムの構成の一例を示す図である。

【0052】

本カメラシステム40は、図24に示すように、本実施形態に係る固体撮像素子10が適用可能な撮像デバイス41と、この撮像デバイス41の画素領域に入射光を導く（被写体像を結像する）光学系、たとえば入射光（像光）を撮像面上に結像させるレンズ42と、撮像デバイス41を駆動する駆動回路(DRV)43と、撮像デバイス41の出力信号を処理する信号処理回路(PRC)44と、を有する。

【0053】

駆動回路43は、垂直CCD、水平CCD等を駆動するスタートパルスやクロックパルスを含む各種のタイミング信号を生成するタイミングジェネレータ(図示せず)20を有し、所定のタイミング信号で撮像デバイス41を駆動する。

【0054】

また、信号処理回路44は、撮像デバイス41の出力信号に対してCDS(Correlated Double Sampling; 関連二重サンプリング)やA（アナログ）／D（デジタル）変換などの信号処理を施す。

信号処理回路44で処理された画像信号は、たとえばメモリなどの記録媒体に記録される。記録媒体に記録された画像情報は、プリンタなどによってハードコピーされる。また、信号処理回路44で処理された画像信号を液晶ディスプレイ等からなるモニターに動画として映し出される。

【0055】

上述したように、デジタルスチルカメラ等の撮像装置において、撮像デバイス41として、先述したCCD撮像素子10を搭載することで、高精細、高速なカメラが実現できる。

【図面の簡単な説明】

【0056】

【図1】HD2チャネル出力方式を採用した一般的なCCDの転送出力段の第1の構成例を示す図である。

【図2】HD2チャネル出力方式を採用した一般的なCCDの転送出力段の第2の構成例を示す図である。

【図3】HH転送をしないような両側（左右両側）に転送する構成例を示す図である。

【図4】図3の課題を説明するための図である。

【図5】本発明の一実施形態に係る電荷転送型固体撮像素子、たとえばCCD撮像素子の

10

20

30

40

50

構成を示す概略構成図である。

【図 6】図 6 は、本実施形態に係る平行構造の多段（本実施形態では 2 段）水平転送系を模式的に示す図である。

【図 7】本実施形態に係る H H 転送部の構成例を示す断面図である。

【図 8】静止画読み出し動作を模式的に示す図である。

【図 9】静止画読み出し動作のタイミングチャートである。

【図 10】静止画読み出し動作時における加算動作を詳細に示す図である。

【図 11】H 4 / 4 間引き加算動作を模式的に示す図である。

【図 12】H 4 / 4 間引き加算動作のタイミングチャートである。

【図 13】H 4 / 4 間引き加算時における加算動作を詳細に示す図である。

【図 14】H 8 / 8 間引き加算動作を模式的に示す図である。

【図 15】H 8 / 8 間引き加算動作のタイミングチャートである。

【図 16】H 8 / 8 間引き加算時における加算動作を詳細に示す図である。

【図 17】水平 6 ラインシーケンス、3 c h 出力における静止画読み出し動作を模式的に示す図である。

【図 18】水平 6 ラインシーケンス、3 c h 出力における静止画読み出し動作時における加算動作を詳細に示す図である。

【図 19】水平 6 ラインシーケンス、3 c h 出力における H 4 / 4 間引き加算動作を模式的に示す図である。

【図 20】水平 6 ラインシーケンス、3 c h 出力における H 4 / 4 間引き加算時における加算動作を詳細に示す図である。

【図 21】水平 6 ラインシーケンス、1 c h 出力における H 8 / 8 間引き加算動作を模式的に示す図である。

【図 22】水平 6 ラインシーケンス、1 c h 出力における H 8 / 8 間引き加算時における加算動作を詳細に示す図である。

【図 23】水平 6 ラインシーケンス、2 c h 出力における H 6 / 6 間引き加算時における加算動作を詳細に示す図である。

【図 24】本発明の実施形態に係る固体撮像素子が適用されるカメラシステムの構成の一例を示す図である。

【符号の説明】

【0057】

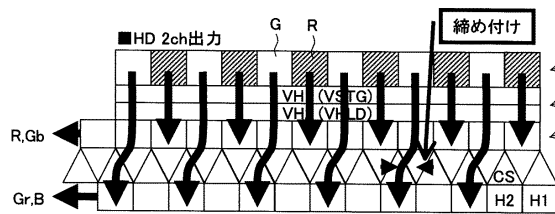
10・・・CCD 撮像素子、11・・・撮像部、111・・・画素、112・・・垂直 CCD、12・・・電荷制御部、13・・・垂直出力ゲート部（VOG 部）、14・・・第 1 水平 CCD（水平転送部）、15・・・第 2 水平 CCD（水平転送部）、16・・・水平水平（HH）転送部、20・・・タイミング発生回路、41・・・撮像デバイス、42・・・駆動回路、43・・・レンズ、44・・・信号処理回路。

10

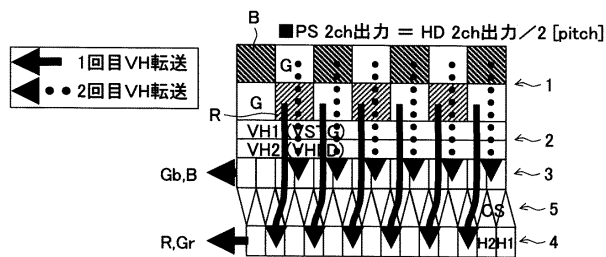
20

30

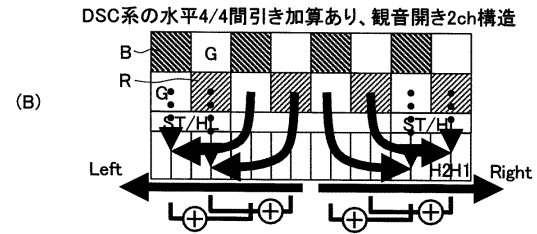
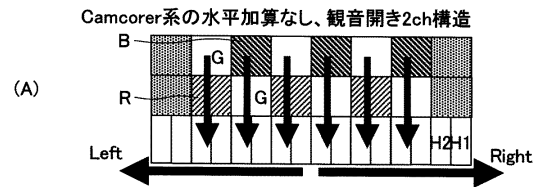
【図 1】



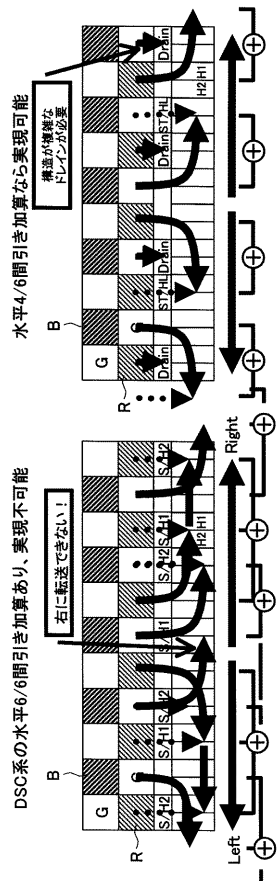
【図 2】



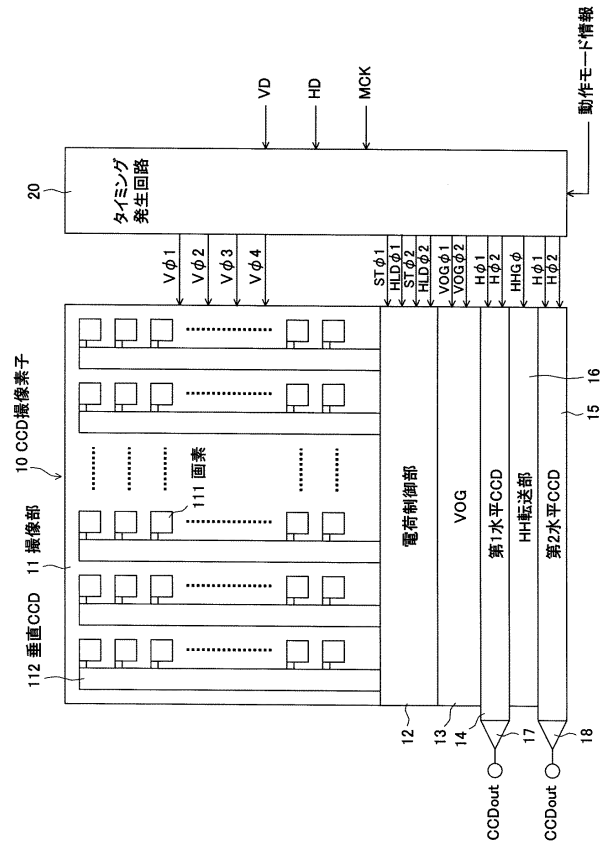
【図 3】



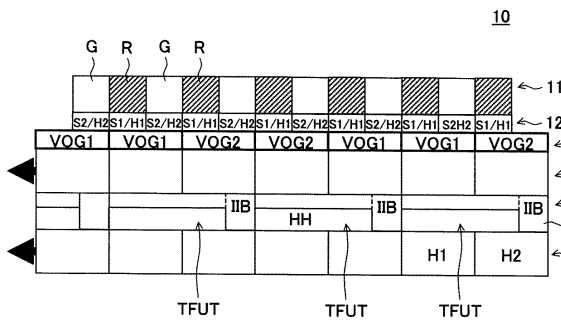
【圖 4】



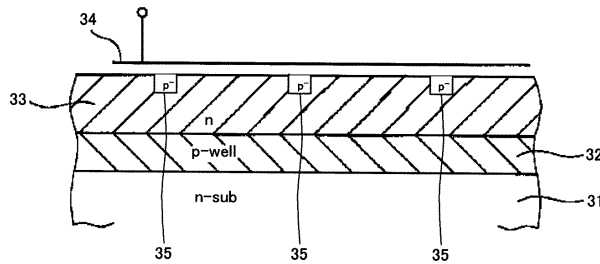
【图 5】



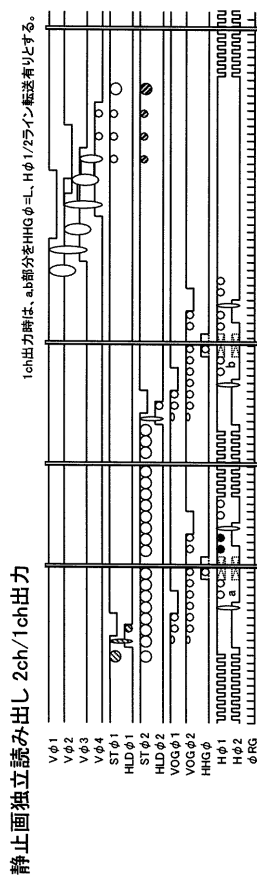
【図 6】



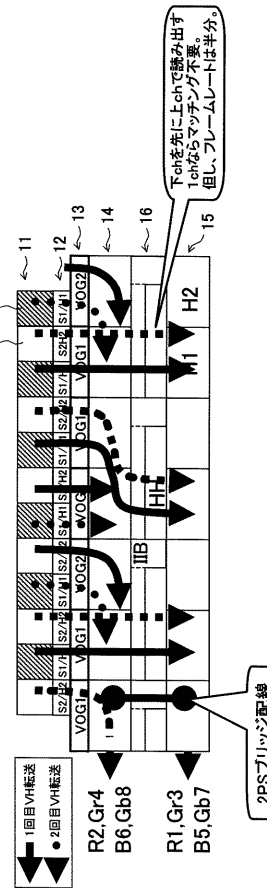
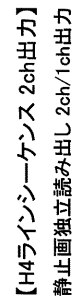
【圖 7】



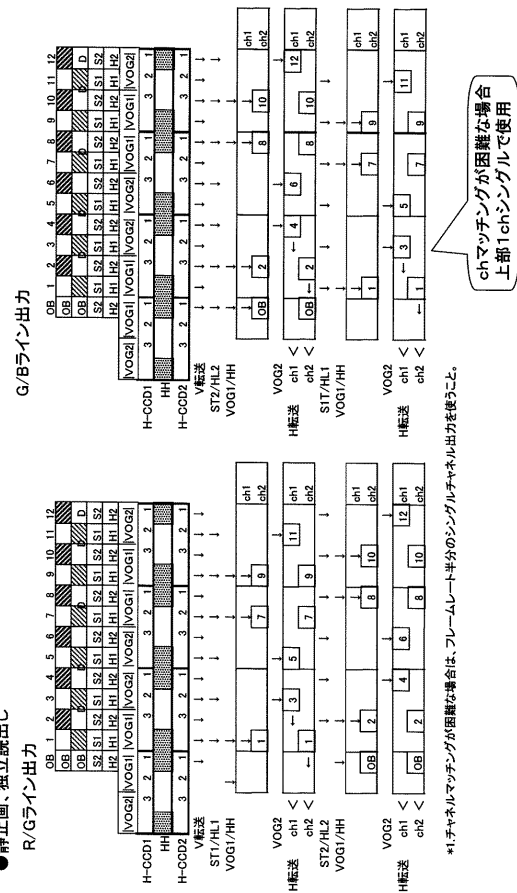
【图 9】



【图 8】

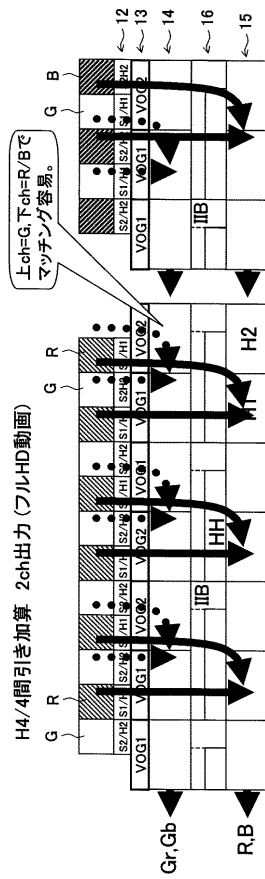


【図 10】

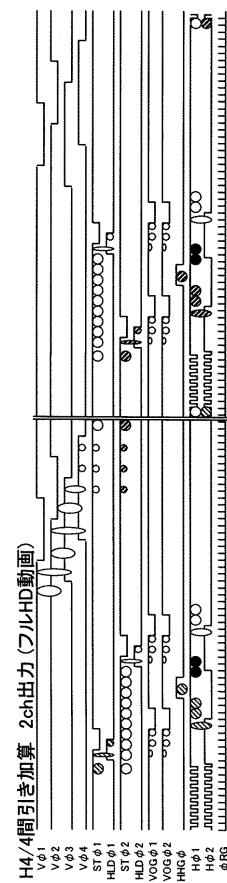


*1. チャネルマッチングが困難な場合は、フレームレートの半分シングルのチャネル出力を使うこと。

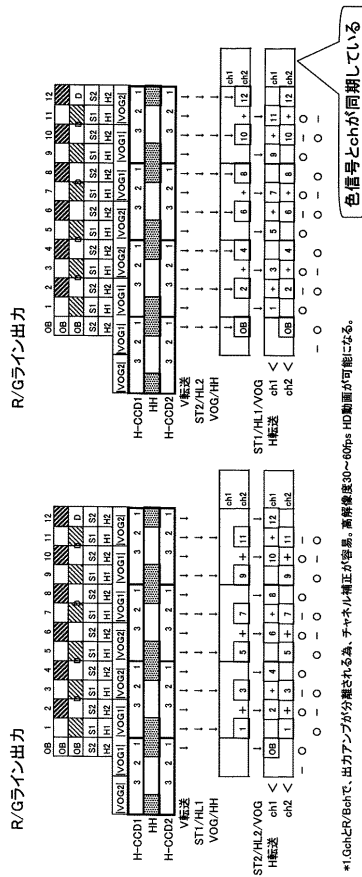
【図 1 1】



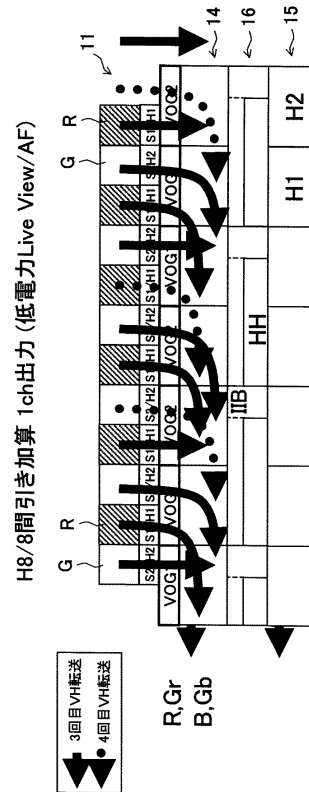
【図 1 2】



【図 1 3】



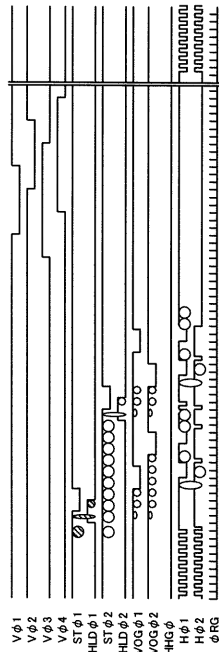
【図 1 4】



●メタ動画 H4/4 加算2ch出力方式 (1/2間引き、4/4読出し)

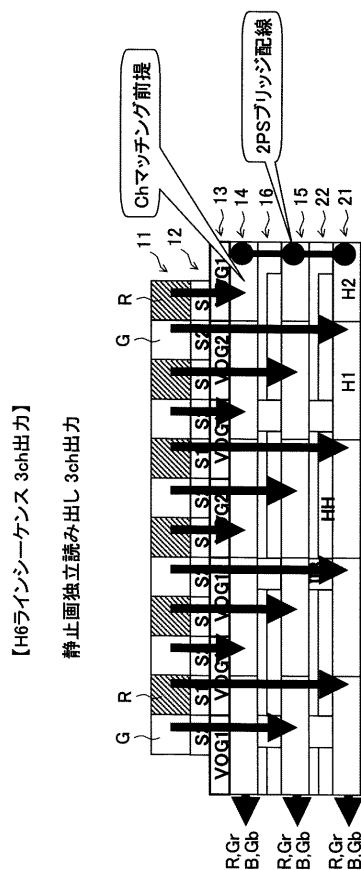
*1: GchとR/Bchで、出力アップが分離される為、チャネル補正が容易。高解像度30~60fps HD動画が可能になる。

【図 15】



H8/8間引き加算
1ch出力
(低電力Live View/AF)

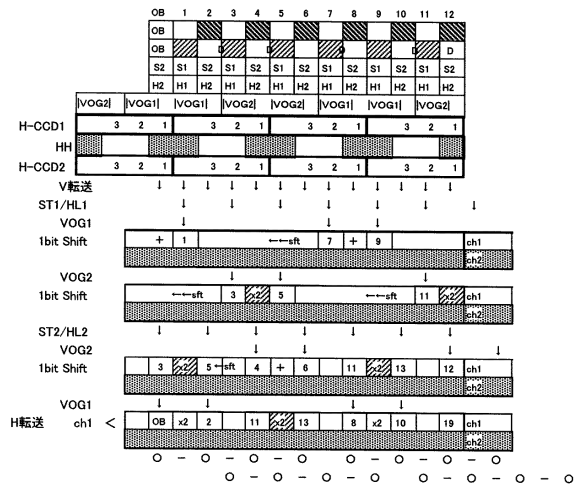
【図 17】



【図 16】

●VGA動画H8/8 加算シングルチャネル出力方式 (1/4間引き、8/8読出し)

アナログ系電力を1ch分停止できる

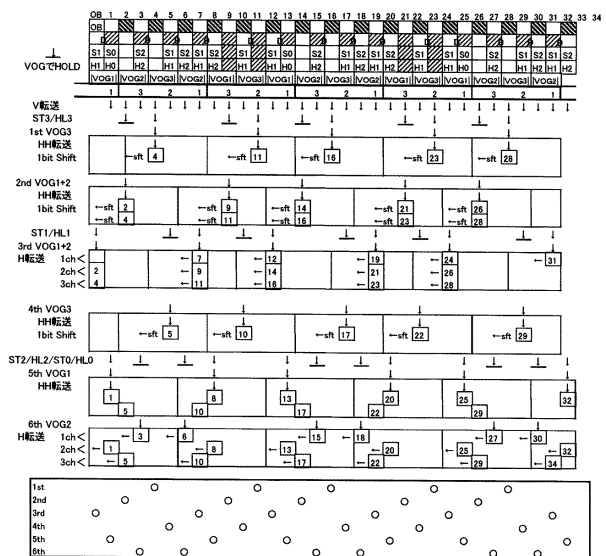


*1.チャネルマッチング不要でLowPowerな60fpsVGA。15fpsモニタリング、60fpsAFに使う。

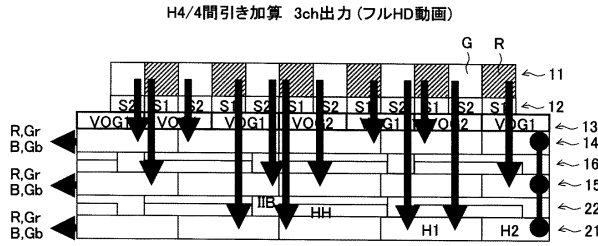
【図 18】

水平方向

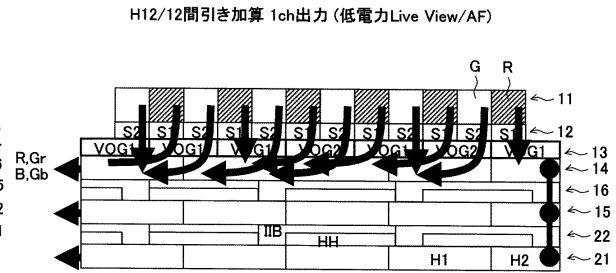
●静止画、独立読出し



【図 19】

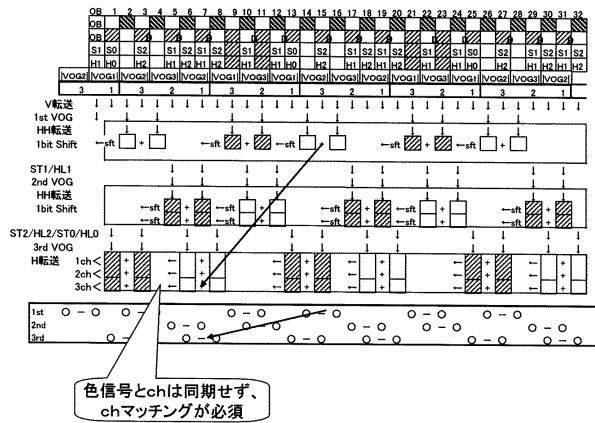


【図 21】



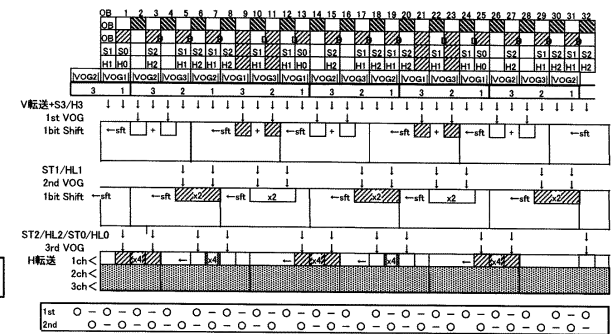
【図 20】

●動画 H4/4 加算分割出力方式 (1/2間引き、4/4読出し)



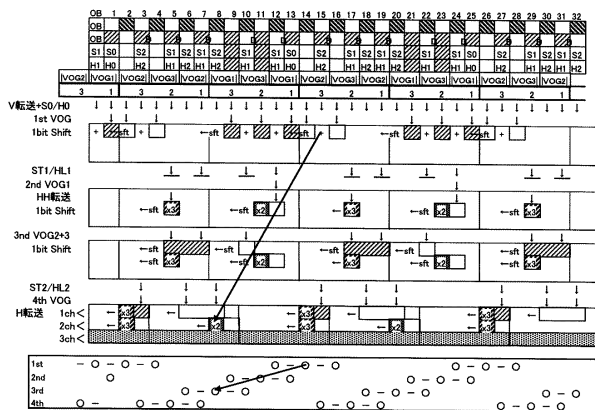
【図 22】

●動画 H12/12 加算方式 (1/6間引き、12/12読出し)

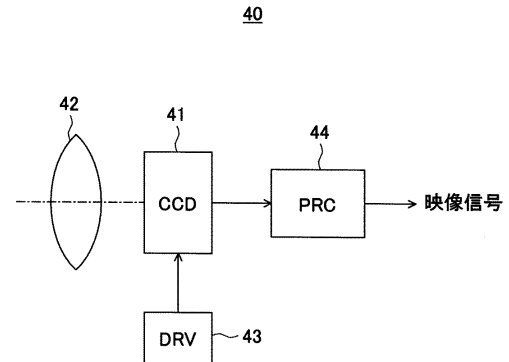


【図 23】

●動画 H6/6 加算分割出力方式 (1/3間引き、6/6読出し)



【図 24】



フロントページの続き

- (56)参考文献 特開平10-200819 (JP, A)
特開昭60-041374 (JP, A)
特開昭63-164267 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378
H04N 5/222 - 5/257
H01L 27/148