



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1069184 A

3(5D) H 04 L 27/14

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3415254/18-09
(22) 30.03.82
(46) 23.01.84. Бюл. № 3
(72) А.Б.Павлов
(53) 621.394.62 (088.8)
(56) 1. Патент США № 3993868,
кл. 178/66, 1966.

2. Тихонов В.И. и Кульмач Н.К.
Нелинейная фильтрация и квазикогерентный прием сигналов. М., "Советское радио", 1975, с. 692-694 (прототип).

(54) (57) УСТРОЙСТВО ДЛЯ ПРИЕМА СИГНАЛОВ ЧАСТОТНОЙ ТЕЛЕГРАФИИ, содержащее фильтр нижних частот и последовательно соединенные управляющий элемент, первый перестраиваемый генератор, первый перемножитель и второй перемножитель, к второму входу которого подключен выход первого интегратора, к сигнальному входу которого подключен выход третьего перемножителя, первый вход которого соединен с выходом первого фазовращателя, вход которого соединен с первым входом первого перемножителя, второй вход которого соединен с вторым входом третьего перемножителя, при этом выход управляющего элемента через второй перестраиваемый генератор подключен к первому входу четвертого перемножителя и к входу второго фазовращателя, вы-

ход которого соединен с первым входом пятого перемножителя, выход которого подключен к сигнальному входу второго интегратора, причем второй вход первого перемножителя соединен с вторыми входами пятого перемножителя и четвертого перемножителя, выход которого подключен к первому входу шестого перемножителя, второй вход которого соединен с выходом второго интегратора; сбросовый вход которого соединен с первым входом первого ключа, выход которого подключен к входу порогового блока, и со сбросовым входом первого интегратора, отличающемся тем, что, с целью повышения помехоустойчивости, в устройство введены сумматор, вычитающий блок и последовательно соединенные второй ключ и блок памяти, выход которого подключен к входу управляющего элемента, при этом выходы первого и второго интеграторов соединены с входами вычитающего блока, выход которого подключен к второму входу первого ключа, первый вход которого соединен с первым входом второго ключа, к второму входу которого подключен выход фильтра нижних частот, вход которого соединен с выходом сумматора, к входам которого подключены выходы второго и шестого перемножителей, а третьи входы первого и второго ключей соединены с вторым входом блока памяти.

(19) SU (11) 1069184 A

Изобретение относится к радиотехнике и может использоваться в системах передачи дискретной информации по радиоканалам с нестабильной частотой при величине частотной нестабильности входного сигнала, сравнимой с девиацией частоты частотно-телеграфного сигнала.

Известен приемник частотно-телеграфного (ЧТ) сигнала, содержащий демодулятор и кольцо фазовой автоподстройки частоты (ФАПЧ) для слежения за начальной фазой телеграфного сигнала, в состав которого входят умножители частоты, перемножители, сумматор, фильтр нижней частоты, подстраиваемый генератор и делители частоты [1].

Однако приемник имеет низкую помехоустойчивость.

Наиболее близким техническим решением к изобретению является устройство для приема сигналов частотной телеграфии, содержащее фильтр нижних частот и последовательно соединенные управляющий элемент, первый перестраиваемый генератор, первый перемножитель и второй перемножитель, к второму входу которого подключен выход первого интегратора, к сигнальному входу которого подключен выход третьего перемножителя, первый вход которого соединен с выходом первого фазовращателя, вход которого соединен с первым входом первого перемножителя, второй вход которого соединен с вторым входом третьего перемножителя, при этом выход управляющего элемента через второй перестраиваемый генератор подключен к первому входу четвертого перемножителя и к входу второго фазовращателя, выход которого соединен с первым входом пятого перемножителя, выход которого подключен к сигнальному входу второго интегратора, причем второй вход первого перемножителя соединен с вторыми входами пятого перемножителя и четвертого перемножителя, выход которого подключен к первому входу шестого перемножителя, второй вход которого соединен с выходом второго интегратора, сбросовый вход которого соединен с первым входом первого ключа, выход которого подключен к входу порогового блока, и со сбросовым входом первого интегратора, введены сумматор, вычитающий блок и последовательно соединенные второй ключ и блок памяти, выход которого подключен к входу управляющего элемента, при этом выходы первого и второго интеграторов соединены с входами вычитающего блока, выход которого подключен к второму входу первого ключа, первый вход которого соединен с первым входом второго ключа, к второму входу которого подключен выход фильтра нижних частот, вход которого соединен с выходом сумматора, к входам которого подключены выходы второго и шестого перемножителей, а третьи входы первого и второго ключей соединены с вторым входом блока памяти.

Однако известное устройство имеет низкую помехоустойчивость.

Цель изобретения - повышение помехоустойчивости.

Поставленная цель достигается тем, что в устройство для приема сигналов частотной телеграфии, содержащее фильтр нижних частот и последовательно соединенные управля-

щий элемент, первый перестраиваемый генератор, первый перемножитель и второй перемножитель, к второму входу которого подключен выход первого интегратора, к сигнальному входу которого подключен выход третьего перемножителя, первый вход которого соединен с выходом первого фазовращателя, вход которого соединен с первым входом первого перемножителя, второй вход которого соединен с вторым входом третьего перемножителя, при этом выход управляющего элемента через второй перестраиваемый генератор подключен к первому входу четвертого перемножителя и к входу второго фазовращателя, выход которого соединен с первым входом пятого перемножителя, выход которого подключен к сигнальному входу второго интегратора, причем второй вход первого перемножителя соединен с вторыми входами пятого перемножителя и четвертого перемножителя, выход которого подключен к первому входу шестого перемножителя, второй вход которого соединен с выходом второго интегратора, сбросовый вход которого соединен с первым входом первого ключа, выход которого подключен к входу порогового блока, и со сбросовым входом первого интегратора, введены сумматор, вычитающий блок и последовательно соединенные второй ключ и блок памяти, выход которого подключен к входу управляющего элемента, при этом выходы первого и второго интеграторов соединены с входами вычитающего блока, выход которого подключен к второму входу первого ключа, первый вход которого соединен с первым входом второго ключа, к второму входу которого подключен выход фильтра нижних частот, вход которого соединен с выходом сумматора, к входам которого подключены выходы второго и шестого перемножителей, а третьи входы первого и второго ключей соединены с вторым входом блока памяти.

На чертеже представлена структурная электрическая схема предлагаемого устройства.

Устройство для приема сигналов частотной телеграфии содержит первый 1, второй 2, третий 3, четвертый 4, пятый 5 и шестой 6 перемножители, первый 7 и второй 8 фазовращатели, первый 9 и второй 10 интеграторы, первый 11 и второй 12 перестраиваемые генераторы, управляющий элемент 13, фильтр 14 нижних частот, сумматор 15, вычитающий блок 16, пороговый блок 17, первый 18 и второй 19 ключи, блок 20 памяти.

Устройство работает следующим образом.

При поступлении на вход устройства сигнала происходит снятие ЧТ манипуляции в кольце фазовой автоподстройки частоты устройства. Это обеспечивается соответствующими блоками, настроенными соответственно на частоты ω_0 и ω_1 .

Если посылка передается с частотой ω_0 , то сигнал управления на выходе фильтра нижних частот 14 вырабатывается соответствующими блоками, согласованными с частотой ω_0 . Сигнал рассогласования на выходе первого 1 перемножителя умножается во втором 2 перемножителе на отличный от нуля сигнал с выхода первого 9 интегратора и через сумматор 15, фильтр 14 нижних частот, второй 19 ключ и блок 20 памяти поступает на вход управляющего элемента 13. Сигнал рассогласования на выходе четвертого 4 перемножителя умножается в шестом 6 перемножителе на нулевой сигнал с выхода второго 10 интегратора. Поэтому вклад в сигнал управления от этих блоков нулевой.

Первый 11 и второй 12 перестраиваемые генераторы управляют работой соответствующих блоков. При поступлении на вход приемника посылки с частотой ω_1 , наблюдается противоположная картина. Сигнал управления выдается с выхода шестого перемножителя, сигнал же на выходе первого 9 интегратора нулевой.

Таким образом, в предложенном устройстве указанные блоки играют роль особых ключей, подключающих к входу фильтра 14 нижних частот в зависимости от частоты ω_0 или ω_1 входной ЧТ посылки сигнал рассогласования вырабатываемый то на выходе первого, то на выходе второго интеграторов. Первый 18 и второй 19 ключи разомкнуты на протяжении каждой информационной посылки длительностью T . Замыкание обоих ключей и выдача сигнала на вход блока 20 памяти и порогового блока 17 происходит по переднему фронту тактовых импульсов $f_{TН}$, поступающих с выхода блока тактовой синхронизации (не показанного на чертеже) с частотой $f_{TН} = 1/T$ на замыкающие входы первого 18 и второго 19 ключей в конце каждой посылки. Размыкание первого 18 и второго 19 ключей и сброс содержимого первого 9 и второго 10 интеграторов происходит по заднему фронту тактовых импульсов $f_{TЗ}$, поступающих на размыкающие входы первого 18 и второго 19 ключей и сбросовые входы обоих интеграторов также в конце каждой посылки.

Первый 7 и второй 8 фазовращатели необходимы для подстройки фаз сигналов. При разомкнутом втором ключе 19 для работы кольца ФАПЧ на длительности посылки сигнал рассогласования снимается с выхода блока 20 памяти. В нем хранится выходной сигнал фильтра 14 нижних частот, считываемый в блок 20 памяти в конце каждой посылки под действием переднего фронта тактовых импульсов $f_{TН}$. В отсутствие входного шума при поступлении на вход устройства посылки с частотой ω_1 , т.е. $z(t) = \sqrt{2} A \sin[\omega_1 t + \varphi]$, сигнал на выходе фильтра 14 нижних частот имеет вид

$$i_1(t) = \sqrt{2} A \sin[\omega_1 t + \varphi] \left\{ \frac{\sqrt{2} A}{2} \cos[\omega_1 t + \hat{\varphi}] \int_0^t \cos(\varphi - \hat{\varphi}) dt + \frac{\sqrt{2} A}{2} \cos[\omega_0 t + \hat{\varphi}] \int_0^t \cos[(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}] dt \right\} =$$

$$= \frac{A^2}{2} \int_0^t \cos(\varphi - \hat{\varphi}) dt \cdot \sin(\varphi - \hat{\varphi}) + \sin[(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}] \frac{A^2}{2} \int_0^t [(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}] dt \quad (1)$$

где φ - фаза сигнала;

A - амплитуда сигнала.

При поступлении на вход устройства посылки с частотой ω_0 сигнал на выходе фильтра нижних частот будет:

$$i_0(t) = \sqrt{2} A \sin[\omega_0 t + \varphi] \left\{ \frac{\sqrt{2} A}{2} \int_0^t \cos(\varphi - \hat{\varphi}) dt \cos[\omega_0 t + \hat{\varphi}] + \frac{\sqrt{2} A}{2} \cos[\omega_1 t + \hat{\varphi}] \int_0^t \cos[(\omega_1 - \omega_0)t + \hat{\varphi} - \varphi] dt \right\} =$$

$$= \frac{A^2}{2} \sin(\varphi - \hat{\varphi}) \int_0^t \cos(\varphi - \hat{\varphi}) dt \cdot \sin[(\omega_1 - \omega_0)t + \hat{\varphi} - \varphi] - \frac{A^2}{2} \int_0^t \cos[(\omega_1 - \omega_0)t + \hat{\varphi} - \varphi] dt \quad (2)$$

Из полученных выражений видно, что в предложенном устройстве сигнал рассогласования для кольца ФАПЧ состоит из двух членов полезного, независящего от частоты посылки ω_0 или ω_1 , и помехового, который представляет сигнал на частоте $\omega_1 - \omega_0$ с частотой манипуляции, совпадающей с частотой манипуляции ЧТ сигнала. Однако уровень помехи значительно ниже, чем в известном. Действительно, величина $\int_0^t \cos[(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}] dt$ и $\int_0^t \cos[(\omega_1 - \omega_0)t + \hat{\varphi} - \varphi] dt$ в 1, в конце каждой посылки при $t = nT$ принимает значение, равное нулю, при ортогональности частот ω_1 и ω_0 на длительности T , т.е. когда $(\omega_1 - \omega_0) T = 2\pi K$, K - целое

$$\int_0^{nT} \cos[(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}] dt = \frac{\sin[(\omega_1 - \omega_0)t + \varphi - \hat{\varphi}]}{\omega_1 - \omega_0} \Big|_0^{nT} = 0$$

и помехового члена в сигнале рассогласования $i_0(t)$, $i_1(t)$ в момен-

