

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-141821

(P2010-141821A)

(43) 公開日 平成22年6月24日 (2010.6.24)

(51) Int. Cl. F I テーマコード (参考)  
 HO4N 7/26 (2006.01) HO4N 7/13 Z 5C059  
 5C159

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号	特願2008-318665 (P2008-318665)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成20年12月15日 (2008.12.15)	(74) 代理人	100076233 弁理士 伊藤 進
		(72) 発明者	甲田 聡 東京都青梅市新町3丁目3番地の5 東芝 デジタルメディアエンジニアリング株式会 社内
		(72) 発明者	杉田 弘晃 東京都港区芝浦一丁目1番1号 株式会 社東芝内
		Fターム(参考)	5C059 KK13 MA00 TC24 TC27 TD15 UA05 5C159 KK13 KK53 MA00 TC24 TC27 TC51 TD15 UA05

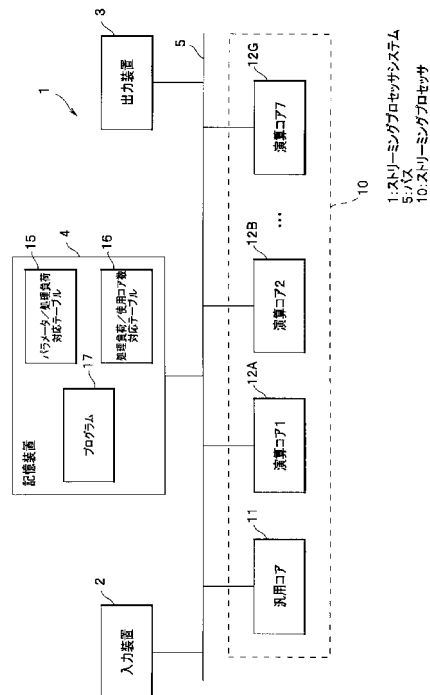
(54) 【発明の名称】 ストリーミングプロセッサおよびプロセッサシステム

(57) 【要約】

【課題】効率的にストリームデータをデコード処理するマルチコアのストリーミングプロセッサおよび効率的にストリームデータをデコード処理するプロセッサシステムを提供する。

【解決手段】1つの汎用プロセッサコア11と複数の演算用プロセッサコア12とを有し、符号化ストリームの復号処理を複数の処理をそれぞれの演算用プロセッサコア12に割り当て処理することにより並列処理を行うストリーミングプロセッサ10であって、ストリーム情報をもとに、ストリーム毎の処理負荷を予測し、予測した前記処理負荷をもとに、それぞれの演算用プロセッサコア12が行う処理を割り当てるストリーム解析部を有する。

【選択図】 図4



**【特許請求の範囲】****【請求項 1】**

1つの汎用プロセッサコアと複数の演算用プロセッサコアとを有し、符号化されたストリームを復号するための複数の処理をそれぞれの前記演算用プロセッサコアに割り当てて並列処理を行うストリーミングプロセッサであって、

前記ストリームのストリーム情報をもとに、前記ストリーム毎の処理負荷を予測する処理負荷予測処理、および、予測した前記処理負荷をもとに、それぞれの前記演算用プロセッサコアが行う処理を割り当てる割り当て処理、を行う、ストリーム解析手段を有することを特徴とするストリーミングプロセッサ。

**【請求項 2】**

前記ストリーム情報と前記処理負荷との対応テーブル、および、前記処理負荷と使用する前記演算用プロセッサコアの数との対応テーブルを有し、

前記ストリーム解析手段が、前記ストリーム情報と処理負荷との対応テーブルから前記処理負荷を予測し、前記処理負荷と使用する前記演算用プロセッサコアの数との対応テーブルから、前記割り当て処理を行うことを特徴とする請求項 1 に記載のストリーミングプロセッサ。

**【請求項 3】**

前記符号化されたストリームが、H. 264 方式により符号化処理されたデータであり、

前記ストリーム情報が、プロファイル、レベル、マクロブロックサイズ、およびエントロピー符号化モードであることを特徴とする請求項 2 に記載のストリーミングプロセッサ。

**【請求項 4】**

前記ストリーム情報が、さらにビットレートを含むことを特徴とする請求項 3 に記載のストリーミングプロセッサ。

**【請求項 5】**

請求項 1 から請求項 4 のいずれか 1 項に記載のストリーミングプロセッサと、

前記ストリーミングプロセッサに前記符号化されたストリームを入力する入力装置と、前記ストリーミングプロセッサから入力する復号されたストリームを出力する出力装置と、

前記複数の処理のプログラム、前記ストリーム情報と処理負荷との対応テーブル、および前記処理負荷と使用する演算用プロセッサコアの数との対応テーブル、を記憶する記憶装置と、を有することを特徴とするプロセッサシステム。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、ストリームを並列処理するマルチコアのストリーミングプロセッサおよび前記ストリーミングプロセッサを有するプロセッサシステムに関する。

**【背景技術】****【0002】**

デジタル動画の配信、例えば、デジタルテレビ放送においては、データ送信に必要な帯域を低減するために、データ圧縮を含む効率的な符号化技術が不可欠となっている。例えば、符号化方法として、2003年5月に国際電気通信連合によって勧告された動画データの圧縮符号化方式の標準である「H. 264」は、デジタルテレビ放送等に広く使用されている。

**【0003】**

符号化されたデジタル動画は、受信器で復号処理、すなわちデコード処理され、表示装置に表示される。ここで、図 1 は、H. 264 により符号化されたストリーム、すなわち連続した画像データおよび音声データ等、の復号処理（以下、「デコード処理」ともいう。）を説明するための図である。すなわち、H. 264 符号化ストリームは、エントロピ

10

20

30

40

50

ー復号処理 S 1 0、逆量子化処理 S 1 1、逆 D C T 処理 S 1 2、動き補償処理 S 1 3、メモリ記憶処理 S 1 4 等の複数の処理を経て、復号ストリームとして出力される。なお、前記処理は、それぞれの処理のプログラムをプロセッサが実行することにより行われる。

【 0 0 0 4 】

そして、デコード処理では、配信されるストリームをリアルタイムで処理しなければならない。限られた時間内で処理するために、1つの汎用プロセッサコアと複数の演算用プロセッサコアとを有するマルチコアプロセッサを用いて、復号処理の複数の処理をそれぞれの演算用プロセッサコアに割り当てる割り当て処理することによって、並列処理を行うストリーミングプロセッサが開発されている。

【 0 0 0 5 】

例えば、図 2 に示すプロセッサシステム 1 0 1 は入力装置 1 0 2 と、出力装置 1 0 3 と、ストリーミングプロセッサ 1 1 0 とを有している。ストリーミングプロセッサ 1 1 0 は、1個の汎用プロセッサコア 1 1 1 と、7個の演算用プロセッサコア 1 1 2 A ~ 1 1 2 G を有するマルチコアプロセッサである。ストリーミングプロセッサ 1 1 0 は、演算用プロセッサコア 1 1 2 A にストリーム分離処理を、演算用プロセッサコア 1 1 2 B ~ 1 1 2 D にデコード処理 A を、演算用プロセッサコア 1 1 2 E にデコード処理 B およびデコード処理 C を、演算用プロセッサコア 1 1 2 F にデコード処理 D を、演算用プロセッサコア 1 1 2 G に音声デコード処理を、割り当て処理している。

【 0 0 0 6 】

ここで、デコード処理 A ~ D は、図 1 で説明したエントロピー復号処理を初めとする処理のいずれかに相当する処理である。すなわち、エントロピー復号処理、逆量子化処理、動き補償処理等の復号過程の各処理は個別のプログラムに分割されている。分割されたそれぞれの処理プログラムを別々の演算用プロセッサコアのメモリに読み込み、複数の演算用プロセッサコアを並列に動作させることで、ストリーミングプロセッサ 1 1 0 は高速なリアルタイムデコード処理を実現している。

【 0 0 0 7 】

ストリーミングプロセッサ 1 1 0 では、デコード過程のそれぞれの処理がどの演算用プロセッサコア 1 0 2 A ~ 1 0 2 G に割り当てられるかは予め決まっている。しかし符号化ストリームはデコード処理を開始するまでは、そのストリームの処理負荷が不明なため、入力される可能性のある最大負荷のストリームに合わせてコアの割り当ては決められている。このため、処理負荷の低いストリームが入力された場合には、演算用プロセッサコアが有効に利用されない。

【 0 0 0 8 】

ここで、図 3 はストリーミングプロセッサ 1 1 0 における演算用プロセッサコア 1 1 2 の使用状態を説明するための説明図である。なお、図 3 においてストリーム分離部である演算コア 1 2 A は、ストリーム中の映像と音声とを分離する処理を行い、音声デコード部はストリーム中の音声のデコード処理を行う。

【 0 0 0 9 】

図 3 に示すように、ストリーム 1 では、デコード処理 A の処理負荷が小さく演算用プロセッサコア 1 1 2 C および 1 1 2 D は空きが発生しているが、ストリーム 2 ではデコード処理 A は負荷が大きく 3 つの演算用プロセッサコア 1 1 2 B ~ 1 1 2 D が最大限使用されているが、演算用プロセッサコア 1 1 2 E および 1 0 2 F は処理負荷が小さく無駄が発生している。

【 0 0 1 0 】

以上の説明のように、従来のストリーミングプロセッサ 1 1 0 およびプロセッサシステム 1 0 1 では、演算用プロセッサコアに空きが発生するにも関わらず他のプログラムを実行することができない等、プロセッサが本来持つ性能を十分に発揮できず、効率的にストリームデータをデコード処理することができないおそれがあった。

【特許文献 1】特表 2 0 6 - 5 2 4 4 6 0 号公報

【発明の開示】

10

20

30

40

50

**【発明が解決しようとする課題】****【0011】**

本発明は、効率的にストリームデータをデコード処理するマルチコアのストリーミングプロセッサおよび効率的にストリームデータをデコード処理するプロセッサシステムを提供することを目的とする。

**【課題を解決するための手段】****【0012】**

本発明の一態様のストリーミングプロセッサは、1つの汎用プロセッサコアと複数の演算用プロセッサコアとを有し、符号化されたストリームを復号するための複数の処理をそれぞれの演算用プロセッサコアに割り当てて並列処理を行うストリーミングプロセッサであって、ストリームのストリーム情報をもとに、ストリーム毎の処理負荷を予測する処理負荷予測処理、および、予測した処理負荷をもとに、それぞれの演算用プロセッサコアが行う処理を割り当てる割り当て処理、を行うストリーム解析手段を有することを特徴とするストリーミングプロセッサである。

10

**【0013】**

また、本発明の別の一態様のプロセッサシステムは、1つの汎用プロセッサコアと複数の演算用プロセッサコアとを有し、符号化されたストリームを復号するための複数の処理をそれぞれの演算用プロセッサコアに割り当てて並列処理を行うストリーミングプロセッサであって、ストリームのストリーム情報をもとに、ストリーム毎の処理負荷を予測する処理負荷予測処理、および、予測した処理負荷をもとに、それぞれの演算用プロセッサコアが行う処理を割り当てる割り当て処理を行う、ストリーム解析手段を有するストリーミングプロセッサと、ストリーミングプロセッサに符号化されたストリームを入力する入力装置と、ストリーミングプロセッサから入力する復号されたストリームを出力する出力装置と、複数の処理のプログラム、ストリーム情報と処理負荷との対応テーブル、および処理負荷と使用する演算用プロセッサコアの数との対応テーブル、を記憶する記憶装置と、を有することを特徴とするプロセッサシステム。使用する演算用プロセッサコア数との対応テーブル、を記憶する記憶装置と、を有することを特徴とするプロセッサシステムである。

20

**【発明の効果】****【0014】**

本発明は、効率的にストリームデータをデコード処理するマルチコアのストリーミングプロセッサおよび効率的にストリームデータをデコード処理するプロセッサシステムを提供するものである。

30

**【発明を実施するための最良の形態】****【0015】****<第1の実施の形態>**

以下、図面を参照して本発明の第1の実施の形態のストリーミングプロセッサ10およびプロセッサシステム1について説明する。図4は、本発明の第1の実施の形態のストリーミングプロセッサおよびプロセッサシステムの構成を示す構成図である。

**【0016】**

図4に示すように、プロセッサシステム1は、入力装置2と、出力装置3と、記憶装置4と、ストリーミングプロセッサ10とを有している。ストリーミングプロセッサ10は1個の汎用プロセッサコア(以下、「汎用コア」ともいう。)11と、7個の演算用プロセッサコア(以下、「演算用コア」ともいう。)12A~12Gとを有し、符号化されたストリームデータの復号処理を複数の処理に分割して、分割されたそれぞれの処理を「汎用コアおよび演算用コア12A~12Gに割り当て処理することにより並列処理を行う。なお、以下、演算用コア12A~12Gのそれぞれを指すときは、演算用コア12という。

40

**【0017】**

記憶装置4は、分割され、それぞれの演算用コア12に割り当てる処理のプログラム1

50

7と、パラメータ/処理負荷対応テーブル15と、処理負荷/使用コア数対応テーブル16とを記憶する。そして、汎用コア11は、ストリーム入力機能および映像・音声出力機能等を有するプログラムが図示しないメモリに読み込まれ処理を行い、それぞれの演算用コア12はその他の機能を有する、それぞれのプログラムが図示しないメモリに読み込まれ処理を行う。

【0018】

なお、ストリーミングプロセッサ10は、1個の汎用コア11と7個の演算用コア12A~12Gとを有するマルチコアプロセッサであるが、それぞれのプロセッサコアの個数については本実施の形態に限られるものではない。

ここで、例えば入力装置2は、デジタルハイビジョンテレビ放送受信機またはデジタルハイビジョンテレビ放送受信機能を有するハードディスクレコーダの受信部であり、出力装置3はモニタおよびスピーカーであり、記憶装置4はハードディスク装置である。

10

【0019】

次に、図5および図6を用いて、本実施の形態のストリーミングプロセッサ10およびプロセッサシステム1の動作について説明する。図5は、本実施の形態のストリーミングプロセッサの動作の流れを説明するためのフローチャートであり、図6は本実施の形態のストリーミングプロセッサにおける演算用プロセッサコアの割り当ての一例を示す説明図である。

【0020】

以下、図5のフローチャートに従い説明する。

20

【0021】

<ステップS21> ストリーム入力ステップ

入力装置2および汎用コア11を介して、符号化されたストリームデータがストリーミングプロセッサ10に入力される。

【0022】

<ステップS22> ストリーム分離ステップ

ストリーミングプロセッサ10に入力された符号化ストリームは、演算用コア12Aのストリーム分離部に送られ、H.264ストリームと音声ストリームとに分離される。なお、図6のスタート時に示すように、記憶装置4に記憶されていたストリーム分離機能を有するプログラムが演算用コア12Aのメモリに読み込まれ、演算用コア12Aはストリーム分離部12A1として動作し、ストリーム解析機能を有するプログラムが演算用コア12Bのメモリに読み込まれ、演算用コア12Bはストリーム解析部12B1として動作する状態になっている。以下の演算用コア12も記憶装置4に記憶されていた当該機能を処理するプログラム17が、それぞれの演算用コア12のメモリに読み込まれ、それぞれの処理部として動作する。

30

【0023】

分離されたH.264ストリームは演算用コア12Bのストリーム解析部12B1に、音声ストリームは演算用コア12Gの音声デコード部に、それぞれ送られる。

【0024】

<ステップS23> ストリーム解析ステップ1

40

ストリーム解析手段であるストリーム解析部12B1はH.264ストリーム中からNALユニットにSPSパラメータおよびPPSパラメータが含まれているかを確認する。含まれていなかった場合(No)は、例えば、図3に示したように、予め決められているプログラム17の演算用コア12への割り当てに従って、それぞれのプログラムが、それぞれのメモリに読み込まれて処理を行うか、すでにそれぞれの演算用コア12に読み込まれているプログラムに従って処理を行う。

【0025】

<ステップS24> ストリーム解析ステップ2

NALユニットにSPSパラメータおよびPPSパラメータが含まれていた場合(S23:Yes)には、ストリーム解析部12B1はNALユニットのみをデコード処理して

50

付加情報であるパラメータ情報を取り出す。なお、ストリーム解析部 1 2 B 1 の動作については後に図 6 を用いて、詳述する。

【 0 0 2 6 】

<ステップ S 2 5 > 処理負荷予測ステップ

ストリーム解析部 1 2 B 1 は、取得したストリーム情報を用いて、パラメータ / 処理負荷対応テーブル 1 5 にもとづいて、入力されたストリームの最大処理負荷を予測する。なお、パラメータ / 処理負荷対応テーブル 1 5 は、ストリーム解析プログラムと同時に記憶装置 4 から演算用コア 1 2 C のメモリ部に読み込まれている。

【 0 0 2 7 】

<ステップ S 2 6 > コア数決定ステップ

ストリーム解析部 1 2 B 1 は、予測された最大処理負荷と処理負荷 / 使用コア数対応テーブル 1 6 とをもとに、入力されたストリームをリアルタイムでデコード処理するための性能を維持するために最低限必要なプロセッサコア数を決定する。なお処理負荷 / 使用コア数対応テーブル 1 6 は、ストリーム解析プログラムと同時に記憶装置 4 から演算用コア 1 2 C のメモリ部に読み込まれている。

10

【 0 0 2 8 】

ストリーム解析部 1 2 B 1 は、それぞれの演算用コア 1 2 が行うデコード処理を割り当てる。すなわち、図 9 に示したストリーム 1 では、演算用コア 1 2 C にデコード処理 A を、演算用コア 1 2 D にデコード処理 B を、演算用コア 1 2 E にデコード処理 C およびデコード処理 D を、演算用コア 1 2 F にデコード処理 E を割り当てる。

20

【 0 0 2 9 】

<ステップ S 2 7 > デコード処理ステップ

それぞれの演算用コア 1 2 は、読み込んだプログラムによる処理部としてデコード処理を並列動作で行う。

【 0 0 3 0 】

<ステップ S 2 8 > 出力ステップ

ストリーミングプロセッサ 1 0 は、汎用コア 1 1 を介して出力装置 3 に復号データ、すなわち、ストリーム映像データおよび音声データを出力タイミングの同期をとった上で出力する。

【 0 0 3 1 】

<ステップ S 2 9 > 繰り返し処理

ストリーミングプロセッサ 1 0 は、上記のストリームの処理を終了指示があるまで繰り返して行う。

30

【 0 0 3 2 】

以上の説明のように、本実施の形態のストリーミングプロセッサ 1 0 およびプロセッサシステム 1 では、ストリーム毎に最適の処理配置を行うため、効率的にストリームデータをデコード処理することができる。

【 0 0 3 3 】

次に図 7、図 8 および図 9 を用いて、本実施の形態のストリーミングプロセッサ 1 0 のストリーム情報解析部の情報取得処理の動作の流れについて詳細に説明する。図 7 は本実施の形態のストリーミングプロセッサのストリーム情報解析部の情報取得処理の動作の流れを説明するためのフローチャートであり、図 8 は本実施の形態のストリーミングプロセッサのパラメータ / 処理負荷対応テーブルの一例を示す説明図であり、図 9 は本実施の形態のストリーミングプロセッサの処理負荷 / 使用コア数対応テーブルの一例を示す説明図である。

40

以下、図 7 のフローチャートに従い説明する。

【 0 0 3 4 】

<ステップ S 3 1 > N A L ユニット取得ステップ

すでに説明したように、ストリーミングプロセッサ 1 0 の演算用コア 1 2 C のストリーム解析部 1 2 B 1 は H . 2 6 4 ストリーム中から N A L ( Network Abstraction Layer :

50

ネットワーク抽象化レイヤ)ユニットを取得する。NALユニットにはストリームの種々の情報が含まれているが、ストリーミングプロセッサ10では、プロファイル、レベル、マクロブロックサイズ、およびエントロピー符号化モードを用いて処理負荷を予測する。また、NALユニットにストリーム情報としてビットレートが含まれている場合には、ストリーミングプロセッサ10では、さらにビットレートも用いて処理負荷を予測する。

【0035】

<ステップS32~S37> SPS パラメータ取得ステップ

ストリーム解析部12B1は、ストリームが入力されると、そこに含まれるNALユニットと、そのNALユニットに関連付けられた(NAL\_unit\_type)を取得する。

【0036】

ストリーム解析部12B1は、NALユニットのNAL\_unit\_typeの値が7に等しい場合、そのNALユニットはSequence Parameter Set (シーケンス・パラメータ・セット:以下、「SPS」という。)を含むため、SPSのデコード処理を行い、含まれているプロファイル(profile\_idc)、レベル(level\_idc)、マクロブロックサイズ(pic\_width\_in\_mbs\_minus1、pic\_height\_map\_units\_minus1)の値を取得する。ここで、マクロブロックとはH.264における処理単位である16画素×16画素のブロックであり、マクロブロックサイズとは映像を構成しているブロックの数、すなわち、映像サイズである。

【0037】

また、ストリーム解析部12B1は、SPSに含まれる(vui\_parameters\_present\_flag)の値が1に等しく、かつ(nal\_hrd\_parameters\_present\_flag)または(vcl\_hrd\_parameters\_present\_flag)の両方または、いずれか一方がSPS中に存在し、その値が1に等しい場合には、SPS中に存在する、ビットレート(bit\_rate\_value\_minus1)の値を取得する。

【0038】

すなわち、ストリーミングプロセッサ10が、処理負荷予測処理を行うためのストリーム情報として、ビットレートは必須の情報ではない。

【0039】

<ステップS38~S40> PPS パラメータ取得ステップ

さらに、ストリーム解析部12B1は、(NAL\_unit\_type)の値が8に等しい場合、そのNALユニットはPicture Parameter Set (ピクチャ・パラメータ・セット:以下、「PPS」という。)を含むため、PPSのデコード処理を行い、含まれるエントロピー符号化モード(entropy\_coding\_mode\_flag)の値を取得する。

【0040】

<ステップS41>

ストリーム解析部12B1はSPSとPPSとの両方のデコード処理およびそれらに含まれる必要なパラメータ取得が完了した場合、ステップS42で入力ストリーム負荷予測処理を行う。SPSとPPSのいずれか一方しか完了していない場合、ストリーム解析部12B1はストリームに含まれる次のNALユニットを取得する。

【0041】

<ステップS42> 処理負荷予測処理ステップ

ストリーム解析部12B1は入力ストリーム負荷予測処理では、SPSおよびPPSから取得したパラメータの組み合わせに対応したストリームの負荷を、パラメータ/処理負荷対応テーブル15によって予測する。ここで、パラメータ、すなわち、ストリーム情報としては、プロファイル、レベル、マクロブロックサイズ、およびエントロピー符号化モードが必須の情報であり、ストリーム解析部12B1は、ビットレート情報が入手できた場合にはビットレート情報も負荷予測処理に用いる。

【0042】

例えば図8に示すように、パラメータ/処理負荷対応テーブル15Aは、ストリームのひとつのパラメータであるレベルに対する処理負荷を示したテーブルである。すなわち、

10

20

30

40

50

レベル 1 は処理負荷が小さいが、レベルの番号が大きくなるに従い処理負荷が増加している。同様に、他のパラメータについてもパラメータ / 処理負荷対応テーブル 15 があり、ストリーム解析部 12 B 1 は複数のパラメータ / 処理負荷対応テーブル 15 を用いて負荷を予測する。

【0043】

さらに、ストリーム解析部 12 B 1 はその予測負荷に対応した演算用コア 12 の使用数を、処理負荷 / 使用コア数対応テーブル 16 によって決定する。

【0044】

すなわち、図 9 に示すように処理負荷 / 使用コア数対応テーブル 16 は処理負荷に対応して使用する演算用コア 12 の数が記載されている。

10

もちろん、処理負荷 / 使用コア数対応テーブル 16 およびパラメータ / 処理負荷対応テーブル 15 は表形式ではなく、数式であってもよい。

【0045】

以上の説明のように、本実施の形態のストリーミングプロセッサ 10 およびプロセッサシステム 1 では、ストリーム毎に処理負荷 / 使用コア数対応テーブル 16 およびパラメータ / 処理負荷対応テーブル 15 をもとに最適の処理配置を行うため、効率的にストリームデータをデコード処理することができる。

【0046】

< 第 1 の実施の形態の第 1 変形例 >

以下、図面を参照して本発明の第 1 の実施の形態の第 1 変形例のストリーミングプロセッサおよびプロセッサシステムについて説明する。本変形例のストリーミングプロセッサおよびプロセッサシステムは第 1 の実施の形態のストリーミングプロセッサ 10 およびプロセッサシステム 1 と類似しているため、同じ説明は省略する。図 10 は本発明の第 1 の実施の形態の第 1 変形例のストリーミングプロセッサおよびプロセッサシステムにおける演算用プロセッサコアの使用状態を説明するための説明図である。

20

【0047】

図 10 に示すように、本変形例のストリーミングプロセッサでは、第 1 の実施の形態のストリーミングプロセッサ 10 と同様に、スタート時には、ストリーム解析プログラムが演算用コア 12 B に読み込まれてストリーム解析部 12 B 1 として機能している。しかし、ストリーム解析部 12 B 1 は、その機能が終了するとデコード時には、演算用コア 12 B から消去され、演算用コア 12 B は別のデコード処理部 A として処理を行う。そしてデコード時 2 に示すように、再びストリーム解析部 12 B 1 の動作が必要になった場合には、再びストリーム解析プログラムが演算用コア 12 B に読み込まれてストリーム解析部 12 B 1 として機能する。ストリーム解析はストリーム毎に行われるため使用頻度が比較的低い。

30

【0048】

本変形例のストリーミングプロセッサおよびプロセッサシステムは第 1 の実施の形態のストリーミングプロセッサ 10 およびプロセッサシステム 1 が有する効果に加えて、より効率的にストリームデータをデコード処理することができる。

【0049】

40

< 第 1 の実施の形態の第 2 変形例 >

以下、図面を参照して本発明の第 1 の実施の形態の第 2 変形例のストリーミングプロセッサおよびプロセッサシステムについて説明する。本変形例のストリーミングプロセッサおよびプロセッサシステムは第 1 の実施の形態のストリーミングプロセッサ 10 およびプロセッサシステム 1 と類似しているため、同じ説明は省略する。図 11 は本発明の第 1 の実施の形態の第 2 変形例のストリーミングプロセッサおよびプロセッサシステムにおける演算用プロセッサコアの使用状態を説明するための説明図である。

【0050】

図 11 に示すように、本変形例のストリーミングプロセッサでは、第 1 の実施の形態のストリーミングプロセッサ 10 と同様に、スタート時、すなわちデコード処理開始前には

50

、ストリーム解析プログラムが演算用コア 1 2 B に読み込まれてストリーム解析部 1 2 B 1 として機能している。さらに、本変形例のストリーミングプロセッサでは、デコード処理が開始していないため使用されていない演算用コア 1 2 C ~ 1 2 G が再エンコード処理に使用されている。ハードディスクレコーダ等には通常デコード処理された映像ストリームが記憶されているが、再エンコード処理し再記憶することにより記憶容量を減ずることができる。このため、本変形例のストリーミングプロセッサでは、デコード処理、言い換えれば、リアルタイム処理に使用されていない演算用コア 1 2 がある場合には、その演算用コア 1 2 によりデコード処理以外のベストエフォートプロセス処理を行う。

【 0 0 5 1 】

また、本変形例のストリーミングプロセッサでは、図 1 1 のデコード時に示すように、デコード時であってもストリームの負荷が小さく、デコード処理に使用されていない演算用コア 1 2 がある場合には、その演算用コア 1 2 によりデコード処理以外の処理を行う。さらに本変形例のストリーミングプロセッサでは、図 1 1 のデコード時 2 に示すように、デコード処理に加えて、使用者の指示に従って特殊画像処理、例えば、注目対象を強調表示する等のリアルタイム処理を行うことも可能である。あるいは、本変形例のストリーミングプロセッサでは、2 つのストリームを同時にデコード処理することもできる。

10

【 0 0 5 2 】

しかし、ストリーム解析部 1 2 B 1 は、その機能が終了するとデコード時には、演算用コア 1 2 B から消去され、演算用コア 1 2 B は別のデコード処理部 A として処理を行う。そしてデコード時 2 に示すように、再びストリーム解析部 1 2 B 1 の動作が必要になった場合には、再びストリーム解析プログラムが演算用コア 1 2 B に読み込まれてストリーム解析部 1 2 B 1 として機能する。もちろん、ストリーム解析部 1 2 B 1 として動作する演算用コア 1 2 は演算用コア 1 2 B に限られるものではなく、他の演算用コア 1 2 が使用される場合もある。

20

【 0 0 5 3 】

本変形例のストリーミングプロセッサおよびプロセッサシステムは第 1 の実施の形態のストリーミングプロセッサ 1 0 およびプロセッサシステム 1 が有する効果に加えて、より効率的にストリームデータをデコード処理することができる。

【 0 0 5 4 】

本変形例のストリーミングプロセッサおよびプロセッサシステムは第 1 の実施の形態のストリーミングプロセッサ 1 0 およびプロセッサシステム 1 が有する効果に加えて、より効率的にストリームデータをデコード処理することができ、さらにリアルタイム処理であるデコード処理以外の、いわゆるベストエフォートプロセス処理にもストリーミングプロセッサを活用することができる。また、負荷が小さな処理しかない場合には、処理プログラムをロードしない演算用コア 1 2 があってもよい。全く使用されない演算用コア 1 2 は電力を殆ど消費しないため、プロセッサシステム全体の消費電力を低減することができる。

30

【 0 0 5 5 】

また、本発明のストリーミングプロセッサおよびプロセッサシステムでは、いわゆるプロセッサプール機能を用いて、それぞれのデコード処理が使用する演算用コア 1 2 の上限を設定しておいてもよい。あるいは、デコード処理全体で使用するコア数をプールしておき、他の処理とのバランスをとりながら、デコード処理とデコード処理以外の処理とを行っても良い。また、ストリーム解析部 1 2 B 1 が、デコード処理全体を行うための処理負荷を予測し、デコード処理全体を行うための演算用コア 1 2 数を算出し、ベストエフォートプロセス処理より優先して割り当て処理を行っても良い。

40

【 0 0 5 6 】

なお、上記説明では H . 2 6 4 符号化処理されたデータを例に説明したが、符号化されたストリームであれば、他の符号化、例えば、M P E G 4、M P E G - 2、または、V C 1 等であっても、本発明の効果を得ることができる。

【 0 0 5 7 】

50

本発明は、上述した実施の形態または変形例に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

【図面の簡単な説明】

【0058】

【図1】H. 264により符号化されたストリームの復号処理を説明するための図である。

【図2】公知のプロセッサシステムの構成および処理配置を説明するための説明図である。

【図3】公知のプロセッサシステムの演算用コアの処理配置を説明するための説明図である。

【図4】本発明の第1の実施の形態のストリーミングプロセッサおよびプロセッサシステムの構成を示す構成図である。

【図5】本発明の第1の実施の形態のストリーミングプロセッサの動作の流れを説明するためのフローチャートである。

【図6】本発明の第1の実施の形態のストリーミングプロセッサにおける演算用プロセッサコアの割り当ての一例を示す説明図である。

【図7】本発明の第1の実施の形態のストリーミングプロセッサのストリーム情報解析部の情報取得処理の動作の流れを説明するためのフローチャートである。

【図8】本発明の第1の実施の形態のストリーミングプロセッサのパラメータ/処理負荷対応テーブルの一例を示す説明図である。

【図9】本発明の第1の実施の形態のストリーミングプロセッサの処理負荷/使用コア数対応テーブルの一例を示す説明図である。

【図10】本発明の第1の実施の形態の第1変形例のストリーミングプロセッサおよびプロセッサシステムにおける演算用プロセッサコアの使用状態を説明するための説明図である。

【図11】本発明の第1の実施の形態の第2変形例のストリーミングプロセッサおよびプロセッサシステムにおける演算用プロセッサコアの使用状態を説明するための説明図である。

【符号の説明】

【0059】

1 ... プロセッサシステム

2 ... 入力装置

3 ... 出力装置

4 ... 記憶装置

10 ... ストリーミングプロセッサ

11 ... 汎用プロセッサコア

12、12A ~ 12G ... 演算用プロセッサコア

15、15A ... 処理負荷対応テーブル

16 ... 使用コア数対応テーブル

17、17A ... プログラム

101 ... プロセッサシステム

102 ... 入力装置

103 ... 出力装置

110 ... ストリーミングプロセッサ

111 ... 汎用プロセッサコア

112、112A ~ 112G ... 演算用プロセッサコア

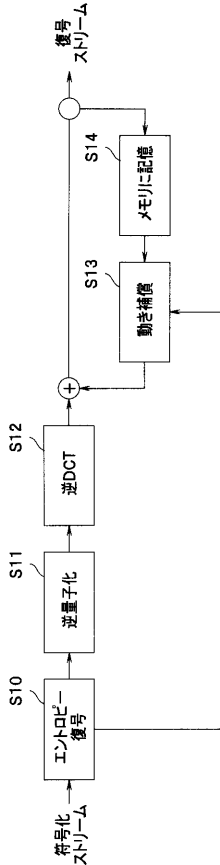
10

20

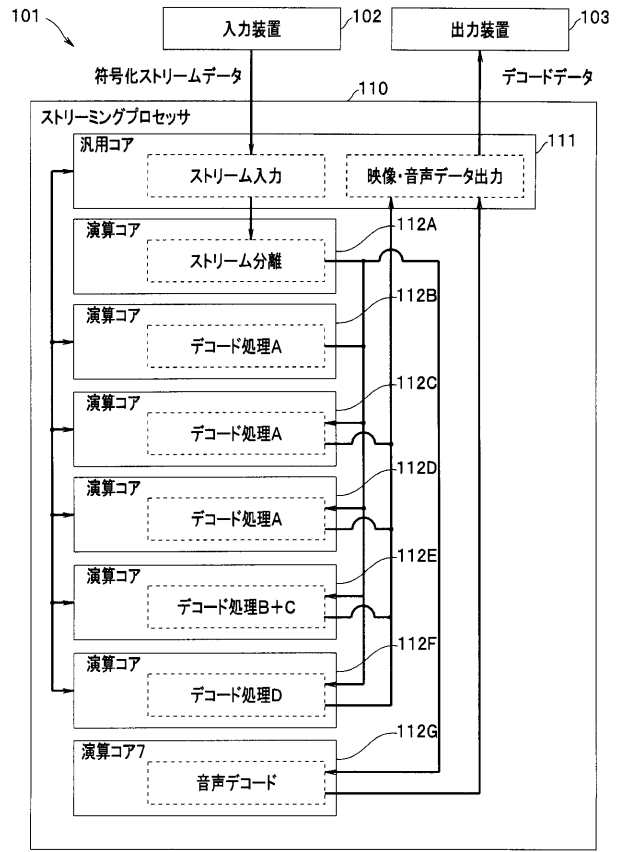
30

40

【 図 1 】



【 図 2 】



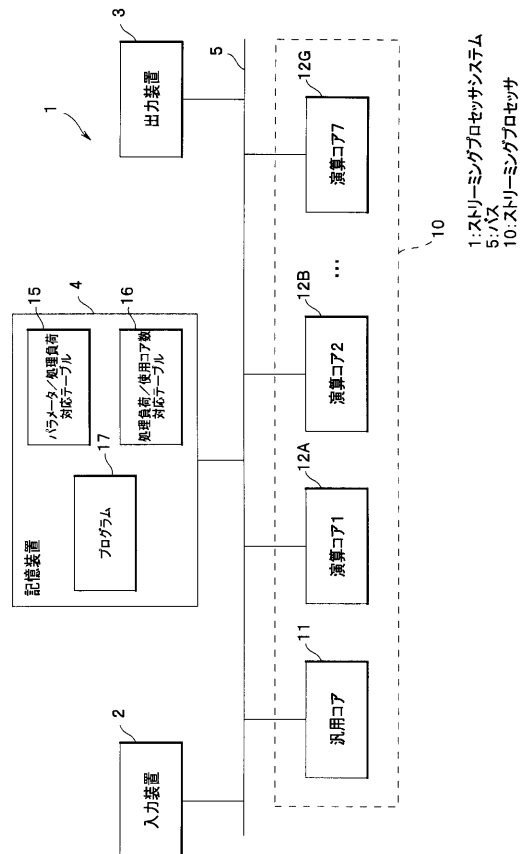
101: ストリーミングプロセッサシステム

【 図 3 】

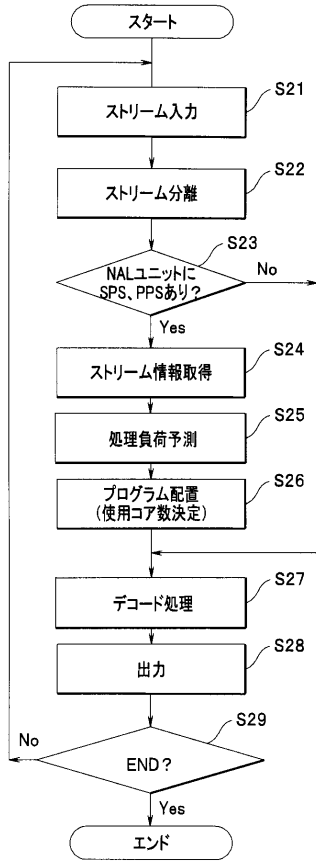
プロセッサコア	処理部	ストリーム1	ストリーム2
演算コア12A	ストリーム分離	○	○
演算コア12B	デコード処理A	○	◎
演算コア12C	デコード処理A	×	◎
演算コア12D	デコード処理A	×	◎
演算コア12E	デコード処理B+C	△	△
演算コア12F	デコード処理D	◎	△
演算コア12G	音声デコード	○	○

◎: Very Busy  
 ○: Proper  
 △: Slightly Idle  
 ×: Idle

【 図 4 】



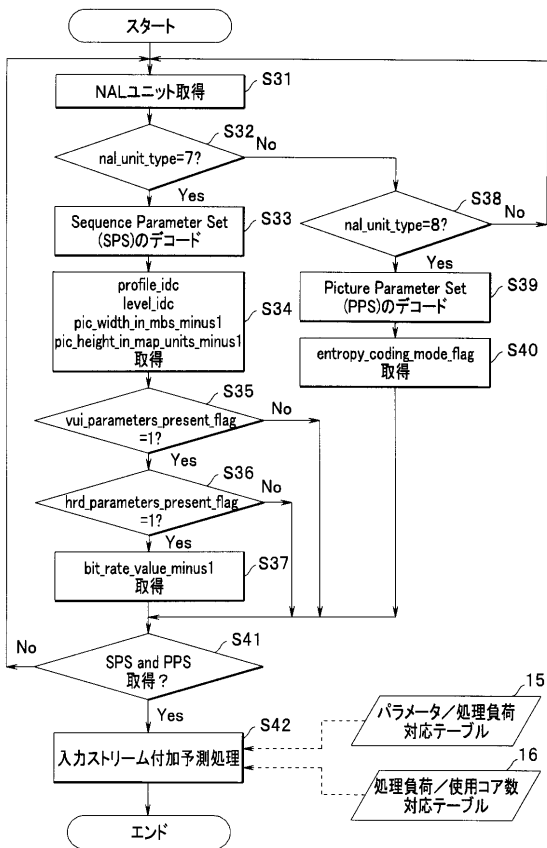
【 図 5 】



【 図 6 】

プロセッサコア	スタート時	12A1 12B1 ストリーム2	ストリーム3
演算コア12A	ストリーム分離部	ストリーム分離部	ストリーム分離部
演算コア12B	ストリーム解析部	ストリーム解析部	ストリーム解析部
演算コア12C		デコード処理A	デコード処理A+B
演算コア12D		デコード処理B	デコード処理C
演算コア12E		デコード処理C+D	デコード処理D
演算コア12F		デコード処理E	デコード処理E
演算コア12G		音声デコード	音声デコード

【 図 7 】

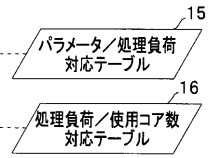


【 図 8 】

パラメータ/処理負荷対応テーブル1

15A

レベル	処理A負荷	処理B負荷	処理E負荷
1	0.06	15	4
1b	0.13	15	4
1.1	0.19	15	6
1.2	0.38	15	6
1.3	0.77	30	6
2	2	30	6
2.1	4	30	5
2.2	4	15	5
3	10	30	6
3.1	14	30	4
3.2	20	60	4
4	20	60	4
4.1	50	60	4
4.2	50	60	5
5	135	72	5
5.1	240	120	5



【 図 9 】

処理負荷／使用コア数対応テーブル

16

処理負荷	処理A	処理B	処理E
1	0.05	0.01	0.01
5	0.05	0.05	0.03
10	0.5	0.1	0.05
50	0.7	0.3	0.2
75	1	0.8	0.25
100	1.2	1	0.35
250	1.9	1.3	0.5
500	2.5	1.8	0.8
750	3	2	1
1000	4	2.5	1.5
1500	5	3	2
2000	6	4	3

【 図 1 1 】

プロセッサコア	スタート時	デコード時	デコード時2
演算コア12A	ストリーム分離	ストリーム分離	ストリーム分離
演算コア12B	ストリーム解析	デコード処理A	ストリーム解析
演算コア12C	再エンコード処理A	デコード処理A	デコード処理A+B
演算コア12D	再エンコード処理B	デコード処理B+C	デコード処理C+D+E
演算コア12E	再エンコード処理B	デコード処理D+E	特殊画像処理A
演算コア12F	再エンコード処理C	再エンコード処理	特殊画像処理B
演算コア12G	再エンコード処理D	音声デコード	音声デコード

【 図 1 0 】

プロセッサコア	スタート時	デコード時	デコード時2
演算コア12A	ストリーム分離	ストリーム分離	ストリーム分離
演算コア12B	ストリーム解析	デコード処理A	ストリーム解析
演算コア12C		デコード処理A	デコード処理A
演算コア12D		デコード処理B	デコード処理B
演算コア12E		デコード処理C+D	デコード処理C
演算コア12F		デコード処理E	デコード処理D+E
演算コア12G		音声デコード	音声デコード