

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 12 月 29 日(29.12.2016)



(10) 国際公開番号
WO 2016/208531 A1

- (51) 国際特許分類:
G01L 1/18 (2006.01) *H01L 41/113* (2006.01)
G01L 1/22 (2006.01)
- (21) 国際出願番号: PCT/JP2016/068231
- (22) 国際出願日: 2016 年 6 月 20 日(20.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-126642 2015 年 6 月 24 日(24.06.2015) JP
- (71) 出願人: アイシン精機株式会社(AISIN SEIKI KABUSHIKI KAISHA) [JP/JP]; 〒4488650 愛知県刈谷市朝日町二丁目一番地 Aichi (JP).
- (72) 発明者: 加藤学(KATO Manabu); 〒4488650 愛知県刈谷市朝日町二丁目一番地 アイシン精機株式会社内 Aichi (JP).
- (74) 代理人: 特許業務法人 R & C (R&C IP LAW FIRM); 〒5300005 大阪府大阪市北区中之島三丁目 3 番 3 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

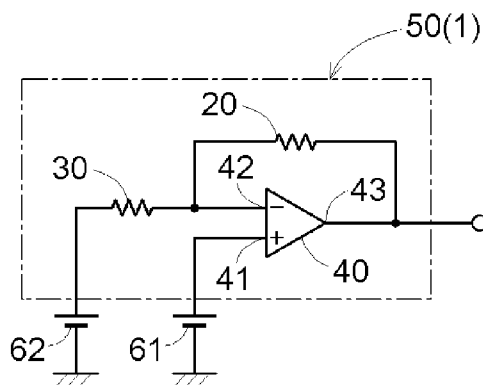
— 国際調査報告 (条約第 21 条(3))

[続葉有]

(54) Title: DISTORTION SENSING DEVICE

(54) 発明の名称: 歪検知装置

【図3】



(57) Abstract: The distortion detecting device according to the present invention is provided with: a deforming body for distorting in response to an inputted load; a piezoresistor provided on the deforming body, the resistance value of the piezoresistor being changed in response to distortion; an input resistor having a predetermined resistance value; a non-inverted input terminal to which a first potential comprising a predetermined constant potential is connected; an inverted input terminal to which one terminal of the piezoresistor and one terminal of the input resistor are connected, and to which a second potential comprising a predetermined constant potential different from the first potential is connected via the input resistor; and an operational amplifier having an output terminal to which the other terminal of the piezoresistor is connected.

(57) 要約: 歪検出装置は、入力される荷重に応じて歪む変形体と、当該変形体上に設けられ、歪に応じて抵抗値を変化させるピエゾ抵抗と、所定の抵抗値を有する入力抵抗と、所定の定電位からなる第 1 電位が接続される非反転入力端子と、ピエゾ抵抗の一方の端子と入力抵抗の一方の端子とが接続されて入力抵抗を介して第 1 電位とは異なる所定の定電位からなる第 2 電位が接続される反転入力端子と、ピエゾ抵抗の他方の端子が接続される出力端子とを有する演算増幅器と、を備える。

WO 2016/208531 A1



— 補正された請求の範囲（条約第 19 条(1)）

明 細 書

発明の名称：歪検知装置

技術分野

[0001] 本発明は、変形体に生じる歪を検知する歪検知装置に関する。

背景技術

[0002] 従来、利用されてきた歪を検知する技術として例えば特許文献１に記載のものがある。

[0003] 特許文献１に記載の直線検出ブリッジ回路は、３つの固定抵抗と１つの可変抵抗とでホイートストンブリッジを構成し、当該ホイートストンブリッジに定電流回路と差動増幅器と電流制御回路とが接続される。定電流回路がホイートストンブリッジに定電流を供給し、荷重の入力により可変抵抗の抵抗値が変化してホイートストンブリッジに出力電圧が発生すると、差動増幅器の差動入力電圧が変化し、前記定電流を制御する。このようにホイートストンブリッジに供給する電流を制御することにより、可変抵抗の変化幅が大きくなった場合でもホイートストンブリッジの出力の直線性を維持している。

先行技術文献

特許文献

[0004] 特許文献１：特開昭５３－４５２７５号公報

発明の概要

発明が解決しようとする課題

[0005] 特許文献１に記載の技術では、ホイートストンブリッジの出力電圧の一方に比例した電流を駆動電流として帰還している。しかしながら、出力電圧と帰還電流との間の比例定数によって直線性の補正のされ方が変わるため、ホイートストンブリッジの出力電圧の直線性を維持するためには固定抵抗や可変抵抗の値によって比例定数を個別調整する必要がある。

[0006] そこで、比例定数の調整をすることなく、直線性の高い出力を行うことが可能な歪検知装置が求められる。

課題を解決するための手段

- [0007] 本発明に係る歪検知装置の特徴構成は、入力される荷重に応じて歪む変形体と、前記変形体上に設けられ、歪に応じて抵抗値を変化させるピエゾ抵抗と、所定の抵抗値を有する入力抵抗と、所定の定電位からなる第1電位が接続される非反転入力端子と、前記ピエゾ抵抗の一方の端子と前記入力抵抗の一方の端子とが接続されて前記入力抵抗を介して前記第1電位とは異なる所定の定電位からなる第2電位が接続される反転入力端子と、前記ピエゾ抵抗の他方の端子が接続される出力端子とを有する演算増幅器と、を備えている点にある。
- [0008] このような特徴構成とすれば、演算増幅器の出力として、入力抵抗に反比例し、ピエゾ抵抗に比例した電圧を得ることができるので、ピエゾ抵抗の抵抗値の変化に対して直線性の高い出力が得られる。したがって、直線性の個別調整をすることなく、ピエゾ抵抗の抵抗値変化に対して直線性の高い出力が得られる。よって、ピエゾ抵抗への印加歪に対するピエゾ抵抗の抵抗変化が直線の領域では精度良く歪の検知が可能となる。また、印加歪に対するピエゾ抵抗の抵抗変化の非直線性のバラツキを抑制することにより非直線性の補正関数が共通化でき、個別調整することなく、精度良く歪を検知することができる。
- [0009] また、前記入力抵抗と前記ピエゾ抵抗とは、同じ材料よりなる半導体で同じ導電性であり、前記入力抵抗と前記ピエゾ抵抗とのキャリア濃度の比が0.5以上2.0以下であると好適である。
- [0010] このような構成とすれば、入力抵抗とピエゾ抵抗との温度差が小さくなるように入力抵抗とピエゾ抵抗とを配置することにより、無歪時の温度変化による抵抗値の変化がキャンセルされ、温度特性の良い検出が可能となる。
- [0011] また、前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記変形体に前記所定の荷重が入力された時の前記ピエゾ抵抗における抵抗値の変化の割合よりも小さいと好適である。
- [0012] このような構成とすれば、前記演算増幅器の出力において、荷重が入力さ

れた際の入力抵抗の抵抗値の変化による非直線性を抑制することができる。

入力抵抗の抵抗値の変化量が、ピエゾ抵抗の抵抗値の変化量に対して小さい程、ピエゾ抵抗の変化に対する直線性の高い出力が得られる。

[0013] また、前記入力抵抗は、前記変形体に荷重が入力された時に生じる歪み量が、前記ピエゾ抵抗が設けられた部位に生じる歪み量よりも小さい部位に、前記ピエゾ抵抗と同一の接着構造で設けられると好適である。

[0014] このような構成とすれば、例えば、入力抵抗の歪み量を、ピエゾ抵抗の歪み量に比べて小さくすることができ、荷重の入力に対する入力抵抗の変化を抑制できる。また、接着構造が同じなので、接着時の接着剤の硬化時の収縮、接着剤及び変形体に対する熱膨張率差による歪み量を入力抵抗とピエゾ抵抗とで近づけることが可能となり、荷重印加が無い時の上記ピエゾ抵抗と上記入力抵抗の温度に対する抵抗値の比の変動が抑制される。このため、荷重印加が無い時のピエゾ抵抗と入力抵抗とを組み合わせた歪み検出結果が温度によって変動することが有効に防止され、正確な歪み検知が可能となる。

[0015] また、前記ピエゾ抵抗と前記入力抵抗とが、同じ工程で同時に製造され、単一の半導体チップとして形成されていると好適である。

[0016] このような構成とすれば、ピエゾ抵抗と入力抵抗との抵抗値及びピエゾ抵抗係数の温度特性をより近づけることが可能となり、荷重印加が無い時のピエゾ抵抗と入力抵抗の抵抗値の比の温度による変動を低減できる。又、接着時の接着剤の硬化時の収縮、接着剤及び変形体に対する熱膨張率差による歪み量を入力抵抗とピエゾ抵抗とで近づけることができ、印加荷重が無い時の上記ピエゾ抵抗及び上記入力抵抗に印加される歪み量の温度による変動が等価とできる。これにより、上記両抵抗の抵抗値及びピエゾ抵抗効果による抵抗変動の割合を近いものとできる。無荷重時の上記両抵抗の抵抗値の比の温度による変動は抑制され出力の温度による変動が抑制される。

[0017] また、前記ピエゾ抵抗と前記入力抵抗と前記演算増幅器とが複数備えられ、前記ピエゾ抵抗は前記変形体の歪み量が異なる位置に複数備えられ、前記複数の演算増幅器の出力の差分に基づいて前記入力される荷重を演算すると

好適である。なお、上記変形体の歪に伴う上記複数の入力抵抗の歪み量は、上記piezo抵抗のうち最も歪むpiezo抵抗の歪み量よりも小さいと好適である。

[0018] このように、piezo抵抗と入力抵抗と演算増幅器とによる歪検出回路を複数設け、複数の演算増幅器の出力の差分を検出信号とすることで、複数の演算増幅器の出力に同等に印加されるノイズをキャンセルでき、より精度の高い検出が可能となる。

[0019] また、前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記piezo抵抗の抵抗値の変化の割合の $1/100$ 以下であると好適である。

[0020] このような構成とすれば、荷重の入力に対して、入力抵抗の変化の割合はpiezo抵抗の変化の割合に対して小さくでき、かつ、入力抵抗に対しても変化の割合を小さくできる。

図面の簡単な説明

[0021] [図1]歪検知装置が備える変形体の一例を示した図である。

[図2]撓んでいる変形体の状態を示した図である。

[図3]歪検知回路の回路図である。

[図4]歪検知回路が構成される半導体チップの厚さと歪の関係を示した図である。

[図5]その他の実施形態に係る歪検知回路の回路図である。

発明を実施するための形態

[0022] 本発明に係る歪検知装置は、変形体に入力される荷重を検出する。以下、本実施形態の歪検知装置 1 について説明する。

[0023] 歪検知装置 1 は、入力される荷重に応じて歪む変形体 10、及び歪検知回路 50 を備えて構成される。変形体 10 の斜視図が図 1 に示される。変形体 10 は、入力された荷重に応じて歪む材料を用いて例えば長方形の板状に構成される。変形体 10 は所定の位置に設定された荷重入力部 12 に荷重が入力された際に、図 2 に示されるように変形体 10 が歪むことができる位置で

支持される。

[0024] 図3には、歪検知回路50の回路図が示される。歪検知回路50は、ピエゾ抵抗20、入力抵抗30、及び演算増幅器40を備えて構成される。本実施形態では、公知の半導体製造プロセスを用いて、ピエゾ抵抗20、入力抵抗30、及び演算増幅器40が製造される。

[0025] ピエゾ抵抗20は、荷重が入力された際に、変形体10のうち歪が生じる部位に設けられ、変形体10の歪み量に応じて上記ピエゾ抵抗20は歪む。ピエゾ抵抗20は、単結晶半導体からなり、その歪み量に応じて抵抗値を変化させる。変形体10が、仮に両端が回動しない状態に固定されている場合、図2に示されるように、変形体10における荷重が入力される面13（荷重入力部12が設定された面）に着目すると、一对の引張部位Aと、一对の圧縮部位Bとが現れる。引張部位Aと圧縮部位Bとの間の部位Cでは、殆ど歪は生じない。本実施形態では、ピエゾ抵抗20は、一对の引張部位Aの夫々と一对の圧縮部位Bの夫々とのうち、少なくとも一箇所に設けられる。これにより、変形体10に生じた歪を抵抗値の変化で検知することが可能となる。

[0026] 入力抵抗30は、所定の抵抗値を有する。入力抵抗30は、半導体を用いて形成されていても良い。

[0027] 演算増幅器40は、非反転入力端子41と、反転入力端子42と、出力端子43とを有する。非反転入力端子41には、所定の定電位からなる第1電位が接続される。所定の定電位とは、基準となる電位（接地電位）との電位差が一定である電位をいう。図3の例では、非反転入力端子41には、第1電位を出力する定電圧源61が接続される。

[0028] ここで、ピエゾ抵抗20及び入力抵抗30は、夫々一对の端子を備えて構成される。反転入力端子42には、これらのピエゾ抵抗20の一对の端子のうちの一方の端子と、入力抵抗30の一对の端子のうちの一方の端子とが接続される。また、反転入力端子42には、入力抵抗30を介して第1電位とは異なる所定の定電位からなる第2電位が接続される。すなわち、入力抵抗

30は、一对の端子のうちの他方の端子に第1電位とは異なる直流の第2電位が接続され、一对の端子のうちの一方の端子に反転入力端子42が接続される。図3の例では、入力抵抗30の他方の端子には、第2電位を出力する定電圧源62が接続される。

[0029] 出力端子43には、ピエゾ抵抗20の一对の端子のうち、他方の端子が接続される。上述したように、ピエゾ抵抗20の一方の端子は、反転入力端子42に接続される。したがって、ピエゾ抵抗20は、演算増幅器40の出力端子43と反転入力端子42とに亘って設けられた帰還抵抗として用いられる。

[0030] このように歪検知回路50を構成することで、歪検知回路50は、第1電位と第2電位との間の電位差とピエゾ抵抗20の抵抗値に比例し、入力抵抗30の抵抗値に反比例する電圧を出力する。変形体10に入力された荷重によりピエゾ抵抗20の抵抗値が変化し、その結果、歪検知回路50の出力電圧が変わる。この時、演算増幅器40の非反転入力端子41に接続される第1電位、及び演算増幅器40の反転入力端子42に接続される第2電位は変化しないので、ピエゾ抵抗20の抵抗値に応じて演算増幅器40の出力端子43から出力される電圧が変化する。このように歪検知回路50は、歪に応じた抵抗値の変化を電圧値の変化として取り出すことができることから、抵抗-電圧変換回路として機能し、出力端子43から出力される電圧に基づき、歪み量を検知することが可能となる。

[0031] 上記構成の歪検知装置1によれば、演算増幅器40の出力として、入力抵抗30に反比例し、ピエゾ抵抗20に比例した電圧を得ることができるので、ピエゾ抵抗20の抵抗値の変化に対して直線性の高い出力が得られる。したがって、直線性を個別調整することなく、ピエゾ抵抗20の抵抗値変化に対して直線性の高い出力が得られる。よって、ピエゾ抵抗20への印加歪に対するピエゾ抵抗20の抵抗変化が直線の領域では精度良く歪の検知が可能となる。また、印加歪に対するピエゾ抵抗20の非直線性のバラツキを抑制することにより非直線性の補正関数が共通化でき、個別調整することなく、

精度良く歪を検知することができる。

[0032] また、歪検知装置 1 は、変形体 10 に所定の荷重が入力された時の入力抵抗 30 における抵抗値の変化の割合が、変形体 10 に所定の荷重が入力された時のピエゾ抵抗 20 における抵抗値の変化の割合よりも小さいものを用いると良い。例えば、所定の荷重が入力された時の入力抵抗 30 の抵抗値の変化の割合がピエゾ抵抗 20 の抵抗値の変化の割合よりも十分に小さく、好ましくは入力抵抗 30 の抵抗値の変化の割合が、ピエゾ抵抗 20 の抵抗値の変化の割合の $1/100$ 以下であると良い。こうすることで、荷重の入力に対して、入力抵抗 30 の変化の割合はピエゾ抵抗 20 の変化の割合に対して小さくでき、かつ、入力抵抗 30 に対しても変化の割合を小さくできる。

[0033] 上記構成の歪検知装置 1 によれば、演算増幅器 40 の出力において、荷重が入力された際の入力抵抗 30 の抵抗値の変化による非直線性を抑制することができる。入力抵抗 30 の抵抗値の変化量が、入力抵抗 30 の抵抗値に対して小さい程、ピエゾ抵抗 20 の変化に対する直線性の高い出力が得られる。

[0034] また、歪検知装置 1 は、入力抵抗 30 は、変形体 10 に荷重が入力された時に生じる歪み量が、ピエゾ抵抗 20 が設けられた部位に生じる歪み量よりも小さい部位に、ピエゾ抵抗 20 と同一の接着構造で設けられると良い。望ましくは、入力抵抗 30 は、上記ピエゾ抵抗 20 が接着される部位の歪み量に対して $1/100$ 以下の歪み量である部位に、ピエゾ抵抗 20 と同一の接着構造で設けられると好適である。具体的には、入力抵抗 30 は、ピエゾ抵抗 20 が設けられる図 2 の引張部位 A や圧縮部位 B よりも、生じる歪み量が小さい部位、例えば部位 C に設けられる。「同一の接着構造」とは、ピエゾ抵抗 20 と入力抵抗 30 とが異なるチップで構成される場合には、ピエゾ抵抗 20 を変形体 10 に接着する時と、入力抵抗 30 を変形体 10 に接着する時とで、同じ接着剤、同じ単位面積当たりの使用量、同じ作業環境で接着することをいう。

[0035] 上記構成の歪検知装置 1 によれば、例えば、入力抵抗 30 の歪み量を、ピ

エゾ抵抗 20 の歪み量に比べて小さくすることができ、荷重の入力に対する入力抵抗 30 の変化を抑制できる。また、接着構造が同じなので、接着時の接着剤の硬化時の収縮、接着剤及び変形体 10 に対する熱膨張率差による歪み量を入力抵抗 30 とピエゾ抵抗 20 とで近づけることが可能となり、荷重印加が無い時の上記ピエゾ抵抗 20 と上記入力抵抗 30 の温度に対する抵抗値の比の変動が抑制される。このため、荷重印加が無い時のピエゾ抵抗 20 と入力抵抗 30 とを組み合わせた歪検出結果が温度によって変動することが有効に防止され、正確な歪検知が可能となる。

[0036] また、歪検知装置 1 は、入力抵抗 30 とピエゾ抵抗 20 とは、同じ材料よりなる半導体で同一導電性であり、入力抵抗 30 とピエゾ抵抗 20 とのキャリア濃度の比が 0.5 以上 2.0 以下であると良い。

[0037] 上記構成の歪検知装置 1 によれば、入力抵抗 30 とピエゾ抵抗 20 との温度差が小さくなるように入力抵抗 30 とピエゾ抵抗 20 とを配置することにより、歪検知回路 50 において無歪時の温度変化による抵抗値の変化がキャンセルされ、温度特性の良い検出が可能となる。

[0038] また、歪検知装置 1 は、ピエゾ抵抗 20 と入力抵抗 30 とが、同じ工程で同時に製造され、単一の半導体チップとして形成されていると良い。

[0039] 上記構成の歪検知装置 1 によれば、ピエゾ抵抗 20 と入力抵抗 30 との抵抗値及びピエゾ抵抗係数の温度特性をより近づけることが可能となり、荷重印加が無い時のピエゾ抵抗 20 と入力抵抗 30 の抵抗値の比のばらつき及び温度による変動を低減できる。又、接着時の接着剤の硬化時の収縮、接着剤及び変形体 10 に対する熱膨張率差による歪み量を入力抵抗 30 とピエゾ抵抗 20 とで近づけることができ、印加荷重が無い時の上記ピエゾ抵抗 20 及び上記入力抵抗 30 に印加される歪み量の温度による変動が等価とでき、上記両抵抗の抵抗値及びピエゾ抵抗効果による抵抗変動の割合を近いものにできる。無荷重時の上記両抵抗の抵抗値の比の温度による変動は抑制され出力の温度による変動が抑制される。

[0040] ここで、特開 2006-266683 号公報には、チップの厚さをパラメ

ータとした、チップ表面の位置とチップ表面の歪との関係が開示されている。この関係が図4に示され、チップの端部には歪が伝達し難いことがわかる。このことから、チップの端部に入力抵抗30を配置し、チップの端部から離れた位置にpiezo抵抗20を配置することにより、piezo抵抗20の抵抗値の変化量に対して入力抵抗30の抵抗値の変化量を十分小さくすることができる。また、入力抵抗30を回路基板上に配置し、基板が変形しないように保持することにより、入力抵抗30の抵抗値の影響を抑制できる。更には、低ヤング率（望ましくは、1 GPa以下）で厚い接着層を介して変形体10に設けることにより、入力抵抗30への伝達を抑制できる。

[0041] なお、入力抵抗30は、piezo抵抗20が形成された半導体チップ上で引張／圧縮歪が印加される方向に沿ったチップの端部に配置しても良く、あるいは、回路基板上に配置しても良い。更には、低ヤング率で厚い接着層を介して変形体10に接着しても良い。

[0042] 〔その他の実施形態〕

上記実施形態では、歪検知装置1が歪検知回路50を1つ備えた例を挙げて説明したが歪検知装置1が、piezo抵抗20と入力抵抗30と演算増幅器40とを変形体10の歪み量が異なる位置に複数備え、複数の演算増幅器40の出力の差分に基づいて入力される荷重を演算する構成とすることも可能である。

[0043] 図5には、piezo抵抗20と入力抵抗30と演算増幅器40とからなる歪検知回路50が2つ設けられている例が示される。一方の演算増幅器40には、入力抵抗30として入力抵抗31が設けられ、帰還抵抗としてpiezo抵抗21が設けられる。他方の演算増幅器40には、入力抵抗30として入力抵抗32が設けられ、帰還抵抗としてpiezo抵抗22が設けられる。双方の演算増幅器40の非反転入力端子41には定電圧源61が接続され、双方の演算増幅器40の反転入力端子42には、夫々入力抵抗31及び入力抵抗32を介して定電圧源62が接続される。このように接続された双方の演算増幅器40の出力を差動増幅器70に入力し、その差分を検出信号とすること

が可能である。このように、2つの演算増幅器40の出力の差分を検出信号とすることで、2つの演算増幅器40の出力に同等に印加されるノイズをキャンセルすることができ、より精度の高い検出が可能となる。

[0044] なお、差動増幅器70は一例であり、当該差動増幅器70に代えて、2つの演算増幅器40の出力の差分を演算するデバイスとすることが可能である。

なお、この場合、入力抵抗31及び入力抵抗32を図2における部位Cに設け、ピエゾ抵抗21及びピエゾ抵抗22を、夫々図2における引張部位A及び圧縮部位Bに設けると良い。この場合にも、入力抵抗31、入力抵抗32、ピエゾ抵抗21、及びピエゾ抵抗22を同一の接着構造で変形体10に設けると良い。

産業上の利用可能性

[0045] 本発明は、変形体に生じる歪を検知する歪検知装置に用いることが可能である。

符号の説明

- [0046] 1 : 歪検知装置
10 : 変形体
20 : ピエゾ抵抗
30 : 入力抵抗
40 : 増幅器
41 : 非反転入力端子
42 : 反転入力端子
43 : 出力端子

請求の範囲

- [請求項1] 入力される荷重に応じて歪む変形体と、
 前記変形体上に設けられ、歪に応じて抵抗値を変化させるピエゾ抵抗と、
 所定の抵抗値を有する入力抵抗と、
 所定の定電位からなる第1電位が接続される非反転入力端子と、前記ピエゾ抵抗の一方の端子と前記入力抵抗の一方の端子とが接続されて前記入力抵抗を介して前記第1電位とは異なる所定の定電位からなる第2電位が接続される反転入力端子と、前記ピエゾ抵抗の他方の端子が接続される出力端子とを有する演算増幅器と、
 を備えた歪検知装置。
- [請求項2] 前記入力抵抗と前記ピエゾ抵抗とは、同じ材料よりなる半導体で同じ導電性であり、前記入力抵抗と前記ピエゾ抵抗とのキャリア濃度の比が0.5以上2.0以下である請求項1に記載の歪検知装置。
- [請求項3] 前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記変形体に前記所定の荷重が入力された時の前記ピエゾ抵抗における抵抗値の変化の割合よりも小さい請求項1又は2に記載の歪検知装置。
- [請求項4] 前記入力抵抗は、前記変形体に荷重が入力された時に生じる歪み量が、前記ピエゾ抵抗が設けられた部位に生じる歪み量よりも小さい部位に、前記ピエゾ抵抗と同一の接着構造で設けられる請求項1から3のいずれか一項に記載の歪検知装置。
- [請求項5] 前記ピエゾ抵抗と前記入力抵抗とが、同じ工程で同時に製造され、単一の半導体チップとして形成されている請求項1から4のいずれか一項に記載の歪検知装置。
- [請求項6] 前記ピエゾ抵抗と前記入力抵抗と前記演算増幅器とが複数備えられ、前記ピエゾ抵抗は前記変形体の歪み量が異なる位置に複数備えられ、前記複数の演算増幅器の出力の差分に基づいて前記入力される荷重

を演算する請求項 1 から 5 のいずれか一項に記載の歪検知装置。

[請求項7] 前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記ピエゾ抵抗の抵抗値の変化の割合の $1/100$ 以下である請求項 1 から 6 のいずれか一項に記載の歪検知装置。

補正された請求の範囲

[2016年11月9日 (09.11.2016) 国際事務局受理]

[請求項 1] (補正後)

入力される荷重に応じて歪む変形体と、

前記変形体上に設けられ、歪に応じて抵抗値を変化させるピエゾ抵抗と、

所定の抵抗値を有する入力抵抗と、

所定の定電位からなる第 1 電位が接続される非反転入力端子と、前記ピエゾ抵抗の一方の端子と前記入力抵抗の一方の端子とが接続されて前記入力抵抗を介して前記第 1 電位とは異なる所定の定電位からなる第 2 電位が接続される反転入力端子と、前記ピエゾ抵抗の他方の端子が接続される出力端子とを有する演算増幅器と、
を備え、

前記入力抵抗は、前記変形体に荷重が入力された時に生じる歪み量が、前記ピエゾ抵抗が設けられた部位に生じる歪み量よりも小さい部位に、前記ピエゾ抵抗と同一の接着構造で設けられる歪検知装置。

[請求項 2]

前記入力抵抗と前記ピエゾ抵抗とは、同じ材料よりなる半導体で同じ導電性であり、前記入力抵抗と前記ピエゾ抵抗とのキャリア濃度の比が 0.5 以上 2.0 以下である請求項 1 に記載の歪検知装置。

[請求項 3]

前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記変形体に前記所定の荷重が入力された時の前記ピエゾ抵抗における抵抗値の変化の割合よりも小さい請求項 1 又は 2 に記載の歪検知装置。

[請求項 4] (削除)

[請求項 5] (補正後)

前記ピエゾ抵抗と前記入力抵抗とが、同じ工程で同時に製造され、単一の半導体チップとして形成されている請求項 1 から 3 のいずれか一項に記載の歪検知装置。

〔請求項 6〕（補正後）

前記ピエゾ抵抗と前記入力抵抗と前記演算増幅器とが複数備えられ、前記ピエゾ抵抗は前記変形体の歪み量が異なる位置に複数備えられ、前記複数の演算増幅器の出力の差分に基づいて前記入力される荷重を演算する請求項 1 から 3、及び 5 のいずれか一項に記載の歪検知装置。

〔請求項 7〕（補正後）

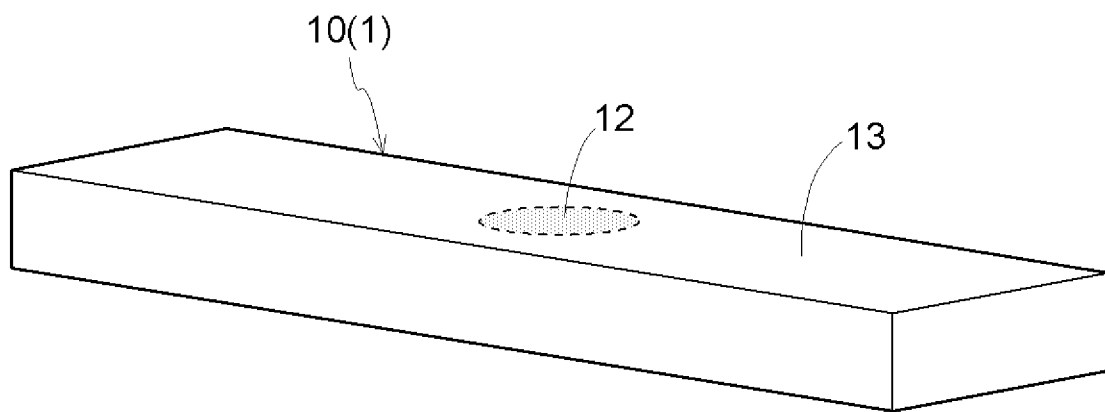
前記変形体に所定の荷重が入力された時の前記入力抵抗における抵抗値の変化の割合は、前記ピエゾ抵抗の抵抗値の変化の割合の $1/100$ 以下である請求項 1 から 3、5、及び 6 のいずれか一項に記載の歪検知装置。

〔請求項 8〕（追加）

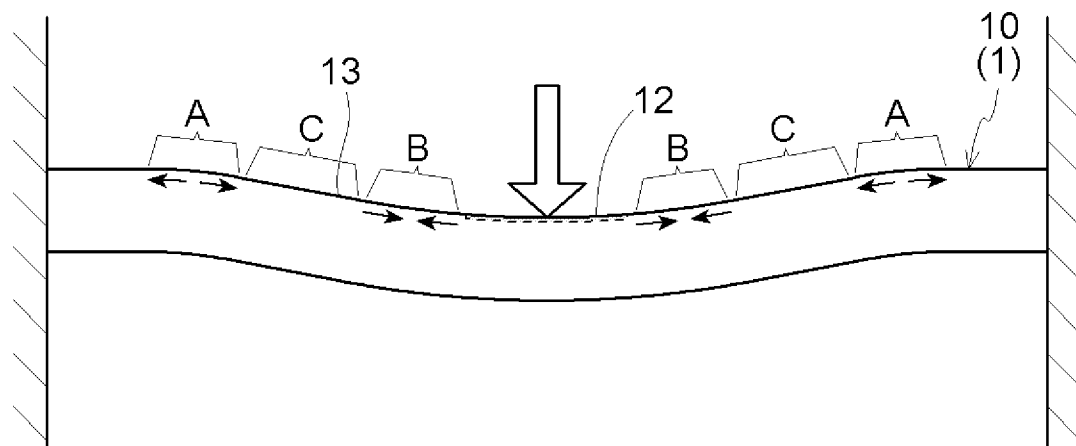
前記変形体の圧縮部位及び引張部位の少なくとも一方に前記ピエゾ抵抗が設けられるとともに、

前記変形体の前記圧縮部位と前記引張部位との間の部位に前記入力抵抗が設けられる請求項 1 から 3、及び 5 から 7 のいずれか一項に記載の歪検知装置。

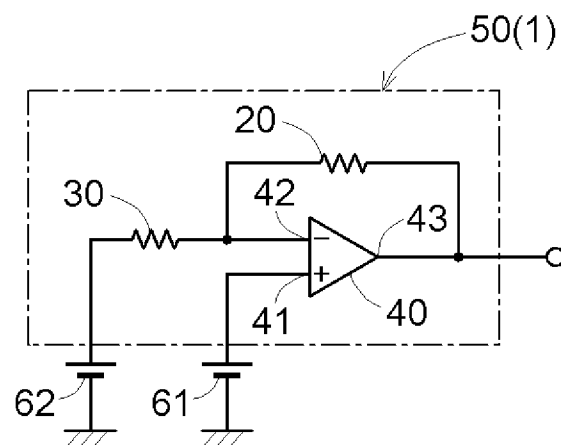
[図1]



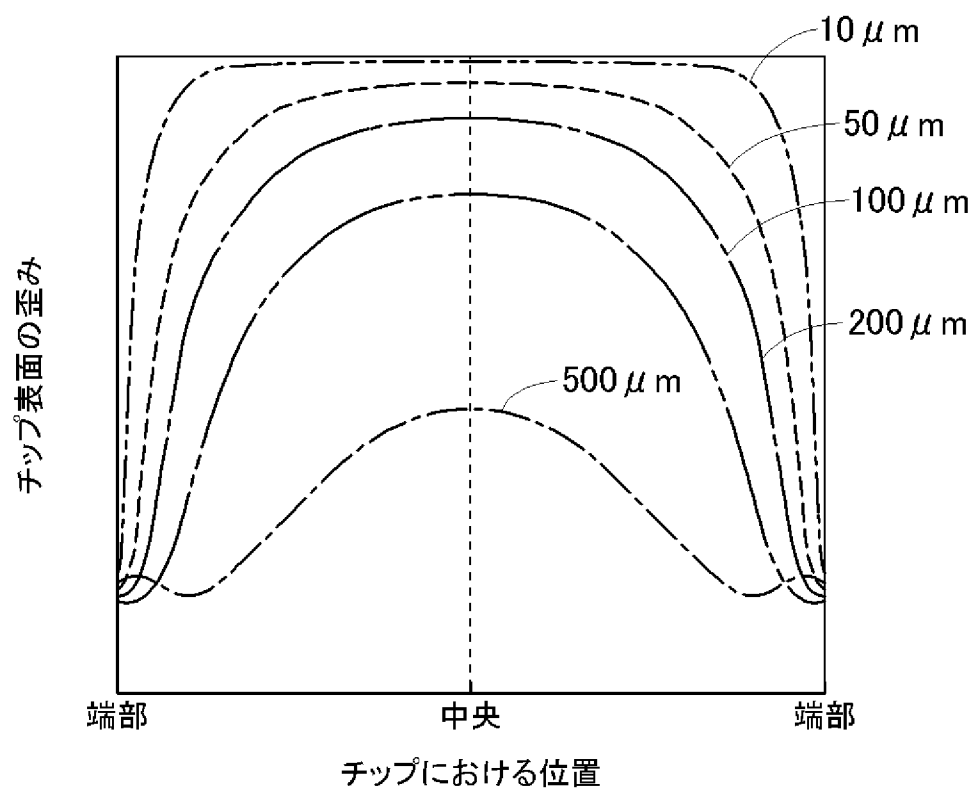
[図2]



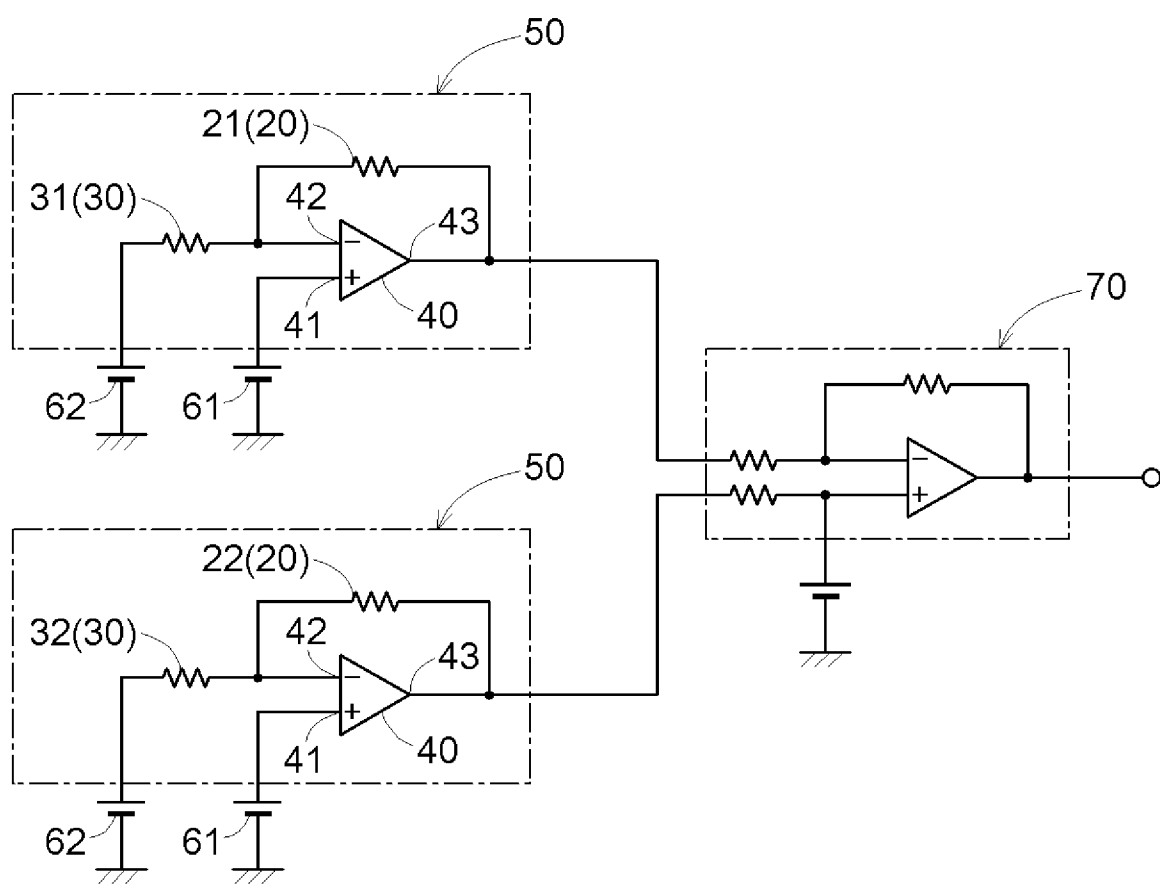
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/068231

A. CLASSIFICATION OF SUBJECT MATTER

G01L1/18(2006.01)i, G01L1/22(2006.01)i, H01L41/113(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01L1/00-1/22, G01L9/00-9/08, H01L41/113, G01D3/02-3/028, G01D5/12-5/16

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 61-246619 A (Yokogawa Hokushin Electric Corp.), 01 November 1986 (01.11.1986), page 1, lower right column, line 10 to page 4, upper left column, line 13; fig. 1 to 2 (Family: none)	1 2-7
Y	JP 9-72805 A (Hitachi, Ltd.), 18 March 1997 (18.03.1997), paragraphs [0016] to [0050]; fig. 1, 7, 8 (Family: none)	2-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 September 2016 (06.09.16)

Date of mailing of the international search report
13 September 2016 (13.09.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G01L1/18(2006.01)i, G01L1/22(2006.01)i, H01L41/113(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G01L1/00-1/22, G01L9/00-9/08, H01L41/113, G01D3/02-3/028, G01D5/12-5/16

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 61-246619 A（横河北辰電機株式会社）1986.11.01, 第1頁右下欄第10行-第4頁左上欄第13行, 第1-2図（ファミリーなし）	1 2-7
Y	JP 9-72805 A（株式会社日立製作所）1997.03.18, 段落0016-0050, 図1, 7, 8（ファミリーなし）	2-7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

06.09.2016

国際調査報告の発送日

13.09.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

山下 雅人

2 F

9303

電話番号 03-3581-1101 内線 3216