

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-13985

(P2005-13985A)

(43) 公開日 平成17年1月20日(2005.1.20)

(51) Int.CI.⁷

B05D 1/26
G02F 1/1343
G02F 1/1368
G09F 9/00
H01L 21/288

F 1

B05D 1/26
G02F 1/1343
G02F 1/1368
G09F 9/00
H01L 21/288

Z
Z
Z
338
Z

テーマコード(参考)

2H092
3K007
4D075
4M104
5F033

審査請求 未請求 請求項の数 12 O L (全 22 頁) 最終頁に続く

(21) 出願番号

特願2004-112064 (P2004-112064)

(22) 出願日

平成16年4月6日 (2004.4.6)

(31) 優先権主張番号

特願2003-155859 (P2003-155859)

(32) 優先日

平成15年5月30日 (2003.5.30)

(33) 優先権主張国

日本国 (JP)

(71) 出願人

000002369
セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人

100107836

弁理士 西 和哉

(74) 代理人

100064908

弁理士 志賀 正武

(74) 代理人

100101465

弁理士 青山 正和

(72) 発明者

平井 利充

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

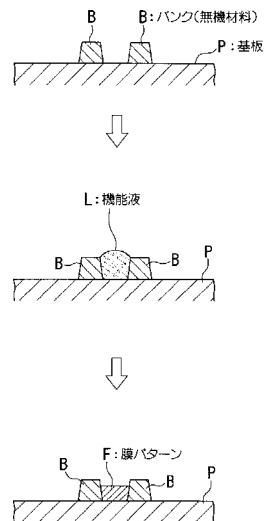
(54) 【発明の名称】膜パターン形成方法、デバイス及びその製造方法、電気光学装置、並びに電子機器、アクティブマトリクス基板の製造方法、アクティブマトリクス基板

(57) 【要約】

【課題】 細化や細線化が図られた膜パターンを、精度よく安定して形成することができる薄膜パターン形成方法を提供する。

【解決手段】 基板P上にバンクBを形成する工程と、バンクBによって区画された領域に機能液Lを配置する工程と、基板P上に配置された機能液Lを乾燥させて膜パターンFを形成する工程とを有する。バンクBの形成材料は、無機質の材料を含む。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

機能液を基板上に配置して膜パターンを形成する方法であって、
前記基板上にバンクを形成する工程と、
前記バンクによって区画された領域に前記機能液を配置する工程と、
前記基板上に配置された前記機能液を乾燥させる工程とを有し、
前記バンクの形成材料は、無機質の材料を含むことを特徴とする膜パターン形成方法。

【請求項 2】

請求項 1 の膜パターン形成方法において、
前記バンクに前記基板よりも高い撥液性を付与する工程を有することを特徴とする薄膜
パターン形成方法。 10

【請求項 3】

請求項 1、または請求項 2 に記載の膜パターン形成方法において、
前記機能液を、液滴吐出法を用いて前記バンクによって区画された領域に配置すること
を特徴とする膜パターン形成方法。

【請求項 4】

請求項 1 から請求項 3 のいずれかに記載の膜パターン形成方法において、
前記機能液は、導電性微粒子を含むことを特徴とする膜パターン形成方法。

【請求項 5】

請求項 1 から請求項 3 のいずれかに記載の膜パターン形成方法において、
前記機能液には、熱処理または光処理により導電性を発現する材料が含まれることを特
徴とする膜パターン形成方法。 20

【請求項 6】

基板に膜パターンが形成されてなるデバイスの製造方法であって、
請求項 1 から請求項 5 のいずれかに記載の膜パターン形成方法により、前記基板に前記
膜パターンを形成することを特徴とするデバイス製造方法。

【請求項 7】

請求項 6 に記載のデバイス製造方法において、
前記膜パターンは、前記基板上に設けられたスイッチング素子の一部を構成することを
特徴とするデバイス製造方法。 30

【請求項 8】

請求項 6 または請求項 7 に記載のデバイス製造方法を用いて製造されたことを特徴とす
るデバイス。

【請求項 9】

請求項 8 に記載のデバイスを備えることを特徴とする電気光学装置。

【請求項 10】

請求項 9 に記載の電気光学装置を備えることを特徴とする電子機器。

【請求項 11】

アクティブマトリクス基板の製造方法において、
基板上にゲート配線を形成する第 1 の工程と、
前記ゲート配線上にゲート絶縁膜を形成する第 2 の工程と、
前記ゲート絶縁膜を介して半導体層を積層する第 3 の工程と、
前記ゲート絶縁層の上にソース電極及びドレイン電極を形成する第 4 の工程と、
前記ソース電極及び前記ドレイン電極上に絶縁材料を配置する第 5 の工程と、
前記ドレイン電極と電気的に接続する画素電極を形成する第 6 の工程と、を有し、
前記第 1 の工程、前記第 4 の工程及び前記第 6 の工程の少なくとも 1 つの工程では請求
項 1 ~ 5 いずれかに記載の膜パターン形成方法を用いることを特徴とするアクティブマト
リクス基板の製造方法。 40

【請求項 12】

請求項 11 に記載のアクティブマトリクス基板の製造方法を用いて製造されたことを特
50

徴とするアクティブマトリクス基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、膜パターン形成方法、デバイス及びその製造方法、電気光学装置、並びに電子機器、アクティブマトリクス基板の製造方法、アクティブマトリクス基板に関するものである。

【背景技術】

【0002】

電子回路または集積回路などに使われる配線などの膜パターンを形成する方法としては、例えはフォトリソグラフィ法が用いられる。このフォトリソグラフィ法は、真空装置などの大掛かりな設備と複雑な工程を必要とし、また材料使用効率も数%程度でそのほとんどを廃棄せざるを得ず、製造コストが高い。

【0003】

これに対して、液体吐出ヘッドから液体材料を液滴状に吐出する液滴吐出法、いわゆるインクジェット法を用いて基板上に膜パターンを形成する方法が提案されている（例えは、特許文献1、特許文献2参照）。この方法では、膜パターン用の液体材料（機能液）を基板に直接パターン配置し、その後熱処理やレーザー照射を行って膜パターンに変換する。この方法によれば、フォトリソグラフィが不要となり、プロセスが大幅に簡略化されるとともに、原材料の使用量も少なくてすむというメリットがある。

【特許文献1】特開平11-274671号公報

【特許文献2】特開2000-216330号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

近年、デバイスを構成する回路の高密度化が進み、例えは配線についてもさらなる微細化、細線化が要求されている。上述した液滴吐出法を用いた膜パターン形成方法では、吐出した液滴が着弾後に基板上で広がるため、微細な膜パターンを安定的に形成するのが困難であった。

【0005】

本発明は、以上のような点を考慮してなされたもので、微細化や細線化が図られた膜パターンを、精度よく安定して形成することができる薄膜パターン形成方法、デバイス及びその製造方法、電気光学装置、並びに電子機器、アクティブマトリクス基板の製造方法、アクティブマトリクス基板を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記の目的を達成するために、本発明は、以下の構成を採用している。

本発明の膜パターン形成方法は、機能液を基板上に配置して膜パターンを形成する方法であって、前記基板上にバンクを形成する工程と、前記バンクによって区画された領域に前記機能液を配置する工程と、前記基板上に配置された前記機能液を乾燥させる工程とを有し、前記バンクの形成材料は、無機質の材料を含むことを特徴とする。

本発明の膜パターン形成方法では、バンクによって区画された領域に機能液が配置され、この機能液が乾燥することにより、基板上に膜パターンが形成される。この場合、バンクによって膜パターンの形状が規定されることから、例えは隣接するバンク間の幅を狭くするなど、バンクを適切に形成することにより、膜パターンの微細化や細線化を図ることができる。

また、本発明の膜パターン形成方法では、バンクの形成材料が無機質の材料を含むことから、バンクの耐熱性が高く、しかもバンクと基板との間の熱膨張率の差が小さい。そのため、機能液の乾燥時の熱などによるバンクの劣化が抑制され、膜パターンが良好な形状で形成される。

10

20

30

40

50

つまり、本発明の膜パターン形成方法では、微細化や細線化が図られた膜パターンを、精度よく安定して形成することができる。

【0007】

また、上記の膜パターン形成方法において、前記バンクに前記基板よりも高い撥液性を付与する工程を有するとよい。

この形成方法によれば、バンクは機能液をはじくため、バンク間に機能液を良好に配置できる。

【0008】

また、上記の膜パターン形成方法において、前記機能液を、液滴吐出法を用いて前記バンクによって区画された領域に配置するとよい。

この形成方法によれば、液滴吐出法を用いることにより、スピンコート法などの他の塗布技術に比べて、液体材料の消費に無駄が少なく、基板上に配置する機能液の量や位置の制御を行いやすい。

なお、隣接するバンク間の幅は液滴の直径より狭くしてもよい。この場合、液滴状の機能液は、毛管現象などによりバンク間に入り込む。これにより、吐出する液滴の直径より狭い線幅の膜パターンが形成される。

【0009】

また、前記機能液が導電性微粒子を含むことにより、導電性を有する膜パターンが形成される。そのため、この膜パターンは、配線として、各種デバイスに適用される。

【0010】

また、前記機能液が、熱処理または光処理により導電性を発現する材料を含むことによっても、導電性を有する膜パターンが形成される。そのため、この膜パターンは、配線として、各種デバイスに適用される。

【0011】

本発明のデバイスの製造方法は、基板に膜パターンが形成されてなるデバイスの製造方法であって、上記の膜パターン形成方法により、前記基板に前記膜パターンを形成することを特徴とする。

本発明のデバイス製造方法では、デバイスに形成される膜パターンの微細化や細線化が安定して図られる。そのため、高精度なデバイスを安定して製造することができる。

特に、前記膜パターンが前記基板上に設けられたTFT（膜トランジスタ）等のスイッチング素子の一部を構成する場合には、高集積化されたスイッチング素子を安定的に得ることができる。

【0012】

本発明のデバイスは、上記のデバイス製造方法を用いて製造されることを特徴とすることにより、高い精度を有する。

【0013】

また、本発明の電気光学装置は、上記のデバイスを備えることを特徴とする。
電気光学装置としては、例えば、液晶表示装置、有機エレクトロルミネッセンス表示装置、プラズマ型表示装置などを例示できる。

また、本発明の電子機器は、上記の電気光学装置を備えることを特徴とする。

これらの発明によれば、高精度なデバイスを有することから、品質や性能の向上が図られる。

【0014】

本発明のアクティブマトリクス基板の製造方法は、基板上にゲート配線を形成する第1の工程と、前記ゲート配線上にゲート絶縁膜を形成する第2の工程と、前記ゲート絶縁膜を介して半導体層を積層する第3の工程と、前記ゲート絶縁層の上にソース電極及びドレイン電極を形成する第4の工程と、前記ソース電極及び前記ドレイン電極上に絶縁材料を配置する第5の工程と、前記ドレイン電極と電気的に接続する画素電極を形成する第6の工程と、を有し、前記第1の工程、前記第4の工程及び前記第6の工程の少なくとも1つの工程では上記記載の膜パターン形成方法を用いることを特徴とする。

また本発明のアクティブマトリクス基板は、上記記載のアクティブマトリクス基板の製造方法を用いて製造されたことを特徴とする。

【0015】

本発明によれば、バンク間に液滴を円滑に配置でき、所望のパターン形状を有する膜パターンを形成できるので、所望性能を有するアクティブマトリクス基板を製造することができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明について図面を参照して説明する。

図1は、本発明の膜パターン形成方法を概念的に示す図である。

10

本発明の膜パターン形成方法は、基板P上にバンクBを形成するバンク形成工程、バンクBによって区画された領域に機能液Lを配置する材料配置工程、及び基板P上に配置された機能液Lを乾燥させる乾燥(焼成)工程を有している。

【0017】

本発明の膜パターン形成方法では、バンクBによって区画された領域に機能液Lが配置され、この機能液Lが乾燥することにより、基板P上に膜パターンFが形成される。この場合、バンクBによって膜パターンFの形状が規定されることから、例えば隣接するバンクB、B間の幅を狭くするなど、バンクBを適切に形成することにより、膜パターンFの微細化や細線化が図られる。なお、膜パターンFが形成された後、基板PからバンクBを除去してもよく、そのまま基板P上に残してもよい。

20

【0018】

また、本発明の膜パターン形成方法では、バンクBの形成材料として、無機質の材料が用いられる。無機質の材料によってバンクBを形成する方法としては、例えば、各種コート法やCVD法(化学的気相成長法)等を用いて基板P上に無機質の材料からなる層を形成した後、エッチングやアッシング等によりパターニングして所定の形状のバンクBを得ることができる。また、感光性無機材料を使用し、リソグラフィ法により薄膜パターンに応じたバンクBを形成することができる。なお、基板Pとは別の物体上でバンクBを形成し、それを基板P上に配置してもよい。

【0019】

無機質のバンク材料としては、例えば、ポリシリザン、ポリシリコサン、シリコサン系レジスト、ポリシラン系レジスト等の骨格にケイ素を含む高分子無機材料や感光性無機材料、シリカガラス、アルキルシリコサンポリマー、アルキルシリセスキオキサンポリマー、水素化アルキルシリセスキオキサンポリマー、ポリアリールエーテルのうちいずれかを含むスピノングラス膜、ダイヤモンド膜、及びフッ素化アモルファス炭素膜、などが挙げられる。

30

【0020】

さらに、無機質のバンク材料として、例えば、エアロゲル、多孔質シリカ、などを用いてもよい。

【0021】

また、基板Pとしては、ガラス、石英ガラス、Siウェハ、プラスチックフィルム、金属板など各種のものが挙げられる。さらに、これら各種の素材基板の表面に半導体膜、金属膜、誘電体膜、有機膜などが下地層として形成されたものも含む。

40

【0022】

本発明の膜パターン形成方法では、バンクBの形成材料が無機質の材料を含むことにより、バンクBの耐熱性が高くなり、しかもバンクBと基板Pとの間の熱膨張率の差が小さくなる。そのため、機能液の乾燥時の熱などによるバンクBの劣化が抑制され、膜パターンFが良好な形状で形成される。

【0023】

例えば、バンクB及び機能液の上に低融点ガラスなどを予め塗布するなどして、機能液Lを焼成する際、焼成温度が300℃以上の高温になる場合がある。こうした場合にも、

50

バンクBが無機質の材料から形成されることにより、十分な耐久性が得られる。

【0024】

なお、バンクBの形成材料として、無機質の材料の他に、金属系の物質や、有機系の物質が含まれてもよい。少なくとも基板P上に形成されるバンクBが無機の骨格を有することにより、上述したバンクBの熱特性の向上が得られる。

また、バンクBを多層状に形成し、少なくとも一つの層を無機質の材料から形成してもよい。

【0025】

ここで、本発明における機能液Lとしては、各種のものが適用されるが、例えば、導電性微粒子を含む配線パターン用インクが用いられる。

また、機能液Lを、バンクBによって区画された領域に配置する方法としては、液滴吐出法、いわゆるインクジェット法を用いるのが好ましい。液滴吐出法を用いることにより、スピンドル法などの他の塗布技術に比べて、液体材料の消費に無駄が少なく、基板上に配置する機能液の量や位置の制御を行いやすいという利点がある。

【0026】

配線パターン用インクは、導電性微粒子を分散媒に分散させた分散液からなるものである。

導電性微粒子としては、例えば、金、銀、銅、パラジウム、及びニッケルのうちのいずれかを含有する金属微粒子の他、これらの酸化物、並びに導電性ポリマーや超電導体の微粒子などが用いられる。

これらの導電性微粒子は、分散性を向上させるために表面に有機物などをコーティングして使うこともできる。導電性微粒子の表面にコーティングするコーティング材としては、例えばキシレン、トルエン等の有機溶剤やクエン酸等が挙げられる。

導電性微粒子の粒径は1nm以上0.1μm以下であることが好ましい。0.1μmより大きいと、後述する液体吐出ヘッドのノズルに詰まりが生じるおそれがある。また、1nmより小さいと、導電性微粒子に対するコーティング剤の体積比が大きくなり、得られる膜中の有機物の割合が過多となる。

【0027】

分散媒としては、上記の導電性微粒子を分散できるもので、凝集を起こさないものであれば特に限定されない。例えば、水の他に、メタノール、エタノール、プロパノール、ブタノールなどのアルコール類、n-ヘプタン、n-オクタン、デカン、ドデカン、テトラデカン、トルエン、キシレン、シメン、デュレン、インデン、ジベンテン、テトラヒドロナフタレン、デカヒドロナフタレン、シクロヘキシリベンゼンなどの炭化水素系化合物、またエチレングリコールジメチルエーテル、エチレングリコールジエチルエーテル、エチレングリコールメチルエチルエーテル、ジエチレングリコールジメチルエーテル、ジエチレングリコールジエチルエーテル、ジエチレングリコールメチルエチルエーテル、1,2-ジメトキシエタン、ビス(2-メトキシエチル)エーテル、p-ジオキサンなどのエーテル系化合物、さらにプロピレンカーボネート、-ブチロラクトン、N-メチル-2-ピロリドン、ジメチルホルムアミド、ジメチルスルホキシド、シクロヘキサンなどの極性化合物を例示できる。これらのうち、微粒子の分散性と分散液の安定性、また液滴吐出法(インクジェット法)への適用の容易さの点で、水、アルコール類、炭化水素系化合物、エーテル系化合物が好ましく、より好ましい分散媒としては、水、炭化水素系化合物を挙げることができる。

【0028】

上記導電性微粒子の分散液の表面張力は0.02N/m以上0.07N/m以下の範囲内であることが好ましい。液滴吐出法にて液体を吐出する際、表面張力が0.02N/m未満であると、インク組成物のノズル面に対する濡れ性が増大するため飛行曲りが生じやすくなり、0.07N/mを超えるとノズル先端でのメニスカスの形状が安定しないため吐出量や、吐出タイミングの制御が困難になる。表面張力を調整するため、上記分散液には、基板との接触角を大きく低下させない範囲で、フッ素系、シリコーン系、ノニオン系

などの表面張力調節剤を微量添加するとよい。ノニオン系表面張力調節剤は、液体の基板への濡れ性を向上させ、膜のレベリング性を改良し、膜の微細な凹凸の発生などの防止に役立つものである。上記表面張力調節剤は、必要に応じて、アルコール、エーテル、エステル、ケトン等の有機化合物を含んでもよい。

【0029】

上記分散液の粘度は1 mPa・s以上50 mPa・s以下であることが好ましい。液滴吐出法を用いて液体材料を液滴として吐出する際、粘度が1 mPa・sより小さい場合にはノズル周辺部がインクの流出により汚染されやすく、また粘度が50 mPa・sより大きい場合は、ノズル孔での目詰まり頻度が高くなり円滑な液滴の吐出が困難となる。

【0030】

液滴吐出法の吐出技術としては、帯電制御方式、加圧振動方式、電気機械変換式、電気熱変換方式、静電吸引方式などが挙げられる。帯電制御方式は、材料に帯電電極で電荷を付与し、偏向電極で材料の飛翔方向を制御してノズルから吐出させるものである。また、加圧振動方式は、材料に30 kg/cm²程度の超高压を印加してノズル先端側に材料を吐出せるものであり、制御電圧をかけない場合には材料が直進してノズルから吐出され、制御電圧をかけると材料間に静電的な反発が起り、材料が飛散してノズルから吐出されない。また、電気機械変換方式は、ピエゾ素子（圧電素子）がパルス的な電気信号を受けて変形する性質を利用したもので、ピエゾ素子が変形することによって材料を貯留した空間に可撓物質を介して圧力を与え、この空間から材料を押し出してノズルから吐出せるものである。

【0031】

また、電気熱変換方式は、材料を貯留した空間内に設けたヒータにより、材料を急激に気化させてバブル（泡）を発生させ、バブルの圧力によって空間内の材料を吐出せるものである。静電吸引方式は、材料を貯留した空間内に微小圧力を加え、ノズルに材料のメニスカスを形成し、この状態で静電引力を加えてから材料を引き出すものである。また、この他に、電場による流体の粘性変化を利用する方式や、放電火花で飛ばす方式などの技術も適用可能である。液滴吐出法は、材料の使用に無駄が少なく、しかも所望の位置に所望の量の材料を的確に配置できるという利点を有する。なお、液滴吐出法により吐出される液状材料（流動体）の一滴の量は、例えば1～300ナノグラムである。

【0032】

本発明の膜パターン形成方法では、上述した配線パターン用インクを用いることにより、導電性を有する膜パターンを形成することができる。この導電性の膜パターンは、配線として、各種デバイスに適用される。

【0033】

図2は、本発明の膜パターン形成方法に用いられる装置の一例として、液滴吐出法によって基板上に液体材料を配置する液滴吐出装置（インクジェット装置）IJの概略構成を示す斜視図である。

【0034】

液滴吐出装置IJは、液滴吐出ヘッド1と、X軸方向駆動軸4と、Y軸方向ガイド軸5と、制御装置CONTと、ステージ7と、クリーニング機構8と、基台9と、ヒータ15とを備えている。

ステージ7は、この液滴吐出装置IJによりインク（液体材料）を設けられる基板Pを支持するものであって、基板Pを基準位置に固定する不図示の固定機構を備えている。

【0035】

液滴吐出ヘッド1は、複数の吐出ノズルを備えたマルチノズルタイプの液滴吐出ヘッドであり、長手方向とY軸方向とを一致させている。複数の吐出ノズルは、液滴吐出ヘッド1の下面にY軸方向に並んで一定間隔で設けられている。液滴吐出ヘッド1の吐出ノズルからは、ステージ7に支持されている基板Pに対して、上述した導電性微粒子を含むインクが吐出される。

【0036】

10

20

30

40

50

X 軸方向駆動軸 4 には、X 軸方向駆動モータ 2 が接続されている。X 軸方向駆動モータ 2 はステッピングモータ等であり、制御装置 C O N T から X 軸方向の駆動信号が供給されると、X 軸方向駆動軸 4 を回転させる。X 軸方向駆動軸 4 が回転すると、液滴吐出ヘッド 1 は X 軸方向に移動する。

Y 軸方向ガイド軸 5 は、基台 9 に対して動かないように固定されている。ステージ 7 は、Y 軸方向駆動モータ 3 を備えている。Y 軸方向駆動モータ 3 はステッピングモータ等であり、制御装置 C O N T から Y 軸方向の駆動信号が供給されると、ステージ 7 を Y 軸方向に移動する。

【 0 0 3 7 】

制御装置 C O N T は、液滴吐出ヘッド 1 に液滴の吐出制御用の電圧を供給する。また、X 軸方向駆動モータ 2 に液滴吐出ヘッド 1 の X 軸方向の移動を制御する駆動パルス信号を、Y 軸方向駆動モータ 3 にステージ 7 の Y 軸方向の移動を制御する駆動パルス信号を供給する。

クリーニング機構 8 は、液滴吐出ヘッド 1 をクリーニングするものである。クリーニング機構 8 には、図示しない Y 軸方向の駆動モータが備えられている。この Y 軸方向の駆動モータの駆動により、クリーニング機構 8 は、Y 軸方向ガイド軸 5 に沿って移動する。クリーニング機構 8 の移動も制御装置 C O N T により制御される。

ヒータ 15 は、ここではランプアニールにより基板 P を熱処理する手段であり、基板 P 上に塗布された液体材料に含まれる溶媒の蒸発及び乾燥を行う。このヒータ 15 の電源の投入及び遮断も制御装置 C O N T により制御される。

【 0 0 3 8 】

液滴吐出装置 I J は、液滴吐出ヘッド 1 と基板 P を支持するステージ 7 とを相対的に走査しつつ基板 P に対して液滴を吐出する。ここで、以下の説明において、X 軸方向を走査方向、X 軸方向と直交する Y 軸方向を非走査方向とする。したがって、液滴吐出ヘッド 1 の吐出ノズルは、非走査方向である Y 軸方向に一定間隔で並んで設けられている。なお、図 2 では、液滴吐出ヘッド 1 は、基板 P の進行方向に対し直角に配置されているが、液滴吐出ヘッド 1 の角度を調整し、基板 P の進行方向に対して交差させることによってもよい。このようにすれば、液滴吐出ヘッド 1 の角度を調整することで、ノズル間のピッチを調節することが出来る。また、基板 P とノズル面との距離を任意に調節することが出来るようにもよい。

【 0 0 3 9 】

図 3 は、ピエゾ方式による液体材料の吐出原理を説明するための図である。

図 3 において、液体材料（配線パターン用インク、機能液）を収容する液体室 21 に隣接してピエゾ素子 22 が設置されている。液体室 21 には、液体材料を収容する材料タンクを含む液体材料供給系 23 を介して液体材料が供給される。

ピエゾ素子 22 は駆動回路 24 に接続されており、この駆動回路 24 を介してピエゾ素子 22 に電圧を印加し、ピエゾ素子 22 を変形させることにより、液体室 21 が変形し、ノズル 25 から液体材料が吐出される。この場合、印加電圧の値を変化させることにより、ピエゾ素子 22 の歪み量が制御される。また、印加電圧の周波数を変化させることにより、ピエゾ素子 22 の歪み速度が制御される。

ピエゾ方式による液滴吐出は材料に熱を加えないため、材料の組成に影響を与えるにくいという利点を有する。

【 0 0 4 0 】

次に、本発明の膜パターン形成方法の実施形態の一例として、基板上に導電膜配線を形成する方法について図 4 を参照して詳しく説明する。

本実施形態に係る膜パターン形成方法は、上述した配線パターン用のインク（配線パターン形成材料）を基板上に配置し、その基板上に配線用の導電膜パターンを形成するものであり、バンク形成工程、残渣処理工程、撥液化処理工程、材料配置工程及び中間乾燥工程、焼成工程から概略構成される。

以下、各工程毎に詳細に説明する。

10

20

30

40

50

【0041】

(バンク形成工程)

バンクは、仕切部材として機能する部材であり、バンクの形成はリソグラフィ法や印刷法等、任意の方法で行うことができる。例えば、仕切り部材として感光性無機材料をリソグラフィ法にて使用する場合は、スピンドルコート、スプレーコート、ロールコート、ダイコート、ディップコート等所定の方法で、図4(a)に示すように、基板P上にバンクの高さに合わせてバンクの形成材料31を塗布する。そして、配線パターンに応じたマスクを介しレジストを露光、現像することにより配線を形成すべき領域の周辺に所望のバンクパターンが得られる。

【0042】

10
バンク材料としては、無機質の材料を含むものが用いられる。本例では、例えば、ケイ素、すなわちシリカを主体とした材料が用いられる。

【0043】

これにより、図4(b)に示されるように、配線パターンを形成すべき領域の周辺を囲むように、例えば10~15μm幅でバンクB、Bが突設される。

【0044】

(残渣処理工程(親液化処理工程))

次に、バンク間ににおけるバンク形成時のレジスト(有機物)残渣を除去するために、基板Pに対して残渣処理を施す。

残渣処理としては、紫外線を照射することにより残渣処理を行う紫外線(UV)照射処理や大気雰囲気中で酸素を処理ガスとするO₂プラズマ処理等を選択できるが、ここではO₂プラズマ処理を実施する。

【0045】

具体的には、基板Pに対しプラズマ放電電極からプラズマ状態の酸素を照射することで行う。O₂プラズマ処理の条件としては、例えばプラズマパワーが50~1000W、酸素ガス流量が50~100ml/min、プラズマ放電電極に対する基板Pの板搬送速度が0.5~10mm/sec、基板温度が70~90とされる。

なお、基板Pがガラス基板の場合、その表面は配線パターン形成材料に対して親液性を有しているが、本実施の形態のように残渣処理のためにO₂プラズマ処理や紫外線照射処理を施すことで、基板表面の親液性を高めることができる。

【0046】

(撥液化処理工程)

続いて、バンクBに対し撥液化処理を行い、その表面に撥液性を付与する。

撥液化処理としては、例えば大気雰囲気中でテトラフルオロメタンを処理ガスとするプラズマ処理法(CF₄プラズマ処理法)を採用することができる。CF₄プラズマ処理の条件は、例えばプラズマパワーが50~1000W、4フッ化メタンガス流量が50~100ml/min、プラズマ放電電極に対する基板搬送速度が0.5~1020mm/sec、基板温度が70~90とされる。

なお、処理ガスとしては、テトラフルオロメタン(四フッ化炭素)に限らず、他のフルオロカーボン系のガスを用いることもできる。

【0047】

40
このような撥液化処理を行うことにより、例えば感光性無機材料を採用した場合のバンクB、Bにはこれを構成する樹脂中にフッ素基が導入され、高い撥液性が付与される。なお、上述した親液化処理としてのO₂プラズマ処理は、バンクBの形成前に行ってもよいが、O₂プラズマによる前処理がなされると、バンクBがフッ素化(撥液化)されやすいという性質があるため、バンクBを形成した後にO₂プラズマ処理することが好ましい。

なお、バンクB、Bに対する撥液化処理により、先に親液化処理した基板P表面に対し多少は影響があるものの、特に基板Pがガラス等からなる場合には、撥液化処理によるフッ素基の導入が起こらないため、基板Pはその親液性、すなわち濡れ性が実質上損なわれることはない。

また、バンク B、B については、撥液性を有する材料（例えばフッ素基を有する樹脂材料）によって形成することにより、その撥液処理を省略するようにしてもよい。

【0048】

(材料配置工程及び中間乾燥工程)

次に、先の図 2 に示した液滴吐出装置 I J による液滴吐出法を用いて、配線パターン形成材料を、基板 P 上のバンク B、B によって区画された領域、すなわちバンク B、B 間に配置する。なお、本例では、配線パターン用インク（機能液）として、導電性微粒子を溶媒（分散媒）に分散させた分散液を吐出する。ここで用いられる導電性微粒子は、金、銀、銅、パラジウム、ニッケルの何れかを含有する金属微粒子の他、導電性ポリマーや超電導体の微粒子などが用いられる。

【0049】

すなわち、材料配置工程では、図 4 (c) に示すように、液体吐出ヘッド 1 から配線パターン形成材料を含む液体材料 L を液滴にして吐出し、その液滴を基板 P 上のバンク B、B 間に配置する。液滴吐出の条件としては、例えば、インク重量 4 ~ 7 ng / dot、インク速度（吐出速度）5 ~ 7 m / sec で行う。

【0050】

このとき、バンク B、B によって液体材料の配置領域が仕切られていることから、その液体材料 L が基板 P 上で拡がることが阻止される。

また、図 4 (c) に示すように、隣接するバンク B、B 間の幅 W が液滴の直径 D より狭い場合（すなわち、液滴の直径 D がバンク B、B 間の幅 W より大きい場合）、図 4 (d) の二点鎖線で示すように、液滴の一部がバンク B、B 上にのるもの、毛管現象などにより液体材料 L はバンク B、B 間に入り込む。本例では、バンク B、B は撥液性が付与されていることから、液体材料がバンク B にはじかれ、バンク B、B 間により確実に流れ込む。

また、基板 P の表面は親液性を付与されているため、バンク B、B 間に流れ込んだ液体材料 L がその区画された領域内で均一に広がる。これにより、吐出する液滴の直径 D より狭い線幅 W の塗膜が形成される。

【0051】

(中間乾燥工程)

基板 P に液体材料を配置した後、分散媒の除去及び膜厚確保のため、必要に応じて乾燥処理をする。乾燥処理は、例えば基板 P を加熱する通常のホットプレート、電気炉などによる処理の他、ランプアニールによって行なうこともできる。

ランプアニールに使用する光の光源としては、特に限定されないが、赤外線ランプ、キセノンランプ、YAG レーザー、アルゴンレーザー、炭酸ガスレーザー、XeF、XeCl、XeBr、KrF、KrCl、ArF、ArCl などのエキシマレーザーなどを光源として使用することができる。これらの光源は一般には、出力 10W 以上 5000W 以下の範囲のものが用いられるが、本実施形態では 100W 以上 1000W 以下の範囲で十分である。

【0052】

(焼成工程)

吐出工程後の乾燥膜は、微粒子間の電気的接触をよくするために、分散媒を完全に除去する必要がある。また、導電性微粒子の表面に分散性を向上させるために有機物などのコーティング材がコーティングされている場合には、このコーティング材も除去する必要がある。そのため、吐出工程後の基板には熱処理及び／又は光処理が施される。

【0053】

熱処理及び／又は光処理は通常大気中で行なわれるが、必要に応じて、窒素、アルゴン、ヘリウムなどの不活性ガス雰囲気中で行なうこともできる。熱処理及び／又は光処理の処理温度は、分散媒の沸点（蒸気圧）、雰囲気ガスの種類や圧力、微粒子の分散性や酸化性等の熱的挙動、コーティング材の有無や量、基材の耐熱温度などを考慮して適宜決定される。

例えば、有機物からなるコーティング材を除去するためには、約300で焼成することが必要である。この場合、例えば、バンクB及び液体材料の乾燥膜の上に低融点ガラスなどを予め塗布してもよい。

以上の工程により吐出工程後の乾燥膜は微粒子間の電気的接触が確保され、図4(e)に示すように、導電性膜(膜パターンF)に変換される。

【0054】

本実施の形態例では、無機質の材料を用いてバンクBが形成されていることから、バンクBの耐熱性が高く、しかもバンクBと基板Pとの間の熱膨張率の差が小さい。そのため、焼成時の高温処理にあっても、バンクBの劣化が抑制され、膜パターンFが良好な形状で形成される。

10

【0055】

次に、本発明の電気光学装置の一例である液晶表示装置について説明する。

図5は、本発明に係る液晶表示装置について、各構成要素とともに示す対向基板側から見た平面図であり、図6は図1のH-H'線に沿う断面図である。図7は、液晶表示装置の画像表示領域においてマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図で、図8は、液晶表示装置の部分拡大断面図である。なお、以下の説明に用いた各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。

【0056】

図5及び図6において、本実施の形態の液晶表示装置(電気光学装置)100は、対をなすTFTアレイ基板10と対向基板20とが光硬化性の封止材であるシール材52によって貼り合わされ、このシール材52によって区画された領域内に液晶50が封入、保持されている。シール材52は、基板面内の領域において閉ざされた枠状に形成されてなり、液晶注入口を備えず、封止材にて封止された痕跡がない構成となっている。

20

【0057】

シール材52の形成領域の内側の領域には、遮光性材料からなる周辺見切り53が形成されている。シール材52の外側の領域には、データ線駆動回路201及び実装端子202がTFTアレイ基板10の一辺に沿って形成されており、この一辺に隣接する2辺に沿って走査線駆動回路204が形成されている。TFTアレイ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路204の間を接続するための複数の配線205が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電気的導通をとるための基板間導通材206が配設されている。

30

【0058】

なお、データ線駆動回路201及び走査線駆動回路204をTFTアレイ基板10の上に形成する代わりに、例えば、駆動用LSIが実装されたTAB(Tape Automated Bonding)基板とTFTアレイ基板10の周辺部に形成された端子群とを異方性導電膜を介して電気的及び機械的に接続するようにしてもよい。なお、液晶表示装置100においては、使用する液晶50の種類、すなわち、TN(Twisted Nematic)モード、STN(Super Twisted Nematic)モード等の動作モードや、ノーマリホワイトモード/ノーマリブラックモードの別に応じて、位相差板、偏光板等が所定の向きに配置されるが、ここでは図示を省略する。

40

また、液晶表示装置100をカラー表示用として構成する場合には、対向基板20において、TFTアレイ基板10の後述する各画素電極に対向する領域に、例えば、赤(R)、緑(G)、青(B)のカラーフィルタをその保護膜とともに形成する。

【0059】

このような構造を有する液晶表示装置100の画像表示領域においては、図7に示すように、複数の画素100aがマトリクス状に構成されているとともに、これらの画素100aの各々には、画素スイッチング用のTFT(スイッチング素子)30が形成されており、画素信号S1、S2、...、Snを供給するデータ線6aがTFT30のソースに電気

50

的に接続されている。データ線 6 a に書き込む画素信号 S 1、S 2、…、S n は、この順に線順次で供給してもよく、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしてもよい。また、TFT 30 のゲートには走査線 3 a が電気的に接続されており、所定のタイミングで、走査線 3 a にパルス的に走査信号 G 1、G 2、…、G m をこの順に線順次で印加するように構成されている。

【0060】

画素電極 19 は、TFT 30 のドレインに電気的に接続されており、スイッチング素子である TFT 30 を一定期間だけオン状態とすることにより、データ線 6 a から供給される画素信号 S 1、S 2、…、S n を各画素に所定のタイミングで書き込む。このようにして画素電極 19 を介して液晶に書き込まれた所定レベルの画素信号 S 1、S 2、…、S n は、図 6 に示す対向基板 20 の対向電極 121 との間で一定期間保持される。なお、保持された画素信号 S 1、S 2、…、S n がリークするのを防ぐために、画素電極 19 と対向電極 121 との間に形成される液晶容量と並列に蓄積容量 60 が付加されている。例えば、画素電極 19 の電圧は、ソース電圧が印加された時間よりも 3 桁も長い時間だけ蓄積容量 60 により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い液晶表示装置 100 を実現することができる。

【0061】

図 8 はボトムゲート型 TFT 30 を有する液晶表示装置 100 の部分拡大断面図であって、TFT アレイ基板 10 を構成するガラス基板 P には、上記膜パターン形成方法により、導電性膜としてのゲート配線 61 が形成されている。

【0062】

ゲート配線 61 上には、SiNx からなるゲート絶縁膜 62 を介してアモルファスシリコン (a-Si) 層からなる半導体層 63 が積層されている。このゲート配線部分に対向する半導体層 63 の部分がチャネル領域とされている。半導体層 63 上には、オーミック接合を得るための例えば n+ 型 a-Si 層からなる接合層 64a 及び 64b が積層されており、チャネル領域の中央部における半導体層 63 上には、チャネルを保護するための SiNx からなる絶縁性のエッチストップ膜 65 が形成されている。なお、これらゲート絶縁膜 62、半導体層 63、及びエッチストップ膜 65 は、蒸着 (CVD) 後にレジスト塗布、感光・現像、フォトエッチングを施されることで、図示されるようにパターニングされる。

【0063】

さらに、接合層 64a、64b 及びITO からなる画素電極 19 も同様に成膜するとともに、フォトエッチングを施されることで、図示するようにパターニングされる。そして、画素電極 19、ゲート絶縁膜 62 及びエッチストップ膜 65 上にそれぞれバンク 66…を突設し、これらバンク 66…間に上述した液滴吐出装置 IJ を用いて、銀化合物の液滴を吐出することでソース線、ドレイン線を形成することができる。

【0064】

本実施の形態の液晶表示装置は、上記膜パターン形成方法により、微細化や細線化が図られた導電膜が、精度よく安定して形成されることから、高い品質や性能が得られる。

【0065】

また、上述した実施形態においては、本発明に係る膜パターン形成方法を使って、TFT (薄膜トランジスタ) のゲート配線を形成しているが、ソース電極、ドレイン電極、画素電極などの他の構成要素を製造することも可能である。以下、TFT を製造する方法について図 9～図 12 を参照しながら説明する。

【0066】

図 9 に示すように、まず、洗浄したガラス基板 610 の上面に、1 画素ピッチの 1/2 0～1/10 の溝 611a を設けるための第 1 層目のバンク 611 が、フォトリソグラフィ法に基づいて形成される。このバンク 611 としては、形成後に光透過性と撥液性を備える必要があり、その素材としては、アクリル樹脂、ポリイミド樹脂、オレフィン樹脂、メラミン樹脂などの高分子材料が好適に用いられる。

10

20

30

40

50

【0067】

この形成後のバンク611に撥液性を持たせるために、 CF_4 プラズマ処理等（フッ素成分を有するガスを用いたプラズマ処理）を施す必要があるが、代わりに、バンク611の素材自体に予め撥液成分（フッ素基等）を充填しておいても良い。この場合には、 CF_4 プラズマ処理等を省略することができる。

【0068】

以上のようにして撥液化されたバンク611の、吐出インクに対する接触角としては、40°以上、またガラス面の接触角としては、10°以下を確保することが好ましい。すなわち、本発明者らが試験により確認した結果、例えば導電性微粒子（テトラデカン溶媒）に対する処理後の接触角は、バンク611の素材としてアクリル樹脂系を採用した場合には約54.0°（未処理の場合には10°以下）を確保することができる。なお、これら接触角は、プラズマパワー550Wのもと、4フッ化メタンガスを0.1L/minで供給する処理条件下で得たものである。

【0069】

上記第1層目のバンク形成工程に続くゲート走査電極形成工程（第1回目の導電性パターン形成工程）では、バンク611で区画された描画領域である前記溝611a内を満たすように、導電性材料を含む液滴をインクジェットで吐出することでゲート走査電極612を形成する。そして、ゲート走査電極612を形成するときに、本発明に係るパターンの形成方法が適用される。

【0070】

この時の導電性材料としては、Ag, Al, Au, Cu, パラジウム、Ni, W-si, 導電性ポリマーなどが好適に採用可能である。このようにして形成されたゲート走査電極612は、バンク611に十分な撥液性が予め与えられているので、溝611aからはみ出ことなく微細な配線パターンを形成することが可能となっている。

【0071】

以上の工程により、基板610上には、バンク611とゲート走査電極612からなる平坦な上面を備えた第1の導電層A1が形成される。

【0072】

また、溝611a内における良好な吐出結果を得るために、図9に示すように、この溝611aの形状として準テーパ（吐出元に向かって開く向きのテーパ形状）を採用するのが好ましい。これにより、吐出された液滴を十分に奥深くまで入り込ませることが可能となる。

【0073】

次に、図10に示すように、プラズマCVD法によりゲート絶縁膜613、活性層610、コンタクト層609の連続成膜を行う。ゲート絶縁膜613として窒化シリコン膜、活性層610としてアモルファスシリコン膜、コンタクト層609としてn+シリコン膜を原料ガスやプラズマ条件を変化させることにより形成する。CVD法で形成する場合、300～350の熱履歴が必要になるが、無機系の材料をバンクに使用することで、透明性、耐熱性に関する問題を回避することが可能である。

【0074】

上記半導体層形成工程に続く第2層目のバンク形成工程では、図11に示すように、ゲート絶縁膜613の上面に、1画素ピッチの1/20～1/10でかつ前記溝611aと交差する溝614aを設けるための2層目のバンク614を、フォトリソグラフィ法に基づいて形成する。このバンク614としては、形成後に光透過性と撥液性を備える必要があり、その素材としては、アクリル樹脂、ポリイミド樹脂、オレフィン樹脂、メラミン樹脂などの高分子材料が好適に用いられる。

【0075】

この形成後のバンク614に撥液性を持たせるために CF_4 プラズマ処理等（フッ素成分を有するガスを用いたプラズマ処理）を施す必要があるが、代わりに、バンク614の素材自体に予め撥液成分（フッ素基等）を充填しておくものとしても良い。この場合には

10

20

30

40

50

、 C_F_4 プラズマ処理等を省略することができる。

【0076】

以上のようにして撥液化されたバンク 614 の、吐出インクに対する接触角としては、40°以上を確保することが好ましい。

【0077】

上記第2層目のバンク形成工程に続くソース・ドレイン電極形成工程（第2回目の導電性パターン形成工程）では、バンク 614 で区画された描画領域である前記溝 614a 内を満たすように、導電性材料を含む液滴をインクジェットで吐出することで、図 12 に示すように、前記ゲート走査電極 612 に対して交差するソース電極 615 及びソース電極 616 が形成される。そして、ソース電極 615 及びドレイン電極 616 を形成するときに、本発明に係るパターンの形成方法が適用される。10

【0078】

この時の導電性材料としては、Ag, Al, Au, Cu, パラジウム、Ni, W-si, 導電性ポリマーなどが好適に採用可能である。このようにして形成されたソース電極 615 及びドレイン電極 616 は、バンク 614 に十分な撥液性が予め与えられているので、溝 614a からはみ出ることなく微細な配線パターンを形成することが可能となっている。

【0079】

また、ソース電極 615 及びドレイン電極 616 を配置した溝 614a を埋めるように絶縁材料 617 が配置される。以上の工程により、基板 610 上には、バンク 614 と絶縁材料 617 からなる平坦な上面 620 が形成される。20

【0080】

そして、絶縁材料 617 にコンタクトホール 619 を形成するとともに、上面 620 上にパターニングされた画素電極（ITO）618 を形成し、コンタクトホール 619 を介してドレイン電極 616 と画素電極 618 とを接続することで、TFT が形成される。

【0081】

なお、上記実施形態では、TFT 30 を液晶表示装置 100 の駆動のためのスイッチング素子として用いる構成としたが、液晶表示装置以外にも例えば有機EL（エレクトロルミネッセンス）表示デバイスに応用が可能である。有機EL表示デバイスは、蛍光性の無機および有機化合物を含む薄膜を、陰極と陽極とで挟んだ構成を有し、前記薄膜に電子および正孔（ホール）を注入して励起させることにより励起子（エキシトン）を生成させ、このエキシトンが再結合する際の光の放出（蛍光・燐光）を利用して発光させる素子である。そして、上記の TFT 30 を有する基板上に、有機EL表示素子に用いられる蛍光性材料のうち、赤、緑および青色の各発光色を呈する材料すなわち発光層形成材料及び正孔注入／電子輸送層を形成する材料をインクとし、各々をパターニングすることで、自発光フルカラーELデバイスを製造することができる。本発明におけるデバイス（電気光学装置）の範囲にはこのような有機ELデバイスをも含むものである。30

【0082】

図 13 は、前記液滴吐出装置 IJ により一部の構成要素が製造された有機EL装置の側面図である。図 13 を参照しながら、有機EL装置の概略構成を説明する。

図 13において、有機EL装置 401 は、基板 411、回路素子部 421、画素電極 431、バンク部 441、発光素子 451、陰極 461（対向電極）、および封止基板 471 から構成された有機EL素子 402 に、フレキシブル基板（図示略）の配線および駆動IC（図示略）を接続したものである。回路素子部 421 は、アクティブ素子である TFT 60 が基板 411 上に形成され、複数の画素電極 431 が回路素子部 421 上に整列して構成されたものである。そして、TFT 30 を構成するゲート配線 61 が、上述した実施形態の配線パターンの形成方法により形成されている。

【0083】

各画素電極 431 間にはバンク部 441 が格子状に形成されており、バンク部 441 により生じた凹部開口 444 に、発光素子 451 が形成されている。なお、発光素子 451 4050

は、赤色の発光をなす素子と緑色の発光をなす素子と青色の発光をなす素子とからなっており、これによって有機EL装置401は、フルカラー表示を実現するものとなっている。陰極461は、バンク部441および発光素子451の上部全面に形成され、陰極461の上には封止用基板471が積層されている。

【0084】

有機EL素子を含む有機EL装置401の製造プロセスは、バンク部441を形成するバンク部形成工程と、発光素子451を適切に形成するためのプラズマ処理工程と、発光素子451を形成する発光素子形成工程と、陰極461を形成する対向電極形成工程と、封止用基板471を陰極461上に積層して封止する封止工程とを備えている。

【0085】

発光素子形成工程は、凹部開口444、すなわち画素電極431上に正孔注入層452および発光層453を形成することにより発光素子451を形成するもので、正孔注入層形成工程と発光層形成工程とを具備している。そして、正孔注入層形成工程は、正孔注入層452を形成するための液状体材料を各画素電極431上に吐出する第1吐出工程と、吐出された液状体材料を乾燥させて正孔注入層452を形成する第1乾燥工程とを有している。また、発光層形成工程は、発光層453を形成するための液状体材料を正孔注入層452の上に吐出する第2吐出工程と、吐出された液状体材料を乾燥させて発光層453を形成する第2乾燥工程とを有している。なお、発光層453は、前述したように赤、緑、青の3色に対応する材料によって3種類のものが形成されるようになっており、したがって前記の第2吐出工程は、3種類の材料をそれぞれに吐出するために3つの工程からなっている。

【0086】

この発光素子形成工程において、正孔注入層形成工程における第1吐出工程と、発光層形成工程における第2吐出工程とで前記の液滴吐出装置IJを用いることができる。

【0087】

また、本発明に係るデバイス（電気光学装置）としては、上記の他に、PDP（プラズマディスプレイパネル）や、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用する表面伝導型電子放出素子等にも適用可能である。

【0088】

次に、本発明の膜パターンの形成方法によって形成される膜パターンを、プラズマ型表示装置に適用した例について説明する。

図14は、本実施形態のプラズマ型表示装置500の分解斜視図を示している。

プラズマ型表示装置500は、互いに対向して配置された基板501、502、及びこれらの間に形成される放電表示部510を含んで構成される。

放電表示部510は、複数の放電室516が集合されたものである。複数の放電室516のうち、赤色放電室516(R)、緑色放電室516(G)、青色放電室516(B)の3つの放電室516が対になって1画素を構成するように配置されている。

【0089】

基板501の上面には所定の間隔でストライプ状にアドレス電極511が形成され、アドレス電極511と基板501の上面とを覆うように誘電体層519が形成されている。誘電体層519上には、アドレス電極511、511間に位置しつつ各アドレス電極511に沿うように隔壁515が形成されている。隔壁515は、アドレス電極511の幅方向左右両側に隣接する隔壁と、アドレス電極511と直交する方向に延設された隔壁とを含む。また、隔壁515によって仕切られた長方形形状の領域に対応して放電室516が形成されている。

また、隔壁515によって区画される長方形形状の領域の内側には蛍光体517が配置されている。蛍光体517は、赤、緑、青の何れかの蛍光を発光するもので、赤色放電室516(R)の底部には赤色蛍光体517(R)が、緑色放電室516(G)の底部には緑色蛍光体517(G)が、青色放電室516(B)の底部には青色蛍光体517(B)が

10

20

30

40

50

各々配置されている。

【0090】

一方、基板502には、先のアドレス電極511と直交する方向に複数の表示電極512がストライプ状に所定の間隔で形成されている。さらに、これらを覆うように誘電体層513、及びMgOなどからなる保護膜514が形成されている。

基板501と基板502とは、前記アドレス電極511…と表示電極512…を互いに直交させるように対向させて相互に貼り合わされている。

上記アドレス電極511と表示電極512は図示略の交流電源に接続されている。各電極に通電することにより、放電表示部510において蛍光体517が励起発光し、カラー表示が可能となる。

【0091】

本実施形態では、上記アドレス電極511、及び表示電極512がそれぞれ、上述した配線パターン形成方法に基づいて形成されているため、小型・薄型化が実現され、断線等の不良が生じない高品質のプラズマ型表示装置を得ることができる。

【0092】

図15は、液晶表示装置の別の実施形態を示す図である。

図15に示す液晶表示装置（電気光学装置）901は、大別するとカラーの液晶パネル（電気光学パネル）902と、液晶パネル902に接続される回路基板903とを備えている。また、必要に応じて、バックライト等の照明装置、その他の付帯機器が液晶パネル902に付設されている。

【0093】

液晶パネル902は、シール材904によって接着された一対の基板905a及び基板905bを有し、これらの基板905bと基板905bとの間に形成される間隙、いわゆるセルギャップには液晶が封入されている。これらの基板905a及び基板905bは、一般には透光性材料、例えばガラス、合成樹脂等によって形成されている。基板905a及び基板905bの外側表面には偏光板906a及び偏光板906bが貼り付けられている。なお、図15においては、偏光板906bの図示を省略している。

【0094】

また、基板905aの内側表面には電極907aが形成され、基板905bの内側表面には電極907bが形成されている。これらの電極907a、907bはストライプ状または文字、数字、その他の適宜のパターン状に形成されている。また、これらの電極907a、907bは、例えばITO（Indium Tin Oxide：インジウムスズ酸化物）等の透光性材料によって形成されている。基板905aは、基板905bに対して張り出した張り出し部を有し、この張り出し部に複数の端子908が形成されている。これらの端子908は、基板905a上に電極907aを形成するときに電極907aと同時に形成される。従って、これらの端子908は、例えばITOによって形成されている。これらの端子908には、電極907aから一体に延びるもの、及び導電材（不図示）を介して電極907bに接続されるものが含まれる。

【0095】

回路基板903には、配線基板909上の所定位置に液晶駆動用ICとしての半導体素子900が実装されている。なお、図示は省略しているが、半導体素子900が実装される部位以外の部位の所定位置には抵抗、コンデンサ、その他のチップ部品が実装されてもよい。配線基板909は、例えばポリイミド等の可撓性を有するベース基板911の上に形成されたCu等の金属膜をパターニングして配線パターン912を形成することによって製造されている。

【0096】

本実施形態では、液晶パネル902における電極907a、907b及び回路基板903における配線パターン912が上記デバイス製造方法によって形成されている。

本実施形態の液晶表示装置によれば、電気特性の不均一が解消された高品質の液晶表示装置を得ることができる。

10

20

30

40

50

【0097】

なお、前述した例はパッシブ型の液晶パネルであるが、アクティブラチクス型の液晶パネルとしてもよい。すなわち、一方の基板に薄膜トランジスタ(TFT)を形成し、各TFTに対し画素電極を形成する。また、各TFTに電気的に接続する配線(ゲート配線、ソース配線)を上記のようにインクジェット技術を用いて形成することができる。一方、対向する基板には対向電極等が形成されている。このようなアクティブラチクス型の液晶パネルにも本発明を適用することができる。

【0098】

次に、本発明の電子機器の具体例について説明する。

図16(a)は、携帯電話の一例を示した斜視図である。図16(a)において、600は携帯電話本体を示し、601は上記実施形態の液晶表示装置を備えた液晶表示部を示している。10

図16(b)は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図16(b)において、700は情報処理装置、701はキーボードなどの入力部、703は情報処理本体、702は上記実施形態の液晶表示装置を備えた液晶表示部を示している。

図16(c)は、腕時計型電子機器の一例を示した斜視図である。図16(c)において、800は時計本体を示し、801は上記実施形態の液晶表示装置を備えた液晶表示部を示している。

図16(a)～(c)に示す電子機器は、上記実施形態の液晶表示装置を備えたものであるので、高い品質や性能が得られる。20

なお、本実施形態の電子機器は液晶装置を備えるものとしたが、有機エレクトロルミネッセンス表示装置、プラズマ型表示装置等、他の電気光学装置を備えた電子機器とすることもできる。

【0099】

次に、本発明の膜パターンの形成方法によって形成される膜パターンを、アンテナ回路に適用した例について説明する。

図17は、本実施形態に係る非接触型カード媒体を示しており、非接触型カード媒体1400は、カード基体1402とカードカバー1418から成る筐体内に、半導体集積回路チップ1408とアンテナ回路1412を内蔵し、図示されない外部の送受信機と電磁波または静電容量結合の少なくとも一方により電力供給あるいはデータ授受の少なくとも一方を行うようになっている。30

【0100】

本実施形態では、上記アンテナ回路1412が、本発明の膜パターン形成方法に基づいて形成されている。そのため、上記アンテナ回路1412の微細化や細線化が図られ、高い品質や性能を得ることができる。

【0101】

以上、添付図面を参照しながら本発明に係る好適な実施の形態例について説明したが、本発明は係る例に限定されることは言うまでもない。上述した例において示した各構成部材の諸形状や組み合わせ等は一例であって、本発明の主旨から逸脱しない範囲において設計要求等に基づき種々変更可能である。40

【図面の簡単な説明】

【0102】

【図1】本発明の膜パターン形成方法を概念的に示す図である。

【図2】液滴吐出装置の概略斜視図である。

【図3】ピエゾ方式による液状体の吐出原理を説明するための図である。

【図4】配線パターン形成する手順を示す図である。

【図5】液晶表示装置を対向基板の側から見た平面図である。

【図6】図5のH-H'線に沿う断面図である。

【図7】液晶表示装置の等価回路図である。

【図8】同、液晶表示装置の部分拡大断面図である。

【図9】薄膜トランジスタを製造する工程を説明するための図である。

【図10】薄膜トランジスタを製造する工程を説明するための図である。

【図11】薄膜トランジスタを製造する工程を説明するための図である。

【図12】薄膜トランジスタを製造する工程を説明するための図である。

【図13】有機EL装置の部分拡大断面図である。

【図14】プラズマ型表示装置の分解斜視図である。

【図15】液晶表示装置の別形態を示す図である。

【図16】本発明の電子機器の具体例を示す図である。

【図17】非接触型カード媒体の分解斜視図である。

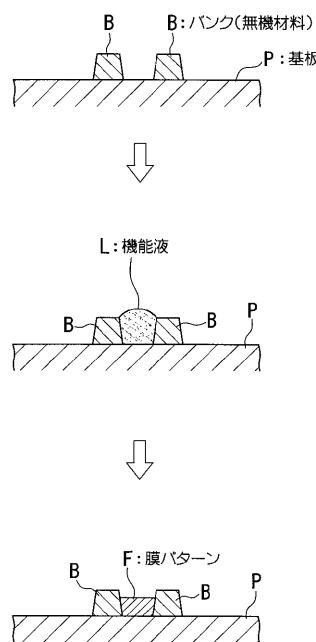
10

【符号の説明】

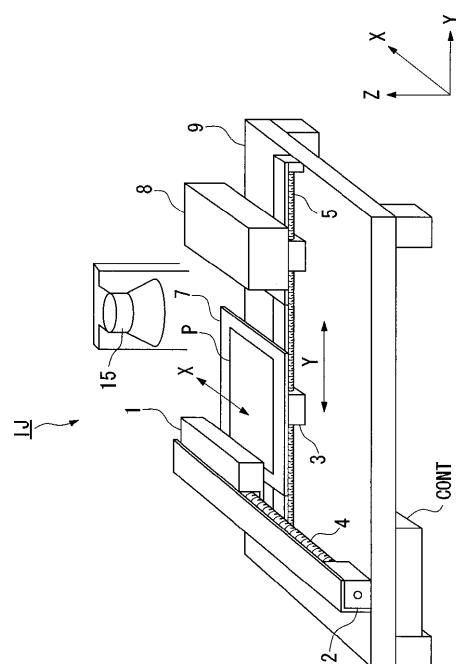
【0103】

B...バンク、P...基板（ガラス基板）、F...膜パターン（導電性膜）、30...TFT（スイッチング素子）、100...液晶表示装置（電気光学装置）、400...非接触型カード媒体（電子機器）。

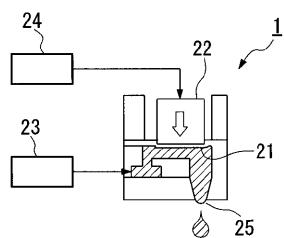
【図1】



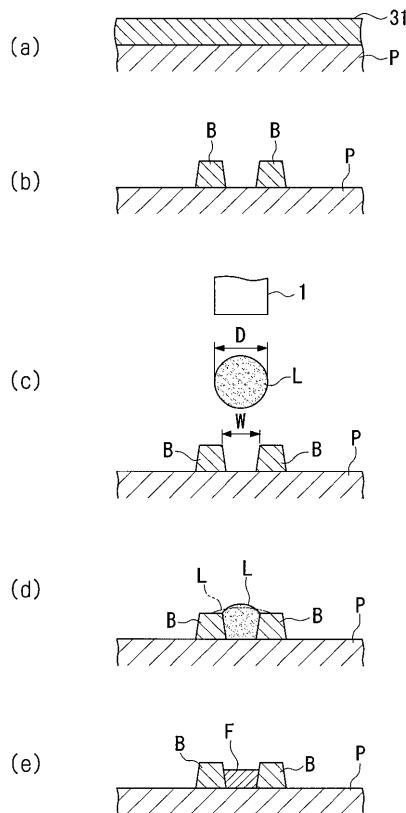
【図2】



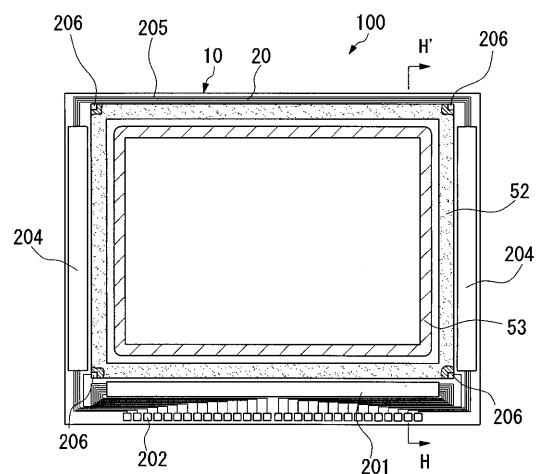
【図3】



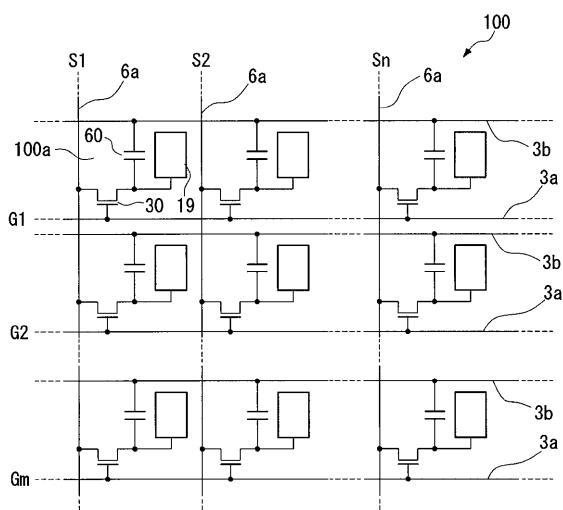
【図4】



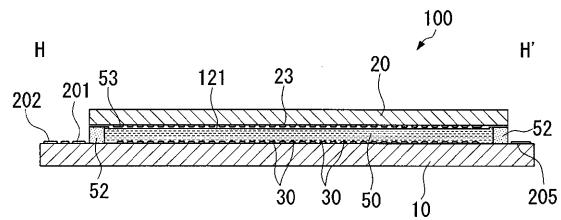
【図5】



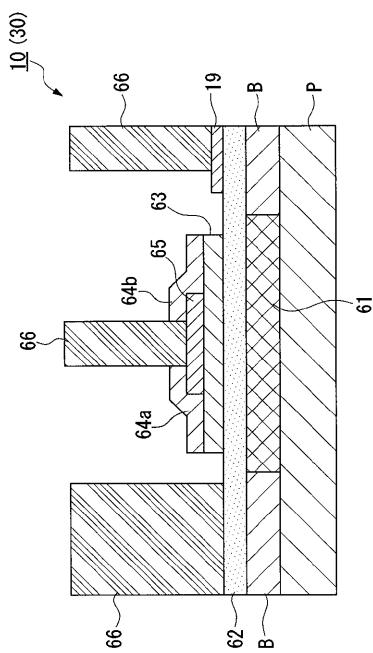
【図7】



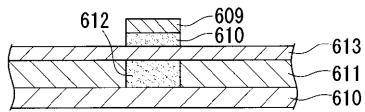
【図6】



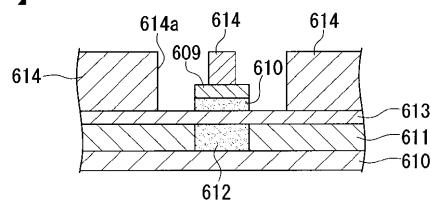
【図 8】



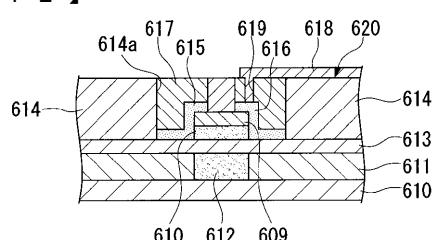
【図 10】



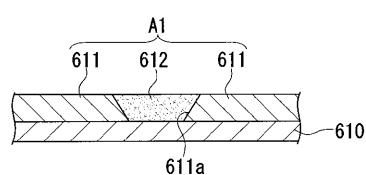
【図 11】



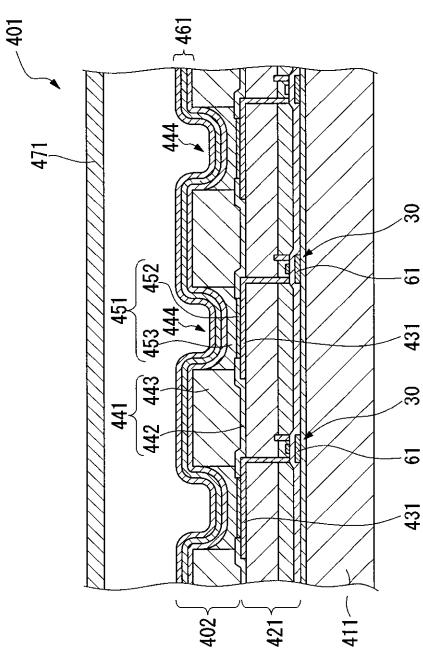
【図 12】



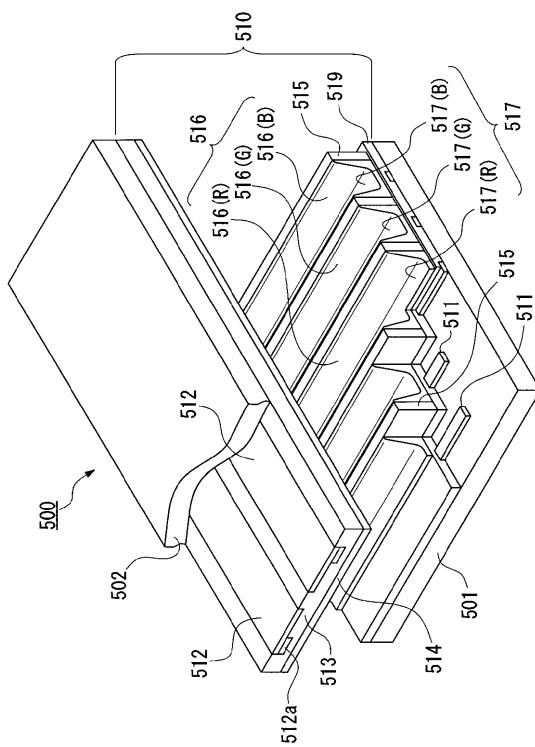
【図 9】



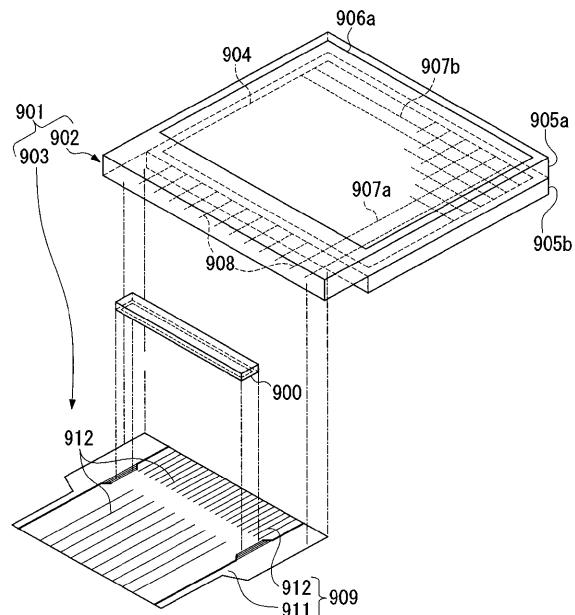
【図 13】



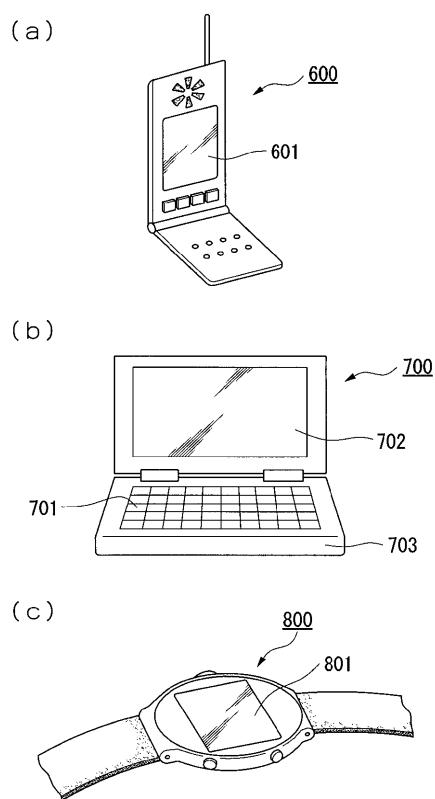
【図 14】



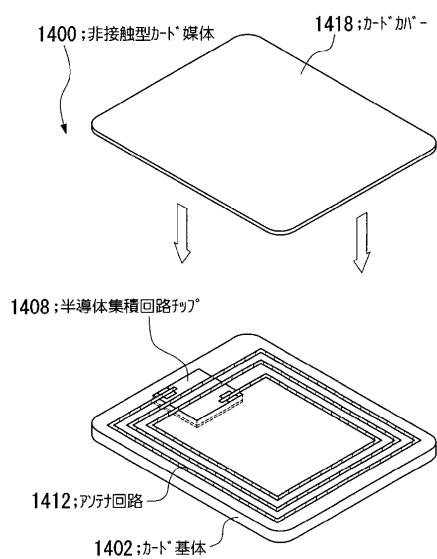
【図15】



【図16】



【図17】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 1 L 21/3205	H 0 5 B 33/14	A 5 F 1 1 0
H 0 1 L 21/336	H 0 1 L 21/88	B 5 G 4 3 5
H 0 1 L 29/786	H 0 1 L 29/78	6 1 7 J
H 0 5 B 33/14	H 0 1 L 29/78	6 1 6 K

F ターム(参考)	2H092	GA51	GA60	JA26	JA37	JA41	JB01	JB21	JB61	KA05	KA12
	KB01	MA07	MA10	MA13	MA17	MA22	NA25	NA27	PA01	PA13	
	QA07	QA10									
	3K007	AB18	BA06	DB03	GA00						
	4D075	AC06	AC92	AC93	BB24Z	BB42Z	CA22	CA23	DA06	DC21	DC24
	4M104	AA09	BB02	BB04	BB05	BB07	BB08	BB09	BB28	CC01	CC05
		DD51	DD78	DD80	DD81	GG20	HH14				
	5F033	HH07	HH08	HH11	HH13	HH14	HH28	HH40	PP26	QQ73	QQ82
		QQ83	VV06	VV15	XX03						
	5F110	AA30	BB01	CC07	DD01	DD02	DD03	DD05	DD12	EE01	EE02
		EE03	EE05	EE23	EE42	FF03	FF30	GG02	GG15	GG45	HK02
		HK09	HK16	HK32	HK35	NN02	NN12	NN24	NN27	NN33	NN35
		NN36	NN72	QQ01	QQ09						
	5G435	AA17	BB05	BB06	BB12	CC09	KK05	KK10			