

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7412176号
(P7412176)

(45)発行日 令和6年1月12日(2024.1.12)

(24)登録日 令和5年12月28日(2023.12.28)

(51)国際特許分類

F I

H O 1 S 5/22 (2006.01) H O 1 S 5/22

H O 1 S 5/343(2006.01) H O 1 S 5/343 6 1 0

請求項の数 6 (全21頁)

(21)出願番号	特願2019-567021(P2019-567021)	(73)特許権者	316005926
(86)(22)出願日	平成31年1月17日(2019.1.17)		ソニーセミコンダクタソリューションズ株式会社
(86)国際出願番号	PCT/JP2019/001192		神奈川県厚木市旭町四丁目14番1号
(87)国際公開番号	WO2019/146478	(74)代理人	110001357
(87)国際公開日	令和1年8月1日(2019.8.1)		弁理士法人つばさ国際特許事務所
審査請求日	令和4年1月7日(2022.1.7)	(72)発明者	徳田 耕太
(31)優先権主張番号	特願2018-8955(P2018-8955)		神奈川県厚木市旭町四丁目14番1号
(32)優先日	平成30年1月23日(2018.1.23)		ソニーセミコンダクタソリューションズ株式会社内
(33)優先権主張国・地域又は機関	日本国(JP)	(72)発明者	渡邊 秀輝
			熊本県菊池郡菊陽町大字原水4000番地1
			ソニーセミコンダクタマニュファクチャリング株式会社内
		(72)発明者	河角 孝行
			最終頁に続く

(54)【発明の名称】 半導体レーザおよび電子機器

(57)【特許請求の範囲】

【請求項1】

第1クラッド層、活性層、複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含み、前記コンタクト層を含む部分に積層面内の一方向に延在するリッジ部を有する半導体積層部を備え、

前記複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、前記複数の低濃度不純物層の総膜厚が250nm以上1000nm以下となっており、

前記複数の低濃度不純物層のうち前記第2クラッド層に最も近い低濃度不純物層と前記第2クラッド層との距離が150nm以下となっており、

前記複数の低濃度不純物層の間に挿入されたキャリアブロック層をさらに備え、

前記リッジ部は、前記複数の低濃度不純物層の一部および前記キャリアブロック層を含む部分に形成され、

前記複数の低濃度不純物層において、前記リッジ部の直下の部分の膜厚が、前記リッジ部の脇の部分の膜厚よりも厚くなっている

半導体レーザ。

【請求項2】

前記第1クラッド層、前記活性層、前記複数の低濃度不純物層、前記コンタクト層および前記キャリアブロック層は、ともに、窒化物半導体で形成されている

請求項1に記載の半導体レーザ。

【請求項 3】

前記透明導電材料は、ITO (Indium Tin Oxide)、または、ITiO (Indium Titanum Oxide) である

請求項 2 に記載の半導体レーザ。

【請求項 4】

前記複数の低濃度不純物層に含まれる不純物は、Mg, C, Si, Oのうち少なくとも1つ以上の元素で構成されている

請求項 1 に記載の半導体レーザ。

【請求項 5】

前記キャリアブロック層は、当該キャリアブロック層のエネルギーバンドギャップが前記コンタクト層側に向かって減少するように組成傾斜されたグレーデッド層を有する

10

請求項 1 に記載の半導体レーザ。

【請求項 6】

半導体レーザを光源として備え、

前記半導体レーザは、

第1クラッド層、活性層、複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含み、前記コンタクト層を含む部分に積層面内の一方の方向に延在するリッジ部を有する半導体積層部を備え、

前記複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、前記複数の低濃度不純物層の総膜厚が250 nm以上1000 nm以下となっており、

20

前記複数の低濃度不純物層のうち前記第2クラッド層に最も近い低濃度不純物層と前記第2クラッド層との距離が150 nm以下となっており、

前記複数の低濃度不純物層の間に挿入されたキャリアブロック層をさらに備え、

前記リッジ部は、前記複数の低濃度不純物層の一部および前記キャリアブロック層を含む部分に形成され、

前記複数の低濃度不純物層において、前記リッジ部の直下の部分の膜厚が、前記リッジ部の脇の部分の膜厚よりも厚くなっている

電子機器。

【発明の詳細な説明】

30

【技術分野】

【0001】

本開示は、半導体レーザおよびそれを備えた電子機器に関する。

【背景技術】

【0002】

従来から、半導体レーザについての様々な技術が開示されている。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2009-94360号公報

40

【文献】特開2013-42107号公報

【文献】特開2004-289157号公報

【文献】特開2007-129246号公報

【文献】特開2016-66670号公報

【文献】特開2001-77463号公報

【文献】特開2009-117695号公報

【文献】特開2006-41491号公報

【発明の概要】

【0004】

半導体レーザでは、輝度を高める観点から、高出力化が求められている。高出力化に伴

50

い、発熱が問題となる。発熱量は電力変換効率により決まる。そのため、発熱量を抑えるためには、光出力特性だけでなく、駆動電圧の低減が重要となる。従って、駆動電圧を抑えることの可能な半導体レーザおよびそれを備えた電子機器を提供することが望ましい。

【0005】

本開示の一実施形態に係る半導体レーザは、半導体積層部を備えている。半導体積層部は、第1クラッド層、活性層、複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含んでいる。半導体積層部は、さらに、コンタクト層を含む部分に積層面内の一方向に延在するリッジ部を有している。複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、複数の低濃度不純物層の総膜厚が250 nm以上1000 nm以下となっている。複数の低濃度不純物層のうち第2クラッド層に最も近い低濃度不純物層と第2クラッド層との距離が150 nm以下となっている。この半導体レーザは、複数の低濃度不純物層の間に挿入されたキャリアブロック層をさらに備えている。リッジ部は、複数の低濃度不純物層の一部およびキャリアブロック層を含む部分に形成されている。複数の低濃度不純物層においてリッジ部の直下の部分の膜厚が、リッジ部の脇の部分の膜厚よりも厚くなっている。

10

【0007】

本開示の一実施形態に係る電子機器は、上記の半導体レーザを光源として備えている。

【0009】

本開示の一実施形態に係る半導体レーザおよび電子機器では、第2クラッド層が透明導電材料で形成されている。さらに、活性層とコンタクト層との間に設けられた複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、複数の低濃度不純物層の総膜厚が250 nm以上1000 nm以下となっている。さらに、第2クラッド層に最も近い低濃度不純物層と第2クラッド層との距離が150 nm以下となっている。これにより、透明導電材料による光吸収が抑えられ、さらに、例えばMgドープのAlGaNからなる厚膜のクラッド層を設けなくとも、透明導電材料で形成された第2クラッド層によって光が積層方向において閉じ込められる。本開示の一実施形態に係る半導体レーザおよび電子機器では、さらに、帯状のリッジが形成されている。これにより、横方向においても光が閉じ込められる。

20

【図面の簡単な説明】

【0011】

【図1】本開示の一実施の形態に係る半導体レーザの断面構成例を表す図である。

【図2】上部クラッド層界面における光強度比と光吸収損失との関係の一例を表す図である。

30

【図3】比較例Aに係る半導体レーザの断面構成の一例を表す図である。

【図4】比較例Bに係る半導体レーザの断面構成の一例を表す図である。

【図5】比較例Cに係る半導体レーザの断面構成の一例を表す図である。

【図6】実施例および比較例A、BのI-V特性の一例を表す図である。

【図7】実施例および比較例A、BのI-L特性の一例を表す図である。

【図8】実施例および比較例A、BのI-WPE特性の一例を表す図である。

【図9】図1の半導体レーザの断面構成の一変形例を表す図である。

40

【図10】図1の半導体レーザの断面構成の一変形例を表す図である。

【図11】図1の半導体レーザの断面構成の一変形例を表す図である。

【図12】キャリアブロック層に組成傾斜を設けたときの屈折率分布の一例を表す図である。

【図13】図12のグレーデッド層の厚さと界面におけるホール濃度との関係の一例を表す図である

【図14】図1の半導体レーザの断面構成の一変形例を表す図である。

【図15】図1の半導体レーザの断面構成の一変形例を表す図である。

【図16】図1の半導体レーザの断面構成の一変形例を表す図である。

【図17】上記半導体レーザが適用されるプロジェクタの概略構成の一例を表す図である。

50

【図 18】上記半導体レーザが適用される表示装置の概略構成の一例を表す図である。

【図 19】上記半導体レーザが適用される電子機器の斜視構成の一例を表す図である。

【発明を実施するための形態】

【0012】

以下、本開示を実施するための形態について、図面を参照して詳細に説明する。以下の説明は本開示の一具体例であって、本開示は以下の態様に限定されるものではない。また、本開示は、各図に示す各構成要素の配置や寸法、寸法比などについても、それらに限定されるものではない。なお、説明は、以下の順序で行う。

1. 第 1 の実施の形態（半導体レーザ）
2. 変形例（半導体レーザ）
3. 第 2 の実施の形態（プロジェクタ）
4. 第 3 の実施の形態（表示装置）
5. 第 4 の実施の形態（電子機器）

【0013】

< 1. 第 1 の実施の形態 >

[構成]

本開示の第 1 の実施の形態に係る半導体レーザ 1 について説明する。図 1 は、本実施の形態に係る半導体レーザ 1 の断面構成例を表したものである。半導体レーザ 1 は、後述の半導体積層部 20 を共振器方向（リッジ部 20A の延在方向）から一対の共振器端面によって挟み込んだ構造となっている。従って、半導体レーザ 1 は、いわゆる端面発光型の半導体レーザの一種である。

【0014】

半導体レーザ 1 は、基板 10 上に半導体積層部 20 を備えたものである。半導体積層部 20 は、例えば、下部クラッド層 21、下部ガイド層 22、活性層 23、低濃度不純物層 24 およびコンタクト層 25 を基板 10 側からこの順に有している。下部クラッド層 21 が、本開示の「第 1 クラッド層」の一具体例に対応する。なお、半導体積層部 20 には、上記した層以外の層（例えばバッファ層など）がさらに設けられていてもよい。また、半導体積層部 20 において、下部ガイド層 22 が省略されていてもよい。

【0015】

基板 10 および半導体積層部 20 は、例えば、Ga₂N₃などの III-V 族窒化物半導体で形成されている。ここで、「III-V 族窒化物半導体」とは、短周期型周期律表における 3B 族元素群のうちの少なくとも 1 種（Ga, Al, In および B のうち少なくとも 1 つの元素）と、短周期型周期律表における 5B 族元素のうちの少なくとも N 元素とを含むものを指している。III-V 族窒化物半導体としては、例えば、Ga と N とを含んだ窒化ガリウム系化合物が挙げられる。窒化ガリウム系化合物には、例えば、Ga₂N₃、Al₂Ga₂In₂N₂などが含まれる。III-V 族窒化物半導体には、必要に応じて Si、Ge、O、Se などの IV 族または VI 族元素の n 型不純物、または、Mg、Zn、C などの II 族または IV 族元素の p 型不純物がドーピングされている。基板 10 は、例えば、AlN、Al₂O₃（サファイア）、SiC、Si、ZrO₂であってもよい。

【0016】

基板 10 は、Ga₂N₃基板などの III-V 族窒化物半導体基板であってもよい。この場合、Ga₂N₃基板の主面の結晶面は、極性面、半極性面、非極性面のいずれでもよい。極性面は、例えば、面指数を用いて、{0, 0, 0, 1}、または {0, 0, 0, -1} と表される。半極性面は、例えば、面指数を用いて、{2, 0, -2, 1}、{1, 0, -1, 1}、{2, 0, -2, -1}、または {1, 0, -1, -1} と表される。非極性面は、例えば、面指数を用いて、{1, 1, -2, 0} または {1, -1, 0, 0} と表される。

【0017】

下部クラッド層 21 は、例えば、基板 10 の主面上に形成されており、例えば、n 型導電性を有する半導体層（n 型半導体層）によって構成されている。下部クラッド層 21 は

10

20

30

40

50

、例えば、GaN層、AlGaIn層およびAlGaInN層のうちのいずれか、またはこれらのうち少なくとも2つの層によって構成されている。下部クラッド層21において、n型導電性が得られるためのドーパントとして例えばSiが用いられている。下部クラッド層21の膜厚は、例えば、500nm～3000nmである。

【0018】

下部ガイド層22は、例えば、下部クラッド層21上に形成されており、例えば、n型半導体層によって構成されている。下部ガイド層22は、例えば、GaIn層、AlGaIn層、InGaIn層およびAlGaInN層のうちのいずれか、またはこれらのうち少なくとも2つの層によって構成されている。下部ガイド層22において、n型導電性が得られるためのドーパントとして例えばSiが用いられている。下部ガイド層22の膜厚は、例えば、10nm～500nmである。下部ガイド層22は、ノンドープの半導体層によって構成されていてもよい。

10

【0019】

活性層23は、例えば、下部ガイド層22上に形成されている。活性層23は、下部ガイド層22と低濃度不純物層24との間に設けられている。活性層23は、例えば、障壁層および井戸層を交互に積層して構成されたものであり、多重井戸構造となっている。活性層23は、多重量子井戸構造となってもよい。

【0020】

各井戸層は、Ga、III-V族窒化物半導体で構成されている。各井戸層は、例えば、n型半導体層によって構成されている。各井戸層において、n型導電性が得られるためのドーパントとして例えばSiが用いられている。各井戸層の膜厚は、例えば、1nm～100nmである。各井戸層は、ノンドープの半導体層によって構成されていてもよい。各井戸層から生成される光子波長は、例えば、430nm～550nmである。

20

【0021】

各障壁層は、III-V族窒化物半導体で構成されている。各障壁層は、例えば、n型半導体層によって構成されている。各障壁層において、n型導電性が得られるためのドーパントとして例えばSiが用いられている。各障壁層の膜厚は、例えば、1nm～100nmである。各障壁層は、ノンドープの半導体層によって構成されていてもよい。障壁層のバンドギャップは、例えば、各井戸層において最大となるバンドギャップ以上の値となっている。

30

【0022】

低濃度不純物層24は、例えば、活性層23上に形成されており、例えば、n型半導体層によって構成されている。低濃度不純物層24は、例えば、GaIn層、AlGaIn層、InGaIn層およびAlGaInN層のうちのいずれか、またはこれらのうち少なくとも2つの層によって構成されている。低濃度不純物層24には、不純物が含まれている。ここで、不純物とは、III-V族窒化物半導体を構成する元素（具体的には、Ga、Al、InおよびBのうち少なくとも1つの元素と、N元素）以外の元素を指している。不純物は、例えば、Mg、C、Si、Oのうち少なくとも1つ以上の元素で構成されている。低濃度不純物層24に含まれる不純物の濃度は、 $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、例えば、 $5.0 \times 10^{16} \text{ cm}^{-3}$ となっている。低濃度不純物層24の膜厚は、リッジ部20Aと対向する部分において、250nm以上1000nm以下となっており、好ましくは500nm以上1000nm以下となっている。なお、本実施の形態では、低濃度不純物層24は、リッジ部20Aの底部に設けられているだけでなく、リッジ部20Aの脇の部分にも設けられている。そのため、後述のリッジ部20Aの直下の部分の膜厚が、リッジ部20Aの脇の部分の膜厚よりも厚くなっている。

40

【0023】

低濃度不純物層24に含まれる不純物の濃度は、 $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっていることにより、不純物に起因する光吸収による光出力特性の劣化を低減、回避することができる。また、低濃度不純物層24の膜厚が、リッジ部20Aと対向する部分において、250nm以上となっていることにより、コンタクト層25や上部クラッド層31の光吸

50

収による光出力特性劣化を低減、回避することができる。また、低濃度不純物層 24 の膜厚が、リッジ部 20A と対向する部分において、1000 nm 以下となっていることにより、半導体層の抵抗成分増大による電気特性の劣化を低減、回避することができる。

【0024】

低濃度不純物層 24 において、不純物濃度や構成材料の組成比が層内で均一となっている必要はなく、低濃度不純物層 24 が、不純物濃度や構成材料の組成比が互いに異なる複数の層によって構成されていてもよい。その際、その合計の膜厚（総膜厚）が、250 nm 以上 1000 nm 以下となっており、好ましくは 500 nm 以上 1000 nm 以下となっている。低濃度不純物層 24 に対して、低濃度不純物層 24 とは異なる、低濃度不純物層 24 の膜厚よりも薄い層（例えば、キャリアブロック層やクラッド層）が挿入されていてもよい。

10

【0025】

コンタクト層 25 は、例えば、低濃度不純物層 24 上に形成されており、例えば、p 型導電性を有する半導体層（p 型半導体層）によって構成されている。コンタクト層 25 は、例えば、GaN 層、AlGaIn 層および AlGaInN 層のうちのいずれか、またはこれらのうち少なくとも 2 つの層によって構成されている。コンタクト層 25 において、p 型導電性が得られるためのドーパントとして例えば Mg が用いられている。コンタクト層 25 の膜厚は、例えば、1 nm 以上 150 nm 以下である。このとき、低濃度不純物層 24 と上部クラッド層 31 との距離は、コンタクト層 25 の膜厚と等しくなっており、例えば、1 nm 以上 150 nm 以下となっている。

20

【0026】

半導体積層部 20 の上部、具体的には、低濃度不純物層 24 の一部およびコンタクト層 25 において、凸状のリッジ部 20A が形成されている。コンタクト層 25 は、リッジ部 20A の上面に形成されている。リッジ部 20A は、コンタクト層 25 を含む部分に、半導体積層部 20 の積層面内の一方向（共振器方向）に延在するリッジ形状を有している。リッジ部 20A は、半導体積層部 20 における一対の共振器端面によって挟み込まれている。リッジ部 20A の長さは、例えば、50 μm ~ 3000 μm である。リッジ部 20A の幅（共振器方向と直交する方向の長さ）は、例えば、0.5 μm ~ 100 μm である。リッジ部 20A は、例えば、コンタクト層 25 の表面から低濃度不純物層 24 の中途にかけてエッチング除去がなされることにより形成される。

30

【0027】

半導体積層部 20 の上面のうちリッジ部 20A の側面および裾野部分は、絶縁層 32 によって覆われている。絶縁層 32 は、例えば、SiO₂ によって構成されている。絶縁層 32 の膜厚は、例えば、10 nm ~ 500 nm である。

【0028】

半導体レーザ 1 は、さらに、半導体積層部 20 上に、上部クラッド層 31、絶縁層 32 および上部電極層 33 を備えており、半導体積層部 20 の裏面側に、下部電極層 34 を備えている。上部クラッド層 31 が、本開示の「第 2 クラッド層」の一具体例に対応する。

【0029】

上部クラッド層 31 は、半導体積層部 20 上であって、かつ、リッジ部 20A の上面に接して形成されている。上部クラッド層 31 は、コンタクト層 25 上に形成されている。上部クラッド層 31 は、透明導電材料で形成されている。上部クラッド層 31 を構成する透明導電材料としては、ITO (Indium Tin Oxide)、または、ITO (Indium Titanium Oxide) などが挙げられる。上部クラッド層 31 の膜厚は 10 nm 以上 500 nm 以下である。上部クラッド層 31 は、コンタクト層 25 と電氣的に接続されていればよく、その層構成は上記の構成に限らない。また、上部クラッド層 31 は、コンタクト層 25 の上面全体と接触していてもよいし、コンタクト層 25 の上面の一部とだけ接していてもよい。

40

【0030】

上部電極層 33 は、上部クラッド層 31 上に形成されている。上部電極層 33 は、例え

50

ば、Ti層、Pt層、Au層が上部クラッド層31に近い側からこの順に積層された構成となっている。Ti層の膜厚は、例えば、2nm～100nmである。Pt層の膜厚は、例えば、10nm～300nmである。Au層の膜厚は、例えば、10nm～300nmである。上部電極層33は、上部クラッド層31と電氣的に接続されていればよく、その層構成は上記の構成に限らない。また、上部電極層33は、上部クラッド層31の上面全体と接触していてもよいし、上部クラッド層31の上面の一部とだけ接していてもよい。

【0031】

下部電極層34は、例えば、基板10の裏面に接して形成されている。下部電極層34は、例えば、Ti層、Al層が基板10に近い側からこの順に積層された構成となっている。Ti層の膜厚は、例えば、5nm～50nmである。Al層の膜厚は、例えば、10nm～300nmである。下部電極層34は、基板10と電氣的に接続されていればよく、その層構成は上記の構成に限らない。また、下部電極層34は、基板10の裏面全体と接触していてもよいし、基板10の裏面の一部とだけ接していてもよい。

【0032】

[製造方法]

次に、半導体レーザ1の製造方法について説明する。

【0033】

まず、例えばGaNよりなる基板10を用意する。次に、この基板10の表面に、例えば、MOCVD (Metal Organic Chemical Vapor Deposition ; 有機金属化学気相成長) 法により、下部クラッド層21および下部ガイド層22を、例えば成長温度1050℃にてエピタキシャル成長させる。次に、例えばMOCVD法により、活性層23を、例えば成長温度700℃にてエピタキシャル成長させる。次に、MOCVD法により、低濃度不純物層24およびコンタクト層25を、例えば成長温度1050℃にてエピタキシャル成長させる。

【0034】

なお、MOCVDを行う際、ガリウムの原料ガスとしては、例えばトリメチルガリウム ($(\text{CH}_3)_3\text{Ga}$)、アルミニウムの原料ガスとしては、例えばトリメチルアルミニウム ($(\text{CH}_3)_3\text{Al}$)、インジウムの原料ガスとしては、例えばトリメチルインジウム ($(\text{CH}_3)_3\text{In}$) をそれぞれ用いる。また、窒素の原料ガスとしては、アンモニア (NH_3) を用いる。また、ケイ素の原料ガスとしては、例えばモノシラン (SiH_4) を用い、マグネシウムの原料ガスとしては、例えばビス=シクロペンタジエニルマグネシウム ($(\text{C}_5\text{H}_5)_2\text{Mg}$) を用いる。

【0035】

次に、半導体積層部20上に、上部クラッド層31を形成する領域を開口部としたレジストコート膜を形成し、上部クラッド層31を例えば、真空蒸着法やスパッタ法により形成する。続いて、例えばRIE法により、少なくとも上部クラッド層31、コンタクト層25および低濃度不純物層24の一部をエッチングにより除去する。これにより、リッジ部20Aを形成するとともに、リッジ部20A上に上部クラッド層31を形成する。

【0036】

次に、上記エッチングにより露出した半導体積層部20の表面上に、例えば真空蒸着法やスパッタ法を用い、絶縁層32を形成し、上部クラッド層31および絶縁層32の表面上に、例えばリフトオフ法により、上部電極層33を形成する。次に、基板10の裏面上に、例えばリフトオフ法により、下部電極層34を形成する。次に、基板10をバー状に切出し、露出した端面部に反射率を制御するためのコーティング膜を形成する。さらに、バー状に切断された基板10から素子を切出し、チップ化することで、半導体レーザ1が作製される。

【0037】

[動作]

このような構成の半導体レーザ1では、上部電極層33と下部電極層34との間に所定の電圧が印加されると、リッジ部20Aを通して活性層23に電流が注入され、これによ

10

20

30

40

50

り電子と正孔の再結合による発光が生じる。この光は、一対の共振器端面により反射されるとともに、下部クラッド層 2 1 および上部クラッド層 3 1 によって閉じ込められることにより、所定の発振波長でレーザ発振が生じる。このとき、半導体積層部 2 0 内には、発振したレーザ光が導波する光導波領域 2 0 B が形成される。そして、一方の共振器端面から発振波長のレーザ光が外部に出射される。光導波領域 2 0 B は、活性層 2 3 を中心としたリッジ部 2 0 A の直下の領域に生成される。光導波領域 2 0 B の境界（図 1 で破線で示した箇所）は、光導波領域 2 0 B 内における光強度の最大値に対し、光強度比が 0.007 となる領域である。

【0038】

光導波領域 2 0 B の境界を、上記のような定義で規定したのは、上部クラッド層 3 1 界面における光強度比と光吸収損失とが、図 2 に示したような関係となっていることに由来する。図 2 では、上部クラッド層 3 1 界面における光強度比が 0.007 よりも大きくなると、光吸収損失が急激に増大し、レーザ特性が劣化することが示されている。つまり、上部クラッド層 3 1 が光導波領域 2 0 B に接する位置にある場合、光吸収損失が非常に大きく、レーザ特性が劣化する。一方、上部クラッド層 3 1 が光導波領域 2 0 B から離れた位置にある場合、光吸収損失は少なく、レーザ特性の劣化が抑えられる。

【0039】

[効果]

次に、半導体レーザ 1 の効果について、比較例と対比して説明する。

【0040】

半導体レーザの電力変換効率を高めるには、駆動電流値および駆動電圧値の低減が求められる。特に窒化物系の半導体レーザにおいては、駆動電圧値の低減が課題となる。図 3 は、一般的な窒化物系の半導体レーザ 1 0 0（比較例 A に係る半導体レーザ 1 0 0）の断面構成例を表したものである。半導体レーザ 1 0 0 では、積層方向の光閉じ込めを実現するために必要となる屈折率段差を得るため、クラッド層として一般に A l G a N 層が用いられる。なお、半導体レーザ 1 0 0 では、基板 1 0 上に半導体積層部 1 2 0 が設けられており、本実施の形態に係る低濃度不純物層 2 4 の代わりに、上部ガイド層 1 2 1 および上部クラッド層 1 2 2 が設けられている。また、半導体レーザ 1 0 0 では、上部クラッド層 3 1 の代わりに、I T O からなる上部電極層 1 3 1 がリッジ部 1 2 0 A 上に設けられている。

【0041】

A l G a N クラッド層は、低い屈折率を求められると同時に、キャリア輸送を行う必要がある。そのため、活性層 2 3 を挟んで一方に n 型導電性を有する A l G a N クラッド層（下部クラッド層 2 1）と、他方に p 型導電性を有する A l G a N クラッド層（上部クラッド層 1 2 2）が形成される。このとき、p 型導電性を実現するためにアクセプターとして M g が上部クラッド層 1 2 2 にドーピングされることが多い。しかし、A l G a N 中の M g はイオン化するための活性化エネルギーが大きく、高濃度の正孔キャリアを生成することが難しい。そのため上部クラッド層 1 2 2 の抵抗が高くなり、半導体レーザ 1 0 0 の駆動電圧を上昇させる原因となり、半導体レーザ 1 0 0 の電力変換効率は低下する。

【0042】

図 4 は、比較例 B に係る半導体レーザ 2 0 0 の断面構成を模式的に表したものである。半導体レーザ 2 0 0 では、上部クラッド層 1 2 2 およびリッジ部 1 2 0 A が設けられておらず、コンタクト層 1 2 3 が上部ガイド層 1 2 1 に接触し、さらに、上部電極層 1 3 1 の代わりに、I T O からなる上部クラッド層 1 3 2 が設けられている。また、上部クラッド層 1 3 2 の周囲には絶縁層 1 2 4 が設けられている。

【0043】

I T O の屈折率は、例えば波長 450 nm に対し 2.0 程度であり、上部ガイド層 1 2 1 の屈折率 2.5 に対し十分小さい値を有する。そのため、上部クラッド層 1 3 2 は、積層方向の光閉じ込めを実現するための屈折率段差を実現するクラッド層として機能する。半導体レーザ 2 0 0 では、抵抗の高い p 型導電性 A l G a N クラッド層を用いなくよいの

10

20

30

40

50

で、駆動電圧を低減する効果が得られる。

【0044】

さらに、半導体レーザ100では、リッジ部120Aが形成され、リッジ部120Aの周囲に絶縁層32が形成されている。絶縁層32は例えばSiO₂によって形成されており、その屈折率は、例えば波長450nm対し1.46と窒化物半導体に対し十分小さい。そのため、リッジ部120Aの幅方向の光閉じ込めを実現するために必要となる屈折率段差を得ることができ、安定したレーザ動作が実現できる。

【0045】

これに対し、半導体レーザ200では、コンタクト層123上に上部クラッド層132が形成され、上部クラッド層132の形成されていない領域では絶縁層124が形成されている。絶縁層124の屈折率は、例えば波長450nmに対し、1.46と上部クラッド層132の同波長に対する屈折率2.0に対し十分に大きい。そのため、リッジ部を形成しなくても、積層面内方向の光閉じ込めを実現でき、安定したレーザ動作が得られ、コストの低減や良好な歩留りが得られる。

10

【0046】

さて、上部クラッド層132は、例えば波長430nm～550nmの光に対し、有限の光吸収を有している。そのため、半導体レーザ200では、共振器内に形成される光横モードにおいて、上部クラッド層132内に染み出す光強度が大きい（図4中の光導波領域220B参照）。その結果、上部クラッド層132の光吸収による損失を受けるので、半導体レーザ200としての特性改善が十分に得られない。また、半導体積層部220の構造では、積層面内方向の光閉じ込めが不十分になり、半導体レーザ200の動作が不安定化するおそれがある。

20

【0047】

図5は、比較例Cに係る半導体レーザ300の断面構成を模式的に表したものである。半導体レーザ300では、膜厚の薄い上部ガイド層121の代わりに、膜厚の厚い上部ガイド層321が設けられている。このようにすることで、共振器内に形成される光横モードにおいて、上部クラッド層132内に染み出す光強度を低減することができる（図5の光導波領域320B参照）。しかし、上部クラッド層132が活性層23から遠く離れてしまうので、積層面内方向の光閉じ込めが不十分となり、安定したレーザ動作が得られないおそれがある。

30

【0048】

一方、本実施の形態では、上部クラッド層31が透明導電材料で形成されている。さらに、活性層23とコンタクト層25との間に設けられた低濃度不純物層24において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、低濃度不純物層24の総膜厚が250nm以上1000nm以下となっている。さらに、低濃度不純物層24と上部クラッド層31との距離が150nm以下となっている。これにより、透明導電材料による光吸収が抑えられ、さらに、例えばMgドープのAlGaInからなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層31によって光が積層方向において閉じ込められる。本実施の形態では、さらに、帯状のリッジ部20Aが形成されている。これにより、横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

40

【0049】

また、本実施の形態では、上部クラッド層31が透明導電材料で形成されている。さらに、活性層23とコンタクト層25との間に設けられた低濃度不純物層24において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっている。さらに、上部クラッド層31は、当該半導体レーザ1が駆動されたときに半導体積層部20内に生じる光導波領域20Bから離れた位置に設けられている。つまり、上部クラッド層31の、活性層23に近い側の境界位置における、光強度の最大値に対する光強度比が0.007よりも小さくなっている。

【0050】

これにより、透明導電材料による光吸収が抑えられ、さらに、例えばMgドープのAl

50

GaNからなる厚膜のクラッド層を設けなくとも、透明導電材料で形成された上部クラッド層31によって光が積層方向において閉じ込められる。本実施の形態では、さらに、帯状のリッジ部20Aが形成されている。これにより、横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

【0051】

図6は、比較例Aに係る半導体レーザ100、比較例Bに係る半導体レーザ200および実施例に係る半導体レーザ1のI-V特性の一例を表したものである。図6の結果は、半導体シミュレータによって導出されたものである。半導体シミュレータにおいて、実施例では、低濃度不純物層24の不純物濃度を $2.0 \times 10^{16} \text{ cm}^{-3}$ とし、低濃度不純物層24の膜厚を500nmとした。半導体シミュレータにおいて、比較例A、Bでは、上部ガイド層121の不純物濃度を $2.0 \times 10^{16} \text{ cm}^{-3}$ とし、上部ガイド層121の膜厚を200nmとした。図6から、実施例では、比較例A、Bと比べて、駆動電圧が低くなっていることがわかる。

10

【0052】

図7は、比較例Aに係る半導体レーザ100、比較例Bに係る半導体レーザ200および実施例に係る半導体レーザ1のI-L特性の一例を表したものである。図7から、実施例では、比較例A、Bと比べて、高い光出力が得られていることがわかる。

【0053】

図8は、比較例Aに係る半導体レーザ100、比較例Bに係る半導体レーザ200および実施例に係る半導体レーザ1のI-WPE（電力変換効率）特性の一例を表したものである。図8から、実施例では、比較例A、Bと比べて、高い電力変換効率を得られていることがわかる。

20

【0054】

また、本実施の形態では、半導体積層部20（下部クラッド層21、活性層23、低濃度不純物層24およびコンタクト層25）が窒化物半導体で形成されており、さらに、半導体積層部20上の上部クラッド層31がITO、または、ITiOによって形成されている。これにより、MgドープのAlGaNからなる厚膜のクラッド層を設けなくとも、上部クラッド層31によって光が積層方向において閉じ込められる。これにより、MgドープのAlGaNからなる厚膜のクラッド層を設けた場合と比べて、駆動電圧を抑えることができる。

30

【0055】

<2. 変形例>

次に、上記実施の形態に係る半導体レーザ1の変形例について説明する。図9～図14は、半導体レーザ1の断面構成の一変形例を表したものである。

【0056】

[変形例A]

上記実施の形態において、コンタクト層25は、例えば、図9に示したように、厚膜で形成されていてもよい。このとき、リッジ部20Aは、例えば、コンタクト層25の一部をエッチングすることにより形成されていてもよい。また、コンタクト層25において、リッジ部20Aの直下の部分の膜厚が、リッジ部20Aの脇の部分の膜厚よりも厚くなっている。このようにした場合であっても、透明導電材料による光吸収が抑えられ、さらに、例えばMgドープのAlGaNからなる厚膜のクラッド層を設けなくとも、透明導電材料で形成された上部クラッド層31によって光が積層方向において閉じ込められる。さらに、リッジ部20Aにより横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

40

【0057】

[変形例B]

上記実施の形態およびその変形例において、半導体レーザ1は、例えば、図10に示したように、低濃度不純物層24に対して、低濃度不純物層24とは異なる層であるキャリアブロック層26が挿入されていてもよい。このとき、キャリアブロック層26は、活性

50

層 2 3 とコンタクト層 2 5 との間に挿入されている。このとき、低濃度不純物層 2 4 において、リッジ部 2 0 A の直下の部分の膜厚が、リッジ部 2 0 A の脇の部分の膜厚よりも厚くなっている。キャリアブロック層 2 6 は、基板 1 0 側から注入されたキャリアが活性層 2 3 を越えてリッジ部 2 0 A に侵入することを妨げる。キャリアブロック層 2 6 を設けることにより、キャリアの利用効率が向上し、半導体レーザ 1 の電力変換効率を改善することができる。

【0058】

キャリアブロック層 2 6 は、例えば、p 型半導体層によって構成されている。キャリアブロック層 2 6 は、例えば、Ga N 層、Al Ga N 層、In Ga N 層および Al Ga In N 層のうちのいずれか、またはこれらのうち少なくとも 2 つの層によって構成されている。キャリアブロック層 2 6 において、p 型導電性が得られるためのドーパントとして例えば Mg が用いられている。キャリアブロック層 2 6 の膜厚は、例えば、3 nm ~ 50 nm である。

【0059】

本変形例では、低濃度不純物層 2 4 に対して、低濃度不純物層 2 4 とは異なる層であるキャリアブロック層 2 6 が挿入されている。このようにした場合であっても、透明導電材料による光吸収が抑えられ、さらに、例えば Mg ドープの Al Ga N からなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層 3 1 によって光が積層方向において閉じ込められる。さらに、リッジ部 2 0 A により横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

【0060】

[変形例 C]

上記変形例 B において、リッジ部 2 0 A は、例えば、図 1 1 に示したように、コンタクト層 2 5、キャリアブロック層 2 6、および低濃度不純物層 2 4 の一部をエッチングすることにより形成されていてもよい。このとき、キャリアブロック層 2 6 と活性層 2 3 の間に位置する低濃度不純物層 2 4 において、リッジ部 2 0 A の直下の部分の膜厚が、リッジ部 2 0 A の脇の部分の膜厚よりも厚くなっている。このような構成にすることで、リッジ部 2 0 A による横方向における光閉じ込めがより強まり、良好な光出力特性が得られる。また透明導電材料による光吸収が抑えられ、さらに、例えば Mg ドープの Al Ga N からなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層 3 1 によって光が積層方向において閉じ込められる。その結果、駆動電圧を抑えることができる。

【0061】

[変形例 D]

上記変形例 C において、キャリアブロック層 2 6 のバンドギャップエネルギーがコンタクト層 2 5 側に向って減少するように、キャリアブロック層 2 6 の組成を傾斜させてもよい。このとき、キャリアブロック層 2 6 は、例えば、図 1 2 に示したように、バンドギャップエネルギーがコンタクト層 2 5 側に向って減少するように、キャリアブロック層 2 6 の組成を傾斜させたグレーデッド層 2 6 A を有している。例えば、Al 組成 10 % の Al Ga N をキャリアブロック層 2 6 とし、その上に Ga N のコンタクト層 2 5 を積層した場合、キャリアブロック層 2 6 の組成傾斜（グレーデッド層 2 6 A）によってエレクトロンのオーバーフローを抑制することができる。加えて、キャリアブロック層 2 6 とコンタクト層 2 5 との界面にたまるホールの濃度も、キャリアブロック層 2 6 の組成傾斜（グレーデッド層 2 6 A）によって低減することができる。例えば、図 1 3 に示したシミュレーション結果からは、グレーデッド層 2 6 A を設けることで、キャリアブロック層 2 6 とコンタクト層 2 5 との界面におけるホール濃度が減少することがわかる。また、グレーデッド層 2 6 A を厚くするにつれて、キャリアブロック層 2 6 とコンタクト層 2 5 との界面におけるホール濃度の減少量が増えることがわかる。

【0062】

上記変形例 C において、リッジ部 2 0 A は、キャリアブロック層 2 6 をエッチングすることで形成される。このとき、キャリアブロック層 2 6 とコンタクト層 2 5 との界面にた

まったホールは、エッチングされたリッジ部 20A の表面で起きる非発光再結合によって消失してしまう。キャリアブロック層 26 とコンタクト層 25 との界面にたまったホールは、2次元電子ガスとしてリッジ部 20A 内を容易に移動することができる。そのため、キャリアブロック層 26 とコンタクト層 25 との界面にたまるホールの濃度が高いほど、非発光再結合過程で消失するホールが増え、発光効率が低くなってしまう。

【0063】

しかし、本変形例では、キャリアブロック層 26 のバンドギャップエネルギーがコンタクト層 25 側に向って減少するように、キャリアブロック層 26 の組成を傾斜させることで、キャリアブロック層 26 とコンタクト層 25 との界面にたまるホールの濃度が減少する。このように、本変形例では、キャリアブロック層 26 の組成を傾斜させることで、エレクトロンのオーバーフローを抑制できることに加え、リッジ部 20A の表面で起きる非発光再結合を抑制できる。その結果、発光効率を大幅に向上させることができる。

【0064】

[変形例 E]

上記変形例 B において、例えば、図 14 に示したように、キャリアブロック層 26 が活性層 23 と低濃度不純物層 24 との間に挿入されていてもよい。このようにした場合であっても、透明導電材料による光吸収が抑えられ、さらに、例えば Mg ドープの AlGaIn からなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層 31 によって光が積層方向において閉じ込められる。さらに、リッジ部 20A により横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

【0065】

[変形例 F]

上記変形例 A において、例えば、図 15 に示したように、キャリアブロック層 26 が低濃度不純物層 24 とコンタクト層 25 との間に挿入されていてもよい。このとき、コンタクト層 25 が厚膜で構成され、コンタクト層 25 の一部がエッチングされることにより、リッジ部 20A が形成され、キャリアブロック層 26 がコンタクト層 25 に接して形成されていてもよい。このようにした場合であっても、透明導電材料による光吸収が抑えられ、さらに、例えば Mg ドープの AlGaIn からなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層 31 によって光が積層方向において閉じ込められる。さらに、リッジ部 20A により横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

【0066】

[変形例 G]

上記実施の形態および変形例 A ~ F において、半導体レーザ 1 は、例えば、図 16 に示したように、コンタクト層 25 と低濃度不純物層 24 との間に上部クラッド層 27 を備えていてもよい。上部クラッド層 27 は、例えば、Mg ドープの AlGaIn 層であり、リッジ部 20A と対向する部分における低濃度不純物層 24 の膜厚よりも薄い膜厚となっている。コンタクト層 25 および上部クラッド層 31 の合計膜厚は、例えば、150nm 以下となっている。このようにした場合であっても、透明導電材料による光吸収が抑えられ、さらに、例えば Mg ドープの AlGaIn からなる厚膜のクラッド層を設けなくても、透明導電材料で形成された上部クラッド層 31 によって光が積層方向において閉じ込められる。さらに、リッジ部 20A により横方向においても光が閉じ込められる。その結果、駆動電圧を抑えることができる。

【0067】

[変形例 H]

上記実施の形態および変形例 A ~ G において、半導体積層部 20 は、As, Sb, P のうちのいずれか、またはこれらのうち少なくとも 2 つ以上を含む、III-V 族半導体によって構成されていてもよい。このようにした場合であっても、上部クラッド層 31 によって光が積層方向において閉じ込められ、リッジ部 20A によって光が横方向において閉じ込められる。その結果、駆動電圧を抑えることができる。

【0068】

[変形例 I]

上記実施の形態および変形例 A～H において、絶縁層 32 の代わりに、金属層または樹脂層が設けられていてもよい。また、上記実施の形態および変形例 A～G において、絶縁層 32 が省略され、さらに、半導体積層部 20 のうち、リッジ部 20A の周囲および裾野の部分（つまり、絶縁層 32 が接していた部分）が、大気に露出しているてもよい。このようにした場合であっても、上部クラッド層 31 によって光が積層方向において閉じ込められ、リッジ部 20A によって光が横方向において閉じ込められる。その結果、駆動電圧を抑えることができる。

【0069】

< 3. 第 2 の実施の形態 >

次に、本開示の第 2 の実施の形態に係るプロジェクタ 2 について説明する。図 17 は、プロジェクタ 2 の概略構成の一例を表したものである。プロジェクタ 2 は、外部から入力された映像信号 D_{in} に基づく映像をスクリーンなどに投影する装置である。プロジェクタ 2 は、ビデオ信号処理回路 41、レーザ駆動回路 42、光源部 43、スキャナ部 44 およびスキャナ駆動回路 45 を備えている。

【0070】

ビデオ信号処理回路 41 は、映像信号 D_{in} に基づいて色ごとに投影映像信号を生成する。レーザ駆動回路 42 は、色ごとの投影映像信号に基づいて、後述の光源 43R、43G、43B に印加する電流パルスの波高値を制御する。

【0071】

光源部 43 は、複数の光源、例えば 3 つの光源 43R、43G、43B を有する。3 つの光源 43R、43G、43B は、例えば、赤色（R）、緑色（G）、青色（B）の波長のレーザ光を出射するレーザ光源として用いられる。光源 43B、43G のうち、少なくとも一方が、上記実施の形態およびその変形例に係る半導体レーザ 1 を含んで構成されている。3 つの光源 43R、43G、43B から出射された各レーザ光は、例えば、コリメートレンズによってほぼ平行光にされた後、ビームスプリッタ 43sR、43sG、43sB などによって 1 本のレーザ光に束ねられる。ビームスプリッタ 43sR は、例えば、赤色光を反射する。ビームスプリッタ 43sG は、例えば、緑色光を反射するとともに、赤色光を透過する。ビームスプリッタ 43sB は、例えば、青色光を反射するとともに、赤色光および緑色光を透過する。

【0072】

ビームスプリッタ 43sR、43sG、43sB で透過・反射されたレーザ光は、スキャナ部 44 に入射する。スキャナ部 44 は、例えば、1 つの 2 軸スキャナを用いて構成されている。入射したレーザ光は、2 軸スキャナによって水平及び垂直方向に照射角度に変調が加えられてからスクリーンに投影される。なお、スキャナ部 44 は、1 軸スキャナを 2 つ用いて水平方向及び垂直方向に走査する構成となってもよい。

【0073】

通常、スキャナ部 44 は、2 軸スキャナなどの照射角度を検出するセンサを有しており、当該センサは、水平・垂直それぞれの角度信号を出力する。これらの角度信号は、スキャナ駆動回路 45 に入力される。スキャナ駆動回路 45 は、例えば、スキャナ部 44 から入力される水平角度信号および垂直角度信号に基づいて、所望の照射角度になるようにスキャナ部 44 を駆動する。

【0074】

本実施の形態では、光源 43B において、上記実施の形態およびその変形例に係る半導体レーザ 1 が用いられている。これにより、低消費電力で、高い発光強度を得ることができる。

【0075】

< 4. 第 3 の実施の形態 >

次に、本開示の第 3 の実施の形態に係る表示装置 3 について説明する。図 18 は、表示

10

20

30

40

50

装置 3 の概略構成例を表したものである。表示装置 3 は、例えば、画素アレイ部 40、コントローラ 50 およびドライバ 60 を備えている。画素アレイ部 40 は、行列状に配置された複数の表示画素 40A を含む。コントローラ 50 およびドライバ 60 は、外部から入力された映像信号 Din および同期信号 Tin に基づいて、各表示画素 40A を駆動する。
【0076】

画素アレイ部 40 は、コントローラ 50 およびドライバ 60 によって各表示画素 40A がアクティブマトリクス駆動されることにより、外部から入力された映像信号 Din および同期信号 Tin に基づく画像を表示する。画素アレイ部 40 は、行方向に延在する複数の走査線と、列方向に延在する複数の信号線と、走査線と信号線とが互いに交差する箇所ごとに 1 つずつ設けられた複数の表示画素 40A とを有している。

10

【0077】

走査線は、各表示画素 40A の選択に用いられるものであり、各表示画素 40A を所定の単位（例えば画素行）ごとに選択する選択パルスを各表示画素 40A に供給する。信号線は、映像信号 Din に応じた信号電圧の、各表示画素 40A への供給に用いられ、信号電圧を含むデータパルスを各表示画素 40A に供給する。

【0078】

各表示画素 40A は、各々が半導体レーザを含む複数のサブ画素を有している。各表示画素 40A において、複数のサブ画素のうち、青色光および緑色光を発する半導体レーザのうち、少なくとも一方が、上記実施の形態およびその変形例に係る半導体レーザ 1 である。

20

【0079】

ドライバ 60 は、例えば、水平セクタ 61 およびライトスキャナ 62 を有している。水平セクタ 61 は、例えば、コントローラ 50 からの制御信号の入力に応じて（同期して）、映像信号処理回路 51 から入力されたアナログの信号電圧を、各信号線に印加する。ライトスキャナ 62 は、複数の表示画素 40A を所定の単位ごとに走査する。具体的には、ライトスキャナ 62 は、1 フレーム期間において、各走査線に選択パルスを順次、出力する。ライトスキャナ 62 は、例えば、コントローラ 50 からの制御信号の入力に応じて（同期して）、複数の走査線を所定のシーケンスで選択することにより、信号電圧の書き込みを所望の順番で実行させる。

【0080】

30

コントローラ 50 は、例えば、映像信号処理回路 51、タイミング生成回路 52 および電源回路 53 を有している。映像信号処理回路 51 は、例えば、外部から入力されたデジタルの映像信号 Din に対して所定の補正を行い、それにより得られた映像信号に基づいて、信号電圧を生成する。映像信号処理回路 51 は、例えば、生成した信号電圧を水平セクタ 61 に出力する。タイミング生成回路 52 は、ドライバ 60 内の各回路が連動して動作するように制御するものである。タイミング生成回路 52 は、例えば、外部から入力された同期信号 Tin に応じて（同期して）、ドライバ 60 内の各回路に対して制御信号を出力する。電源回路 53 は、水平セクタ 61、ライトスキャナ 62、映像信号処理回路 51、タイミング生成回路 52、電源回路 53 等の種々の回路で必要となる種々の固定電圧を生成し、供給する。

40

【0081】

本実施の形態では、各表示画素 40A において、上記実施の形態またはその変形例に係る半導体レーザ 1 が用いられている。これにより、低消費電力で、高い発光強度を得ることができる。

【0082】

< 5. 第 4 の実施の形態 >

次に、本開示の第 4 の実施の形態に係る電子機器 4 について説明する。図 19 は、電子機器 4 の斜視構成の一例を表したものである。電子機器 4 は、例えば、板状の筐体の主面に表示面を備えた携帯端末である。電子機器 4 は、例えば、表示面の位置に、上記第 3 の実施の形態に係る表示装置 3 を備えている。表示装置 3 の画素アレイ部 40 が、電子機器

50

4の表示面に配置されている。

【0083】

本実施の形態では、各表示画素40Aにおいて、上記実施の形態またはその変形例に係る半導体レーザ1が用いられている。これにより、低消費電力で、高い発光強度を得ることができる。

【0084】

なお、上記第3の実施の形態に係る表示装置3は、テレビジョン装置、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置あるいはビデオカメラなど、外部から入力された映像信号あるいは内部で生成した映像信号を、画像あるいは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【0085】

以上、複数の実施の形態を挙げて本開示を説明したが、本開示は上記各実施の形態に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示が、本明細書中に記載された効果以外の効果を持ってもよい。

【0086】

また、例えば、本開示は以下のような構成を取ることができる。

(1)

第1クラッド層、活性層、1または複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含み、前記コンタクト層を含む部分に積層面内の一の方向に延在するリッジ形状を有する半導体積層部を備え、

前記1または複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、前記低濃度不純物層の総膜厚が250nm以上1000nm以下となっており、

前記第2クラッド層に最も近い前記低濃度不純物層と前記第2クラッド層との距離が150nm以下となっている

半導体レーザ。

(2)

前記第1クラッド層、前記活性層、前記低濃度不純物層および前記コンタクト層は、ともに、窒化物系の半導体材料で形成されている

(1)に記載の半導体レーザ。

(3)

前記透明導電材料は、ITO、または、ITOである

(1)または(2)に記載の半導体レーザ。

(4)

前記低濃度不純物層に含まれる不純物は、Mg, C, Si, Oのうち少なくとも1つ以上の元素で構成されている

(1)ないし(3)のいずれか1つに記載の半導体レーザ。

(5)

前記活性層と前記コンタクト層との間に挿入されたキャリアブロック層をさらに備え、

前記低濃度不純物層において、前記リッジ形状の直下の部分の膜厚が、前記リッジ形状の脇の部分の膜厚よりも厚くなっている

(1)ないし(4)のいずれか1つに記載の半導体レーザ。

(6)

前記キャリアブロック層は、当該キャリアブロック層のエネルギーバンドギャップが前記コンタクト層側に向って減少するように組成傾斜されたグレーデッド層を有する

(5)に記載の半導体レーザ。

(7)

第1クラッド層、活性層、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下の1または複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの

10

20

30

40

50

順に含み、前記コンタクト層を含む部分に積層面内の一方向に延在するリッジ形状を有する半導体積層部を備えた半導体レーザであって、

前記第2クラッド層は、当該半導体レーザが駆動されたときに前記半導体積層部内に生じる光導波領域から離れた位置に設けられており、

前記第2クラッド層の、前記活性層に近い側の境界位置における、光強度の最大値に対する光強度比が0.007よりも小さくなっている

半導体レーザ。

(8)

半導体レーザを光源として備え、

前記半導体レーザは、

第1クラッド層、活性層、1または複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含み、前記コンタクト層を含む部分に積層面内の一方向に延在するリッジ形状を有する半導体積層部を備え、

前記1または複数の低濃度不純物層において、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下となっており、前記低濃度不純物層の総膜厚が250 nm以上1000 nm以下となっており、

前記第2クラッド層に最も近い前記低濃度不純物層と前記第2クラッド層との距離が150 nm以下となっている

電子機器。

(9)

半導体レーザを光源として備え、

前記半導体レーザは、

第1クラッド層、活性層、不純物濃度が $5.0 \times 10^{17} \text{ cm}^{-3}$ 以下の1または複数の低濃度不純物層、コンタクト層、および、透明導電材料で形成された第2クラッド層をこの順に含み、前記コンタクト層を含む部分に積層面内の一方向に延在するリッジ形状を有する半導体積層部を備えた半導体レーザであって、

前記第2クラッド層は、当該半導体レーザが駆動されたときに前記半導体積層部内に生じる光導波領域から離れた位置に設けられており、

前記第2クラッド層の、前記活性層に近い側の境界位置における、光強度の最大値に対する光強度比が0.007よりも小さくなっている

電子機器。

【0087】

本開示の一実施形態に係る第1の半導体レーザ、第2の半導体レーザ、第1の電子機器および第2の電子機器によれば、透明導電材料による光吸収を抑え、さらに、例えばMgドープのAlGaInからなる厚膜のクラッド層を設けなくても、透明導電材料で形成された第2クラッド層によって光を積層方向において閉じ込め、帯状のリッジによって横方向においても光を閉じ込めることができるようにしたので、駆動電圧を抑えることができる。なお、本開示の効果は、ここに記載された効果に必ずしも限定されず、本明細書中に記載されたいずれの効果であってもよい。

【0088】

本出願は、日本国特許庁において2018年1月23に出願された日本特許出願番号第2018-008955号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

【0089】

当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

10

20

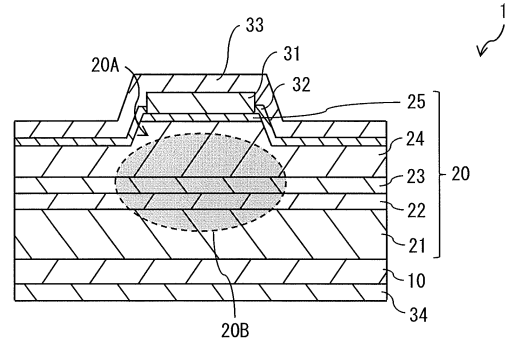
30

40

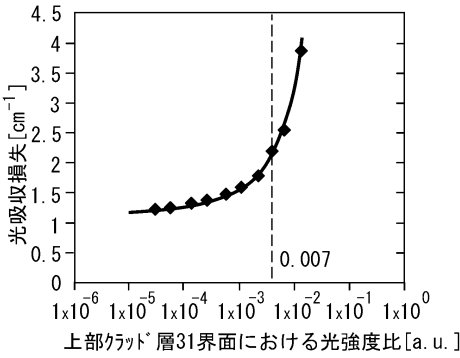
50

【図面】

【図 1】

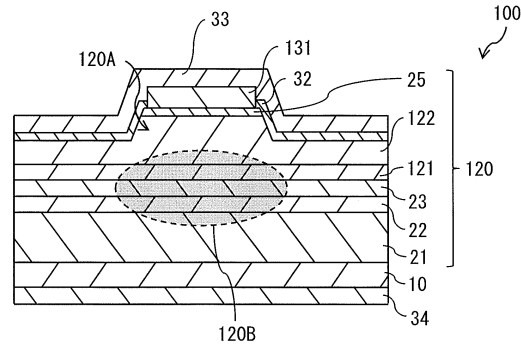


【図 2】

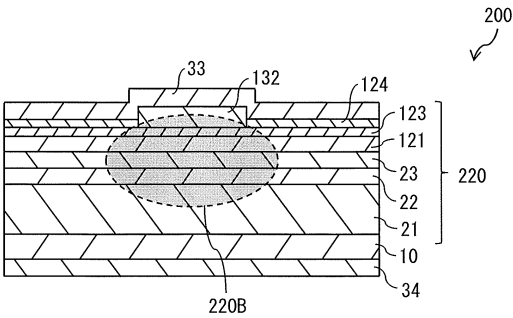


10

【図 3】



【図 4】



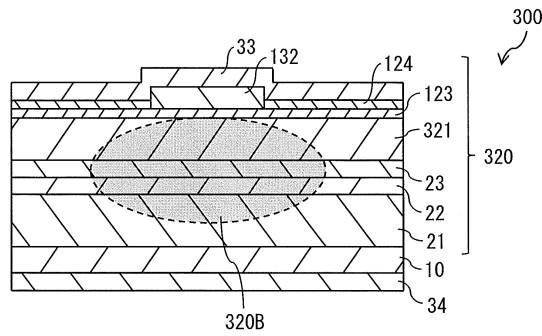
20

30

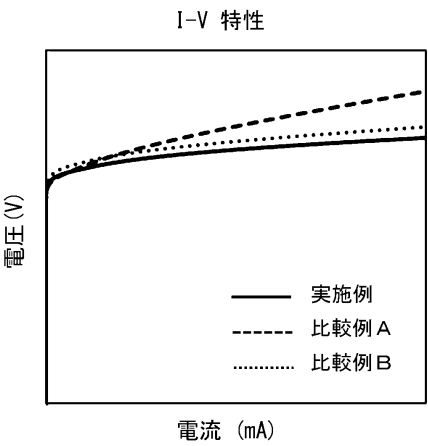
40

50

【図 5】

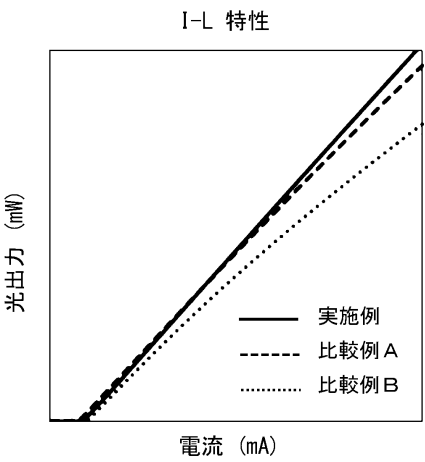


【図 6】

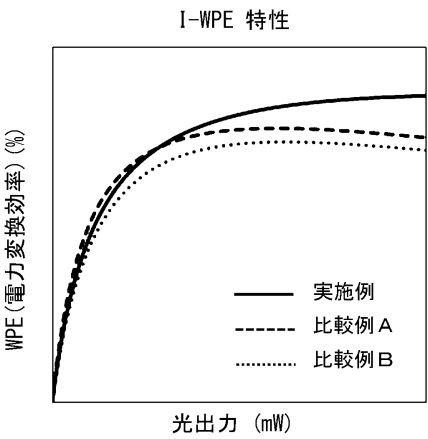


10

【図 7】



【図 8】



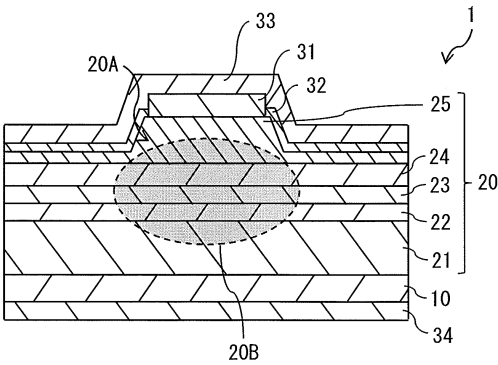
20

30

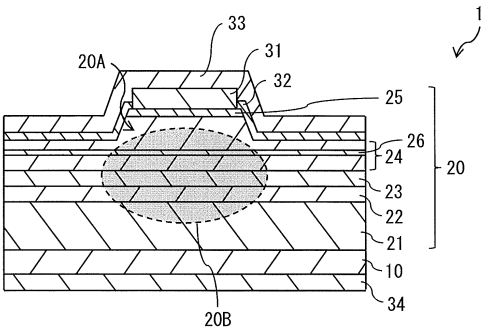
40

50

【図 9】

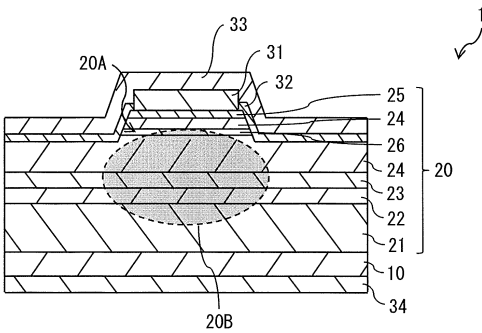


【図 10】

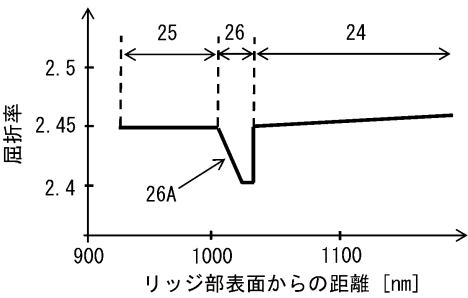


10

【図 11】

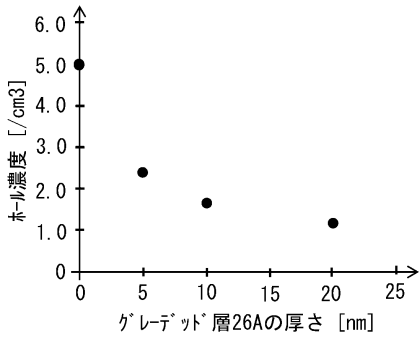


【図 12】

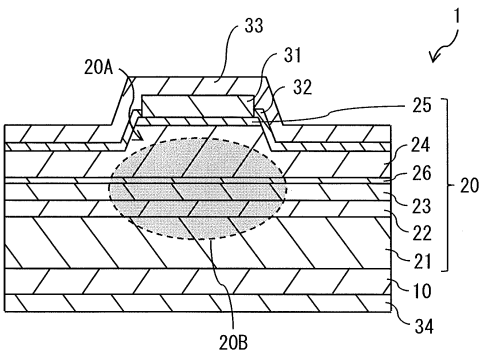


20

【図 13】



【図 14】

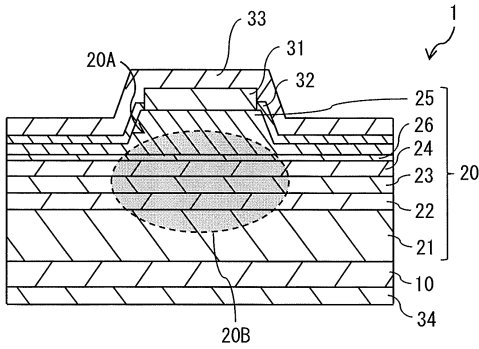


30

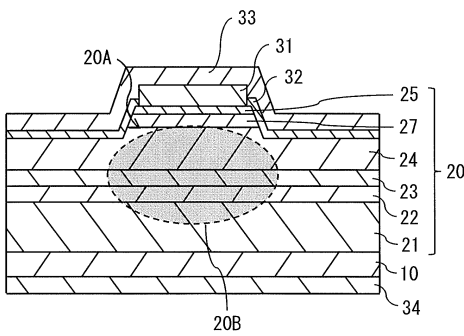
40

50

【図 1 5】

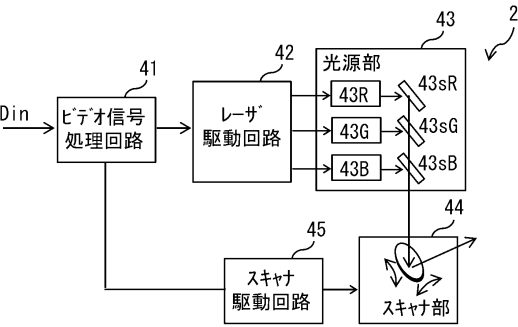


【図 1 6】

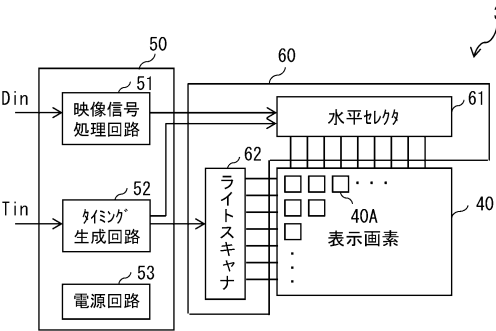


10

【図 1 7】

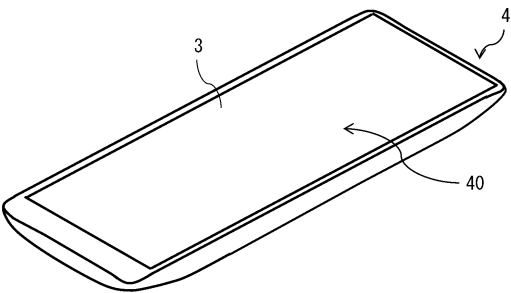


【図 1 8】



20

【図 1 9】



30

40

50

フロントページの続き

神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内

審査官 佐竹 政彦

- (56)参考文献 国際公開第2017/017928 (WO, A1)
特開2005-150568 (JP, A)
国際公開第2013/157176 (WO, A1)
米国特許出願公開第2017/0077677 (US, A1)
A. Pourhashemi et al., "High-power blue laser diodes with indium tin oxide cladding on semipolar (20-2-1) GaN substrates", APPLIED PHYSICS LETTERS, 2015年, Vol.106, pp.111105-1 - 111105-4
- (58)調査した分野 (Int.Cl., DB名)
H01S 5/00-5/50
Google Scholar