



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0056042
(43) 공개일자 2017년05월23일

(51) 국제특허분류(Int. Cl.)
H05K 3/00 (2006.01) C23F 1/02 (2006.01)
H05K 1/18 (2006.01) H05K 3/46 (2006.01)

(52) CPC특허분류
H05K 3/0035 (2013.01)
C23F 1/02 (2013.01)

(21) 출원번호 10-2015-0158573
(22) 출원일자 2015년11월12일
심사청구일자 2015년11월12일

(71) 출원인
대덕전자 주식회사
경기도 시흥시 소망공원로 335 (정왕동)

(72) 발명자
윤석범
경기도 용인시 수지구 만현로67번길 9, 203동 70
3호 (상현동, 만현마을2단지아이파크)

이민우
경기도 시흥시 관곡지로 222 319동 1802호 (하상
동, 삼호아파트)

(74) 대리인
원태영

전체 청구항 수 : 총 1 항

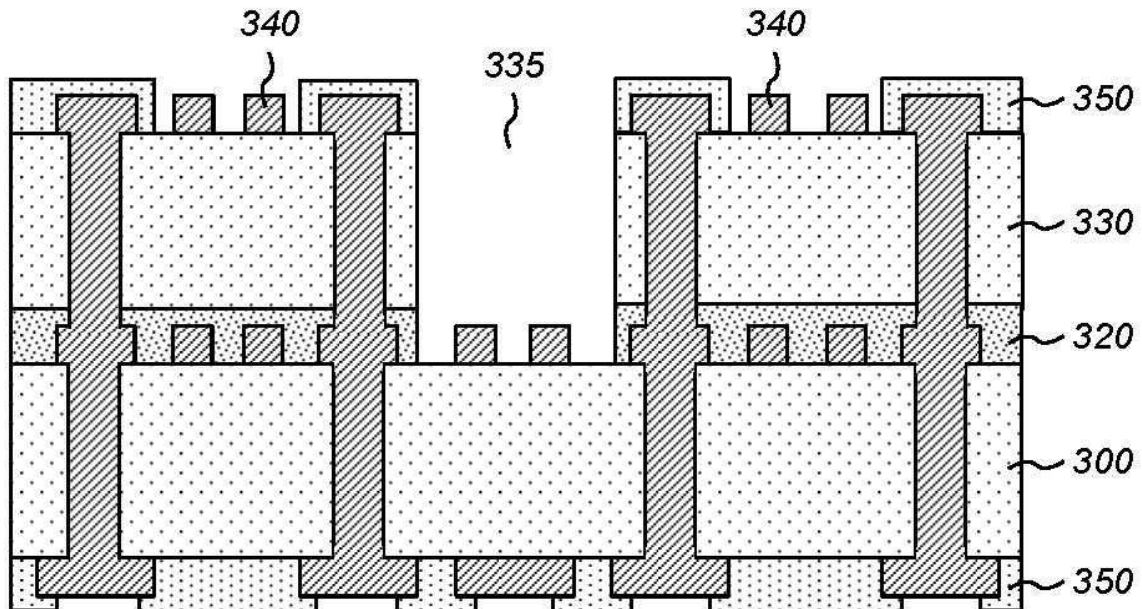
(54) 발명의 명칭 회로기판 제조방법

(57) 요약

본 발명은 표면에 회로가 형성된 하부 코어층을 제작하고, 포토 이미지 작업이 가능한 절연층(PID; Photo Imageable Dielectric)을 피복한 후 캐비티를 제작하고자 하는 부위만이 제거되도록 패턴을 전사하는 사진 및 현상 작업을 진행해서 소정의 깊이의 제1 캐비티를 제작한다.

(뒷면에 계속)

대표도 - 도3e



본 발명은 소정의 깊이(PID의 특성상 수십 마이크로미터)만큼 제작된 제1 캐비티 위에 노우 플로우 레진(NFR; No Flow Resin)을 적층 라미네이트하는 것을 특징으로 한다. 본 발명은 CO₂ 레이저를 이용해서 캐비티를 제작하고자 하는 부위만이 제거되도록 NFR을 커팅(cutting)하여 따냄으로써, 소정의 깊이(수백 마이크로미터)를 확보하도록 제1 캐비티 위에 제2 캐비티를 형성한다.

이때에, NFR을 커팅하는 단계는 NFR 적층 후 바로 진행하여도 되고, NFR 위에 동박회로를 형성하고 진행할 수도 있고, 솔더레지스트 인쇄를 한 후 또는 피니시 처리를 한 후에 진행할 수도 있다.

(52) CPC특허분류

H05K 1/185 (2013.01)

H05K 3/4697 (2013.01)

명세서

청구범위

청구항 1

회로기판을 제조하는 방법에 있어서,

- (a) 절연층 표면에 소정의 회로패턴에 따라 동박이 형성된 코어층을 제작하는 단계;
 - (b) 상기 코어층의 표면에 PID 층을 피복하고, 캐비티를 제작하고자 하는 부위의 코어층 표면이 노출되도록, 상기 PID 층을 이미지 프로세스를 진행해서 식각함으로써, 소정의 깊이를 지닌 제1 캐비티를 형성하는 단계;
 - (c) 상기 제1 캐비티가 형성된 PID 층 표면에 노플로우 레진(No Flow Resin) 층을 적층하는 단계; 및
 - (d) 상기 노플로우 레진층을 레이저로 컷팅하여 소정 부위의 레진층을 따내어서 상기 제1 캐비티 위에 소정의 깊이를 지닌 제2 캐비티를 제작함으로써, 제1 캐비티와 제2 캐비티로 구성된 캐비티를 형성하는 단계;
- 를 포함하는 회로기판 제조방법.

발명의 설명

기술분야

[0001] 본 발명은 회로기판(PRINTED CIRCUIT BOARD; PCB) 제조기술에 관한 것으로서, 특히 회로기판에 캐비티(CAVITY)를 제조하는 기술에 관한 것이다.

배경기술

[0002] 최근 전자제품이 경박단소화함에 따라 회로기판의 집적화가 요구되고 있다. 이와 같은 요구에 부응하기 위하여, 회로기판 제조업계에서는 부품을 기판 속에 매립하여 조립할 수 있는 캐비티 기술을 적용하고 있다.

[0003] 캐비티를 제작하기 위한 종래기술로서 기판 위에 레진 층을 형성하고 캐비티를 형성하고자 하는 부위를 레이저로 태워(ablation) 제거하는 기술이 있다. 그런데 레이저 어블레이션 공법은 레이저 어블레이션 가공시간이 길어지고, 캐비티 공간 깊이의 한계가 있으며, 생산성이 낮은 단점이 있다. 또한, 바닥면에 레이저 빔에 의해 손상을 입지 않는 금속이 필요하며, 동박회로 또는 다른 물질로 되어 있어야 원하는 깊이를 만들 수 있으며, 바닥면에 회로를 형성시킬 수 없는 단점이 있다. 레이저 가공시간으로 인한 제조원가 상승 문제를 해결하기 위하여, 절연층을 미리 펀칭 방식으로 따내어서 기판에 정렬함으로써 캐비티를 제조하는 방법이 소개되었다.

[0004] 도1a 내지 도1e는 종래기술에 따른 캐비티 제조공법을 나타낸 도면이다. 도1a를 참조하면, 기판(100)에 회로(110)를 형성하고 소정의 패턴에 따라 펀칭 된 노플로우 레진(no flow resin; NFR)을 준비한다. 여기서, 노플로우 레진은 레진의 흐름성이 1% 이하인 레진으로서 열압착 시에 레진의 흐름성이 거의 없는 특징이 있으며, 소정의 패턴에 따라 제작된 도구로 펀칭을 실시하여 캐비티 홀을 미리 제작한다.

[0005] 도1b를 참조하면, 펀칭이 완료된 노플로우 레진(120)을 기판(100) 위에 정렬하고 열 압착하여 적층한다. 도1c를 참조하면, 펀칭된 캐비티 영역의 노출된 기판 표면에는 액상 포토 이미지블 식각 레지스트 (LPR; liquid photoimageable etch resist; 130)를 도포함으로써 표면을 보호한다.

[0006] 도1d를 참조하면, 펀칭 된 노플로우 레진(120) 위에 동도금을 실시하고 패턴을 형성함으로써 동박회로(140)와 솔더레지스트(150)를 형성한다. 그리고 나면, 도1e에 도시한 바와 같이 LPR (130)을 박리한다. 그런데 종래기술은 도1b의 단계에서 캐비티 영역을 정의하기 위하여 펀칭 한 노플로우 레진(120)을 기판(100)의 회로(110)에 정렬하는 것이 용이하지 않다. 또한 도1e의 LPR 박리 단계에서 기판 표면으로부터 LPR을 박리하는 것 역시 용이하지 않다.

[0007] 도2a 내지 도2d는 또 다른 종래기술을 나타낸 도면이다. 종래기술은 폴리이미드 테이프, 양면테이프 또는 이형 잉크와 같은 이형필름(release film)을 피복한 후(도2a 참조), 프리프레그를 피복한다(도2b 참조).

[0008] 이어서, 도2c를 참조하면 레이저로 컷팅을 하고, 이형필름(200)을 벗겨내어 캐비티를 제작하는 공법이다(도2d).

그러나 도2a 내지 도2d의 종래기술은 이형필름의 정확한 위치 정합이 요구되며, 최종 이형필름을 박리하는 단계에서 이형필름이 박리되지 않는 문제점이 있다. 또한, 도2c의 레이저 커팅 시 캐비티 바닥면의 양 끝단에 손상이 발생할 수 있다.

선행기술문헌

특허문헌

- [0009] (특허문헌 0001) 1. PCT 국제특허공개 WO 2011/099820 A2.
- (특허문헌 0002) 2. 미국특허공개 US 2008/0117608 A1.
- (특허문헌 0003) 3. 미국특허출원 US 2015/0090688.
- (특허문헌 0004) 4. 미국특허 US7,665,206 B2.

발명의 내용

해결하려는 과제

- [0010] 본 발명의 제1 목적은 회로기판에 캐비티를 제작하는 공법을 제공하는 데 있다.
- [0011] 본 발명의 제2 목적은 상기 제1 목적에 부가하여, 미세 위치 정합도가 요구되는 회로기판에 캐비티를 제작하는 공법을 제공하는 데 있다.
- [0012] 본 발명의 제3 목적은 상기 제1, 2 목적에 부가하여, 가공시간을 단축하고 하부면을 손상시키지 아니함은 물론이고 하부면에 회로를 형성할 수 있는 캐비티 제작공법을 제공하는데 있다.
- [0013] 본 발명의 제4 목적은 상기 제1, 2, 3 목적에 부가하여, 약 200 μ m 깊이의 캐비티 가공도 용이하게 할 수 있는 캐비티 제작공법을 제공하는데 있다.

과제의 해결 수단

- [0014] 본 발명은 표면에 회로가 형성된 하부 코어층을 제작하고, 포토 이미지 작업이 가능한 절연층(PID; Photo Imageable Dielectric)을 피복한 후 캐비티를 제작하고자 하는 부위만이 제거되도록 패턴을 전사하는 사진 및 현상 작업을 진행해서 소정의 깊이의 제1 캐비티를 제작한다.
- [0015] 본 발명은 소정의 깊이(PID의 특성상 수십 마이크로미터)만큼 제작된 제1 캐비티 위에 노우 플로우 레진(NFR; No Flow Resin)을 적층 라미네이트하는 것을 특징으로 한다. 본 발명은 CO₂ 레이저를 이용해서 캐비티를 제작하고자 하는 부위만이 제거되도록 NFR을 커팅(cutting)하여 따냄으로써, 소정의 깊이(수백 마이크로미터)를 확보하도록 제1 캐비티 위에 제2 캐비티를 형성한다.
- [0016] 이때에, NFR을 커팅하는 단계는 NFR 적층 후 바로 진행하여도 되고, NFR 위에 동박회로를 형성하고 진행할 수도 있고, 솔더레지스트 인쇄를 한 후 또는 피니시 처리를 한 후에 진행할 수도 있다.

발명의 효과

- [0017] 본 발명은 제1 캐비티 제작단계에서 포토 이미지 프로세스를 통해 하부코어 표면의 회로 표면을 개구하므로 캐비티 제작과정에서 하부코어 표면의 회로가 손상될 염려가 없다. 또한, 본 발명은 제1 캐비티 제작 후 적층한 NFR 를 레이저 드릴로 커팅하여 제거하여 제1 캐비티에 정렬된 제2 캐비티를 제작하므로, 캐비티의 깊이가 깊어도 제작상 기술적 어려움이 문제가 없다.
- [0018] 본 발명은 캐비티 전체를 어블레이션(ablation)하는 종래기술에 비하여 레이저 공정 시간이 현저히 단축되므로 원가가 절감되고, 레이저 가공 후 캐비티 하부에 잔사가 발생하는 것을 억제할 수 있다. 또한, 본 발명은 캐비티 내부 하부면의 동박회로에 대해서도 패턴링 및 금도금 피니시 처리가 가능하다.

도면의 간단한 설명

- [0019] 도1a 내지 도1e는 종래기술에 따른 캐비티 제조공법을 나타낸 도면.
- 도2a 내지 도2d는 종래기술에 따른 캐비티 제조공법을 나타낸 도면.
- 도3a 내지 도3e는 본 발명에 따른 캐비티 제조공법을 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

- [0020] 본 발명은 회로기판을 제조하는 방법에 있어서, 회로기판을 제조하는 방법에 있어서, (a) 절연층 표면에 소정의 회로패턴에 따라 동박이 형성된 코어층을 제작하는 단계; (b) 상기 코어층의 표면에 PID 층을 피복하고, 캐비티를 제작하고자 하는 부위의 코어층 표면이 노출되도록, 상기 PID 층을 이미지 프로세스를 진행해서 식각함으로써, 소정의 깊이를 지닌 제1 캐비티를 형성하는 단계; (c) 상기 제1 캐비티가 형성된 PID 층 표면에 노플로우 레진(No Flow Resin) 층을 적층하는 단계; 및 (d) 상기 노플로우 레진층을 레이저로 컷팅하여 소정 부위의 레진층을 따내어서 상기 제1 캐비티 위에 소정의 깊이를 지닌 제2 캐비티를 제작함으로써, 제1 캐비티와 제2 캐비티로 구성된 캐비티를 형성하는 단계를 포함하는 회로기판 제조방법을 제공한다.
- [0021] 이하, 첨부도면 도3a 내지 도3e를 참조하여, 본 발명에 따른 캐비티 제작공법을 상세히 설명한다.
- [0022] 도3a를 참조하면, 우선 하부 코어층을 제작한다. 본 발명의 바람직한 실시예로서, 절연층(300) 양면에 소정의 회로패턴을 전사한 동박(310a, 310b)을 형성한다.
- [0023] 본 발명의 양호한 실시예로서, 동박적층판(CCL; copper clad laminate)을 사용할 수 있으며, 다양한 방식의 차감공법(subtractive process) 또는 부가법(additive process)를 적용하여 기판 양면에 동박회로를 형성할 수 있다.
- [0024] 절연층(300)은 레진(resin), 에폭시수지 또는 섬유질(fiber)이 보강된 프리프레그(PREPREG) 등이 사용될 수 있다. 이때에, 절연층(300) 양면의 동박(310a, 310b)은 관통홀을 통해 서로 전기적으로 통전될 수 있다.
- [0025] 도3b를 참조하면, 패턴이 전사된 동박(310a) 위에 포토 이미지블 다이일렉트릭(PID; Photo Imageable Dielectric; 320) 층을 도포하고, 캐비티(cavity)를 제작하고자 하는 부위를 개구함으로써 제1 캐비티(315)를 제작한다.
- [0026] 본 발명에 따른 PID 층(320)은 감광성 유전체라 칭할 수도 있으며, 통상적인 이미지 프로세스를 통해 패턴을 전사할 수 있는 장점이 있는 자재이다. 따라서 제1 캐비티(315)를 개구하기 위해서는 통상적인 사진, 현상 및 식각 등 일련의 이미지 프로세스를 적용하게 된다.
- [0027] 여기서, PID 층(320)의 두께는 수십 마이크로미터 수준이므로, 깊은 두께의 캐비티가 요구되는 회로기판에서는 제1 캐비티(315) 깊이만으로 충분하지 않다.
- [0028] 도3c를 참조하면, 제1 캐비티(315)가 제작된 코어 표면 위에 노플로우 레진(NFR; no flow resin; 330)와 동박을 적층하고 열압착한다. 이때에, 적층한 레진은 NFR이므로 레진의 흐름성이 매우 낮다.
- [0029] 본 발명은 미리 편칭을 한 NFR를 적층하는 것이 아니므로 종래기술에서와 같이 정렬(alignment)를 해야 하는 기술적 어려움을 겪지 않는다. NFR (330) 상부의 동박(340)에 대해 소정의 회로패턴에 따라 식각을 실시하고 필요에 따라 관통홀을 제작하여 하부의 회로와 전기적으로 통전한다.
- [0030] 이어서, 도3d를 참조하면 캐비티를 제작하고자 하는 부위의 외곽을 따라 레이저로 컷팅함으로써 NFR (330)를 따내면 제2 캐비티(325)를 제작할 수 있다. 본 발명의 경우 제2 캐비티(325)에 해당하는 외곽부위만을 레이저 가공하기 때문에 레이저 가공시간이 길지는 않다. 제1 캐비티(315)와 제2 캐비티(325)는 소정의 깊이를 지닌 캐비티(335)를 형성하게 된다. 최종적으로 도3e를 참조하면 기판의 양 표면에 회로(340)을 형성하고 솔더레지스트(350)를 인쇄하고 피니시 처리를 한다.
- [0031] 본 발명의 양호한 실시예로서, 도3d에 도시한 NFR 컷팅 작업은 NFR 적층 후 바로 진행하여도 되고, NFR 위에 동박회로를 형성하고 진행할 수도 있고, 솔더레지스트 인쇄를 한 후 또는 피니시 처리를 한 후에 진행할 수도 있다.
- [0032] 진술한 내용은 후술할 발명의 특허청구범위를 더욱 잘 이해할 수 있도록 본 발명의 특징과 기술적 장점을 다소 폭넓게 개선했다. 본 발명의 특허청구범위를 구성하는 부가적인 특징과 장점들이 이하에서 상술 될 것이다. 개시된 본 발명의 개념과 특정 실시예는 본 발명과 유사 목적을 수행하기 위한 다른 구조의 설계나 수정의 기본

으로서 즉시 사용될 수 있음이 당해 기술 분야의 숙련된 사람들에 의해 인식되어야 한다.

[0033] 또한, 본 발명에서 개시된 발명 개념과 실시예가 본 발명의 동일 목적을 수행하기 위하여 다른 구조로 수정하거나 설계하기 위한 기초로서 당해 기술 분야의 숙련된 사람들에 의해 사용될 수 있을 것이다. 또한, 당해 기술 분야의 숙련된 사람에 의한 그와 같은 수정 또는 변경된 등가 구조는 특허 청구 범위에서 기술한 발명의 사상이나 범위를 벗어나지 않는 한도 내에서 다양한 진화, 치환 및 변경이 가능하다.

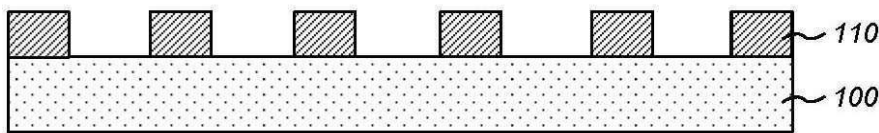
산업상 이용가능성

[0034] 본 발명은 제1 캐비티 제작단계에서 포토 이미지 프로세스를 통해 하부코어 표면의 회로 표면을 개구하므로 캐비티 제작과정에서 하부코어 표면의 회로가 손상될 염려가 없다. 또한, 본 발명은 제1 캐비티 제작 후 적층한 NFR 를 레이저 드릴로 컷팅하여 제거하여 제1 캐비티에 정렬된 제2 캐비티를 제작하므로, 캐비티의 깊이가 깊어도 제작상 기술적 어려움이 문제가 없다.

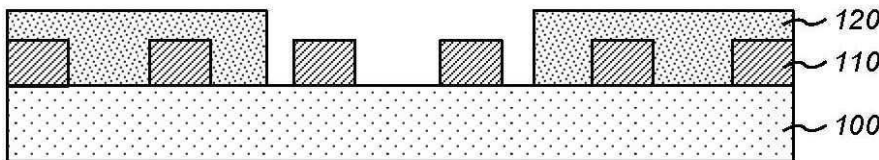
[0035] 본 발명은 캐비티 전체를 어블레이션(ablation)하는 종래기술에 비하여 레이저 공정 시간이 현저히 단축되므로 원가가 절감되고, 레이저 가공 후 캐비티 하부에 잔사가 발생하는 것을 억제할 수 있다. 또한, 본 발명은 캐비티 내부 하부면의 동박회로에 대해서도 패터닝 및 금도금 피니시 처리가 가능하다.

도면

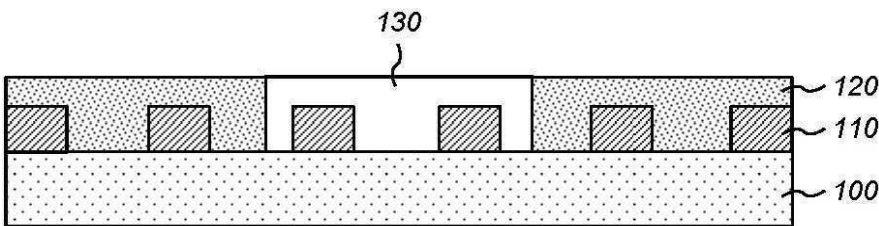
도면1a



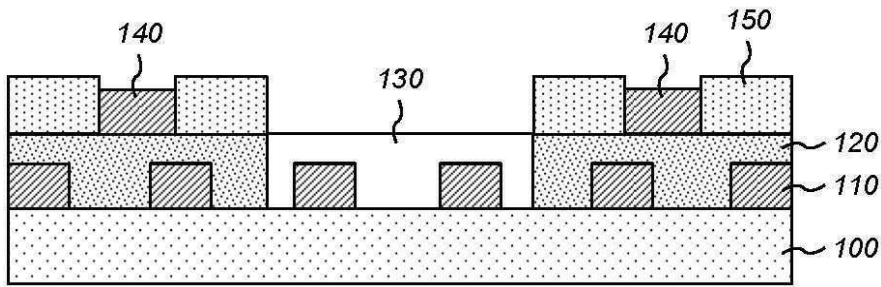
도면1b



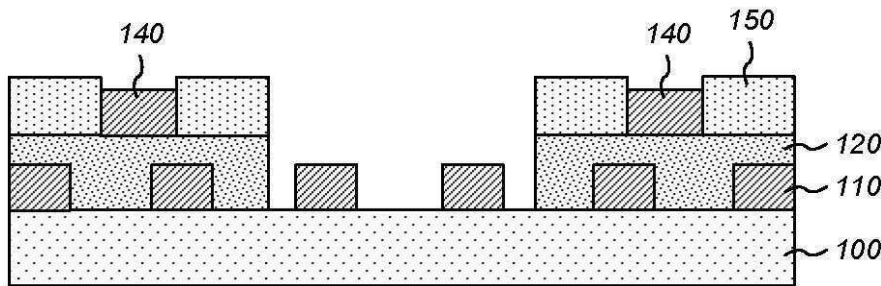
도면1c



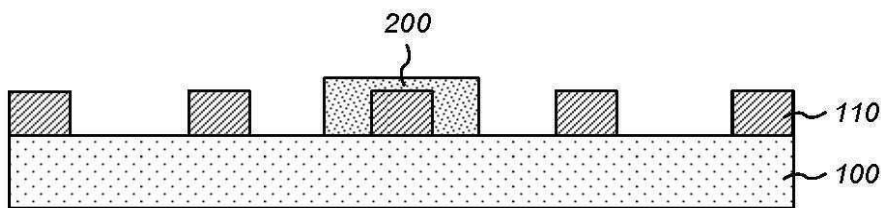
도면1d



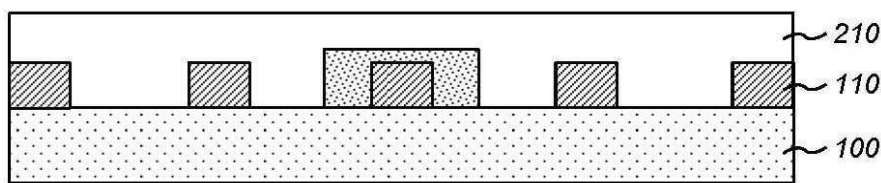
도면1e



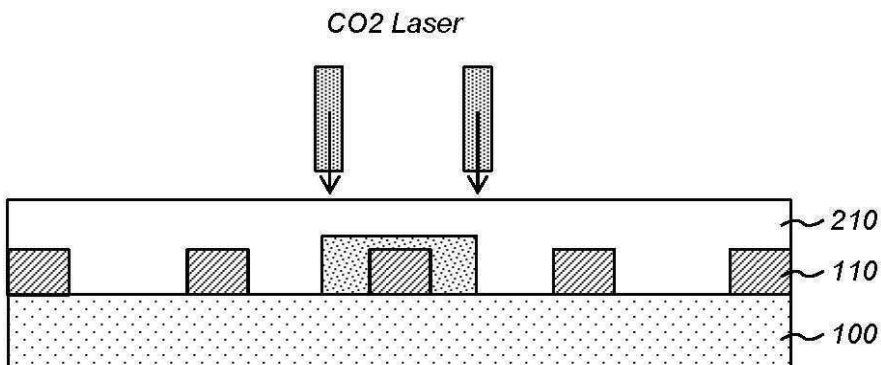
도면2a



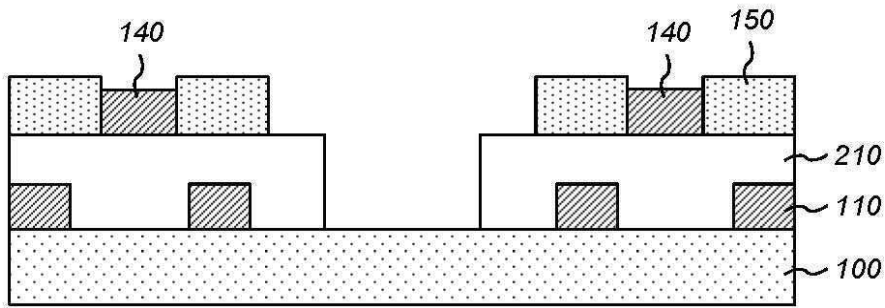
도면2b



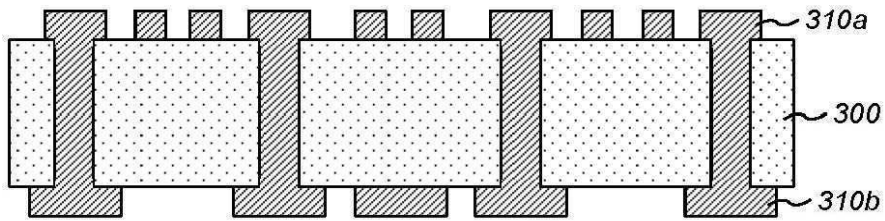
도면2c



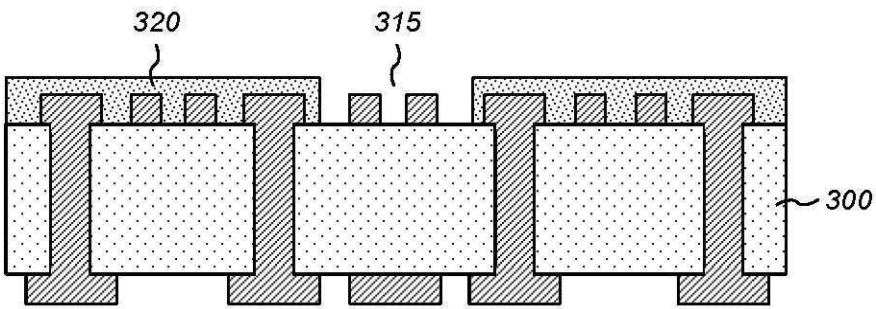
도면2d



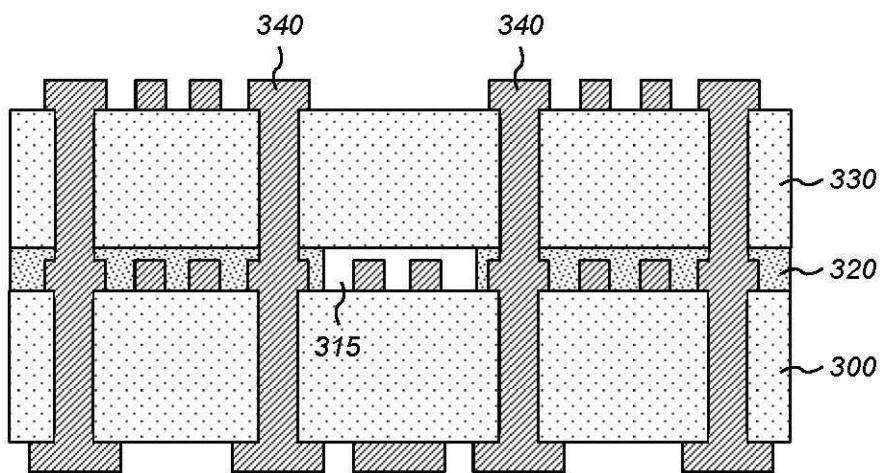
도면3a



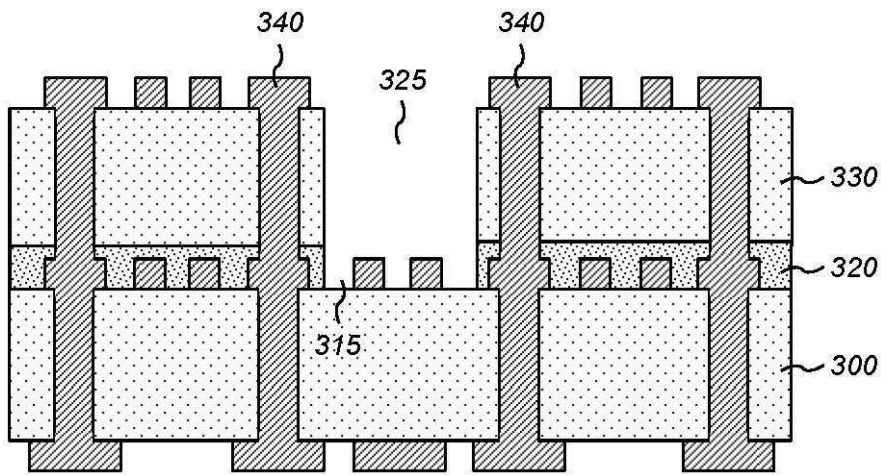
도면3b



도면3c



도면3d



도면3e

