

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成24年6月14日 (2012.6.14)

【公表番号】特表2009-534829(P2009-534829A)

【公表日】平成21年9月24日 (2009.9.24)

【年通号数】公開・登録公報2009-038

【出願番号】特願2009-506026(P2009-506026)

【国際特許分類】

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/822 (2006.01)

G 0 2 F 1/133 (2006.01)

【F I】

H 0 1 L 27/04 P

G 0 2 F 1/133 5 2 0

【誤訳訂正書】

【提出日】平成24年4月24日 (2012.4.24)

【誤訳訂正 1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

抵抗分割回路を具える集積回路の製造方法であって、該方法は、
シリコンプラットフォームを支持する中間タップを有するシリコン本体を、前記中間タップが前記シリコン本体から延在するように設ける工程と、

前記シリコン本体および前記中間タップの上方にシリサイド化保護層を形成し、かつ前記シリコンプラットフォームが露出するように前記シリサイド化保護層をパターンニングする工程と、

前記シリコン本体より低抵抗の個別のコンタクトパッドを形成するため、露出した前記シリコンプラットフォームをシリサイド化するようにシリサイド化プロセスを行う工程とを具え、

前記シリコンプラットフォームは、前記中間タップより幅広であり、

前記シリコンプラットフォームの前記シリコン本体に連結される非シリサイド化部分と前記コンタクトパッドとの間の界面は、蛇行形状からなることを特徴とする抵抗分割回路を具える集積回路の製造方法。

【請求項 2】

複数の前記中間タップが互いに間隔を置いて設けられ、隣接する前記中間タップの間の前記シリコン本体の断面幅は、そのシリコン本体の抵抗値を規定する請求項 1 に記載の抵抗分割回路を具える集積回路の製造方法。

【請求項 3】

前記シリコン本体の対向側に各々位置する前記中間タップの 2 つは、前記抵抗分割回路の各レジスタ間に配置される請求項 1 に記載の抵抗分割回路を具える集積回路の製造方法。

【請求項 4】

中間タップを有するシリコン本体を、前記中間タップが前記シリコン本体から延在するように設ける抵抗分割回路を具え、前記中間タップが、前記中間タップより幅広のシリコンプラットフォームを支持する、集積回路であって、前記シリコンプラットフォームは、

前記シリコン本体に連結される非シリサイド化部分と、前記非シリサイド化部分およびシリサイド化部分の間の界面を有するシリサイド化外部コンタクト部分とを具え、

前記非シリサイド化部分およびシリサイド化部分の間の界面は、蛇行形状からなることを特徴とする抵抗分割回路を具える集積回路。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0009

【訂正方法】変更

【訂正の内容】

【0009】

本発明によれば、抵抗分割回路を具える集積回路の製造方法であって、該方法は、シリコンプラットフォームを支持する中間タップを有するシリコン本体を、前記中間タップが前記シリコン本体から延在するように設ける工程と、前記シリコン本体および前記中間タップの上方にシリサイド化保護層を形成し、かつ前記シリコンプラットフォームが露出するように前記シリサイド化保護層をパターニングする工程と、前記シリコン本体より低抵抗の個別のコンタクトパッドを形成するため、露出した前記シリコンプラットフォームをシリサイド化するようにシリサイド化プロセスを行う工程とを具え、前記シリコンプラットフォームは、前記中間タップより幅広であり、前記シリコンプラットフォームの前記シリコン本体に連結される非シリサイド化部分と前記コンタクトパッドとの間の界面は、蛇行形状からなることを特徴とする抵抗分割回路を具える集積回路の製造方法が提供される。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】0010

【訂正方法】変更

【訂正の内容】

【0010】

したがって、本発明の上述した目的は、図5を参照して説明された従来の配置におけるものよりも界面(すなわち、SIPROT層と多結晶シリコン層との間の交差点)を長くすることによって達成される。SIPROT(すなわち、シリサイド化保護層)で覆われた多結晶シリコンと(相互接続のための)シリサイド化多結晶シリコンとの間の界面抵抗は、SIPROTマスク界面の長さに反比例している。すなわち、界面によって生じる寄生抵抗は、界面を長くすることによって、従来技術と比較して著しく減少する。

特に、前記シリコンプラットフォームの前記シリコン本体に連結される非シリサイド化部分と前記コンタクトパッドとの間の界面は、蛇行形状からなり、これは、界面の効果的な長さをさらに増加させる効果を有し、したがって、その寄生抵抗は減少する。

【誤訳訂正 4】

【訂正対象書類名】明細書

【訂正対象項目名】0011

【訂正方法】変更

【訂正の内容】

【0011】

好ましい実施形態において、複数の中間タップが互いに間隔を置いて設けられ、隣接する前記中間タップの間のシリコン本体の断面幅は、そのシリコン本体の抵抗値を規定する。

【誤訳訂正 5】

【訂正対象書類名】明細書

【訂正対象項目名】0012

【訂正方法】削除

【訂正の内容】

【誤訳訂正 6】

【訂正対象書類名】明細書

【訂正対象項目名】0014

【訂正方法】変更

【訂正の内容】

【0014】

本発明によれば、また、中間タップを有するシリコン本体を、前記中間タップが前記シリコン本体から延在するように設ける抵抗分割回路を具え、前記中間タップが、前記中間タップより幅広のシリコンプラットフォームを支持する、集積回路であって、前記シリコンプラットフォームは、前記シリコン本体に連結される非シリサイド化部分と、前記非シリサイド化部分およびシリサイド化部分の間の界面を有するシリサイド化外部コンタクト部分とを具え、前記非シリサイド化部分およびシリサイド化部分の間の界面は、蛇行形状からなることを特徴とする抵抗分割回路を具える集積回路が提供される。