



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년09월02일
 (11) 등록번호 10-1437257
 (24) 등록일자 2014년08월27일

(51) 국제특허분류(Int. Cl.)
 H04L 7/04 (2006.01)
 (21) 출원번호 10-2012-7033650
 (22) 출원일자(국제) 2010년06월25일
 심사청구일자 2012년12월24일
 (85) 번역문제출일자 2012년12월24일
 (65) 공개번호 10-2013-0021414
 (43) 공개일자 2013년03월05일
 (86) 국제출원번호 PCT/JP2010/060890
 (87) 국제공개번호 WO 2011/161828
 국제공개일자 2011년12월29일
 (56) 선행기술조사문헌
 US07072355 B2*
 US20090249152 A1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 후지쯔 가부시끼가이샤
 일본국 가나가와켄 가와사키시 나카하라구 가미고다나카 4초메 1-1
 (72) 발명자
 세키노 유타카
 일본국 211-8588 가나가와켄 가와사키시 나카하라구 가미고다나카 4초메 1-1 가부시끼가이샤 후지쯔 컴퓨터 테크놀로지스 나이
 네기 히데유키
 일본국 211-8588 가나가와켄 가와사키시 나카하라구 가미고다나카 4초메 1-1 가부시끼가이샤 후지쯔 컴퓨터 테크놀로지스 나이
 (뒷면에 계속)
 (74) 대리인
 송승필, 김성기, 김태홍

전체 청구항 수 : 총 7 항

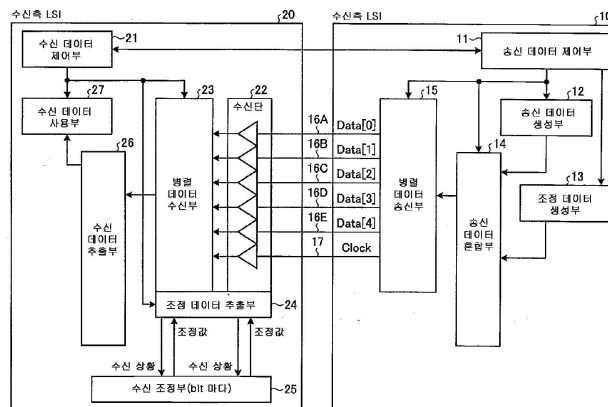
심사관 : 하정훈

(54) 발명의 명칭 데이터 전송 시스템, 데이터 전송 방법 및 송신 장치

(57) 요약

데이터 전송 시스템은, 송신측 LSI(10)로부터 수신측 LSI(20)에 대하여 송신되는 송신 데이터 또는 수신 조정을 행하기 위한 수신 조정용 데이터를 전송하는 복수의 신호선(16A~16E)을 갖는다. 그리고, 데이터 전송 시스템은, 복수의 신호선(16A~16E) 중, 어느 쪽의 신호선을 이용하여 수신 조정용 데이터를 송신하는지를 결정한다. 그리고, 데이터 전송 시스템은, 결정된 신호선을 이용하여, 수신측 LSI(20)에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여, 수신측 LSI(20)에 대하여 송신 데이터를 송신한다. 이 때문에, 통상의 데이터 전송 처리와 동시에 위상 조정용 패턴의 전송 처리를 병행하여 행할 수 있는 결과, 수신 조정을 행하면서, 데이터의 전송 효율을 향상시키는 것이 가능하다.

대표도



(72) 발명자

가토 요시노리

일본국 211-8588 가나가와켄 가와사키시 나카하라
쑤 가미고다나카 4초메 1-1 가부시끼가이샤 후지쯔
컴퓨터 테크놀로지즈 나이

도모자키 도시히로

일본국 211-8588 가나가와켄 가와사키시 나카하라
쑤 가미고다나카 4초메 1-1 가부시끼가이샤 후지쯔
컴퓨터 테크놀로지즈 나이

특허청구의 범위

청구항 1

송신측 장치로부터 송신되는 데이터를 수신측 장치에 전송하는 복수의 신호선과,

상기 복수의 신호선 중, 어느 쪽의 신호선을 이용하여 수신 조정용 데이터를 상기 수신측 장치에 송신하는지를 결정하는 신호선 결정부와,

상기 신호선 결정부에 의해서 결정된 신호선을 이용하여, 상기 수신측 장치에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여, 상기 수신측 장치에 대하여 송신 데이터를 송신하는 데이터 송신부를 구비하고,

상기 신호선 결정부는, 데이터를 전송하는 전송로를 나타내는 데이터 전송 bit 위치 및 조정 데이터를 송신하는 전송로를 나타내는 조정 bit 위치를 결정하면, 데이터 전송을 개시하는 취지를 나타내는 지시를 수신측 장치의 수신 데이터 제어부에 송신하고, 전송을 개시하는 지시를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하면, 상기 조정 bit 위치를 상기 수신 데이터 제어부에 통지하고, 조정 bit 위치를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하는 것을 특징으로 하는 데이터 전송 시스템.

청구항 2

제1항에 있어서, 상기 신호선 결정부는, 어떤 신호선에서 에러가 발생하고 있는 것을 수신측 장치로부터 통지받은 경우에는, 그 에러가 발생한 신호선을 이용하여 수신 조정용 데이터를 수신측 장치에 송신하는 것을 결정하는 것을 특징으로 하는 데이터 전송 시스템.

청구항 3

제1항에 있어서, 상기 신호선 결정부는, 정해진 주기마다, 상기 수신 조정용 데이터를 송신하는 신호선을 전환하는 것을 특징으로 하는 데이터 전송 시스템.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 데이터 송신부는, 상기 수신 조정용 데이터로서, 수신 타이밍을 조정하는 데이터를 송신하는 것을 특징으로 하는 데이터 전송 시스템.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 데이터 송신부는, 상기 수신 조정용 데이터로서, 임피던스를 조정하는 데이터를 송신하는 것을 특징으로 하는 데이터 전송 시스템.

청구항 6

송신측 장치가, 복수의 신호선 중, 어느 쪽의 신호선을 이용하여 수신 조정을 행하기 위한 수신 조정용 데이터를 수신측 장치에 송신하는지를 결정하는 신호선 결정 단계와,

상기 송신측 장치가, 상기 신호선 결정 단계에서 결정된 신호선을 이용하여, 상기 수신측 장치에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여, 상기 수신측 장치에 대하여 송신 데이터를 송신하는 데이터 송신 단계를 포함하고,

상기 신호선 결정 단계는, 상기 송신측 장치가, 데이터를 전송하는 전송로를 나타내는 데이터 전송 bit 위치 및 조정 데이터를 송신하는 전송로를 나타내는 조정 bit 위치를 결정하면, 데이터 전송을 개시하는 취지를 나타내는 지시를 수신측 장치의 수신 데이터 제어부에 송신하고, 전송을 개시하는 지시를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하면, 상기 조정 bit 위치를 상기 수신 데이터 제어부에 통지하고, 조정 bit 위치를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하는 것을 특징으로 하는 데이터 전송 방법.

청구항 7

다른 장치와 복수의 신호선을 개재하여 접속되고, 상기 복수의 신호선을 개재하여 상기 다른 장치에 병렬 데이

터를 송신하는 기능을 갖는 송신 장치에 있어서,

상기 복수의 신호선 중에서, 상기 다른 장치에서 수신 조정을 행하기 위한 수신 조정용 데이터를 송신하기 위한 신호선을 선택하는 신호선 결정부와,

상기 신호선 결정부가 선택한 신호선을 개재하여 상기 다른 장치에 상기 수신 조정용 데이터를 송신하고, 다른 신호선을 개재하여 상기 다른 장치에 병렬 데이터를 송신하고,

상기 신호선 결정부는, 데이터를 전송하는 전송로를 나타내는 데이터 전송 bit 위치 및 조정 데이터를 송신하는 전송로를 나타내는 조정 bit 위치를 결정하면, 데이터 전송을 개시하는 취지를 나타내는 지시를 수신측 장치의 수신 데이터 제어부에 송신하고, 전송을 개시하는 지시를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하면, 상기 조정 bit 위치를 상기 수신 데이터 제어부에 통지하고, 조정 bit 위치를 접수한 취지의 응답을 상기 수신 데이터 제어부로부터 수신하는 것을 특징으로 하는 송신 장치.

명세서

기술분야

[0001] 본 발명은, 데이터 전송 시스템, 데이터 전송 방법 및 송신 장치에 관한 것이다.

배경기술

[0002] 종래, LSI(Large Scale Integration) 사이에서 데이터를 송수신하는 경우에는, 송신측의 LSI가 데이터 전송선으로부터 데이터를 수신측의 LSI에 전송하고, 수신측의 LSI가 데이터를 수신하는 것이 알려져 있다.

[0003] 이러한 LSI 사이에서 데이터의 송수신을 행하고 있으면, 데이터 송수신 횟수나 수신 상황, 기관의 열 등에 의해, 병렬 데이터의 수신 타이밍이나 임피던스가 변화되어, 수신 데이터를 정확히 수신할 수 없게 되어 버리는 경우가 있다. 이 때문에, 수신측의 LSI에서 최적의 수신 상태를 유지하기 위해서, 데이터의 송수신을 중단하여 일정 주기로 수신 조정을 행하고 있다. 예컨대, 수신 조정으로서, 송신측 LSI가 특정한 패턴을 수신측 LSI로 전송함으로써, 수신 타이밍이나 임피던스의 조정을 행한다.

[0004] 여기서, 도 32를 이용하여, 송신측 LSI 및 수신측 LSI의 구성에 대해서 설명한다. 도 32에 도시한 바와 같이, 송신측 LSI와 수신측 LSI의 사이에, 데이터를 송신하는 데이터 송신용의 신호선이 4개가 접속되고, 데이터의 수신 타이밍을 나타내는 클록을 송신하는 클록용의 신호선이 1개 접속되어 있다.

[0005] 또한, 송신측 LSI는, 데이터 전송 및 수신 조정을 위한 핸드 셰이크를 행하는 송신 데이터 제어부, 송신 데이터를 생성하는 송신 데이터 생성부, 조정 데이터를 생성하는 조정 데이터 생성부, 송신 데이터 및 조정 데이터를 송신하는 병렬 데이터 송신부를 갖는다. 또한, 수신측 LSI는, 핸드 셰이크를 행하는 수신 데이터 제어부, 데이터나 클록을 수신하는 수신단(端), 수신단으로부터 데이터를 병렬로 수신하는 병렬 데이터 수신부, 수신 데이터를 사용하는 수신 데이터 사용부, 조정 데이터로부터 수신 조정을 행하는 수신 조정부를 갖는다.

[0006] 여기서, 도 33을 이용하여, 송신측 LSI 및 수신측 LSI의 데이터 송수신 처리 및 수신 조정 처리를 설명한다. 도 33에 도시한 바와 같이, 송신측 LSI 및 수신측 LSI는, 장치 전원 ON 등에 의해, 데이터 전송을 개시하고, 송신측 LSI와 수신측 LSI의 사이에서 이니셜라이즈를 실시한다(단계 S1). 그리고, 통상 모드로 데이터의 송수신을 행한다(단계 S2).

[0007] 그리고, 수신측 LSI가, 수신 상태를 감시하여 수신 조정이 필요한지 판정한다(단계 S3). 이 결과, 수신 조정이 필요하다고 판정한 경우에는, 데이터 송수신을 중단하여 조정 모드로 이행하고(단계 S4), 조정이 완료되면(단계 S5), 통상 모드로 되돌아가 데이터 송수신을 재개한다.

[0008] 여기서, 통상 모드 및 조정 모드의 처리에 대해서 각각 구체적으로 설명한다. 우선, 통상 모드에서는, 송신측 LSI와 수신측 LSI가 데이터 전송을 위한 핸드 셰이크를 행한 후, 송신측 LSI는, 도 34에 도시한 바와 같이, 데이터 송신용의 신호선을 통해 수신측 LSI에 데이터를 송신한다.

[0009] 또한, 조정 모드에서는, 데이터 송수신을 중단한 후에, 송신측 LSI와 수신측 LSI가, 수신 조정을 위한 핸드 셰이크를 행한 후, 송신측 LSI는, 도 35에 도시한 바와 같이, 데이터 전송용의 신호선을 개재하여, 조정 패턴을 수신측 LSI에 송신한다. 그리고, 수신측 LSI는, 조정 패턴을 이용하여 수신 조정을 행한다. 그 후, 수신측 LSI의 수신 조정이 끝나면, 통상 모드로 되돌아간다. 이와 같이, 도 36에 예시한 바와 같이, 송신측 LSI와 수신측

LSI의 데이터 전송 처리에서는, 통상 모드와 조정 패턴이 교대로 전환되고 있다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 특허문헌 1 : 일본 특허 공개 평성 04-162840호 공보

발명의 내용

해결하려는 과제

[0011] 그러나, 전송한 데이터의 송수신을 중단하여 수신 조정을 행하는 방법에서는, 데이터의 송수신과 수신 조정을 별개의 타이밍으로 행하기 때문에, 데이터의 전송 효율이 저하된다고 하는 과제가 있었다. 즉, 수신 조정을 행하는 경우에는, 데이터의 송수신을 행하고 있는 사이에 송수신을 한번 중단하고, 수신 조정을 행하기 때문에, 데이터의 전송 효율이 저하되어 버린다.

[0012] 개시의 기술은, 전송한 내용에 이루어진 것으로, 수신 조정을 행하면서, 데이터의 전송 효율을 향상시키는 것을 목적으로 한다.

과제의 해결 수단

[0013] 본원이 개시하는 데이터 전송 시스템은, 송신측 장치로부터 송신되는 데이터를 수신측 장치에 전송하는 복수의 신호선을 갖는다. 그리고, 상기 복수의 신호선 중, 어느 쪽의 신호선을 이용하여 수신 조정용 데이터를 상기 수신측 장치에 송신하는지를 결정하고, 결정된 신호선을 이용하여, 수신측 장치에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여 수신측 장치에 대하여 송신 데이터를 송신한다.

발명의 효과

[0014] 본원이 개시하는 데이터 전송 시스템의 하나의 양태에 따르면, 수신 조정을 행하면서, 데이터의 전송 효율을 향상시킨다는 효과를 나타낸다.

도면의 간단한 설명

[0015] 도 1은 실시예 1에 따른 데이터 전송 시스템의 구성을 도시하는 블록도이다.

도 2는 이니셜라이즈 처리를 설명하는 도면이다.

도 3은 이니셜라이즈 처리를 설명하는 도면이다.

도 4는 이니셜라이즈 처리를 설명하는 도면이다.

도 5는 이니셜라이즈 처리를 설명하는 도면이다.

도 6은 조정 bit 변경 처리를 설명하는 도면이다.

도 7은 조정 bit 변경 처리를 설명하는 도면이다.

도 8은 조정 bit 변경 처리를 설명하는 도면이다.

도 9는 조정 패턴을 전송하는 전송로의 전환 처리를 설명하는 도면이다.

도 10은 조정 패턴을 전송하는 전송로의 전환 처리를 설명하는 도면이다.

도 11은 조정 패턴을 전송하는 전송로의 전환 처리를 설명하는 도면이다.

도 12는 이니셜라이즈 시의 조정 비트 위치를 결정할 때의 파형에 대해서 설명하는 도면이다.

도 13은 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.

도 14는 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.

- 도 15는 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 16은 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 17은 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 18은 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 19는 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 20은 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 21은 송수신 타이밍 조정시의 데이터의 흐름을 도시하는 도면이다.
- 도 22는 타이밍 조정시에 있어서의 송신단 파형예를 도시하는 도면이다.
- 도 23은 타이밍 조정시에 있어서의 수신단 파형예를 도시하는 도면이다.
- 도 24는 타이밍 조정시에 있어서의 수신단 파형예를 도시하는 도면이다.
- 도 25는 임피던스 조정시에 있어서의 송신단 파형예를 도시하는 도면이다.
- 도 26은 임피던스 조정을 설명하는 도면이다.
- 도 27은 실시예 1에 따른 데이터 전송 시스템의 처리 동작을 도시하는 흐름도이다.
- 도 28은 송신부가 복수개 있는 경우의 예를 설명하는 도면이다.
- 도 29는 커맨드와 데이터가 공통 신호로 되어 있는 예를 설명하는 도면이다.
- 도 30은 이니셜라이즈 시의 조정 bit 결정, 전송 개시 파형을 도시하는 도면이다.
- 도 31은 데이터 전송량마다의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다.
- 도 32는 종래의 전송 시스템의 구성을 도시하는 블록도이다.
- 도 33은 종래의 전송 시스템의 처리 순서를 설명하기 위한 흐름도이다.
- 도 34는 통상 모드에서의 병렬 데이터 송수신 파형예를 도시하는 도면이다.
- 도 35는 조정 패턴의 송수신을 설명하는 도면이다.
- 도 36은 통상 모드와 수신 조정의 전환을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하에 첨부 도면을 참조하여, 본 발명에 따른 데이터 전송 시스템, 데이터 전송 방법 및 송신 장치의 실시예를 상세히 설명한다.
- [0017] 실시예 1
- [0018] 이하의 실시예에서는, 실시예 1에 따른 데이터 전송 시스템의 구성 및 처리의 흐름을 순서대로 설명하고, 마지막으로 실시예 1에 의한 효과를 설명한다. 또, 이하에서는, 병렬 전송 데이터의 bit 폭이 5 bit인 경우의 예에 대해서 설명한다.
- [0019] [데이터 전송 시스템의 구성]
- [0020] 우선 최초에, 도 1을 이용하여, 실시예에 의한 데이터 전송 시스템의 구성을 설명한다. 도 1은, 실시예 1에 따른 데이터 전송 시스템의 구성을 도시하는 블록도이다. 도 1에 도시하는 데이터 전송 시스템(1)은, 송신측 LSI(10) 및 수신측 LSI(20)를 가지며, 데이터 전송로(16A~16E) 및 클록 전송로(17)를 개재하여 송신측 LSI(10)와 수신측 LSI(20)가 접속되어 있다.
- [0021] 데이터 전송로(16A~16E)는, 송신측 LSI(10)로부터 수신측 LSI(20)에 대하여 송신되는 송신 데이터 또는 수신측 LSI에서 수신 조정을 행하기 위한 수신 조정용 데이터를 전송한다. 클록 전송로(17)는, 데이터의 수신 타이밍을 도시하는 클록을 전송한다.
- [0022] 송신측 LSI(10)는, 송신 데이터 제어부(11), 송신 데이터 생성부(12), 조정 데이터 생성부(13), 송신 데이터 혼

합부(14), 병렬 데이터 송신부(15)를 갖는다. 이하에 이들 각부의 처리를 설명한다.

- [0023] 송신 데이터 제어부(11)는, 복수의 신호선(16A~16E) 중, 어느 쪽의 신호선을 이용하여 수신 조정용 데이터를 수신측 LSI에 송신할지를 결정한다. 구체적으로는, 송신 데이터 제어부(11)는, 이니셜라이즈로서, 데이터의 송신을 행하는 데이터 전송로와 수신 조정 데이터의 송신을 행하는 데이터 전송로를 결정한다.
- [0024] 그리고, 송신 데이터 제어부(11)는, 수신측 LSI(20)의 수신 데이터 제어부(21)에 대하여, 데이터 전송을 개시하는 취지와 조정 데이터의 송신을 행하는 데이터 전송로를 통지하여, 수신측 LSI(20)의 수신 데이터 제어부(21)와 핸드 셰이크를 행한다. 또, 송신측 LSI(10)의 송신 데이터 제어부(11)와 수신측 LSI(20)의 수신 데이터 제어부(21)는, 데이터 전송을 개시하는 취지를 나타내는 지시나 조정 데이터의 송신을 행하는 데이터 전송로를 통지하기 위한 경로를 개재하여 접속되어 있다.
- [0025] 예컨대, 도 2에 도시한 바와 같이, 송신 데이터 제어부(11)는, 데이터를 전송하는 전송로를 나타내는 데이터 전송 bit 위치 및 조정 데이터를 송신하는 전송로를 나타내는 조정 bit 위치를 결정하면, 데이터 전송을 개시하는 취지를 나타내는 지시를 수신측 LSI(20)의 수신 데이터 제어부(21)에 송신한다. 그리고, 송신 데이터 제어부(11)은, 전송을 개시하는 지시를 접수한 취지의 응답을 수신 데이터 제어부(21)로부터 수신하면, 조정 bit 위치를 수신 데이터 제어부(21)에 통지한다. 그 후, 송신 데이터 제어부(11)는, 조정 bit 위치를 접수한 취지의 응답을 수신 데이터 제어부(21)로부터 수신한다.
- [0026] 또, 도 3에 도시한 바와 같이, 전송을 개시하는 지시를 접수한 취지의 응답과 조정 bit 위치를 접수한 취지의 응답이 수신 데이터 제어부(21)로부터 없어도 좋다. 또한, 도 4에 도시한 바와 같이, 수신 데이터 제어부(21)로부터 전송을 개시하는 취지의 연락을 송신 데이터 제어부(11)에 송신하고, 송신 데이터 제어부(11)가 수신 데이터 제어부(21)로부터의 전송 개시 연락에 대하여 응답하며, 송신 데이터 제어부(11)로부터의 연락에 따라서 수신 데이터 제어부(21)가 조정 bit 위치를 접수한 취지의 연락을 송신 데이터 제어부(11)에 송신하고, 송신 데이터 제어부(11)가 수신 데이터 제어부에 응답해도 좋다.
- [0027] 또한, 도 5에 도시한 바와 같이, 수신 데이터 제어부(21)로부터 전송을 개시하는 취지의 연락 및 조정 bit 위치의 연락을 송신 데이터 제어부(11)에 송신하고, 송신 데이터 제어부(11)는 수신 데이터 제어부(21)에 응답하지 않아도 좋다. 이 경우에는, 수신 데이터 제어부(21)에서 송신된 각종 연락의 내용에 맞추어, 송신 데이터 제어부(11)가 송신 준비를 행한다.
- [0028] 또한, 송신 데이터 제어부(11)는, 현재 조정을 행하고 있는 데이터 전송로의 수신 조정이 완료된 것을 나타내는 스테이터스를 수신 데이터 제어부(21)로부터 수신하면, 조정을 행하는 데이터 전송로의 변경을 수신 데이터 제어부(21)에 통지한다. 예컨대, 송신 데이터 제어부(11)는, 도 6에 도시한 바와 같이, 조정 bit의 조정 완료를 나타내는 스테이터스를 수신 데이터 제어부(21)로부터 수신하고, 수신 데이터 제어부(21)에 조정 bit 위치 변경의 연락을 송신한다.
- [0029] 또, 도 7에 도시한 바와 같이, 수신 데이터 제어부(21)가 전송로의 조정 완료를 나타내는 스테이터스를 발행하지 않고서, 송신 데이터 제어부(11)가 조정 bit 위치 변경의 연락을 송신해도 좋다. 또한, 송신 데이터 제어부(11)가 조정 bit 위치 변경의 연락을 송신하는 경우에는, 송신 데이터 제어부(11)가 조정이 완료되어 있는지 여부를 판단하지만, 수신측 LSI(20)의 조정이 미완의 상태라도 비트 위치 변경을 허용하는 것으로 한다. 또한, 도 8에 도시한 바와 같이, 수신 데이터 제어부(21)가 조정 bit 위치 변경의 연락을 송신해도 좋다.
- [0030] 이와 같이, 송신 데이터 제어부(11)는, 정해진 조건에 따라서, 수신 데이터 제어부(21)에 조정 패턴을 전송하는 전송로를 전환하고 있다. 즉, 송신 데이터 제어부(11)는, 조정 패턴을 전송하는 조정 bit 위치를 변경한다. 예컨대, 송신 데이터 제어부(11)는, 도 9에 도시한 바와 같이, 조정용 패턴을 「Data[4]」에 할당하고, Data[0]으로부터 Data[3]에는 통상의 병렬 송신 데이터를 할당하며, 클럭 신호 Clock의 타이밍으로 수신 데이터 제어부에 각 데이터를 병렬로 전송한다. 그 후, 송신 데이터 제어부(11)는 예컨대, 도 10에 도시한 바와 같이 「Data[3]」에 에러가 발생한 경우에는, 조정용 패턴을 에러가 발생한 「Data[3]」에 할당하고, Data[3]에 할당하고 있던 병렬 데이터를 「Data[4]」에 할당한다.
- [0031] 또한, 송신 데이터 제어부(11)는, 사양 등으로 미리 결정된 순서로, 데이터 전송로(16A~16E) 중 어느 것에 조정용 패턴을 순차 할당하도록 해도 좋다. 예컨대, 송신 데이터 제어부(11)는, 도 11에 도시한 바와 같이, 「Data[4]」, 「Data[3]」, 「Data[2]」, 「Data[1]」, 「Data[0]」의 순서로 조정 패턴을 할당해도 좋다. 또한, 송신 데이터 제어부(11)는, 조정 후로부터 정해진 길이의 시간이 경과하기까지의 동안에 조정이 행해지고 있지 않은 데이터 전송로에 대하여, 조정용 패턴을 할당하도록 해도 좋다.

- [0032] 여기서, 이니셜라이즈 시의 조정 비트 위치를 결정할 때의 파형에 대해서 도 12를 이용하여 설명한다. 도 12는, 이니셜라이즈 시의 조정 비트 위치를 결정할 때의 파형에 대해서 설명하는 도면이다. 도 12에 도시한 바와 같이, 커맨드가 유효해지는 타이밍을 나타내는 커맨드 타이밍이 송신측 LSI(10)로부터 수신측 LSI(20)에 송신되고, 커맨드 타이밍이 「1」로 되어 있는 사이클로 조정 비트 위치를 지시하는 커맨드가 송신측 LSI(10)로부터 수신측 LSI(20)에 송신된다. 그리고, 조정 비트 위치를 지시하는 커맨드를 수신측 LSI(20)가 수신하여 조정 비트 위치가 결정된 후, 데이터 전송이 개시된다. 또, 커맨드 클록은, 송신측 LSI(10)로부터 수신측 LSI(20)에 송신되는 것으로, 도 1에 도시한 클록 전송로(17)의 클록 신호를 이용해도 좋고, 또는 클록 전송로(17)와는 별도의 클록 전송로를 설치하여, 커맨드용의 클록 전용 신호를 이용해도 좋다. 또, 이니셜라이즈를 행하고 있는 시점에서는 데이터의 송수신이 행해지고 있지 않다.
- [0033] 또한, 여기서 데이터 전송 중에 조정 bit 위치를 변경할 때의 파형인 조정 bit 결정 변경 파형에 대해서 도 13~도 20을 이용하여 설명한다. 도 13~도 20은, 데이터 전송 중의 조정 bit 결정 변경 파형에 대해서 설명하는 도면이다. 도 13에 도시한 바와 같이, 조정 bit의 조정이 완료된 것을 나타내는 스테이터스인 조정 완료 「1」이 수신 데이터 제어부(21)로부터 송신 데이터 제어부(11)에 송신되면, 송신 데이터 제어부(11)와 수신 데이터 제어부(21)를 접속하는 경로를 개재하여, 송신 데이터 제어부(11)로부터 수신 데이터 제어부(21)에 전송 bit와 조정 bit의 할당 전환을 나타내는 전환 커맨드가 송신된다. 전환 커맨드 송신 후, 송신 데이터 제어부는 미리 결정된 사이클수 후에 전송 bit, 조정 bit를 전환하여 데이터를 수신 데이터 제어부에 전송한다. 이에 따라, 수신 데이터 제어부(21)는, 전환 커맨드의 수신으로부터 결정된 사이클수 후에, 전송 비트와 조정 비트를 전환하여 데이터를 수신하도록 제어한다. 또, 도 13에 있어서, 「송수신/조정」이란 각 데이터 비트가 병렬 데이터 중에서, 전송 데이터의 할당과, 조정 데이터의 할당이 전환되고 있는 것을 나타낸다.
- [0034] 또한, 수신 데이터 제어부(21)로부터 조정 bit에 할당하고자 하는 bit를 송신 데이터 제어부(11)에 송신해도 좋다. 예컨대, 도 14에 도시한 바와 같이, 수신 데이터 제어부(21)로부터 조정 bit의 조정이 완료된 것을 나타내는 스테이터스인 조정 완료 「1」을 조정 비트를 할당하고자 하는 전송로를 통해서 송신 데이터 제어부(11)에 송신한다. 그리고, 송신 데이터 제어부(11)로부터 수신 데이터 제어부(21)에, 전송 bit와 조정 bit의 할당을 나타내는 전환 커맨드가 송신된다. 전환 커맨드 송신 후, 미리 결정된 사이클수 후에, 송신 데이터 제어부(11)는, 전송 bit, 조정 bit를 전환하여 데이터를 수신 데이터 제어부(21)에 전송한다. 이에 따라, 수신 데이터 제어부(21)는, 전환 커맨드의 수신으로부터 결정된 사이클수 후에, 전송 비트와 조정 비트를 전환하여 데이터를 수신하도록 제어한다.
- [0035] 또한, 송신 데이터 제어부로부터의 전환 커맨드를 수신 데이터 제어부에 송신하기 위해서는, 수신측 데이터 제어부(21)로부터의 조정 완료 응답이 없어도 좋다. 예컨대, 도 15에 도시한 바와 같이, 수신 데이터 제어부(21)는, 데이터 수신을 행하면서 조정 bit의 조정(수신 타이밍의 조정이나 임피던스의 조정)을 실시한다. 그리고, 조정 완료 후에, 커맨드가 유효해지는 타이밍을 나타내는 커맨드 타이밍이 수신 데이터 제어부(21)로부터 송신 데이터 제어부(11)에 송신되고, 커맨드 타이밍이 「1」로 되어 있는 사이클로 송신 데이터 제어부(11)에 전송 bit와 조정 bit의 할당의 전환 요구를 나타내는 전환 커맨드를 송신한다. 그리고, 송신 데이터 제어부(11)는, 전환 커맨드 수신 후, 미리 결정된 사이클수 후에 전송 bit, 조정 bit를 전환한다. 이에 따라, 수신 데이터 제어부(21)는, 전환 커맨드의 수신으로부터 결정된 사이클수 후에, 전송 비트와 조정 비트를 전환하여 데이터를 수신하도록 제어한다.
- [0036] 또한, 데이터 전송의 중단으로 조정 bit를 변경하도록 해도 좋다. 예컨대, 도 16에 도시한 바와 같이, 수신 데이터 제어부(21)는, 조정 bit의 조정이 완료된 것을 나타내는 스테이터스인 조정 완료 「1」을 송신 데이터 제어부(11)에 송신한다. 그리고, 송신 데이터 제어부(11)는, 데이터의 전송이 완료되면(도 16에서는 「전송 없음」이라고 기재), 수신 데이터 제어부(21)에 전송 bit와 조정 bit의 할당 전환을 지시하는 전환 커맨드를 송신한다. 그리고, 송신 데이터 제어부(11)는, 전송 커맨드를 수신 데이터 제어부(21)에 송신하고, 전송 커맨드 투입 후에 커맨드가 유효해지는 사이클수 경과 후에 전송 비트와 조정 비트를 전환하여 데이터의 송신을 재개한다.
- [0037] 또한, 데이터 전송의 중단으로 조정 bit를 변경할 때에, 수신 데이터 제어부(21)로부터 조정 bit 요구를 행하도록 해도 좋다. 예컨대, 도 17에 도시한 바와 같이, 수신 데이터 제어부(21)는, 조정 bit의 조정이 완료된 것을 나타내는 스테이터스인 조정 완료 「1」과 함께, 에러 발생이 많다는 등의 이유로, 조정 bit에 할당하고자 하는 bit를, 송신 데이터 제어부(11)와 수신 데이터 제어부(21)를 접속하는 경로를 개재하여 송신 데이터 제어부(11)에 송신 통지한다. 그 후, 송신 데이터 제어부(11)는, 데이터 전송이 한번 완료될 때까지 전송 비트 및 조정 비트의 상태를 유지하고, 데이터 전송이 완료된 뒤, 수신 데이터 제어부(21)에 전송 bit와 조정 bit의 할당 전환을 지시하는 전환 커맨드를 송신한다. 그리고, 송신 데이터 제어부(11)는, 전송 커맨드를 수신 데이터 제어부

(21)에 송신하고, 전송 커맨드 투입 후에 커맨드가 유효해지는 사이클수 경과 후에 전송 비트와 조정 비트를 전환하여 데이터의 송신을 재개한다.

- [0038] 또한, 데이터 전송의 중단으로 조정 bit를 변경할 때에, 수신 데이터 제어부(21)로부터 조정 완료의 응답이 없어도 좋다. 예컨대, 도 18에 도시한 바와 같이, 수신 데이터 제어부(21)는, 조정 완료 후, 데이터 전송이 완료(도 18에서는 「전송 없음」이라고 기재)되면, 송신 데이터 제어부(11)에 전송 bit와 조정 bit의 할당 전환을 나타내는 전환 커맨드를 송신한다. 그 후, 다음번의 전송 개시 시에 전송 bit, 조정 bit를 전환한다. 그리고, 송신 데이터 제어부(11)는, 전송 커맨드를 수신 데이터 제어부(21)에 송신하고, 전송 커맨드 투입 후에 커맨드가 유효해지는 사이클수 경과 후에 전송 비트와 조정 비트를 전환하여 데이터의 송신을 재개한다.
- [0039] 또한, 이니셜라이즈 등으로 미리 결정된 사이클수마다 조정 bit를 변경하도록 해도 좋다. 예컨대, 도 19에 도시한 바와 같이, 송신측 LSI(10)는, 데이터 전송개시로부터 이니셜라이즈 등으로 미리 결정된 사이클수를 대기하고, 미리 결정된 사이클수 경과 후에 조정 bit와 전송 bit를 전환한다.
- [0040] 수신 데이터 제어부(21)는, 데이터 수신을 행하면서 통신 품질을 체크하고, 통신 품질의 악화를 검지한 경우에는, 데이터의 전송을 할당하지 않는 용장 bit에 대한 조정 요구를 송신 데이터 제어부(11)에 송신하도록 해도 좋다. 예컨대, 수신 데이터 제어부(21)는, 도 20에 도시한 바와 같이, 수신 데이터 제어부(21)는, 데이터 수신을 행하면서 통신 품질을 체크한다. 그리고, 수신 데이터 제어부(21)는, 통신 품질의 악화를 검지한 경우에는, 용장 bit에 대하여 조정을 행하는 취지의 조정요구를 송신 데이터 제어부(11)에 송신한다. 그리고, 송신 데이터 제어부(11)는 수신 데이터 제어부로부터의 조정 요구에 대응하여, 수신 데이터 제어부(21)에 조정 커맨드를 발행한다. 그리고, 송신 데이터 제어부(11)는, 용장 bit에 대응하는 데이터 전송로를 개재하여, 미리 결정된 사이클 후에 조정용 데이터의 송신을 개시한다.
- [0041] 계속해서, 수신 데이터 제어부(21)는, 수신 타이밍이나 임피던스의 조정 완료 후에, 조정 완료와 함께, 전체의 통신 품질 저하를 검출하고, 모든 전송선을 체크한다. 이 결과, 데이터 전송로의 통신 품질이 악화되었기 때문에 전환을 행하고자 하는 bit를 전환 요구 신호로서 송신 데이터 제어부(11)에 송신한다. 그 후, 송신 데이터 제어부(11)는, 수신 데이터 제어부(21)에 전환 커맨드를 발행하고, 미리 결정된 사이클수 경과 후에 조정 bit와 전송 bit를 전환한다.
- [0042] 도 1의 설명으로 되돌아가, 송신 데이터 생성부(12)는, 송신 데이터를 생성하고, 생성된 송신 데이터를 송신 데이터 혼합부(14)에 통지한다. 조정 데이터 생성부(13)는, 조정을 실행하는 경우에, 조정용 데이터인 조정 패턴을 생성하고, 생성한 조정 패턴을 송신 데이터 혼합부(14)에 통지한다.
- [0043] 송신 데이터 혼합부(14)는, 송신 데이터와 수신 조정용 데이터를 병렬 데이터의 각 비트에 임의로 할당하고, 할당 완료된 데이터 전송을 행한다. 또, 조정 불필요이면 조정용 데이터의 할당은 행해지지 않는다. 구체적으로, 송신 데이터 혼합부(14)는, 4 bit의 통상 데이터와 1 bit의 조정 데이터의 각각을 5 bit의 병렬 데이터 중 어느 것의 비트에 할당하고, 병렬 데이터 송신부(15)에 통지한다.
- [0044] 병렬 데이터 송신부(15)는, 송신 데이터 제어부(11)에 의해서 결정된 신호선을 이용하여, 수신측 LSI(20)에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여, 수신측 LSI(20)에 대하여 송신 데이터를 송신한다. 구체적으로는, 병렬 데이터 송신부(15)는, 송신 데이터 제어부(11)에 의해서 결정된 데이터 전송을 행하는 데이터 전송로와 수신 조정을 행하는 데이터 전송로를 이용하여, 수신측 LSI(20)에 송신 데이터 및 조정 데이터를 송신한다.
- [0045] 수신측 LSI(20)는, 수신 데이터 제어부(21), 수신단(22), 병렬 데이터 수신부(23), 조정 데이터 추출부(24), 수신 조정부(25), 수신 데이터 추출부(26), 수신 데이터 사용부(27)를 갖는다. 이하에 이들 각부의 처리를 설명한다.
- [0046] 수신 데이터 제어부(21)는, 데이터 수신 및 수신 조정을 위한 이니셜라이즈를 행한다. 구체적으로는, 수신 데이터 제어부(21)는, 데이터의 전송을 개시하는 취지와 조정 데이터의 송신을 행하는 데이터 전송로를 송신측 LSI(10)의 송신 데이터 제어부(11)로부터 수신한 경우에는, 응답을 회신하여 송신측 LSI(10)의 송신 데이터 제어부(11)와 핸드 셰이크를 행한다. 또, 전술한 도 3~도 5에 도시한 바와 같이, 수신 데이터 제어부는 응답을 송신 데이터 제어부에 회신하지 않아도 좋고, 수신 데이터 제어부(21)가 전송을 개시하는 취지와 조정 데이터의 송신을 행하는 데이터 전송로를 송신측 LSI(10)의 송신 데이터 제어부(11)에 송신해도 좋다.
- [0047] 또한, 수신 데이터 제어부(21)는, 조정을 행하고 있는 전송로의 조정이 완료되면, 조정 완료를 나타내는 스테이 터스를 송신 데이터 제어부에 발행하고, 조정을 행하는 데이터 전송로의 변경을 나타내는 커맨드를 송신 데이터

제어부(11)로부터 수신한다. 예컨대, 수신 데이터 제어부(21)는, 도 6에 도시한 바와 같이, 조정 bit의 조정 완료 상태를 나타내는 스테이터스를 송신 데이터 제어부(11)에 발행하고, 송신 데이터 제어부(11)로부터 조정 bit 위치 변경의 연락을 수신한다. 또, 전술한 도 7 및 도 8에 도시한 바와 같이, 수신 데이터 제어부(21)는, 전송로의 조정 완료를 나타내는 스테이터스를 발행하지 않고서, 조정 bit 위치 변경의 연락을 송신 데이터 제어부(11)로부터 수신해도 좋고, 수신 데이터 제어부(21)가 조정 bit 위치 변경의 연락을 송신해도 좋다.

[0048] 수신단(22)은, 송신 데이터 및 조정 데이터를 데이터 송신용 신호선(16A~16E)을 개재하여 수신하고, 수신한 데이터를 병렬 데이터 수신부(23)에 전송한다. 병렬 데이터 수신부(23)는, 수신단(22)으로부터 전송된 병렬 데이터 중에서 조정 데이터가 할당되어 있는 bit에 대하여 수신 조정을 실시한다.

[0049] 조정 데이터 추출부(24)는, 병렬 데이터 중에서 조정 데이터가 할당되어 있는 bit의 전송로로부터 조정 데이터를 추출하고, 수신 조정부(25)에 조정 데이터를 통지한다. 또한, 조정 데이터 추출부(24)는, 수신단(22)의 수신 상황을 수신 조정부(25)에 통지한다.

[0050] 수신 조정부(25)는, 병렬 데이터 수신 장치와 수신단에 대하여 수신 조정을 행한다. 구체적으로는, 수신 조정부(25)는, 수신 조정으로서, 수신 타이밍의 조정이나 임피던스의 조정을 행한다. 여기서, 수신 타이밍의 조정이나 임피던스의 조정에 대해서, 도 21~도 26을 이용하여 구체적으로 설명한다. 또, 여기서는, 설명을 간단히 하기 위해서, 클럭 신호 1개, 데이터 신호 1개인 경우에 대해서 설명한다. 도 21에 도시한 바와 같이, 수신 타이밍의 조정을 행하는 경우에는, 송신측 LSI(10)로부터 수신측 LSI(20)에 대하여 조정 데이터 및 클럭이 송신된다. 조정 데이터는, 수신 타이밍을 조정하는 대상이 되는 신호선을 통해서, 송신측 LSI로부터 수신측 LSI에 송신된다.

[0051] 도 22에 도시하는 바와 같이, 타이밍 조정시에 있어서, 송신측 LSI(10)는, 클럭에 동기시켜, 미리 결정된 패턴의 신호를 조정 데이터(도시 「Data」)로서 수신측 LSI(20)에 송신한다. 도 22의 예에서는, 클럭의 주기마다 「1」과 「0」이 전환되는 신호를, 조정 데이터로서 이용하고 있다. 예컨대, 도 23에 도시한 바와 같이, 클럭보다 데이터가 빠르게 수신측 LSI(20)의 수신단(22)에 도달하고 있는 경우에는, 수신단(22)에서 데이터를 지연시킴으로써 클럭과 데이터의 관계를 송신측 LSI(10)과 동일한 상태로 한다. 즉, 수신측 LSI(20)은, 클럭의 상승 엣지와 데이터의 변화 엣지를 일치시키도록 수신 조정을 행한다.

[0052] 또한, 예컨대, 도 24에 도시한 바와 같이, 클럭보다 데이터가 느리게 수신측 LSI(20)의 수신단(22)에 도달하고 있는 경우에는, 수신단(22)에서 클럭을 지연시킴으로써 클럭과 데이터의 관계를 송신측 LSI(10)과 동일한 상태로 한다.

[0053] 또한, 도 25에 도시한 바와 같이, 임피던스의 조정을 행하는 경우에는, 송신측 LSI(10)이 임피던스 조정을 위한 조정용 데이터를 송신측 LSI(10)으로부터 수신측 LSI(20)의 수신단(22)에 송신함으로써, 수신 타이밍이나 임피던스의 조정을 행한다. 조정용 데이터는, 조정 대상의 전송선을 개재하여, 수신측 LSI에 송신된다. 수신측 LSI(20)에서는, 수신한 조정용 데이터의 상태를 측정하고, 측정 결과를 나타내는 조정 커맨드를 송신측 LSI(10)에 송신한다. 도 26에 도시한 바와 같이, 측정 결과를 나타내는 조정 커맨드를 수신측 LSI(20)가 발행하고, 송신측 LSI(10)가 수신측 LSI(20)으로부터 조정 커맨드를 수신하며, 조정 커맨드를 송신측 LSI에 설정하고 송신측 LSI가 데이터 「1」을 출력한다. 수신측 LSI(20)에서 임피던스를 측정하고, 임피던스의 조정값을 송신측 LSI(10)에 회신하며, 송신측 LSI(10)의 임피던스 조정을 행한다.

[0054] 수신 데이터 추출부(26)는, 수신한 데이터 내의 조정 데이터를 제거하여, 수신 데이터를 추출한다. 그리고, 수신 데이터 추출부(26)는 수신 데이터 사용부(27)에 통상 데이터를 통지한다. 수신 데이터 사용부(27)는 수신 데이터 추출부(26)로부터 수신 데이터를 접수하여 수신 데이터를 사용한다.

[0055] [데이터 전송 시스템에 의한 처리]

[0056] 다음에, 도 27을 이용하여, 실시예 1에 따른 데이터 전송 시스템(1)에 의한 처리를 설명한다. 도 27은, 실시예 1에 따른 데이터 전송 시스템의 처리 동작을 도시하는 흐름도이다.

[0057] 도 27에 도시한 바와 같이, 데이터 전송 시스템(1)은, 장치 전원 ON 등에 의해 데이터 전송이 개시하면, 송신측 LSI(10)와 수신측 LSI(20)의 사이에서 이니셜라이즈를 실시한다(단계 S101). 이니셜라이즈의 처리에서는, 조정 비트의 위치와, 데이터를 전송하는 비트의 위치가 결정된다. 그리고, 송신측 LSI는, 조정 bit 위치에 조정 패턴을 전송하고, 데이터 전송 bit 위치에 전송 데이터를 전송하며(단계 S102), 조정 동작을 실행하면서 데이터 전송을 행한다.

[0058] 그 후, 수신측 LSI(20)는, 정해진 조건에 따라서, 조정 bit 위치의 변경이 필요할지 판정한다(단계 S103). 예컨

대, 수신측 LSI(20)는, 전송로에 에러가 발생한 경우에는, 조정 bit 위치의 변경이 필요하다고 판정한다. 이 결과, 수신측 LSI(20)이, 조정 bit 위치의 변경이 필요하지 않다고 판정한 경우에는(단계 S103 부정), 단계 S102에 되돌아가, 송신측 LSI(10)이, 조정 패턴 및 전송 데이터의 전송을 그대로 수행한다(단계 S102).

[0059] 또한, 조정 bit 위치의 변경이 필요하다면 수신측 LSI가 판정한 경우에는(단계 S103 긍정), 수신측 LSI(20)로부터 송신측 LSI(10)에 조정 bit 위치의 변경을 통지하여, 송신측 LSI(10)는 조정 bit 위치의 변경을 행한다(단계 S104). 조정 비트 위치를 변경한 후, 송신측 LSI는 변경된 조정 bit 위치에 조정 패턴을 전송하고, 데이터 전송 bit 위치에 전송 데이터를 전송한다(단계 S102). 또한, 수신측 LSI(20)는, 위치가 변경된 조정 비트를 이용하여 조정을 행한다.

[0060] [실시에 1의 효과]

[0061] 전술한 바와 같이, 데이터 전송 시스템(1)은, 복수의 신호선(16A~16E)을 갖는다. 그리고, 데이터 전송 시스템(1)은, 복수의 신호선(16A~16E) 중, 어느 것의 신호선을 이용하여 수신 조정용 데이터를 송신하는지를 결정한다. 그리고, 데이터 전송 시스템(1)은, 결정된 신호선을 이용하여, 수신측 LSI(20)에 대하여 수신 조정용 데이터를 송신하고, 다른 신호선을 이용하여, 수신측 LSI(20)에 대하여 송신 데이터를 송신한다. 이 때문에, 통상의 데이터 전송 처리와 동시에 위상 조정용 패턴의 전송 처리를 병행하여 행할 수 있는 결과, 수신 조정을 행하면서, 데이터의 전송 효율을 향상시키는 것이 가능하다.

[0062] 또한, 실시예 1에 따르면, 데이터 전송 시스템(1)은, 어떤 전송선에서 에러가 발생하고 있는 것을 수신측 장치로부터 통지받은 경우에는, 그 전송선을 이용하여 수신 조정용 데이터를 수신측 장치에 송신하는 것을 결정한다. 이 때문에, 에러가 발생한 전송로의 수신 조정을 행할 수 있고, 적절한 상태로 데이터를 수신하는 것이 가능하다.

[0063] 또한, 실시예 1에 따르면, 데이터 전송 시스템(1)은, 정해진 주기가 경과할 때마다 수신 조정용 데이터를 송신하는 전송선을 전환한다. 이 때문에, 모든 전송로의 수신 조정을 행할 수 있고, 데이터의 전송 효율을 향상시키는 것이 가능하다.

[0064] 또한, 실시예 1에 따르면, 데이터 전송 시스템(1)은, 수신 조정용 데이터로서, 수신 타이밍을 조정하는 데이터를 송신하기 때문에, 수신 타이밍을 적절히 조정하는 것이 가능하다.

[0065] 또한, 실시예 1에 따르면, 데이터 전송 시스템(1)은, 수신 조정용 데이터로서, 임피던스를 조정하는 데이터를 송신하기 때문에, 임피던스를 적절히 조정하는 것이 가능하다.

[0066] 실시예 2

[0067] 지금까지 실시예 1에 대해서 설명했지만, 전술한 실시예 이외에도, 여러 가지의 상이한 형태로서 실시되어 좋은 것이다. 따라서, 이하에서는 실시예 2로서 다른 실시예를 설명한다.

[0068] (1) 복수의 송신측 LSI

[0069] 상기 실시예 1에서는, 하나의 송신측 LSI와 하나의 수신측 LSI의 사이에서 데이터 전송을 행하는 경우를 설명했지만, 본 발명은 이것으로 한정되지 않고, 송신측 LSI가 복수개라도 좋다. 예컨대, 도 28에 도시한 바와 같이, 데이터 송신하는 송신측 LSI가 복수개 있고, 수신측 LSI에서는, 송신측 LSI(10A)로의 출력에 대해서는 CS1을 이용하여 제어부간 신호의 통신을 행하며, 송신측 LSI(10B)로의 출력에 대해서는 CS0을 이용하여 제어부간 신호의 통신을 행하고 있다. 또, 각부의 상세한 구성에 대해서는 도 1에 기재되어 있기 때문에 생략한다.

[0070] 여기서, 복수의 송신측 LSI와 수신측 LSI의 사이에서, 고속인 데이터 수신을 행하는 경우에는, 각각 기관에 배치된, 송신측 LSI(10A)와 수신측 LSI(20A)의 거리와, 송신측 LSI(10B)와 수신측 LSI(20A)의 거리가 상이하기 때문에, 수신측 LSI(20A)에서는, 각 송신측 LSI에 대응시켜 2종류의 수신 타이밍을 기억한다. 그리고, 수신측 LSI(20)는, 데이터 전송원이 송신측 LSI(10A)인지 송신측 LSI(10B)인지를 판정하고, 데이터 전송원이 송신측 LSI(10A) 또는 송신측 LSI(10B)에 대응하는 수신 타이밍을 판독하여, 판독된 수신 타이밍으로 전환한다.

[0071] 그리고, 수신측 LSI(20)는, 데이터 전송원이 송신측 LSI(10A)인지 송신측 LSI(10B)인지에 따라서, 수신 타이밍을 전환하면서, 복수의 전송로를 이용하여, 통상의 데이터 전송 처리와 동시에 위상 조정용 패턴의 전송 처리를 병행하여 행한다.

[0072] 이와 같이, 송신측 LSI가 복수개 있는 경우에도, 통상의 데이터 전송 처리와 동시에 위상 조정용 패턴의 전송 처리를 병행하여 행할 수 있는 결과, 수신 조정을 행하면서 데이터의 전송 효율을 향상시키는 것이 가능하다.

[0073] (2) 공통 신호

[0074] 또, 본 발명은, 데이터 송신하는 송신측 LSI와 데이터를 수신하는 수신측 LSI의 사이에서, 통신하는 커맨드와 데이터를 하나의 정보에 통합한 공통 신호로 되어 있어도 좋다. 예컨대, 도 29에 도시한 바와 같이, 송신측 LSI(10C)는, 송신 제어부와 송신부와의 기능이 통합된 송신 제어 + 송신부를 가지며, 수신측 LSI(20B)는, 수신 제어부와 수신부와의 기능이 통합된 수신 제어 + 수신부를 갖는다. 그리고, 송신 제어 + 송신부는, 공통 신호인 「Cmd/Data[4:0]」에 bit 할당 커맨드를 신고, 수신 제어 + 수신부에 bit 할당 커맨드를 병렬로 송신한다. 도 29의 예에서는, 송신측 및 수신측이 일방 통행이기 때문에, 수신측에서의 타이밍 조정 완료 정보를 송신측에 송신하지 않는다.

[0075] 구체적으로, 송신 제어 + 송신부는, 이니셜라이즈에서는, 수신 제어 + 수신부에 대하여, 초기의 타이밍 조정을 위한 조정 비트 위치를 지시하는 커맨드를 송신한다. 그리고, 수신 제어 + 수신부는, 조정 패턴을 수신하여, 타이밍 조정을 실시한다. 이 때, 송신측 및 수신측이 일방 통행이기 때문에, 수신측에서의 타이밍 조정 완료 정보를 송신측에 송신하지 않는다.

[0076] 또한, 도 30에 도시한 바와 같이, 송신 제어 + 송신부는, 수신 제어 + 수신부에, 데이터 bit의 몇 bit째에 데이터 전송을 행할 것인지, 조정 패턴을 데이터 bit의 몇 bit째에 할당할지(도 30에서는, 조정 bit라 기재)를 송신한다. 그리고, 수신 제어 + 수신부는, 데이터 bit와 조정 bit를 전환하여 데이터를 수신하도록 제어한다. 또한, 이 때, 송신 제어 + 송신부는, 조정 bit의 전환 순서, 조정 bit가 전환하는 간격인 조정 간격의 설정을 완료한 후, 전송 개시 커맨드로 데이터의 전송을 개시한다.

[0077] 그리고, 송신측 LSI(10C) 및 수신측 LSI(20B)는, 데이터 전송과 수신 조정을 동시에 실시한다. 그 후, 송신 제어 + 송신부는, 도 31에 도시한 바와 같이, 송신측 LSI(10C)와 수신측 LSI(20B)의 사이에서 미리 결정된 전송수마다, 데이터 bit와 조정 bit의 전환을 실시한다. 또한, 수신측도 미리 결정된 전송수마다, 데이터 bit와 조정 bit의 전환을 실시한다.

[0078] 이와 같이, 커맨드와 데이터가 공통 신호로 되어 있는 경우라도, 통상의 데이터 전송 처리와 동시에 위상 조정용 패턴의 전송 처리를 병행하여 행할 수 있는 결과, 수신 조정을 행하면서, 데이터의 전송 효율을 향상시키는 것이 가능하다.

[0079] (3) 시스템 구성 등

[0080] 또, 도시한 각 장치의 각 구성 요소는, 반드시 물리적으로 도시한 바와 같이 구성되어 있는 것을 필요로 하지 않는다. 즉, 각 장치의 분산·통합의 구체적 형태는 도시한 것에 한정되지 않고, 그 전부 또는 일부를, 각종의 부하나 사용 상황 등에 따라서, 임의의 단위로 기능적 또는 물리적으로 분산·통합하여 구성할 수 있다. 예컨대, 송신 데이터 제어부(11)와 병렬 데이터 송신부(15)를 통합해도 좋다. 또한, 각 장치로서 행해지는 각 처리 기능은, 그 전부 또는 임의의 일부가, CPU 및 그 CPU에서 해석 실행되는 프로그램으로써 실현되고, 혹은, 와이어드 로직에 의한 하드웨어로서 실현될 수 있다.

[0081] (4) 프로그램

[0082] 또, 본 실시예에서 설명한 데이터 전송 방법은, 미리 준비된 프로그램을 퍼스널 컴퓨터나 워크스테이션 등의 컴퓨터로 실행함으로써 실현할 수 있다. 이 프로그램은, 인터넷 등의 네트워크를 개재하여 배포할 수 있다. 또한, 이 프로그램은, 하드디스크, 플렉시블 디스크(FD), CD-ROM, MO, DVD 등의 컴퓨터로 판독 가능한 기록 매체에 기록되고, 컴퓨터에 의해서 기록 매체로부터 판독됨으로써 실행할 수도 있다.

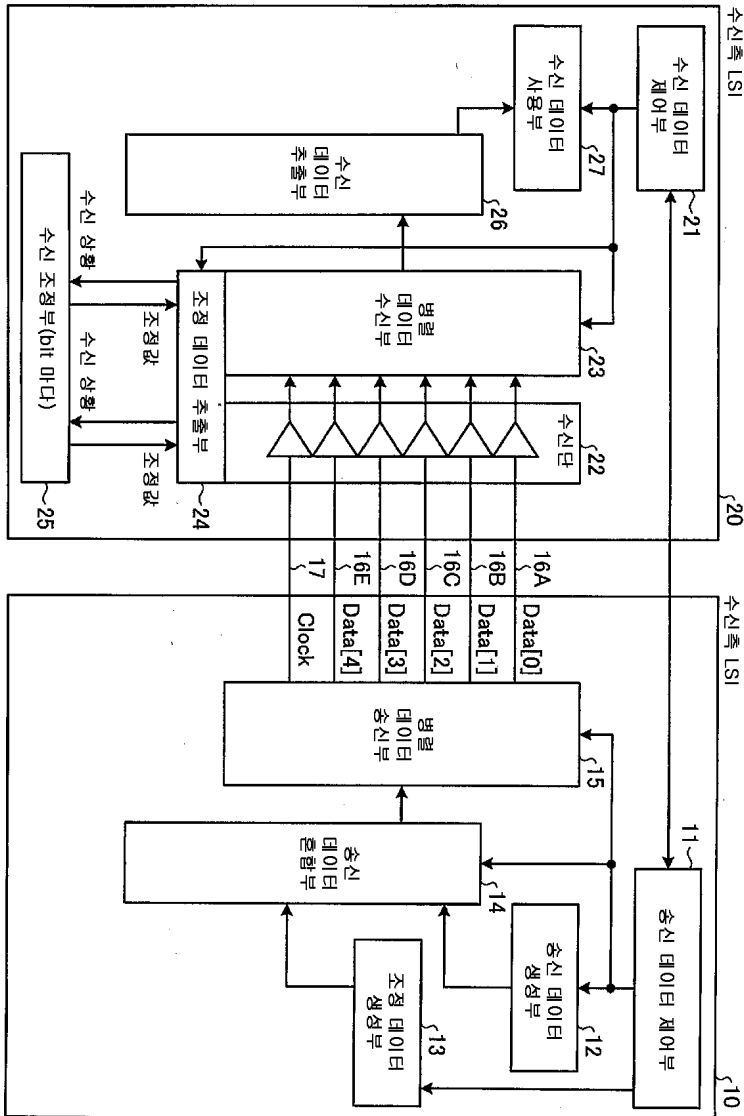
부호의 설명

- [0083]
- | | |
|-----------------|-----------------------------------|
| 1 : 데이터 전송 시스템 | 10 : 송신측 LSI |
| 11 : 송신 데이터 제어부 | 12 : 송신 데이터 생성부 |
| 13 : 조정 데이터 생성부 | 14 : 송신 데이터 혼합부 |
| 15 : 병렬 데이터 송신부 | 16A, 16B, 16C, 16D, 16E : 데이터 전송로 |
| 17 : 클럭 전송로 | 20 : 수신측 LSI |
| 21 : 수신 데이터 제어부 | 22 : 수신단 |

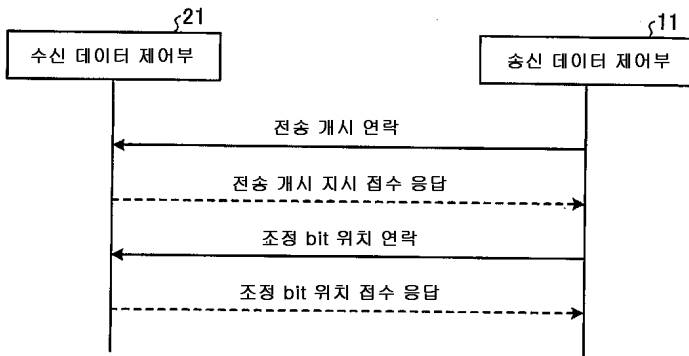
- 23 : 병렬 데이터 수신부
- 24 : 조정 데이터 추출부
- 25 : 수신 조정부
- 26 : 수신 데이터 추출부
- 27 : 수신 데이터 사용부

도면

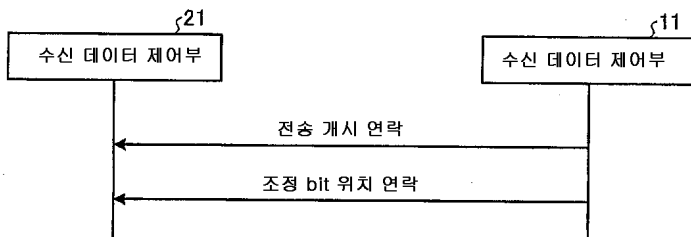
도면1



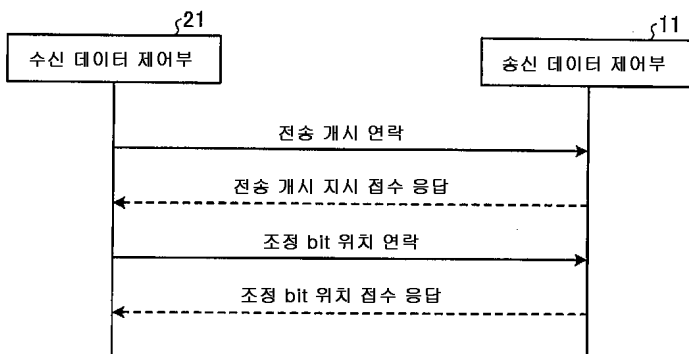
도면2



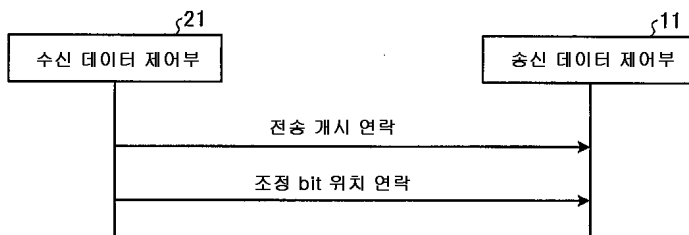
도면3



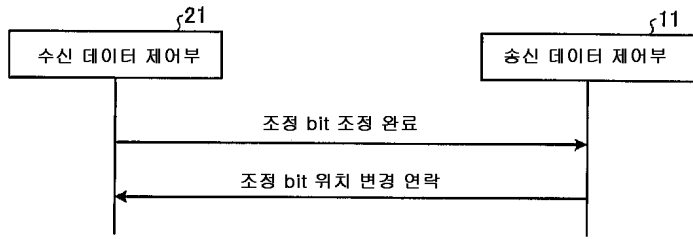
도면4



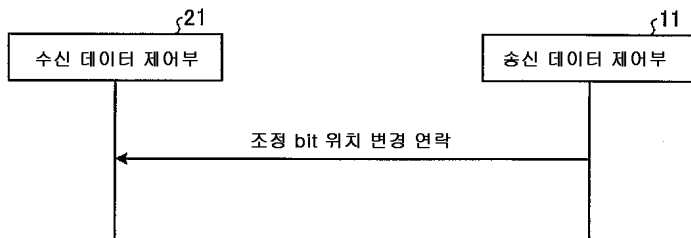
도면5



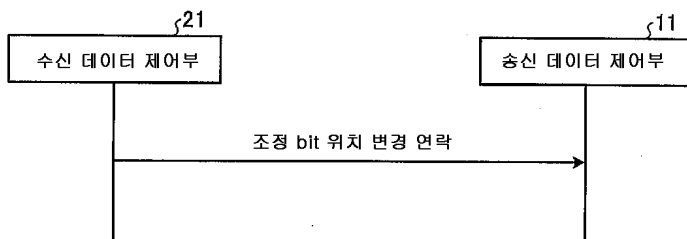
도면6



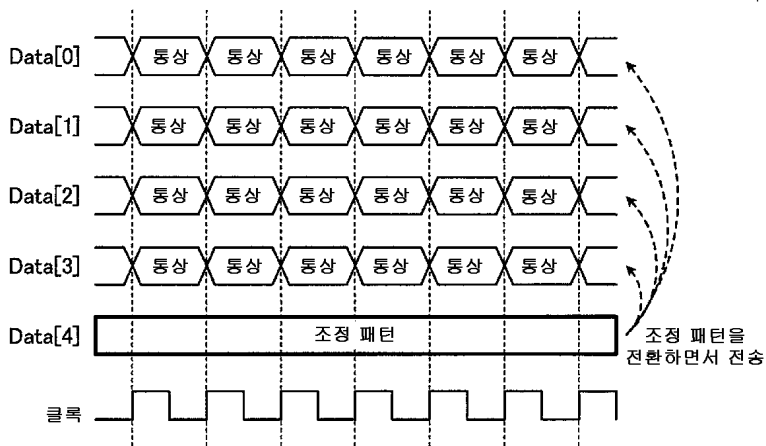
도면7



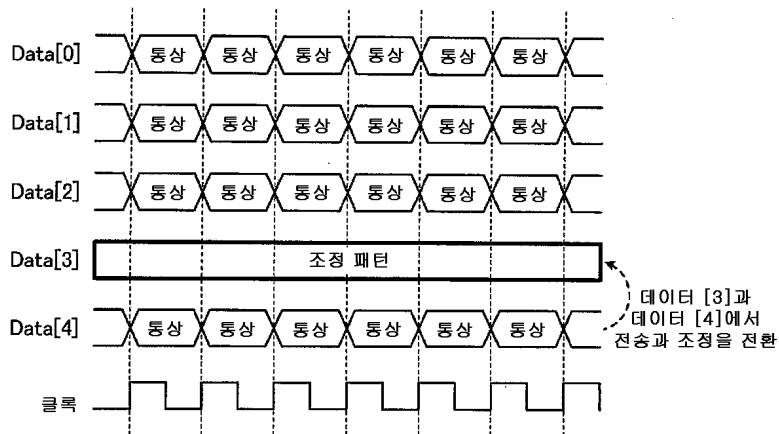
도면8



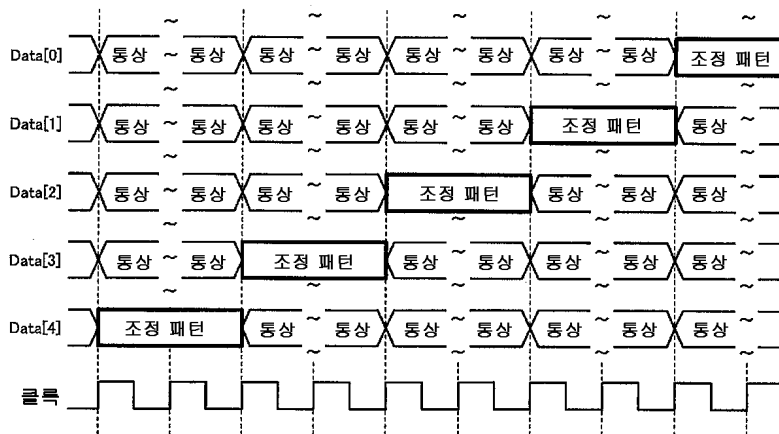
도면9



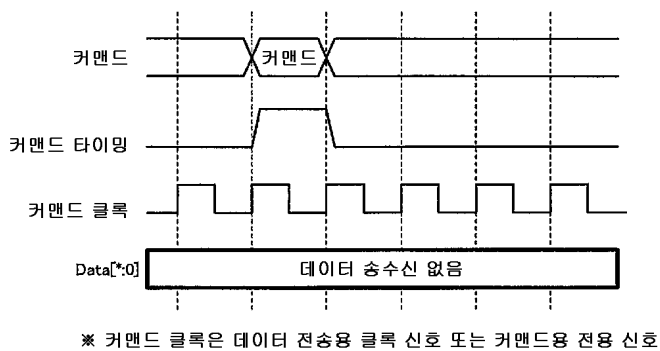
도면10



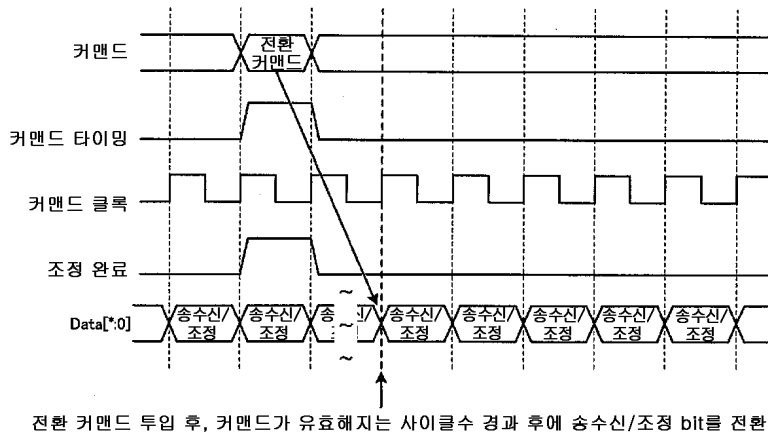
도면11



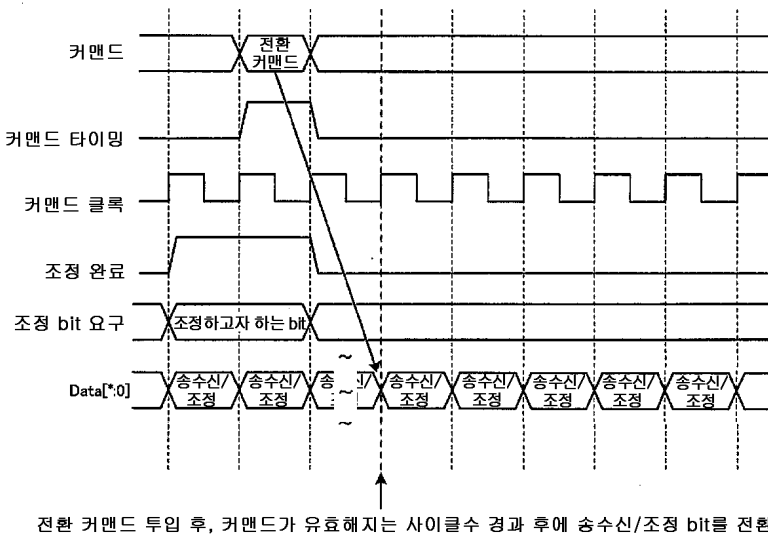
도면12



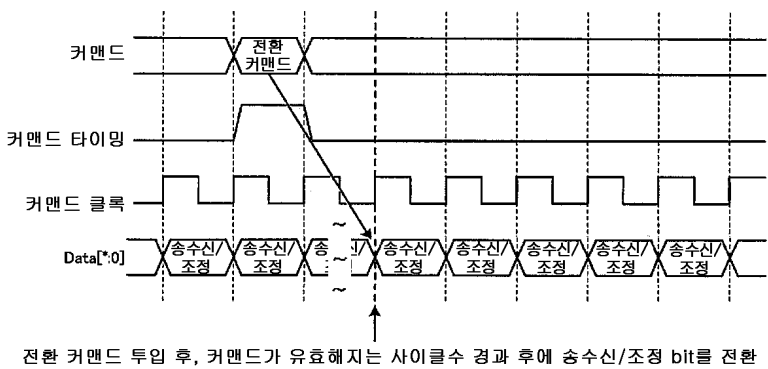
도면13



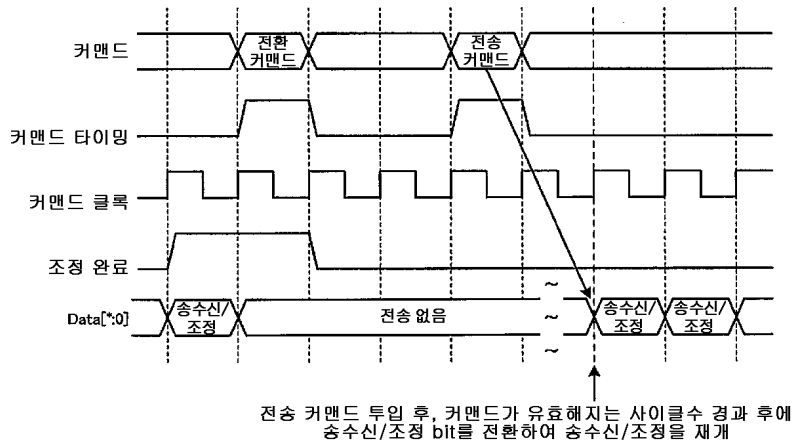
도면14



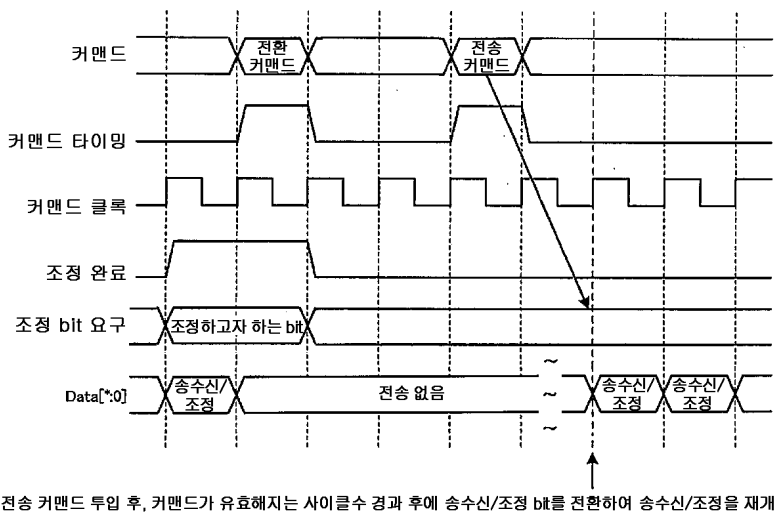
도면15



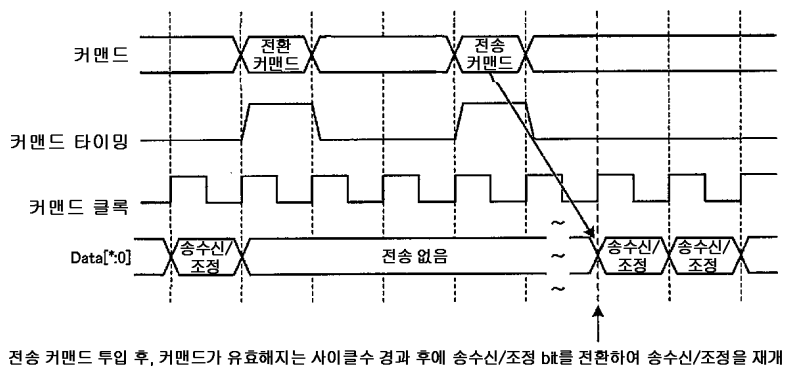
도면16



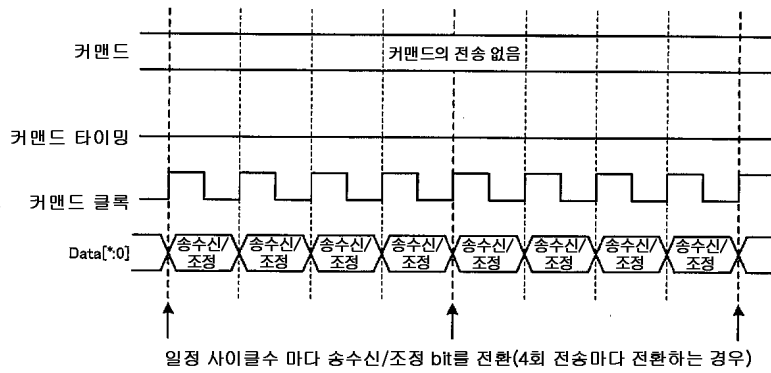
도면17



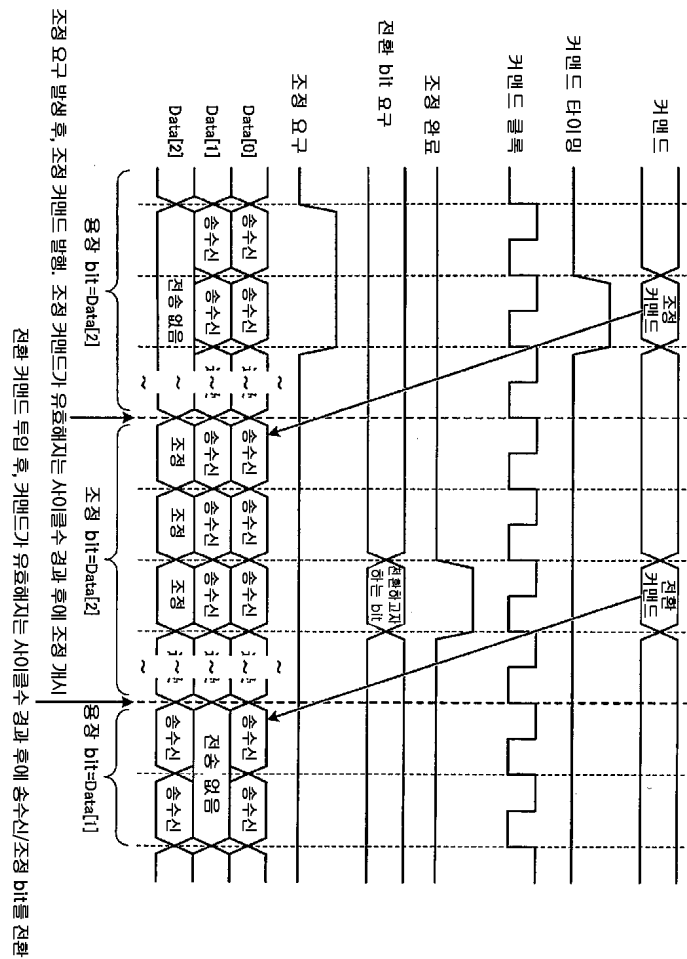
도면18



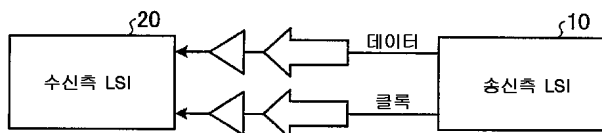
도면19



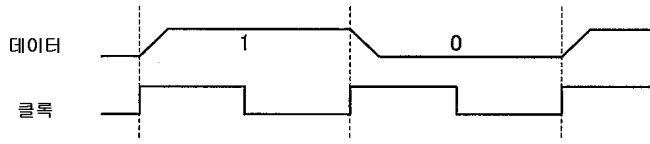
도면20



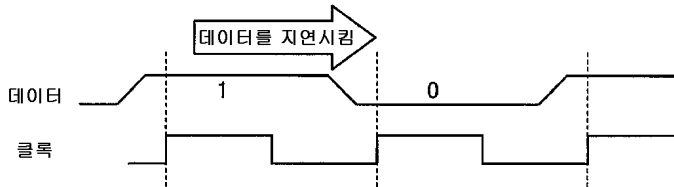
도면21



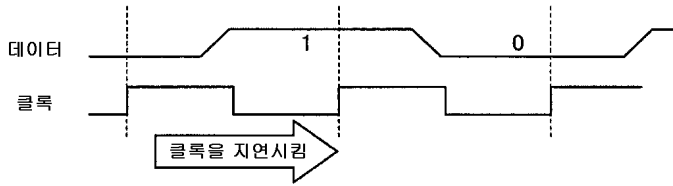
도면22



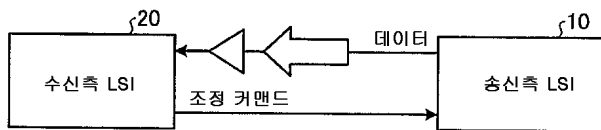
도면23



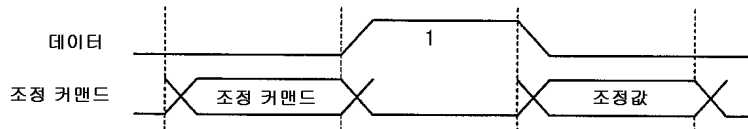
도면24



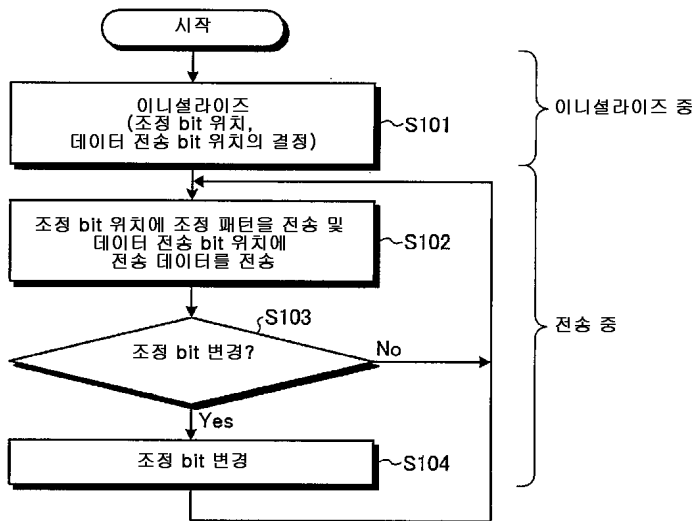
도면25



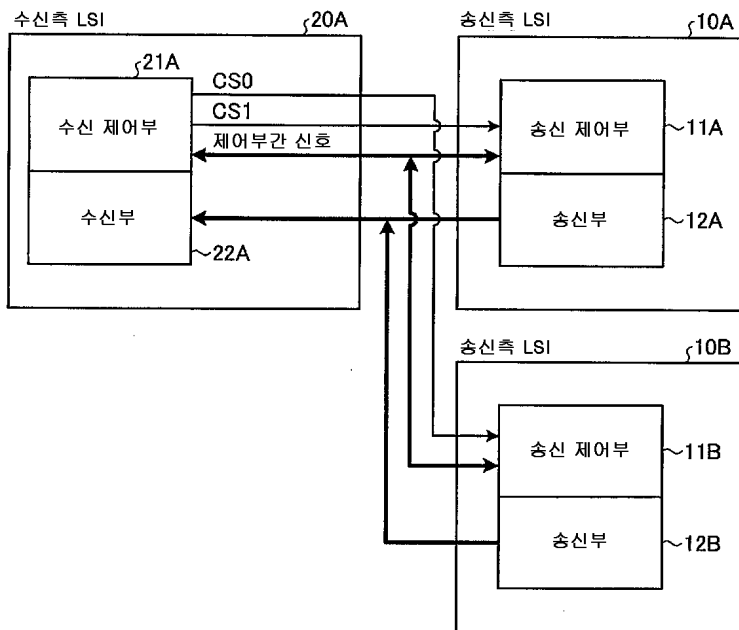
도면26



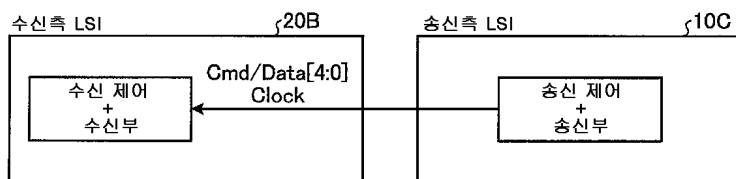
도면27



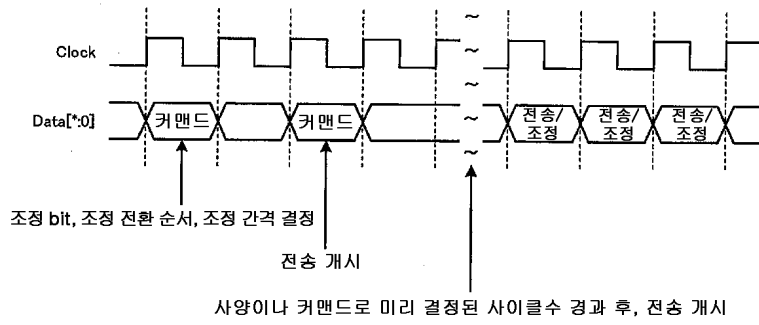
도면28



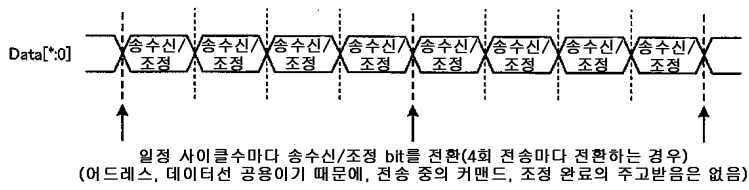
도면29



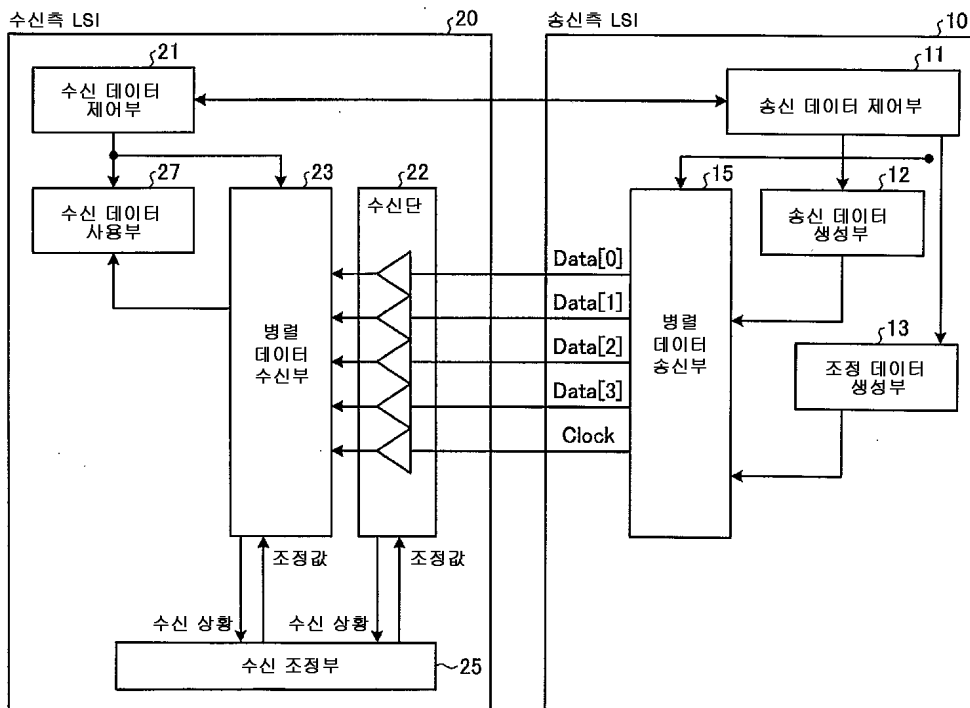
도면30



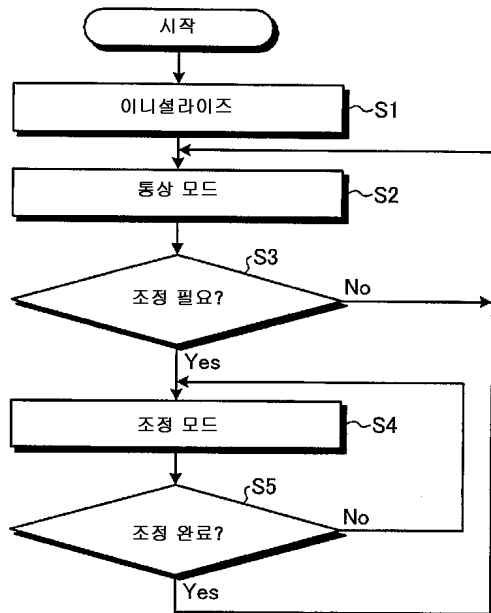
도면31



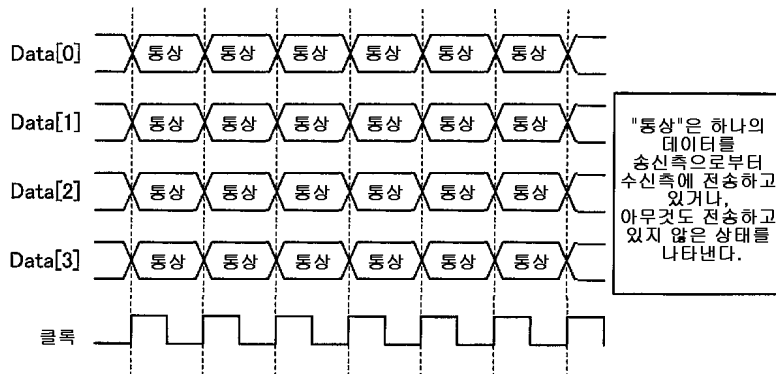
도면32



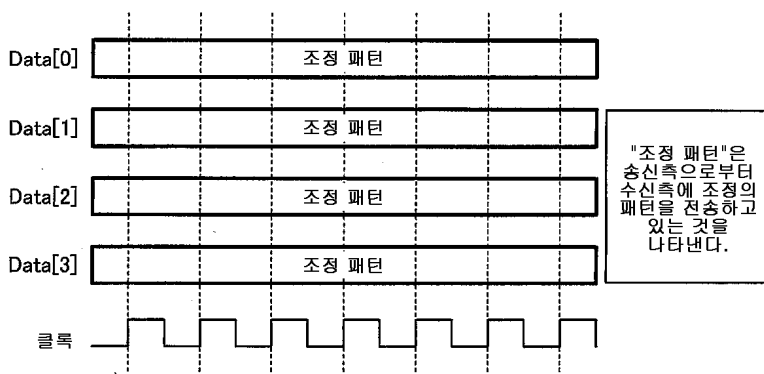
도면33



도면34



도면35



도면36

