I507034

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I507034 B**

(45)公告日： 中華民國 104 (2015) 年 11 月 01 日

(21)申請案號：098143190 (22)申請日： 中華民國 98 (2009) 年 12 月 16 日

(51)Int. Cl.： ***H04N5/335 (2011.01)***

(30)優先權：2008/12/16 美國 61/138,085

2009/11/03 美國 61/257,825

(71)申請人：邹祐南 (新加坡) TAY, HIOK-NAM (SG)

新加坡

(72)發明人：邹祐南 TAY, HIOK-NAM (SG)

(74)代理人：林秋琴；何愛文

(56)參考文獻：

JP 2000-165754A US 2004/0233312A1

US 2008/0006764A1

審查人員：賴文能

申請專利範圍項數：13 項 圖式數：27 共 103 頁

(54)名稱

雜訊消除影像感測器

NOISE-CANCELLING IMAGE SENSORS

(57)摘要

本文揭示一種影像感測器，其具有一像素陣列內之一或多個像素。該像素陣列可耦合至一控制電路且耦合至一或多個減法電路。該控制電路可使一像素提供一第一參考輸出信號、一共同重設輸出信號及一第一感測節點重設輸出信號。該控制電路可接著使該像素提供一第二感測節點重設輸出信號、一光響應輸出信號及一第二參考輸出信號。該光響應輸出信號對應於將由該感測器擷取之影像。該減法電路可形成該共同重設輸出信號、該第一感測節點重設輸出信號及該第一參考輸出信號之間的一加權差以產生一雜訊信號，該雜訊信號儲存於記憶體中。該減法電路亦可形成該第二感測節點重設輸出信號、該第二參考輸出信號及該光響應輸出信號之間的一加權差以產生一經正規化之光響應信號。可自該經正規化之光響應信號減去該雜訊信號以產生一經去雜訊之信號。可進一步減去一直流偏移以形成該經去雜訊之信號。一影像擷取系統可包括該影像感測器及一外部處理器，其組合該等信號中之兩者或兩者以上。可在該處理器上執行形成該雜訊信號及/或該經正規化之光響應信號的步驟中之一或多者。

An image sensor that has one or more pixels within a pixel array. The pixel array may be coupled to a control circuit and to one or more subtraction circuits. The control circuit may cause a pixel to provide a first reference output signal, a common reset output signal, and a first sense-node reset output signal. The control circuit may then cause the pixel to provide a second sense-node reset output signal, a light response output signal and a second reference output signal. The light response output signal corresponds to the image that is to be captured by the sensor. The subtraction circuit may form a weighted difference between the common reset output signal, the first sense-node reset output signal and the first reference output signal to create a noise signal that is stored in memory. The subtraction circuit may also form a weighted difference between the second sense-node reset output signal, the second reference output signal and the light response

output signal to create a normalized light response signal. The noise signal may be subtracted from the normalized light response signal to generate a de-noised signal. A DC offset may be further subtracted to form the de-noised signal. An image capture system may comprise the image sensor and an external processor that combines two or more of the signals. One or more of the steps to form the noise signal and/or the normalized light response signal may be performed on the processor.

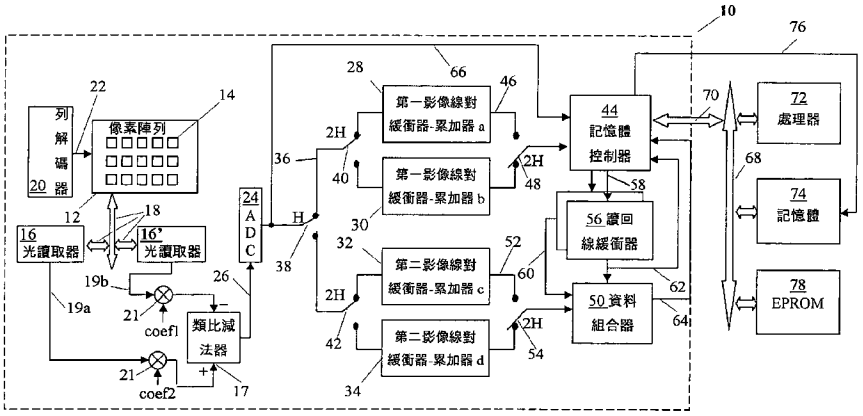

圖 1

102・・・光電轉換單元

10・・・影像感測器

12・・・像素陣列

14・・・像素

16・・・光讀取器

16'・・・光讀取器

17・・・類比減法器

18・・・垂直信號

19a・・・信號

19b・・・信號

20・・・列解碼器

21・・・增益電路

22・・・控制線

24・・・類比至數位轉換器

26・・・輸出線

28・・・第一影像緩衝器

30・・・第一影像緩衝器

32・・・第二影像緩衝器

34・・・第二影像緩衝器

36・・・線

38・・・開關

40・・・開關

42・・・開關

44・・・記憶體控制器

46・・・線

52・・・線

54・・・開關

56・・・讀回緩衝器

58・・・線

60・・・線

62・・・線

64・・・線

66・・・線

68・・・外部匯流排

70・・・控制器匯流排

72・・・外部處理器

74・・・外部記憶體

78・・・電可程式化唯讀記憶體

公告本

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：98143190

※申請日：98.12.16.　　※IPC分類：H04N 5/335 (2011.01)

一、發明名稱：（中文/英文）

雜訊消除影像感測器

NOISE-CANCELLING IMAGE SENSORS

二、中文發明摘要：

本文揭示一種影像感測器，其具有一像素陣列內之一或多個像素。該像素陣列可耦合至一控制電路且耦合至一或多個減法電路。該控制電路可使一像素提供一第一參考輸出信號、一共同重設輸出信號及一第一感測節點重設輸出信號。該控制電路可接著使該像素提供一第二感測節點重設輸出信號、一光響應輸出信號及一第二參考輸出信號。該光響應輸出信號對應於將由該感測器擷取之影像。該減法電路可形成該共同重設輸出信號、該第一感測節點重設輸出信號及該第一參考輸出信號之間的一加權差以產生一雜訊信號，該雜訊信號儲存於記憶體中。該減法電路亦可形成該第二感測節點重設輸出信號、該第二參考輸出信號及該光響應輸出信號之間的一加權差以產生一經正規化之光響應信號。可自該經正規化之光響應信號減去該雜訊信號以產生一經去雜訊之信號。可進一步減去一直流偏移以形成該經去雜訊之信號。一影像擷取系統可包括該影像感測器及一外部處理器，其組合

該等信號中之兩者或兩者以上。可在該處理器上執行形成該雜訊信號及/或該經正規化之光響應信號的步驟中之一或多者。

三、英文發明摘要：

An image sensor that has one or more pixels within a pixel array. The pixel array may be coupled to a control circuit and to one or more subtraction circuits. The control circuit may cause a pixel to provide a first reference output signal, a common reset output signal, and a first sense-node reset output signal. The control circuit may then cause the pixel to provide a second sense-node reset output signal, a light response output signal and a second reference output signal. The light response output signal corresponds to the image that is to be captured by the sensor. The subtraction circuit may form a weighted difference between the common reset output signal, the first sense-node reset output signal and the first reference output signal to create a noise signal that is stored in memory. The subtraction circuit may also form a weighted difference between the second sense-node reset output signal, the second reference output signal and the light response output signal to create a normalized

light response signal. The noise signal may be subtracted from the normalized light response signal to generate a de-noised signal. A DC offset may be further subtracted to form the de-noised signal. An image capture system may comprise the image sensor and an external processor that combines two or more of the signals. One or more of the steps to form the noise signal and/or the normalized light response signal may be performed on the processor.

四、指定代表圖：

(一)本案指定代表圖為：第（1）圖。

(二)本代表圖之元件符號簡單說明：

102	光電轉換單元
10	影像感測器
12	像素陣列
14	像素
16	光讀取器
16'	光讀取器
17	類比減法器
18	垂直信號
19a	信號
19b	信號
20	列解碼器
21	增益電路
22	控制線
24	類比至數位轉換器
26	輸出線
28	第一影像緩衝器
30	第一影像緩衝器
32	第二影像緩衝器
34	第二影像緩衝器
36	線
38	開關

40	開關
42	開關
44	記憶體控制器
46	線
52	線
54	開關
56	讀回緩衝器
58	線
60	線
62	線
64	線
66	線
68	外部匯流排
70	控制器匯流排
72	外部處理器
74	外部記憶體
78	電可程式化唯讀記憶體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

所揭示之標的物大體上係關於固態影像感測器。

本申請案主張於2008年12月16日申請之美國臨時專利申請案第61/138,085號及於2009年11月03日申請之美國臨時專利申請案第61/257,825號的優先權。

【先前技術】

攝影設備（諸如，數位相機及數位攝錄影機）可包含電子影像感測器，其擷取光以供處理成靜止影像或視訊影像。電子影像感測器通常包含上百萬個光擷取元件，諸如，光電二極體。

固態影像感測器可為電荷耦合元件（CCD）類型或互補金屬氧化物半導體（CMOS）類型。在任一類型之影像感測器中，光感測器由一基底支撐且配置成二維陣列。影像感測器通常包含上百萬個像素以提供一高解析度影像。

【發明內容】

一種影像感測器，其包括一控制電路，該控制電路使一像素提供一第一參考輸出信號、一共同重設輸出信號及一第一感測節點重設輸出信號。

【實施方式】

本文揭示一種影像感測器，其具有一像素陣列內之一或多個像素，每一像素包括一光偵測器及一轉接開關，該轉接開關將該光偵測器連接至一感測節點。該感測節點經由一重設開關連接至一垂直信號線。一輸出電晶體被連接至以將一輸

出信號從該感測節點耦合至一垂直 OUT 線。該像素陣列可耦合至一控制電路且耦合至一或多個減法電路。該控制電路可使該輸出電晶體提供一第一參考輸出信號、一共同重設輸出信號及一第一感測節點重設輸出信號。在提供該共同重設輸出信號時，該轉接開關處於一三極體區中。在提供該第一參考輸出信號時，該重設開關處於一三極體區中。在提供該第一感測節點重設輸出信號時，該重設開關及該轉接開關兩者被切斷。一減法電路可對該共同重設輸出信號、該第一感測節點重設輸出信號及該第一參考輸出信號取樣。一減法電路可形成該經取樣之共同重設輸出信號、該經取樣之第一感測節點重設輸出信號及該經取樣之第一參考輸出信號之間的一加權差以產生一雜訊信號。該控制電路可使該像素提供一第二感測節點重設輸出信號、一光響應輸出信號及一第二參考輸出信號。在提供該光響應輸出信號時，該轉接開關處於一三極體區中。在提供該第二參考輸出信號時，該重設開關處於一三極體區中。在提供該第二感測節點重設輸出信號時，該重設開關及該轉接開關兩者被切斷。一減法電路可對該第二感測節點重設輸出信號、該光響應輸出信號及該第二參考輸出信號取樣。該光響應輸出信號對應於一將由該感測器擷取之影像。一減法電路可形成該經取樣之第二感測節點重設輸出信號、該經取樣之第二參考輸出信號及該經取樣之光響應輸出信號之間的一加權差以產生一經正規化之光響應信號。可自該經正規化之光響應信號減去該雜訊信號以產生該感測器之一經去雜訊之信號。可進一步減去一直流偏移以形

成該經去雜訊之信號。一影像擷取系統可包括該影像感測器及一處理器，該兩者形成該經去雜訊之信號。可在該處理器上執行該等步驟中之一或多者。

一減法電路可藉由以下方式提供一雜訊信號：對該共同重設輸出信號、該第一感測節點重設輸出信號及該第一參考輸出信號取樣且自該第一參考輸出信號減去該共同重設輸出信號及該第一感測節點重設輸出信號，該等信號各自藉由一各別有正負號之縮放因數來縮放。該減法電路可藉由以下方式提供一經正規化之光響應信號：對該光響應輸出信號、該第二感測節點重設輸出信號及該第二參考輸出信號取樣且自該第二參考輸出信號減去該光響應輸出信號及該第二感測節點重設輸出信號，該等信號各自已藉由一各別有正負號之縮放因數來縮放。

可在該影像感測器上自該經正規化之光響應信號減去該雜訊信號以形成一經去雜訊之信號。或者，該雜訊信號及該經正規化之光響應信號可傳送至一外部處理器，在該外部處理器中，自該經正規化之光響應信號減去該雜訊信號。

或者，該雜訊信號及/或該經正規化之光響應信號可部分地形成於該影像感測器上之該減法電路中且部分地形成於該處理器上。該雜訊信號可儲存於一記憶體中，且隨後自該記憶體擷取以供自該經正規化之光響應信號減去。

可進一步自該經正規化之光響應信號減去一經預校準之偏移信號以形成該經去雜訊之影像信號。可自一記憶體（例如，諸如快閃記憶體之非揮發性記憶體）擷取該經預校準之

偏移信號。

可以若干相互等效之方法（在下文被稱作雜訊方法）中之一者來形成該雜訊信號。該等方法中之一者可完全在該影像感測器上執行，或部分在該影像感測器上且部分在該處理器上執行。

在一第一雜訊方法中，自一第一雜訊差減去一第二雜訊差，該等雜訊差各自已藉由一各別有正負號之縮放因數縮放。該第一雜訊差為自該經取樣之第一參考輸出信號減去該經取樣之共同重設輸出信號的結果。該第二雜訊差為自該經取樣之第一參考輸出信號減去該經取樣之第一感測節點重設輸出信號的結果。

在一第二雜訊方法中，自該第一雜訊差減去一第三雜訊差，該等雜訊差各自已藉由一各別有正負號之縮放因數縮放。該第一雜訊差係如上文所描述。該第三雜訊差為自該共同重設輸出信號減去該第一感測節點重設輸出信號的結果。

在一第三雜訊方法中，自該第二雜訊差減去該第三雜訊差，該等雜訊差各自已藉由一各別有正負號之縮放因數縮放。該第二雜訊差及該第三雜訊差係如上文所描述。

在一第四雜訊方法中，自該第一參考輸出信號、該第一感測節點輸出信號及該共同重設輸出信號直接形成該雜訊信號，該等輸出信號各自已藉由一有正負號之縮放因數縮放，而未形成該第一、第二或第三雜訊差。

存在其他可能之方法，該等方法用以藉由根據代數規則操縱若干項而自該共同重設輸出信號、該第一感測節點重設輸

出信號及該第一參考輸出信號形成該雜訊信號，熟習此項技術者可將該等方法視為等效的或根據一乘法因數及/或一加法常數而等效。

該雜訊方法可部分在類比領域中且部分在數位領域中執行，或完全在類比領域或完全在數位領域中執行。該雜訊方法之部分可在一影像擷取系統中之外部處理器上執行，該影像擷取系統包括該影像感測器及該處理器。該影像擷取系統可包括一非揮發性記憶體，該非揮發性記憶體包含電腦指令，該等電腦指令在被執行時使該處理器或該影像感測器以該等雜訊方法中之一或多者來執行該等計算中之一或多者。

類似地，該經正規化之光響應信號可以若干相互等效之方法（在下文被稱作正規化方法）中之一者來形成。該等方法中之一者可完全在該影像感測器上執行，或部分在該影像感測器上且部分在該處理器上執行。

每一正規化方法具有一相應配對雜訊方法，該配對方法具有一組類似的有正負號之縮放因數。

在一第一正規化方法中，自一第一正規化差減去一第二正規化差，該等正規化差各自已藉由一各別有正負號之縮放因數縮放。該第一正規化差為自該第二參考輸出信號減去該光響應輸出信號的結果。該第二正規化差為自該第二參考輸出信號減去該第二感測節點重設輸出信號的結果。

在一第二正規化方法中，自該第一正規化差減去一第三正規化差，該等正規化差各自已藉由一各別有正負號之縮放因數縮放。該第一正規化差係如上文所描述。該第三正規化差

為自該光響應輸出信號減去該第二感測節點重設輸出信號的結果。

在一第三正規化方法中，自該第二正規化差減去該第三正規化差，該等正規化差各自已藉由一各別有正負號之縮放因數縮放。該第二正規化差及該第三正規化差係如上文所描述。

在一第四正規化方法中，自該光響應輸出信號、該第二感測節點重設輸出信號及該第二參考輸出信號直接形成該經正規化之光響應信號，而未形成該第一、第二或第三差。

存在其他可能之方法，該等方法用以藉由根據代數規則操縱若干項而自該光響應輸出信號、該第二感測節點重設輸出信號及該第二參考輸出信號形成該經正規化之光響應信號，熟習此項技術者可將該等方法視為等效的或根據一乘法因數及/或一加法常數而等效。

該正規化方法可部分在類比領域中且部分在數位領域中執行，或完全在類比領域或完全在數位領域中執行。該正規化方法之部分可在一影像擷取系統中之外部處理器上執行，該影像擷取系統包括該影像感測器及該處理器。

該影像擷取系統可包括一非揮發性記憶體，該非揮發性記憶體包含電腦指令，該等電腦指令在被執行時使該處理器或該影像感測器以該等雜訊方法及/或正規化方法中之一或多者來執行該等計算中之一或多者。

第一雜訊方法可與第一正規化方法共用同一組有正負號之縮放因數或偏差在 10%內的一組有正負號之縮放因數，且可

共用執行該等方法之至少一部分（例如，該等縮放因數）的電路。同樣，第二雜訊方法可與第二正規化方法、第三雜訊方法與第三正規化方法，及第四雜訊方法與第四正規化方法共用同一組有正負號之縮放因數。

此程序增加經去雜訊之影像之訊雜比（SNR）。

參看圖 13，一像素 14 包括一轉接開關 117 及一光偵側器 100（例如，光電二極體）。該轉接開關 117 具有一連接至該光電二極體 100 之源極及一耦合至一輸出電晶體 116（例如，源極隨耦器電晶體）之一閘極的汲極。該源極在下文被稱作光電二極體節點（或儲存節點）115，且該汲極被稱為感測節點 111。一重設開關 112 具有一連接至該感測節點 111 之源極及一連接至一 IN 線 120 之汲極。該重設開關 112 可將該感測節點 111 重設至一可變偏壓電壓，該可變偏壓電壓藉由一驅動器 17 提供至該像素陣列 12，該驅動器 17 可在一控制信號 DIN 之控制下將該 IN 線 120 驅動至若干個電壓電平中之一者。一選擇開關 114 可與該輸出電晶體 116 串聯，以使得如圖 13 中所展示，來自該輸出電晶體 116 之一輸出信號經連接以傳輸至一 OUT 線 124。OUT 線 124 為將該像素陣列 12 連接至光讀取器 16、16' 之垂直信號 18 的一部分。或者，各自包括一光偵測器及一轉接開關之多個像素可聚集在一起以共用一重設開關 112、一選擇開關 114 及一輸出電晶體 116 以達成較高面密度，如圖 12 中所展示。該影像感測器 10 較佳以 CMOS 製造方法及電路來構造。該 CMOS 影像感測器具有以下特性：高速、低功率消耗、小像素間距及高 SNR。

第一實施例

更特定地藉由參考數字參看圖式，圖 1 展示本發明之影像感測器 10 的第一實施例。該影像感測器 10 包括一像素陣列 12，該像素陣列 12 包括複數個個別光偵測像素 14。該等像素 14 配置成列與行之二維陣列。

該像素陣列 12 藉由一匯流排 18 耦合至光讀取器電路 16、16'且藉由控制線 22 耦合至一列解碼器 20。該列解碼器 20 可選擇該像素陣列 12 之一個別列。該等光讀取器 16、16'可接著讀取選定列內之特定離散行。列解碼器 20 及光讀取器 16、16'共同實現陣列 12 中之一個別像素 14 之讀取。

光讀取器 16、16'之輸出 19a、19b 可各自分別在信號 COEF1 及 COEF2 之控制下經由兩個增益電路 21 經受一各別增益及正負號反轉，接著在耦合至該等增益電路 21 之類比減法器 17 處互減。

該類比減法器 17 可藉由輸出線 26 耦合至一類比至數位轉換器 24（ADC）。該 ADC 24 產生一數位位元串，其對應於由類比減法器 17 提供之信號的振幅。

該 ADC 24 可藉由線 36 及開關 38、40 及 42 耦合至一對第一影像緩衝器 28 及 30 及一對第二影像緩衝器 32 及 34。該等第一影像緩衝器 28 及 30 藉由線 46 及開關 48 耦合至一記憶體控制器 44。該等第二影像緩衝器 32 及 34 藉由線 52 及開關 54 耦合至一資料組合器 50。該記憶體控制器 44 及該資料組合器 50 分別藉由線 58 及 60 連接至一讀回緩衝器 56。該讀回緩衝器 56 之輸出藉由線 62 連接至該控制器 44。該資

料組合器 50 藉由線 64 連接至該記憶體控制器 44。另外，該控制器 44 藉由線 66 連接至該 ADC 24。

該記憶體控制器 44 藉由一控制器匯流排 70 耦合至一外部匯流排 68。該外部匯流排 68 可耦合至一外部處理器 72、一外部記憶體 74 及/或一電可程式化唯讀記憶體（EPROM）78，其可為快閃記憶體。匯流排 70、處理器 72、記憶體 74 及 EPROM 78 在現有數位相機、相機及蜂巢式電話中很常見。

資料訊務

為擷取一靜止圖像影像，該等光讀取器 16、16' 自像素陣列 12 逐行擷取該等經取樣之第一參考輸出信號、該等經取樣之共同重設輸出信號及該等經取樣之第一感測節點重設輸出信號，以用於形成該圖像之雜訊資料（一第一影像）。該開關 38 處於將該 ADC 24 連接至該第一影像緩衝器 28 及 30 之狀態。開關 40 及 48 經設定以使得資料進入一緩衝器 28 或 30 中且藉由記憶體控制器 44 自另一緩衝器 30 或 28 擷取。舉例而言，該像素之第二行可儲存於緩衝器 30 中，而像素資料之第一行藉由記憶體控制器 44 自緩衝器 28 擷取且儲存於外部記憶體 74 中。

在該圖像之第二影像（經正規化之光響應資料）的第一行可獲得時，開關 38 經選擇以交替地將第一影像資料及第二影像資料分別儲存於第一影像緩衝器 28 及 30 及第二影像緩衝器 32 及 34 中。開關 48 及 54 可經選擇以按交錯方式交替地將第一及第二影像資料輸出至該外部記憶體 74 或處理器 72。該組合器 50 在通過模式(pass-through mode)下配置以

將來自第二影像緩衝器 32 及 34 之資料傳遞至記憶體控制器 44。此過程描繪於圖 2 中。

存在用以擷取且組合該第一影像資料及該第二影像資料之多種方法。如圖 3 中所展示，在一種方法中，自外部記憶體 74 以記憶體資料速率擷取該第一影像及該第二影像之每一行、將其儲存於該讀回緩衝器 56 中、在資料組合器 50 中組合且以處理器資料速率傳輸至該處理器 72。

圖 8 及圖 9 說明一替代方法。該圖像之第一影像的像素資料行可儲存於外部記憶體 74 中。如圖 8 及圖 9 中所展示，在該圖像之第二影像之第一行可獲得時，自記憶體 74 以該記憶體資料速率擷取該第一影像之第一行且將其在資料組合器 50 中組合。將該經組合之資料以該處理器資料速率傳送至該外部處理器 72。如圖 9 中所展示，該外部記憶體均以該記憶體資料速率來輸出及輸入來自第一影像之像素資料行。圖 8 亦展示一可選校準資料可輸入至該影像感測器以在資料組合器 50 中組合而形成經組合之資料。該校準資料可儲存於該外部記憶體 74 或獨立 EPROM 78 中。

為減少影像中之雜訊，控制器 44 較佳在光讀取器 16 非擷取輸出信號時傳送資料。

在另一方法中，遵照圖 2 中所展示之序列時序，可將該第一影像及該第二影像輸出至該處理器 72。該處理器 72 可將在相機之起動期間自 EPROM 78 擷取之校準資料影像儲存於第二記憶體（未圖示）中。該處理器 72 可將該第一影像之行儲存於一第三記憶體（未圖示）中。在該第二影像之第一行到

達該處理器 72 時，該處理器 72 可自該第二記憶體擷取該校準資料影像之第一行且自該第三記憶體擷取該第一影像之第一行，且將其與該第二影像之第一行組合以形成該圖像之第一行。該處理器對該圖像之第二行、第三行及後續行同樣地執行諸操作。

像素

圖 13 展示像素陣列 12 之像素 14 之一實施例的示意圖。像素 14 可包含一光偵測器 100。舉例而言，該光偵測器 100 可為光電二極體。該光偵測器 100 可經由轉接電晶體（開關）117 連接至一重設電晶體（開關）112。該光偵測器 100 亦可經由一輸出（亦即，源極隨耦器）電晶體 16 耦合至一選擇電晶體（開關）114。電晶體 112、114、116、117 可為場效電晶體（FET）。

轉接開關 112 之閘極可連接至一 TF(n)線 121。重設電晶體 112 之閘極可連接至一 RST(n)線 118。重設電晶體 112 之汲極節點可連接至一 IN 線 120。選擇電晶體 114 之閘極可連接至一 SEL 線 122。選擇電晶體 114 之源極節點可連接至一 OUT 線 124。RST(n)線 118、SEL(n)線 122 及 TF(n)線 126 可為像素陣列 12 中之一整列像素所共有。同樣，IN 線 120 及 OUT 線 124 可為像素陣列 12 中之一整行像素所共有。RST(n)線 118、SEL(n)線 122 及 TF(n)線 121 連接至列解碼器 20 且為控制線 22 之一部分。

參看圖 13，藉由三態緩衝器 374 來驅動 RST(n)線 118 及 TF(n)線 121。圖 27 展示三態緩衝器 374 之示意圖。三態緩

衝器 374 具有一輸入 A 及一輸出 Y。該輸出 Y 可經由上拉電晶體 MN3 907 連接至一電源電壓 VDD。在輸入 A 處於邏輯低位準時，該輸出 Y 處於低電平，例如，0 伏。在輸入 A 升高至一邏輯高位準（例如，3.3 伏）時，該輸出 Y 升高至一電壓電平，其大致為比該上拉電晶體 MN3 之一閘極電壓（在此實施例中，該輸入 A 之邏輯高位準）低一個臨限電壓降，接著上拉電流快速減少直至基本上變為零，在該種狀態下，該輸出 Y 變成三態的。被驅動至此三態之 RST(n)線 118 及 TF(n)線 121 可藉由在三態期間進行低至高轉變的信號經由一電容器而電容耦合至更高之電壓電平。在此實施例中，該 IN 線 120 上的低至高之轉變分別經由重設開關 112 之閘極至溝道、閘極至源極、閘極至汲極電容及一金屬至金屬電容器 126 之電容來電容耦合至該 RST(n)線 118 及 TF(n)線 121 中。

該金屬至金屬電容器 126 說明於圖 4 中。該 IN 線 120 可承載於 metal3 電線中。該 TF(n)線 121 可承載於 metal2 電線中。一延伸之 metal2 區形成電容器 126 之底板。藉由絕緣體（諸如，1000 埃厚之氮化矽）與該底板絕緣的獨立金屬頂板置於該底板之頂部上且經由稱作 via2 之管洞連接至 metal3 線。

該 IN 線可由一 IN 驅動電路 17 驅動至四個電壓電平中之一者，其自最高至最低分別為 VPH0、VPH1、VPH2 及 0 伏，該等電壓電平可藉由控制輸入 DIN(1:0)選擇。DIN=「11」選擇 VPH0，「10」選擇 VPH1，「01」選擇 VPH2，且「00」選擇 0

伏。

圖 12 展示兩個像素 14 之替代實施例的示意圖，該兩個像素 14 各自來自該像素陣列 12 之兩個相鄰列中之一者。該兩個像素 14 形成一像素對 14'。該像素對 14'包括兩個光偵測器 100a、100b，其分別經由轉接開關 117a、117b 連接至共用感測節點 111。轉接開關 117a、117b 分別藉由連接至其各別閘極之水平信號 TF(n+1) 121a 及 TF(n) 121b 控制。一共用重設開關 112 在一共用水平信號 RST(n) 118 之控制下將感測節點 111 連接至垂直 IN 線 120，該共用水平信號 RST(n) 118 連接至重設開關 112 之閘極。重設開關 112 及轉接開關 117a，在一起被開啟且藉由將信號 RST(n) 118 及信號 TF(n+1) 121a 驅動至高而各自進入三極體區中時，可將光偵測器 100a 重設至藉由垂直 IN 信號 120 傳輸之電壓。同樣，重設開關 112 及轉接開關 117b，在一起被開啟且藉由將信號 RST(n) 118 及信號 TF(n+1) 121b 驅動至高而各自進入三極體區中時，可將光偵測器 100b 重設至藉由垂直 IN 信號 120 傳輸之電壓。

參看圖 12，一輸出電晶體 116 經由一選擇電晶體 114 連接至一垂直 OUT 線 124，選擇電晶體 114 係藉由水平信號 SEL(n) 122 開啟。該輸出電晶體 116 及該選擇電晶體 114 係在兩對光偵測器及轉接開關間共用。一信號可藉由驅動水平信號 TF(n+1) 121a 及 SEL(n) 122 而自光偵測器 100a 傳輸至垂直 OUT 線 124。同樣，一信號可藉由驅動水平信號 TF(n+1) 121b 及 SEL(n) 122 而自光偵測器 100b 傳輸至垂直 OUT 線

124。

以類似方式，三對或更多對之光偵測器及轉接開關可共用一重設開關、一輸出電晶體及一選擇開關。每一對可駐留於一群相鄰列中的不同列中。一共同選擇信號及一共同重設信號可由該等相鄰列共用。

像素信號擷取：光讀取器

圖 14A 展示一光讀取器電路 16 之一實施例。該光讀取器 16 可包括複數個取樣電路 150，其各自連接至該像素陣列 12 之一 OUT 線 124。每一取樣電路 150 可包括一第一電容器 152 及一第二電容器 154。該第一電容器 152 分別藉由開關 158 及 160 耦合至該 OUT 線 124 及一虛擬接地信號 GND1 156。該第二電容器 154 分別藉由開關 162 及 164 耦合至該 OUT 線 124 及虛擬接地 GND1 信號。開關 158 及 160 藉由一控制線 SAM1 166 控制。開關 162 及 164 藉由一控制線 SAM2 168 控制。電容器 152 與 154 可連接在一起以藉由閉合開關 170 來執行一電壓（及/或電荷）減法運算。開關 170 藉由一控制線 SUB 172 控制。

該等取樣電路 150 藉由複數個第一開關 182 及複數個第二開關 184 連接至一運算放大器 180。該放大器 180 具有：一負端子「□」，其藉由該等第一開關 182 耦合至該等第一電容器 152；及一正端子「+」，其藉由該等第二開關 184 耦合至該等第二電容器 154。該運算放大器 180 具有一連接至一輸出線 OP 188 之正輸出「+」及一連接至一輸出線 OM 186 之負輸出「□」。參看圖 1，舉例而言，對於光讀取器 16，該等輸

出線 186 及 188 經由信號 19a 連接至一增益電路 21，而對於光讀取器 16'，該等輸出線 186 及 188 經由信號 19b 連接至另一增益電路 21。

該運算放大器 180 提供一經放大之信號，該信號為一儲存於該第一電容器 152 中之電壓與一儲存於該第二電容器 154 中之電壓之間的差，該第一電容器 150 及該第二電容器 154 屬於連接至該放大器 180 之一取樣電路 150。該放大器 180 之增益可藉由調整可變電容器 190 來改變。該等可變電容器 190 可藉由閉合一對開關 192 而放電。該等開關 192 可連接至一相應控制線（未圖示）。儘管展示並描述一單一放大器，但應理解在該光讀取器電路 160 中可使用一個以上之放大器。

圖 14B 展示另一光讀取器 16'。該光讀取器 16' 與圖 14A 中所展示之光讀取器 16 不同，在於該第一電容器 152 用一 SAM3 信號 167 替代該 SAM1 信號 166 來取樣，且該第二電容器 154 用一 SAM4 信號 169 替代該 SAM2 信號 168 來取樣。參看圖 1，光讀取器 16' 之輸出線 186、188 經由信號 19b 連接至一增益電路 17。

操作——第一實施例

圖 1 中所展示之第一實施例可依據第一、第二及第三雜訊方法中之任一者與第一、第二及第三正規化方法中之任一者的任何組合來操作。圖 15A 展示根據第二雜訊方法及第二正規化方法的第一實施例之操作的流程圖；圖 15B 展示根據第一雜訊方法及第二雜訊方法之操作的流程圖；且圖 15C 展示

根據第三雜訊方法與第三正規化方法之操作的流程圖。然而，一雜訊方法（例如，第三雜訊方法）可與一非相應之正規化方法（例如，第二正規化方法）一起使用。舉例而言，可藉由用圖 15A 之步驟 316a 替換圖 15C 之步驟 316c 來組合用於成對之第三雜訊方法與該第二正規化方法的流程圖。同樣，可藉由用圖 15C 之步驟 316c 替換圖 15B 之步驟 306b 來組合用於成對之第三雜訊方法與第一正規化方法的流程圖。

分別對應於圖 15A 至圖 15C，圖 17A 至圖 17C 說明在產生該雜訊信號及該經正規化之光響應信號之過程中一像素 14 之儲存節點 115 及一相應感測節點 111 的電壓電平的改變，其尤其指示該第一參考輸出信號、該共同重設輸出信號、該第一感測節點重設輸出信號中之哪一者係依據不同雜訊方法分別藉由該 SAM1 信號、該 SAM2 信號、該 SAM3 信號及該 SAM4 信號來取樣，且指示該第二參考輸出信號、該第二感測節點重設輸出信號及該光響應輸出信號中之哪一者係依據不同正規化方法分別藉由該 SAM1 信號、該 SAM2 信號、該 SAM3 信號及該 SAM4 信號來取樣。

不同於圖 17A 至圖 17C（其各自說明一雜訊方法與一相應正規化方法一起使用），圖 17D 及圖 17E 說明非相應雜訊及正規化方法。圖 17D 說明第三雜訊方法與第二正規化方法一起使用。圖 17E 說明第三雜訊方法與第一正規化方法一起使用。此等圖式說明一雜訊方法可與一非相應正規化方法一起使用。

圖 17A 至圖 17E 亦可各自用以描述依據第四雜訊方法及第

四正規化方法的本發明之影像感測器的一替代實施例之操作，其不形成雜訊與正規化差之中間信號。

圖 15A 展示根據該第二雜訊方法及該第二正規化方法的該影像感測器 10 之第一實施例的操作之流程圖。在步驟 300 中，經由該 IN 線 120 將一第一參考信號驅動至該感測節點 111 上，且接著藉由該輸出電晶體 116 輸出一第一參考輸出信號並將其作為一經取樣之第一參考輸出信號儲存於該光讀取器 16 中。參看圖 13 中之示意圖及圖 16 中之時序圖，此舉可藉由以下方式實現：將該 RST(n)線 118、TF(n)線 121 及 IN 線 120 自一低電壓切換至一高電壓以開啟該重設開關 112 並進入一三極體區中。同時可接通該轉接開關 117 以藉由將該 TF(n)線 121 驅動至高來將該第一參考信號傳輸至該光偵測器 100。針對一整列，將該 RST(n)線 118 及該 TF(n)線 121 驅動至高。針對一整行，將該 IN 線 120 驅動至高。在該 IN 線 120 最初為低時，首先將該 RST(n)線 118 及該 TF(n)線 121 驅動至高。

該 RST[n]線 118 及該 TF[n]線 121 可各自經連接以由該三態緩衝器 374 驅動，該三態緩衝器 374 之輸出在自 0 伏驅動至一高電平後進入一三態。隨後，在該 IN 線 120 自一低狀態切換至一高狀態時，電容耦合（歸因於重設開關 112 之閘極至溝道電容及電容器 126 之電容）使該重設開關 112 及該轉接開關 117 之閘極電壓各自進一步升高以分別將該重設開關 112 及該轉接開關 117 保持在一三極體區中。在該重設開關 112 及該轉接開關 177 處於其各別三極體區中之情況下，該

儲存節點 115 及該感測節點 111 處之電壓被驅動至該 IN 線 120 上之電壓電平。提供一較高閘極電壓（該閘極電壓高得足以將該重設開關 112 及該轉接開關 117 同時維持在三極體區中）允許該光偵測器重設至一較高電平，因此准許該 OUT 線 124 上之一較大電壓擺動範圍支援自該像素 14 輸出之輸出信號的一較大動態範圍。

該 SEL[n]線 122 亦切換至一高電壓電平，該電壓電平接通選擇開關 114。該感測節點 111 之電壓在該輸出電晶體 116 處之電平移位後經由輸出電晶體 116 及選擇電晶體 114 耦合至該 OUT 線 124。選擇該光讀取器 16 之 SAM1 控制線 166（見圖 14A），以使得該 OUT 線 124 上之電壓作為一經取樣之第一參考輸出信號儲存於該第一電容器 152 中。

參看圖 15A，在步驟 302 中，該感測節點 111 及該儲存節點 115 接著重設，且一共同重設輸出信號作為一經取樣之共同重設輸出信號儲存於該光讀取器 16 中。參看圖 13 及圖 16，此舉可藉由以下方式實現：將該 RST[n]線 118 驅動至低以關斷該重設開關 112 並重設該像素 14，同時保持該 TF[n]線 121 處於高電平，以使得該轉接開關 117 保持於三極體區中。關斷該重設開關 112 歸因於重設雜訊、電荷注入及時脈饋通而在該光偵測器 100 上產生一誤差信號。如圖 17A 中所展示，在該重設開關 112 切斷時，該誤差信號將該儲存節點 115 及該感測節點 111 處之共同電壓降低至 V_B。將該 SAM2 線 168 及該 SAM3 線 167 驅動至高，將該 SEL 線 122 先驅動至低且接著再次驅動至高，以使得該感測節點 111 之電壓的經電

平移位之版本作為一經取樣之共同重設輸出信號儲存於該光讀取器 16 之第二電容器 154（見圖 14A）中及該光讀取器電路 16'之第一電容器 152（見圖 14B）中。

參看圖 15A，在步驟 304 中，該轉接開關 117 接著關斷，且接著一第一感測節點重設輸出信號作為一經取樣之第一感測節點重設輸出信號儲存於該光讀取器 16'中。參看圖 13 及圖 16，此舉可藉由將該 TF[n]線 121 驅動至低以關斷該轉接開關 117 實現。關斷該轉接開關 117 歸因於重設雜訊、電荷注入及時脈饋通而在該儲存節點 115 及該感測節點 111 處產生一誤差信號。如圖 17A 中所展示，在該轉接開關 112 關斷時，該誤差信號分別將該儲存節點 115 處之電壓降低至 V_{C1} 且將該感測節點 111 處之電壓降低至 V_{C2}。將該 SAM4 線 169 驅動至高，將該 SEL 線 122 驅動至低且接著再次驅動至高，以使得該感測節點 111 之電壓的一經電平移位之版本儲存於該光讀取器電路 16'之第二電容器 154 中作為該經取樣之第一感測節點重設輸出信號。

參看圖 15A，在步驟 306a 中，接著自該經取樣之第一參考輸出信號減去該經取樣之共同重設輸出信號以給出一第一雜訊差信號，且自該經取樣之共同重設輸出信號減去該經取樣之第一感測節點重設輸出信號以給出一第三雜訊差信號。接著自該第一雜訊差信號減去該第三雜訊差信號以各自在一各別增益下給出該雜訊信號、該第一雜訊差信號及該第三雜訊差信號。由 ADC 24 將該雜訊信號轉換至數位位元串。根據圖 2、圖 3、圖 8 或圖 9 中所描述之技術中之一者來將該數位輸

出資料儲存於該外部記憶體 74 內。該雜訊資料對應於該第一影像。參看圖 1、圖 13、圖 14A 及圖 14B，該等用以產生該第一差及該第三差之減法運算可藉由以下方式實現：閉合該等光讀取器 16、16'之開關 170、171、182、183、184 及 185 以自該第一電容器 152 上之電壓減去該第二電容器 154 上之電壓。分別代表該第一雜訊差及該第三雜訊差的光讀取器 16、16'之輸出信號 19a、19b 分別依據有正負號之縮放因數 COEF1 及 COEF2 由類比增益電路 21 來縮放，接著在該類比減法器 17 處互減以給出該雜訊差。一耦合至該類比減法器 17 之 ADC 24 將該雜訊信號數位化成雜訊資料，其隨後儲存於該記憶體 74 中。

該等有正負號之縮放因數 COEF1 及 COEF2 可由該外部處理器 72 或一板載校準電路（未圖示）選擇或提供或自該影像感測器上或該影像感測器外部之一非揮發性記憶體選擇或提供。可根據稍後在本說明書中描述的幾種校準方法中之一者來判定或預判定該等有正負號之縮放因數。該等縮放因數 COEF1 及 COEF2 中之每一者可具有一各別正負號。在使用非相應雜訊及正規化方法時，該等縮放因數 COEF1 及 COEF2 可在產生該第一影像與產生該第二影像之間改變。

參看圖 15A，在步驟 308 中，TF[n]線、RST[n]線、SEL[n]線保持為低歷時一曝光時間之持續時間，同時該光電二極體積聚電荷。

參看圖 15A，在步驟 310 中，重設該感測節點 111，且接著將該第二感測節點重設輸出信號作為一經取樣之第二感測節

點重設輸出信號儲存於該光讀取器 16 中。參看圖 13 及圖 16，此舉可藉由以下方式實現：將該 RST[n]線 118 驅動至高使之進入三態，接著藉由將該 IN 線 120 自一低電平驅動至一高電平（下文稱作「第二跳板電平」）而使該 RST[n]線 118 電容耦合至一較高電壓電平，接著將該 RST[n]線 118 驅動至低以關斷該重設開關 112 且重設該感測節點 111。如圖 17A 中所展示，該感測節點電壓現為 V_{D2}，而該儲存節點為 V_{D1}。該 TF[n]線 121 保持為低。將該 SAM4 線 169 驅動至高，將該 SEL[n]線 122 驅動至高，以使得該感測節點電壓之一經電平移位之版本作為一經取樣之第二感測節點重設輸出信號儲存於該光讀取器電路 16'之第二電容器 154（見圖 14B）中。該第二跳板電平為剛好在針對該第二感測節點重設而切斷該重設開關 112 之前的一感測節點電壓電平。該第二跳板電平可能與該第一參考電平相同或不同。

參看圖 15A，在區塊 312 中，自該輸出電晶體 116 對該光響應輸出信號取樣，且將其作為一經取樣之光響應輸出信號儲存於該光讀取器電路 16、16'中。該光響應輸出信號對應於正由該影像感測器 10 偵測之光學影像。參看圖 13、圖 14A、圖 14B 及圖 16，此舉可藉由以下方式實現：使該等 TF[n]線 121、SEL[n]線 122、SAM3 線 167 及 SAM2 線 168 處於一高狀態，該 RST[n]線 118 處於一低狀態且將該轉接開關 117 驅動至一三極體區中。圖 17A 展示 V_E 作為該儲存節點 115 及該感測節點 111 之一共同電壓。該等光讀取器 16、16'之各別第二電容器 154 及第一電容器 152 將該儲存節點 115

及該感測節點 111 之共同電壓的一經電平移位之版本作為該經取樣之光響應輸出信號儲存。

參看圖 15A，在區塊 314 中，自該感測節點 111 及該輸出電晶體 116 產生該第二參考輸出信號且將其儲存於該光讀取器 16 中。參看圖 13、圖 14A 及圖 16，首先將該 RST[n]線 118 驅動至高且接著驅動至三態。該重設開關 112 進入一三極體區。將該 IN 線 120 驅動至高，進而將該重設開關 112 之閘極節點 118 電容耦合至一較高電壓電平以使該重設開關 112 維持在該三極體區中，以使得該感測節點 111 處之電壓電平被驅動至提供於該 IN 線 120 上之電壓電平。如圖 17A 中所展示，該感測節點電壓現為 V_G。接著將該 SEL[n]線 122 及該 SAM1 線 166 驅動至高以將該第二參考輸出電壓作為一經取樣之第二參考輸出信號儲存於該光讀取器 16 之第一電容器 152 中。

參看圖 15A，在區塊 316a 中，自該經取樣之第二參考輸出信號減去該經取樣之光響應輸出信號以形成一第一正規化差，自該經取樣之光響應輸出信號減去該經取樣之第二感測節點重設輸出信號以形成一第三正規化差，且自該第一正規化差減去該第三正規化差以形成一經正規化之光響應信號。將該經正規化之光響應信號轉換成一數位位元串以產生一經正規化之光輸出資料，其儲存於該等第二影像緩衝器 32 及 34 中。該經正規化之光響應信號對應於該第二影像。參看圖 13、圖 14 及圖 16，該減法過程可藉由閉合該等光讀取器 16、16' 之開關 170、182、183、184 及 185 實現。分別代表

該第一正規化差及該第三正規化差的光讀取器 16、16'之輸出信號 19a、19b 分別依據有正負號之縮放因數 COEF1 及 COEF2 由類比增益電路 21 縮放，接著在該類比減法器 17 處互減以給出該經正規化之光響應信號。該等 COEF1 及 COEF2 值可與產生該雜訊信號過程中之 COEF1 及 COEF2 值相同，或具有在其 10%之內之比率。接著由該 ADC 24 將該經正規化之光響應信號轉換成一數位位元串作為一經正規化之光響應資料。

參看圖 15A，在區塊 318 中，自外部記憶體擷取該雜訊資料（且亦可為校準資料）。在區塊 320 中，由該組合器 50 或在圖 2 中由該處理器 72 在該影像感測器中根據圖 8 中所展示之技術中之一者將該雜訊資料（及校準資料）與該經正規化之光輸出資料組合。該雜訊資料對應於該第一影像，且該經正規化之光輸出資料對應於該第二影像。因此，移除該經正規化之光響應資料中之一重設雜訊以形成一經去雜訊之影像。該影像感測器用一具有僅四個電晶體之像素來執行此雜訊消除，進而藉由使用該轉接開關 117 使該儲存節點 115 與該感測節點 111 分離來使該儲存節點 115 上之暗電流減少。使用在鄰近光偵測器間共用該選擇開關 114 及該輸出電晶體 116 可達成每像素少於兩個電晶體。此影像感測器因此提供雜訊消除，同時維持相對小之像素間距。

圖 17A 說明依據圖 15A 之流程圖來使用圖 1 之影像感測器之第一實施例。在該光讀取器 16 中形成該等第一雜訊及正規化差，該光讀取器 16 對於圖 15A 中之流程圖的步驟 300 用該

SAM1 信號 166 對該第一參考輸出信號取樣，且對於圖 15A 中之流程圖的步驟 302 用該 SAM2 信號 168 對該共同重設輸出信號取樣，且在一曝光後，對於該流程圖之步驟 314 用該 SAM1 信號 166 對該第二參考輸出信號取樣，且對於該流程圖之步驟 312 用該 SAM2 信號 168 對該光響應輸出信號取樣。在該光讀取器 16' 中形成該第三雜訊及正規化差，該光讀取器 16' 對於圖 15A 中之流程圖的步驟 302 用該 SAM3 信號 167 對該共同重設輸出信號取樣，且對於圖 15A 中之流程圖的步驟 304 用該 SAM4 信號 169 對該第一感測節點重設輸出信號取樣，且在該曝光後，對於該流程圖之步驟 314 用該 SAM3 信號 167 對該光響應輸出信號取樣，且對於該流程圖之步驟 312 用該 SAM4 信號 169 對該第二重設輸出信號取樣。

因此，圖 17A 展示 SAM1 信號 166 對該第一參考輸出信號取樣、SAM2 信號 168 及 SAM3 信號 167 對該共同重設輸出信號取樣且 SAM4 信號 169 對該第一感測節點重設輸出信號取樣以形成該雜訊信號。圖 17A 亦展示 SAM1 信號 166 對該第二參考輸出信號取樣、SAM2 信號 168 及 SAM3 信號 167 對該光響應輸出信號取樣且 SAM4 信號 169 對該第二感測節點重設輸出信號取樣以在該曝光後形成該經正規化之光響應信號。該光讀取器 16 形成該等第一雜訊及正規化差。該光讀取器 16' 形成該等第三雜訊及正規化差。該類比減法器 17 在該第一雜訊差與該第三雜訊差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第二雜訊方法形成該雜訊信號。該類比減法器 17 在該第一正規化差與該第三正規化差

（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第二正規化方法形成該經正規化之光響應信號。

所描述之過程係跨該像素陣列 12 中之複數個列像素按一序列來執行。如圖 16 中所展示，雜訊信號可產生自該像素陣列中之第 n 列，而經正規化之光響應信號產生自第 n-l 列，其中 l 為多倍線週期的曝光持續時間。

如上文所提及，圖 15A 中之流程圖的步驟 306a 可用圖 15B 之步驟 306b 或圖 15C 之步驟 306c 來替換。且，圖 15A 中之步驟 316a 可用圖 15B 之步驟 316b 或圖 15C 之步驟 316c 來替換。

圖 17B 說明依據圖 15B 之流程圖來使用圖 1 之影像感測器之第一實施例。在圖 15B 中，圖 15A 之步驟 306a、316a 分別用步驟 306b、316b 來替換，其中該第二雜訊差替換該第三雜訊差，且該第二正規化差替換該第三正規化差。在該光讀取器 16’中形成該等第二雜訊及正規化差，該光讀取器 16’對於圖 15B 中之流程圖的步驟 300 用該 SAM3 信號 167 對該第一參考輸出信號取樣，且對於圖 15B 中之流程圖的步驟 304 用該 SAM4 信號 169 對該第一感測節點重設輸出信號取樣，且在該曝光後，對於該流程圖之步驟 314 用該 SAM3 信號 167 對該第二參考輸出信號取樣，且對於該流程圖之步驟 310 用該 SAM4 信號 169 對該第二感測節點重設輸出信號取樣。因此，圖 17B 展示 SAM1 信號 166 及 SAM3 信號 167 對該第一參考輸出信號取樣、SAM2 信號 168 對該共同重設輸出信號取樣，且

SAM4 信號 169 對該第一感測節點重設輸出信號取樣以形成該雜訊信號。圖 17B 亦展示 SAM1 信號 166 及 SAM3 信號 167 對該第二參考輸出信號取樣、SAM2 信號 168 對該光響應輸出信號取樣，且 SAM4 信號 169 對該第二感測節點重設輸出信號取樣以形成該經正規化之光響應信號。該光讀取器 16 形成該等第一雜訊及正規化差。該光讀取器 16'形成該等第二雜訊及正規化差。該類比減法器 17 在該第一雜訊差與該第二雜訊差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第一雜訊方法形成該雜訊信號。該類比減法器 17 在該第一正規化差與該第二正規化差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第一正規化方法形成該經正規化之光響應信號。

圖 17C 說明依據圖 15C 之流程圖來使用圖 1 之影像感測器之第一實施例。在圖 15C 中，圖 15A 之步驟 306a、316a 分別用步驟 306c、316c 來替換，其中該第二雜訊差替換該第一雜訊差，且該第二正規化差替換該第一正規化差。在該光讀取器 16 中形成該等第二雜訊及正規化差，該光讀取器 16 對於圖 15C 中之流程圖的步驟 300 用該 SAM1 信號 166 對該第一參考輸出信號取樣，且對於圖 15C 中之流程圖的步驟 304 用該 SAM2 信號 168 對該第一感測節點重設輸出信號取樣，且在一曝光後，對於該流程圖之步驟 314 用該 SAM1 信號 166 對該第二參考輸出信號取樣，且對於該流程圖之步驟 310 用該 SAM2 信號 168 對該第二感測節點重設輸出信號取樣。因此，圖 17C 展示 SAM1 信號 166 對該第一參考輸出信號取樣、SAM3 信

號 167 對該共同重設輸出信號取樣，且 SAM2 信號 168 及 SAM4 信號 169 對該第一感測節點重設輸出信號取以形成該雜訊信號。圖 17C 亦展示 SAM1 信號 166 對該第二參考輸出信號取樣、SAM3 信號 167 對該光響應輸出信號取樣，且 SAM2 信號 168 及 SAM4 信號 169 對該第二感測節點重設輸出信號取樣以形成該經正規化之光響應信號。該光讀取器 16 形成該等第二雜訊及正規化差。該光讀取器 16' 形成該等第三雜訊及正規化差。該類比減法器 17 在該第二雜訊差與該第三雜訊差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第三雜訊方法形成該雜訊信號。該類比減法器 17 在該第二正規化差與該第三正規化差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第三正規化方法來形成該經正規化之光響應信號，該縮放因數可與用於該第三雜訊方法之縮放因數相同。

圖 17D 說明依據混合成對之第三雜訊方法與第二正規化方法來使用圖 1 之影像感測器的第一實施例。因此，圖 17D 展示 SAM1 信號 166 對該第一參考輸出信號取樣、SAM3 信號 167 對該共同重設輸出信號取樣，且 SAM2 信號 168 及 SAM4 信號 169 對該第一感測節點重設輸出信號取樣以形成該雜訊信號。圖 17D 亦展示 SAM1 信號 166 對該第二參考輸出信號取樣、SAM2 信號 168 及 SAM3 信號 167 對該光響應輸出信號取樣，且 SAM4 信號 169 對該第二感測節點重設輸出信號取樣以形成該經正規化之光響應信號。該光讀取器 16 形成該第二雜訊差及該第一正規化差。該光讀取器 16' 形成該第三雜訊差

及該第三正規化差。該類比減法器 17 在該第二雜訊差與該第三雜訊差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第三雜訊方法形成一雜訊信號。該類比減法器 17 在該第一正規化差與該第三正規化差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據該第二正規化方法形成一經正規化之光響應信號。

圖 17E 說明依據混合成對之第三雜訊方法與第一正規化方法來使用圖 1 之影像感測器的第一實施例。該光讀取器 16 形成該第二雜訊及該第一正規化差。該光讀取器 16'形成該第三雜訊差及該第二正規化差。該類比減法器 17 在該第二雜訊差與該第三雜訊差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據第三雜訊方法形成一雜訊信號。該類比減法器 17 在該第一正規化差與該第二正規化差（其各自用一各別有正負號之縮放因數來縮放）之間進行減法運算，以根據第一正規化方法形成一經正規化之光響應信號。

一額外之第三參考電平可應用於第一雜訊方法。圖 17J 展示對該第一實施例實施第一雜訊方法的一個此種實例，吾人可藉由以下方式將圖 17B 修改成圖 17J：添加一第三參考電平，以在步驟 304 後立即施加至該感測節點 111，且改變 SAM3 以在此第三參考電平期間取樣並儲存一經取樣之第三參考輸出信號，而非在步驟 300 中在該第一參考電平期間取樣。在此種情況下，該第二雜訊差為該經取樣之第三參考輸

出信號減去該經取樣之第一感測節點重設信號。

同樣地，對於在曝光後進行之取樣，在步驟 310 中該第二感測節點重設之前可將一第四參考電平施加至該感測節點 111，且自步驟 314 移來 SAM3 以對此時產生之第四參考輸出信號取樣以儲存一經取樣之第四參考輸出信號。在此種情況下，該第二正規化差為該經取樣之第四參考輸出信號減去該經取樣之第二感測節點重設信號。應注意，在此處，該第四參考電平亦充當該第二跳板電平。然而，如熟習此項技術者可易於認識到，一不同於該第四參考電平之第二跳板電平可提供於該 IN 線 120 上且在介於該第四參考電平與該第二感測節點重設之際跨越重設開關 112 驅動至該感測節點 111 上，以調整該第二感測節點重設電平且隨之調整該光響應電平。

如熟習此項技術者將易於知道執行的，自該第一實施例的圖 16 之時序圖改變相應控制信號，且自圖 18A 至圖 18D 之示意圖改變相應邏輯電路。該等第三及第四參考電平可與該等第一及第二參考電平相同或不相同。在其不同之情況下，如熟習此項技術者將易於知道執行的，可在一類比電路中或在一數位電路中或在該外部處理器 72 上減去一直流偏移。

依據該等第二雜訊及正規化方法來操作之第一實施例為最佳模式。

第二實施例

圖 21 說明該影像感測器之一第二實施例。在此替代實施例中，圖 1 中之第一實施例的類比增益電路 21 及類比減法器 17 分別用位於該 ADC 24 後之數位增益電路 21' 及數位減法器

17'來替換。或者，該等類比增益電路 21 及類比減法器 17 之功能可由一數位電路或一機載可程式化處理器來替換且執行，該數位電路或該板載可程式化處理器執行電腦指令，即，包括在被執行時使該可程式化處理器執行此等功能之指令的電腦程式。該第二實施例可如同該第一實施例一樣操作。

第三實施例

圖 22 說明一第三實施例。在該第三實施例中，圖 1 中之第一實施例的光讀取器 16、16'、類比增益電路 21 及類比減法器 17 用圖 14C 中所展示之一三重取樣光讀取器 16"來替換。

圖 14C 展示該三重取樣光讀取器 16"之示意圖。該三重取樣光讀取器 16"包括複數個三重取樣電路 150"，其各自包括一第一對電容器及一第二對電容器。該第一對電容器包括一第一電容器 152 及一第二電容器 154，其各自具有一第一電容。該第二對電容器包括一第三電容器 153 及一第四電容器 155，其各自具有一第二電容。該第一電容與該第二電容之間的一比率可改變。舉例而言，該比率可根據在影像感測器 10"上或在一外部處理器 72 上執行之校準程序（諸如，稍後在本說明書中描述之校準程序中之一者）來改變。在每一對內，一電容器電耦合至一放大器 180 之一正端子「+」，而另一電容器電耦合至該放大器 180 之一負端子「-」。每一對電容器、放大器 180 及連接於該放大器 180 之輸出端子與輸入端子之間的一對回饋電容器 190 可一起在取樣至該對電容器內之電容器上的兩個電壓信號之間執行一減法運算。該光讀

取器 150"可藉由閉合開關 170、171 及 182 至 184 且斷開開關 190 來執行一第一減法運算以自該第一電容器上之一第一電壓減去該第二電容器上之一第二電壓，執行一第二減法運算以自該第三電容器上之一第三電壓減去該第四電容器上之一第四電壓，且執行一第三減法運算以自來自該第一減法運算之一第一差減去來自該第二減法運算之一第二差，該等第一及第二差中之每一者分別被給予一等於第一及第二電容之權重。在開關 170、170 均閉合時，該三重取樣光讀取器 16"有效地一次全部執行該第一減法運算至該第三減法運算，而未必形成該等第一或第二差之中間信號。因此，該三重取樣光讀取器 16"能夠執行該等第一至第三雜訊方法中之任一者，而無需依據各別雜訊方法來形成所有該等第一至第三雜訊差。同樣，該三重取樣光讀取器 16"能夠執行第一至第三正規化方法中之任一者，而無需依據各別正規化方法來形成所有該等第一至第三正規化差。因此，清楚看出，該光讀取器 16"能夠執行：第四雜訊方法，其要求在該雜訊信號之三個構成分量信號間的一減法運算；及該第四正規化方法，其要求該經正規化之光響應信號之三個構成分量信號間的一減法運算。在組合以形成該雜訊信號之三個構成信號中，一第一信號（其由來自該第一對電容器之僅一電容器取樣）具有為該第一電容之一權重，一第二信號（其由來自該第一對電容器之一電容器及來自該第二對電容器之一電容器取樣）具有為該第一電容與該第二電容之間的和或差的一權重，且一第三信號（其由來自該第二對電容器之僅一電容器取樣）具

有為該第二電容之一權重。組合以形成該經正規化之光響應信號的三個構成信號同樣如此。

儘管展示並描述一單一放大器 180，但應理解在該光讀取器電路 16" 中可使用一個以上之放大器。

為擷取一像素 14 之一雜訊信號及一經正規化之光響應信號，根據流程圖 15D 及時序圖 16，該三重取樣電路 150" 可對該第一參考輸出信號、該共同重設輸出信號及該第一感測節點重設輸出信號取樣以用於形成該雜訊信號，且對該第二參考輸出信號、該光響應輸出信號及該第二感測節點重設輸出信號取樣以用於形成該經正規化之光響應信號。該三重取樣電路 150" 可將該第一參考輸出信號取樣至該第一電容器 152 上、將該第一感測節點重設信號取樣至該第四電容器 155 上且將該共同重設輸出信號取樣至該第二電容器 154 及該第三電容器 153 上。在開關 170、171 及 182 至 185 閉合且開關 158 至 165 及 190 斷開時，來自該等第一至第四電容器之電荷轉移至該放大器 180 周圍之電容器 190。此舉有效地執行儲存於該第一電容器上之電荷與儲存於該第二電容器上之電荷之間的一第一減法運算、儲存於該第三電容器上之電荷與儲存於該第四電容器上之電荷之間的一第二減法運算，及該第一減法與該第二減法之結果之間的一第三減法運算，該第一減法運算及該第二減法運算之結果被給予分別為該第一電容及該第二電容的無正負號之縮放因數（或權重），其如同圖 15A 之流程圖，除了無需形成中間第一及第三雜訊及正規化差外。因此，圖 15D 展示一流程圖，其適當地描述該第三實

施例之一操作。

圖 17A 展示一實例，其說明可如何給該等 SAM1 至 SAM4 信號排序以依據圖 15A 之流程圖來操作該第三實施例（除了形成該等雜訊及正規化差外）。

或者，該三重取樣電路 150"可將該第一參考輸出信號取樣至該第一電容器 152 及該第三電容器 153 上、將該共同重設輸出信號取樣至該第二電容器 154 上及將該第一感測節點重設信號取樣至該第四電容器 155 上。在開關 170、171 及 182 至 185 閉合且開關 158 至 165 及 190 斷開時，來自該等第一至第四電容器之電荷轉移至該放大器 180 周圍之電容器 190。此舉有效地執行儲存於該第一電容器上之電荷與儲存於該第二電容器上之電荷之間的一第一減法運算、儲存於該第三電容器上之電荷與儲存於該第四電容器上之電荷之間的一第二減法運算，及該第一減法與該第二減法之結果之間的一第三減法運算，該第一減法運算及該第二減法運算之結果被給予分別為該第一電容及該第二電容的無正負號之縮放因數（或權重），其如同圖 15B 之流程圖，除了無需形成中間第一及第二雜訊及正規化差外。圖 17B 展示一實例，其說明可如何對該等 SAM1 至 SAM4 信號排序。

如圖 17J 中已展示，一額外第三參考電平可應用於該第一雜訊方法，如同在該第一雜訊方法應用於該第一實施例時。如在該第一實施例中，為實施該第一雜訊方法，吾人可藉由以下方式將圖 17B 修改成圖 17J：添加一第三參考電平，以在步驟 304 後立即施加至該感測節點 111，且改變 SAM3 以在

此第三參考電平期間取樣並儲存一經取樣之第三參考輸出信號，而非在步驟 300 中在該第一參考電平期間取樣。在此種情況下，該第二雜訊差為該經取樣之第三參考輸出信號減去該經取樣之第一感測節點重設信號。

同樣，對於在曝光後進行之取樣，在步驟 310 中該第二感測節點重設之前可將一第四參考電平施加至該感測節點 111，且自步驟 314 移來 SAM3 以對此時產生之第四參考輸出信號取樣以儲存一經取樣之第四參考輸出信號。在此種情況下，該第二正規化差為該經取樣之第四參考輸出信號減去該經取樣之第二感測節點重設信號。

如熟習此項技術者將易於知道執行的，自該第一實施例的圖 16 之時序圖改變相應控制信號，且自圖 18A 至圖 18D 之示意圖改變相應邏輯電路。該等第三及第四參考電平可與該等第一及第二參考電平相同或不相同。在其不同之情況下，如熟習此項技術者將易於知道執行的，可在一類比電路中或在一數位電路中或在該外部處理器 72 上減去一直流偏移。

對於該光讀取器 16"，儘管該等第一及第二電容給出無正負號之縮放因數，但可經由若干種方式中之一者來應用一正負號反轉。以一種方式，自該第一電容器 152 及該第二電容器 154 至該放大器之「+」及「-」輸入的連接可交換以對該第一電容進行一正負號反轉，且同樣自該第三電容器 153 及該第四電容器 155 至該放大器之「+」及「-」輸入的連接可交換以對該第二電容應用一正負號反轉。以另一種方式，第一電容器 152 及第二電容器 154 之取樣 SAM1 信號 166 及

SAM2 信號 168 可交換以對該第一電容應用一正負號反轉，且同樣該第三電容器 153 及該第四電容器 155 之取樣 SAM3 信號 167 及 SAM4 信號 169 可交換以對該第二電容應用一正負號反轉。

藉由該等第一及第二電容供應的無正負號之縮放因數可與在電路中應用正負號反轉之一或多種方式組合以提供有正負號之縮放因數。熟習此項技術者清楚，本申請案中之發明不限於示意圖中所展示或本說明書中所描述之連接，而是涵蓋藉由此等方式而變得可能的各種修改、組合及排列。

熟習此項技術者亦清楚，類似正負號反轉可應用於光讀取器 16、16' 中。熟習此項技術者清楚，本申請案中使用光讀取器 16、16' 之發明不限於示意圖中所展示或本說明書中所描述之連接，而是涵蓋藉由此等方式而變得可能的各種修改、組合及排列。

或者，該三重取樣電路 150" 可將該第一參考輸出信號取樣至該第一電容器 152 上、將該第一感測節點重設信號取樣至該第二電容器 154 及該第四電容器 155 上且將該共同重設輸出信號取樣至該第三電容器 153 上。在開關 170、171 及 182 至 185 閉合且開關 158 至 165 及 190 斷開時，來自該等第一至第四電容器之電荷轉移至該放大器 180 周圍之電容器 190。此舉有效地執行儲存於該第一電容器上之電荷與儲存於該第二電容器上之電荷之間的一第一減法運算、儲存於該第三電容器上之電荷與儲存於該第四電容器上之電荷之間的一第二減法運算，及該第一減法與該第二減法之結果之間的一

第三減法運算，該第一減法運算及該第二減法運算之結果被給予分別為該第一電容及該第二電容的無正負號之縮放因數（或權重），其如同圖 15C 之流程圖，除了無需形成中間第二及第三雜訊及正規化差外。圖 17C 展示一實例，其說明可如何對該等 SAM1 至 SAM4 信號排序。

該第三電容器 153 及該第四電容器 155 可為可變電容器，其第二電容藉由一控制信號 CVAL（未圖示）選擇。圖 5 至圖 7 說明此可變電容器之三個可能實施例。儘管圖 5 至圖 7 中所展示之實例僅支援兩個電容值，但如熟習此項技術者所易於理解，藉由對所展示之電路進行修改使更多電容值為可能的。此外，該第一電容器 152 及該第二電容器 154 亦可為可變電容器，以為該第一電容與該第二電容之間的比率提供更多選擇。

圖 5 說明一可變電容器之一實施例。三個電容器 CS、C0 及 C1 並聯地連接於端子 PIX 與 AMP 之間。電容器 C0 及 C1 分別與開關 S0 及 S1 串聯以控制連接性。在 CVAL=0 時，該開關 S0 閉合，而該開關 S1 斷開，從而使該電容器 C0 連接，而該電容器 C1 斷開連接，假定端子 PIX 與 AMP 之間的一總電容 $C0 + CS$。在 CVAL=1 時，該開關 S1 閉合，而該開關 S0 斷開，從而使該電容器 C1 連接，而該電容器 C0 斷開連接，假定端子 PIX 與 AMP 之間的一總電容 $C1 + CS$。

圖 6 說明一可變電容器之另一實施例。兩個電容器 C0 及 C1 並聯地連接於端子 PIX 與 AMP 之間。電容器 C0 及 C1 進一步分別與開關 S0 及 S1 串聯以控制連接性。在 CVAL=0 時，該

開關 S0 閉合，而該開關 S1 斷開，從而使該電容器 C0 連接，而該電容器 C1 斷開連接，假定端子 PIX 與 AMP 之間的一總電容 *C0*。在 CVAL=1 時，開關 S1 閉合，而開關 S0 斷開，從而使電容器 C1 連接，而電容器 C0 斷開連接，假定端子 PIX 與 AMP 之間的一總電容 *C1*。

圖 7 說明一可變電容器之又一實施例。兩個電容器 CS 及 C1 並聯地連接於端子 PIX 與 AMP 之間。該電容器 C1 與一開關 S1 串聯以控制連接性。在 CVAL=0 時，該開關 S1 斷開，從而使該電容器 C1 斷開連接，假定端子 PIX 與 AMP 之間的一總電容 CS。在 CVAL=1 時，該開關 S1 閉合，從而使該電容器 C1 連接，假定端子 PIX 與 AMP 之間的一總電容 C1 + CS。

第四實施例

圖 23 說明一影像感測器之一第四實施例。舉例而言，下文描述根據第二雜訊及正規化方法的該第四實施例之操作。該光讀取器 16 可將該第一參考輸出信號取樣至該第一電容器 152 上且將該共同重設輸出信號取樣至該第二電容器 154 上，將來自放大器 180 之第一雜訊差輸出至該 ADC 24，接著將該共同重設輸出信號取樣至該第一電容器 152 上且將該第一感測節點重設輸出信號取樣至該第二電容器 154 上，且將該第三雜訊差輸出至該 ADC 24。該 ADC 24 數位化該第一雜訊差及該第三雜訊差，其可接著傳輸至該外部處理器 72，該外部處理器 72 根據該第二雜訊方法形成該雜訊信號。或者，該雜訊信號可形成於該影像感測器 11 上。以一類似方式，該光讀取器 16 可自該像素 14 將該第二感測節點重設輸出信號

取樣至該第一電容器 152 上且將該光響應輸出信號取樣至該第二電容器 154 上，將來自放大器 180 之一負的第三正規化差輸出至該 ADC 24，接著將該第二參考輸出信號取樣至該第一電容器 152 上且將該光響應輸出信號取樣至該第二電容器 154 上，且將該第一正規化差輸出至該 ADC 24。數位化該等第三及第一正規化差且可將其傳輸至該外部處理器 72 以供組合以根據該第一正規化方法來形成該經正規化之光響應信號。或者，該經正規化之光響應信號可形成於該影像感測器 11 上。

應注意，如熟習此項技術者所熟知，藉由交換由該第一電容器 152 及該第二電容器 154 取樣之信號，可將該負的第三正規化差而非該非負的第三正規化差提供至該 ADC 24（或反之亦然），以提供更佳地適於該 ADC 24 之輸入範圍的一信號極性。

在該第四實施例中，該光讀取器 16 可形成在該等第一至第三雜訊差中的任何兩個雜訊差及該等第一至第三正規化差中的兩個正規化差，且將所形成之差傳輸至該 ADC 24 以供數位化，接著傳輸至該外部處理器 72 或供在該影像感測器 11 上處理以根據適當之雜訊及正規化方法來形成該雜訊信號及該正規化信號，接著自該經正規化之光響應信號減去該雜訊信號以形成經去雜訊之信號或直接用彼等兩對雜訊及正規化差來形成經去雜訊之信號。

如熟習此項技術者將易於認識到，圖 17A 至圖 17E 中之 SAM1 至 SAM4 信號間的序列可藉由用該 SAM1 信號替換該 SAM3

信號且用該 SAM2 信號替換該 SAM4 信號來加以修改以適合該第四實施例。舉例而言，為如上文所描述對該第四實施例實施該等第二雜訊及正規化方法，如圖 17L 中所展示，吾人可藉由用 SAM1 及 SAM2 取樣替換 SAM3 及 SAM4 取樣來將圖 17B 修改成圖 17L。在每一對連續之 SAM1 及 SAM2 取樣後，該光讀取器 16 輸出相應雜訊或正規化差，接著前進至下一對。

作為另一實例，為對該第四實施例實施該等第一雜訊及正規化方法，吾人可藉由以下方式將圖 17B 修改成圖 17J：添加一第三參考電平，以在步驟 304 後立即施加至該感測節點 111，且改變 SAM3 以在此第三參考電平期間取樣並儲存一經取樣之第三參考輸出信號而非在步驟 300 中在該第一參考電平期間取樣，接著藉由用另一對 SAM1 及 SAM2 取樣替換 SAM3 及 SAM4 取樣來進一步修改成圖 17K。同樣，對於在曝光後進行之取樣，在步驟 310 中該第二感測節點重設之前可將一第四參考電平施加至該感測節點 111，且自步驟 314 移動 SAM3 取樣以對此時之第四參考輸出信號取樣以儲存一經取樣之第四參考輸出信號。同樣，自圖 17J 至圖 17K 之進一步改變用另一對 SAM1 及 SAM2 取樣替換 SAM3 及 SAM4 取樣。如熟習此項技術者將易於知道執行的，自該第一實施例的圖 16 之時序圖改變相應控制信號，且自圖 18A 至圖 18D 之示意圖改變相應邏輯電路。

作為又一實例，為對該第四實施例實施該等第三雜訊及正規化方法，吾人可藉由以下方式將圖 17C 修改成圖 17M：引入該第一參考電平以在該第一感測節點重設後立即施加至該

感測節點 111，保持 SAM1 以在此第一參考電平期間取樣，接著用另一對 SAM1 及 SAM2 取樣來替換該等 SAM3 及 SAM4 取樣。同樣，對於在曝光後進行之取樣，可引入該第二參考電平以在該第二感測節點重設之前施加至該感測節點 111，保持 SAM1 以對此第二參考電平取樣，接著用另一對 SAM1 及 SAM2 取樣替換該等 SAM3 及 SAM4 取樣。應注意，該 SAM4 取樣可用 SAM1 取樣替換，而該 SAM3 取樣用 SAM2 取樣替換。如熟習此項技術者將易於知道執行的，可自該第一實施例的圖 16 之時序圖改變相應控制信號，且可自圖 18A 至圖 18D 之示意圖改變相應邏輯電路。應注意，在此處，該第二參考電平亦充當該第二跳板電平。然而，如熟習此項技術者可易於認識到，一不同於該第二參考電平之第二跳板電平可提供於該 IN 線 120 上且在介於該第二參考電平與該第二感測節點重設之際跨越重設開關 112 驅動至該感測節點 111 上，以調整該第二感測節點重設電平且隨之調整該光響應電平。

第五實施例

圖 24 說明一第五實施例。在該第五實施例中，圖 1 中的第一實施例之類比增益電路 21 及類比減法器 17 係用一類比多工器 23 替換，該類比多工器 23 具有一耦合至該 ADC 24 的輸出。光讀取器輸出信號 19a、19b 各自傳輸一雜訊或正規化差，其由該類比多工器 23 多工以由該 ADC 24 數位化。可根據該等第一至第四雜訊及正規化方法中之任一者在該影像感測器 11' 上或在該外部處理器 72 上組合該等經數位化之雜訊及正規化差。

或者，可使用兩個（或兩個以上）ADC，每一 ADC 分別數位化光讀取器 16、16'之輸出。

第六實施例

在一第六實施例（圖中未展示）中，可對該第一參考輸出信號、該第一感測節點重設輸出信號、該共同重設輸出信號、該第二參考輸出信號、該第二感測節點重設輸出信號及該光響應輸出信號中之每一者取樣且直接由一或多個 ADC 依序或同時地數位化，接著隨後根據該等雜訊方法及/或正規化方法中之任一者在該影像感測器上或於外部在處理器 72 上在數位領域中以算術方式組合，或甚至形成減去該雜訊信號的正規化差的結果（其各自在一各別增益下），而未形成該等雜訊及正規化差中之一者或兩者。

其他替代實施例及操作

該影像感測器之其他替代實施例為可能的。舉例而言，該等第一至第六實施例中之每一者中的 ADC 可位於該影像感測器外部，例如，在與支撐該影像感測器之半導體基底不同的半導體基底上。該等光讀取器 16、16'、16"、該等類比增益電路 17 及該等類比減法器 21 可同樣位於該影像感測器外。

其他替代操作模式為可能的。一第一變化為，該第二參考電平可具有一偏移（下文稱作「參考偏移」），該偏移係自緊接於該重設開關 112 自一三極體區切換至該共同重設之關斷狀態之前的一 IN 線電平（下文稱作「第一跳板電平」）（例如，圖 17A 中之第一參考電平，其中該第一跳板電平為該第一參考電平）向下偏移。舉例而言，如圖 17F 中所展示，第

二參考電平可處於 VPH2 電平，藉由將 DIN(1:0)切換至「01」來選擇，而該第一參考電平採用 VPH0 電平，藉由將 DIN(1:0)切換至「11」來選擇。該參考偏移之方向可與該共同重設電平自該第一跳板電平偏移之方向相同且偏移了類似量，例如，偏差在該共同重設電平之 50 mV 內。具有一非零參考偏移具有一益處，即，最小化該光響應輸出信號之直流偏移，此係因為在高增益下之此直流偏移可使該光讀取器中之放大器 180 飽和。該參考偏移可經選擇以介於 50 mV 至 300 mV 之間，較佳為 150 mV。隨後可在數位領域中在該組合器 50 內或在該外部處理器 72 中減少該雜訊信號之一獨立直流偏移，該直流偏移係歸因於該第一參考電平與該第二參考電平之間的差。或者，該雜訊信號之獨立直流偏移，在藉由此項技術中所知之類比直流信號減法方法及電路中的任一者由該 ADC 24 數位化之前，可在類比領域中移除。對陣列 12 中之每一像素 14 重複處理區塊 306 及 308。

如下文所描述，又一些其他變化為可能的。

在一第二變化中，將該 IN 線 120 驅動至一比該第一參考電平高之第一跳板電平。舉例而言，圖 17H 展示在步驟 300 中及在步驟 302 之前對該第一參考輸出信號取樣後的一較高之第一跳板電平。舉例而言，可藉由將 DIN(1:0)切換至「11」來提供該第一跳板電平以選擇該 VPH0 電平，而可藉由將 DIN(1:0)切換至「10」來提供該第一參考電平以選擇該 VPH1 電平。該第一跳板電平偏移到該第一參考電平以上（下文稱作「第一跳板偏移」）可在步驟 302 中之共同重設期間部分消

除該儲存節點及感測節點的電壓降，以致減少該第一參考電平與該共同重設電平之間的一偏移（下文稱作「重設偏移」）且隨之減少該雜訊信號之一直流偏移。該第一跳板偏移可介於 50 mV 至 300 mV 之間，較佳為 150 mV。以此方法，該第二參考電平可與該第一參考電平相同，因為使該儲存節點重設電平基本上接近於該第一參考電平（諸如，偏差在 100 mV 內），以致在將該第二參考電平選擇為等於該第一參考電平時，同樣減少該經正規化之光響應信號的一直流偏移。

在一第三變化中，光讀取器中連接至該等電容器 152 至 154 的虛擬接地 GND1 信號 156 具有一電壓，其在對該第一參考輸出信號取樣時的一第一 GND1 電平與在對該共同重設輸出信號取樣時的一第二 GND1 電平之間變化，其差（下文稱作「GND1 階」）介於 50 mV 與 300 mV 之間，較佳為 150 mV。舉例而言，圖 17I 展示該儲存節點及該 GND1 信號之電壓改變。該第二 GND1 電平之偏移方向與該共同重設電平自該第一參考電平偏移之方向相同，該第一參考電平在此實例中亦為該第一跳板電平。該 GND1 信號 156 在該共同重設輸出信號、該等第一及第二感測節點重設輸出信號及該光響應輸出信號之取樣期間採用該第二 GND1 電平，而在該等第一及第二參考輸出信號之取樣期間，該 GND1 信號 156 採用該第一 GND1 電平。該 GND1 間距因此部分消除該共同重設電平與該第一參考電平之間的一直流偏移，且隨之亦消除該光響應電平與該第二參考電平之間的一直流偏移。該第二參考電平可與該第一參考電平相同，例如藉由 DIN(1:0)=「10」選擇之 VPH1 電平。該

GND1 信號 156 之一類比信號驅動器可具有兩個或兩個以上之輸出電平，其可藉由一數位輸入選擇（類似於 IN 線驅動器 17 之輸出電平），且可藉由一邏輯電路來控制，該邏輯電路係根據與用於產生該等 DIN(1:0)信號之邏輯電路類似的構造技術來構造。

該第三變化基本上在該光讀取器中使用類比偏移消除或直流減法之技術。如此項技術中所知，此技術之不同替代為可能的。在一替代例中，替代改變該 GND1 信號 156，可將一對偏移消除電容器（未圖示）連接至該放大器 180 之「+」及「-」輸入以執行偏移消除。可將此等偏移消除電容器充電至給定電壓，其電容可與該等取樣電容器 152、154 相同或不同。每次該光讀取器之一取樣電路連接至該放大器 180 以轉移電荷時，亦將該等偏移消除電容器充電至該等給定電壓，接著加以連接以將電荷轉移至該等回饋電容器 190 以實現該偏移消除。

此技術之另一替代為在電荷自一取樣電路 150、150'或 150"之每一次轉移之前將該等回饋電容器 190 預充電至一合適之差分電壓（下文稱作「預充電電壓」）。在該預充電電壓部分地消除該放大器 180 之歸因於該重設偏移而出現的輸出改變的意義上，該預充電電壓具有與該重設偏移相反之方向。在該等回饋電容器 190 採用一較小之電容值時，該預充電電壓的量值可隨放大器 270（亦即，該放大器 180 以及該等回饋電容器 190）之增益增加而增加。

在第四變化中，提供該第二參考電平，且並非在對該光響

應輸出信號取樣之後而是在步驟 310 中該重設開關 112 之切斷之前對該相應之第二參考輸出信號取樣，該第二參考輸出信號先於該第二感測節點重設輸出信號。舉例而言，圖 17G 展示相應感測節點及儲存節點電壓電平。將一步驟 309 插入於緊接該流程圖之步驟 310 之前。在步驟 309 中，該重設開關 112 處於一三極體區中，該轉接開關 117 處於一關斷狀態，且該 IN 線 120 驅動至該第二參考電平。藉由一 SAM1 信號對該 OUT 線 124 上之相應第二參考輸出信號取樣且將其作為經取樣之第二參考輸出信號儲存。儘管圖 17G 展示一獨立第二跳板電平在介於該第二參考電平與該感測節點重設之際驅動至該感測節點 111 上，但熟習此項技術者可認識到，該第二跳板電平可採用與該第二參考電平相同或不同之電壓電平。

如使熟習此項技術者能夠易於執行的，上述實施例之各種組合及排列、變化及技術為可能的。如熟習此項技術者將能夠易於執行的，每一組合及排列具有用於全域控制信號之相應時序圖及邏輯電路，該等全域控制信號可藉由自圖 16 之時序圖及圖 18A 至圖 18D 之邏輯電路示意圖的修改來構造（下文所描述）。

產生控制信號

可在通稱為列解碼器 20 之電路中產生各種全域控制信號 RST、SEL、TF、DIN(1)、DIN(0)、SAM1、SAM2、SAM3、SAM4 及 SUB。圖 18A 及圖 18B 展示根據圖 16 之時序圖產生該等 DIN(1)、DIN(0)、SEL、TF、SAM1、SAM2、SAM3、SAM4 及 RST

信號的邏輯之一實施例。該邏輯可包括複數個比較器 350，其一輸入連接至一計數器 352 且另一輸出連接至固線式信號，該等固線式信號包含一計數值下限及一計數值上限。該計數器 352 依序產生一計數。該等比較器 350 將當前計數與計數值下限及計數值上限比較。若該當前計數介於該計數值下限與該計數值上限之間，則該等比較器 350 輸出一邏輯 1。如熟習此項技術者將易於認識到的，該等控制信號中之每一者的計數值下限及計數值上限可經修改以支援與圖 16 中所展示之時序不同的時序。舉例而言，為支援圖 17B 中所展示之 SAM1、SAM2、SAM3 及 SAM4 信號的時序序列（其與圖 17A 不同之處在於該 SAM3 信號與該 SAM1 信號一起取樣，而非與該 SAM2 信號一起取樣），可修改圖 18C 中之邏輯電路，以使得驅動該 SAM3 信號之緩衝器自該 SAM1 信號而非該 SAM2 信號得到輸入。

該等比較器 350 連接至複數個或（OR）閘 358。該等或閘 358 連接至鎖存器 360。該等鎖存器 360 提供相應之 DIN(1)、DIN(0)、SEL、TF、SAM1、SAM2、SAM3、SAM4 及 RST 信號。

該等鎖存器 360 根據藉由或閘 358、比較器 350 及計數器 352 之當前計數建立的邏輯來在邏輯 0 與邏輯 1 之間切換。舉例而言，耦合至 DIN(1)鎖存器之比較器的固線式信號可含有一計數值 1 及一計數值 22。若來自該計數器之計數大於或等於 1 但小於 22，則該比較器 350 將提供一邏輯 1，此將使該 DIN(1)鎖存器 360 輸出一邏輯 1。計數值下限及計數值上

限確定圖 16 中所展示之脈衝的序列及持續時間。

感測器 10、10'、10"、11、11'可具有複數個重設 RST(n)及轉接 TF(n)驅動器 374，每一驅動器 374 連接至一列像素且連接至一及（AND）閘 375 之輸出。圖 19 展示圖 18A 至圖 18D 中所展示的一列像素與一電路之間的列解碼器之輸出電路的一單元。圖 20 說明圖 19 之電路的操作。信號 RSTEN(n)、SELEN(n)、TFEN(n)係由列解碼器 20 產生且各自每次可採用一邏輯值「1」或「0」。一「1」使相應 RST(n)、SEL(n)、TF(n)信號能夠傳輸一分別自全域控制信號 RST、SEL 及 TF 接收到之脈衝信號。另外，如圖 20 中所展示，在三態緩衝器 374 分別將 RST(n)及 TF(n)驅動至一高電平且進入一三態後，在該 IN 信號之上升邊緣處，該等 RST(n)及 TF(n)信號各自電容耦合至一較高電壓電平。

操作理論

在下文，參考圖 17A 中所展示之取樣序列且使用第一雜訊方法來解釋藉由該等影像感測器 10、10'、10"、11、11'提供之一雜訊消除效應，且解釋第一正規化方法。等第二至第四雜訊及正規化方法展示為分別等效於第一雜訊及正規化方法。

令 $\Delta_n Q_B$ 表示步驟 302 處該共同節點上該儲存節點、該感測節點與該開關之溝道之間的臨時雜訊電荷，$\Delta_n Q_{C2}$ 表示步驟 304 處該感測節點上之臨時雜訊電荷，且 $\Delta_n Q_{C1}$ 表示步驟 304 處該儲存節點上之臨時雜訊電荷。此等臨時雜訊電荷為進入該第一影像（亦即，雜訊信號）之臨時雜訊電荷。

令 $\Delta_n Q_{D1}$ 表示步驟 310 處該儲存節點上之臨時雜訊電荷，$\Delta_n Q_{D2}$ 表示步驟 310 處該感測節點上之臨時雜訊電荷，且 $\Delta_n Q_E$ 表示步驟 312 處該共同節點上該儲存節點、該感測節點與該開關之溝道之間的臨時雜訊電荷。此等臨時雜訊電荷為進入該第二影像（亦即，經正規化之光響應信號）之臨時雜訊電荷。

在該第一影像中，臨時雜訊電荷如下所述般相關：$\Delta_n Q_B - \Delta_n Q_{C2} = \Delta_n Q_{C1}$，此係歸因於電荷之守恆。在該第二影像中，臨時雜訊電荷如下所述相關：$\Delta_n Q_{C1} + \Delta_n Q_{D2} = \Delta_n Q_E$，此係歸因於電荷之守恆。根據該兩個關係式替換 $\Delta_n Q_{C1}$，

$\Delta_n Q_E - \Delta_n Q_{D2} - \Delta_n Q_B + \Delta_n Q_{C2} = 0$。

臨時雜訊電荷 $\Delta_n Q_E$、$\Delta_n Q_{D2}$、$\Delta_n Q_B$ 及 $\Delta_n Q_{C2}$ 分別導致臨時雜訊電壓 $\Delta_n V_{GE}$, $\Delta_n V_{GD2}$、$\Delta_n V_{AB}$ 及 $\Delta_n V_{AC2}$，其分別藉由 $\Delta_n Q_E = C_{Total}. \Delta_n V_{GE}$、$\Delta_n Q_{D2} = C_{Sense}. \Delta_n V_{GD2}$、$1\ \Delta_n Q_B = C_{Total}. \Delta_n V_{AB}$ 及 $\Delta_n Q_{C2} = C_{Sense}. \Delta_n V_{AC2}$ 來與該等臨時雜訊電荷相關。C_{Sense} 為該感測節點上之電容。C_{Total} 為該儲存節點、該感測節點及該轉接開關之溝道至閘極、汲極至閘極及源極至閘極電容的總電容。此處，$V_{GE} = V_G - V_E$，$V_{GD2} = V_G - V_{D2}$，$V_{AB} = V_A - V_B$ 且 $V_{AC2} = V_A - V_{C2}$。

依據該等第一雜訊及正規化方法，形成 V_{AB} & V_{AC2}，其分別為該第一雜訊差及該第二雜訊差，且形成 V_{GE} & V_{GD2}，其分別為該第一正規化差及該第二正規化差。該第三影像（亦即，經去雜訊之信號），$I_3 = I_2 - I_1 = [C_{Total}. V_{GE} - C_{Sense}. V_{GD2}] - [C_{Total}. V_{AB} - C_{Sense}. V_{AC2}]$，其中 $I_1 = C_{Total}. V_{AB} -$

$C_{Sense}.V_{AC2}$ and $I_2 = C_{Total}.V_{GE} - C_{Sense}.V_{GD2}$。臨時雜訊 $\Delta_n I_3 = [C_{Total}.\ \Delta_n V_{GE} - C_{Sense}.\ \Delta_n V_{GD2}] - [C_{Total}.\ \Delta_n V_{AB} - C_{Sense}.\ \Delta_n V_{AC2}] = \Delta_n Q_E - \Delta_n Q_{D2} - \Delta_n Q_B + \Delta_n Q_{C2} = 0$。在 I_3 中，$C_{Total}.V_{GE}$ 為僅有的隨曝光量變化之項。因此，I_3 取決於 V_{GE} 且不包含臨時開關雜訊，該等開關雜訊係歸因於重設電晶體及轉接電晶體之切換而出現。

等效地，依據該等第二雜訊及正規化方法，形成 V_{AB} & V_{BC2}，其分別為該第一雜訊差及該第三雜訊差，且形成 V_{GE} & V_{ED2}，其分別為該第一正規化差及該第三正規化差。此處，$V_{BC2} = V_B - V_{C2}$ 且 $V_{ED2} = V_E - V_{D2}$。第三影像，

$$I_3 = [C_{Total}.V_{GE} - C_{Sense}.V_{GE} - C_{Sense}.V_{GD2} + C_{Sense}.V_{GE}]$$
$$- [C_{Total}.V_{AB} - C_{Sense}.V_{AB} - C_{Sense}.V_{AC2} + C_{Sense}.V_{AB}]$$
$$= [(C_{Total} - C_{Sense}).V_{GE} - C_{Sense}.(V_{GD2} - V_{GE})]$$
$$- [(C_{Total} - C_{Sense}).V_{AB} - C_{Sense}.(V_{AC2} - V_{AB})]$$
$$= [(C_{Total} - C_{Sense}).V_{GE} - C_{Sense}.V_{ED2}]$$
$$- [(C_{Total} - C_{Sense}).V_{AB} - C_{Sense}.V_{BC2}]$$
$$= I_2 - I_1。$$

此處，

$$I_1 = [(C_{Total} - C_{Sense}).V_{AB} - C_{Sense}.V_{BC2}]$$

且

$$I_2 = [(C_{Total} - C_{Sense}).V_{GE} - C_{Sense}.V_{ED2}]。$$

等效地，依據該等第三雜訊及正規化方法，形成 V_{BC2} & V_{AC2}，其分別為該第三雜訊差及該第二雜訊差，且形成 V_{ED2} & V_{GD2}，其分別為該第三正規化差及該第二正規化差。替換 V_{GE}

$= V_{GD2} - V_{ED2}$，

$I_2 = C_{Total}.V_{GE} - C_{Sense}.V_{GD2} = (C_{Total} - C_{Sense}).V_{GD2} - C_{Total}.V_{ED2}$。

僅 I_2 中之第二項取決於曝光量。替換 $V_{AB} = V_{AC2} - V_{BC2}$，

$I_1 = (C_{Total} - C_{Sense}).V_{AC2} - C_{Total}.V_{BC2}$。

該第三影像，$I_3 = I_2 - I_1 = [(C_{Total} - C_{Sense}).V_{GD2} - C_{Total}.V_{ED2}] - [(C_{Total} - C_{Sense}).V_{AC2} - C_{Total}.V_{BC2}]$。

校準

可執行校準以為所選擇的雜訊及正規化方法找到一組合適的有正負號之縮放因數，例如圖 1 或圖 21 中有正負號之縮放因數 COEF1、COEF2，或為圖 22 之影像感測器 10"的三重取樣光讀取器 16"找到該三重取樣電路 150"的第一及第二電容，或為其他實施例找到其等效物。下文描述找到一組合適的有正負號之縮放因數的校準程序。

對於共用一布局及定向之複數個像素中之每一像素而言，形成一對經去雜訊之信號之間的一差，每一經去雜訊之信號產生自形成一雜訊信號、接著形成一經正規化之光響應信號，接著自該經正規化之光響應信號減去該雜訊信號。該差具有一殘餘臨時雜訊，但不具有該經去雜訊之信號之平均值。形成該複數個像素間之差的平方及該等平方之和。由於不同像素之殘餘臨時雜訊為獨立的，因此該等平方之和為每一像素之殘餘雜訊之方差的多倍的良好近似值，即，$2N\sigma^{19}$，其中 N 為像素數目且 σ^2 為方差。

對於該複數個像素，為兩組不同的有正負號之縮放因數中

之每一者找到該等平分之和。藉由將每一和除以一數值之平方來對每一和正規化，該數值與一經去雜訊之信號成正比，該經去雜訊之信號將依據一組相應的有正負號之縮放因數得到，假定一預定曝光持續時間及對該等像素之照明。給出該等平方之較小經正規化之和的該組正負號之縮放因數為較佳的。可對兩組以上的有正負號之縮放因數執行此程序以識別一組合適的有正負號之縮放因數以用於形成該複數個像素之經去雜訊之信號。

舉例而言，圖 10 展示一陣列中具有兩個不同布局定向之像素的布局配置。在奇數行中，該等光電二極體及轉接開關採取一個定向，而在偶數行中，其採取一不同定向。歸因於此等兩群不同之像素之間的不對稱性，一系統性的失配傾向於存在於電容中或該等群之間的其他電特性中。另一方面，在每一群內，像素間之對稱性有助於最小化失配。因此，應當對每一群執行校準以產生適合於每一群的一組有正負號之縮放因數，且每一群可使用在該等雜訊及正規化方法中適合其自身的有正負號之縮放因數組。

圖 11 展示一陣列中具有兩個不同布局定向之像素的布局配置之另一實例。圖 11 對應於與圖 12 之示意圖相對應的光電二極體 100a、100b 及轉接開關 117a、117b 之三乘二陣列，其中兩個光電二極體 100a、100b 分別經由轉接開關 117a、117b 共用一感測節點 111。每一像素包括一光電二極體 100a 或 100b 及一轉接開關 117a 或 117b，且兩個像素共用一重設開關 112、一輸出電晶體 116 及一選擇開關 114。在交替列

中，該等光電二極體及轉接開關採取一個定向，而在其他列中，其採取一不同定向。由於與上述原因相同之原因，可對每一群執行校準以產生適合於每一群的一組有正負號之縮放因數，且每一群可使用在該等雜訊及正規化方法中適合其自身的該組有正負號之縮放因數。

或者，自同一像素可形成兩個以上之經去雜訊之信號，對該等經去雜訊之信號中的複數對經去雜訊之信號求差並進行平方，將該等平方加總在一起以形成一平方和。複數個類似像素間的此等平方和可進一步加總在一起以形成一最終平方和。此程序說明於圖 25 及圖 26 中。參看圖 26，每一 q 表示一組不同的有正負號之縮放因數，每一 p 表示一群不同之類似像素，存在 Z 組不同的有正負號之縮放因數及 P 個不同的像素布局。對於 p 與 q 之每一組合而言，執行圖 25 之流程圖所說明之過程。在圖 25 之流程圖中，為像素群 p 中之每一像素形成 $N+1$ 個經去雜訊之信號。對來自該群中之每一像素的每一對相繼之經去雜訊之信號求差及求平方。將該 N 個平方加總，且可在該群內之像素間進一步加總。

下文描述一替代程序。

為比較兩組不同的有正負號之縮放因數，重複擷取第一及第二影像，該影像感測器保持在黑暗中或在足夠黯淡之採光下，以使得曝光產生與來自像素陣列 12 中之一像素 14 的一重設雜訊相比為可忽略的光響應輸出信號，或產生與該重設雜訊相比為可忽略的該光響應輸出信號之改變（例如，歸因於一散粒雜訊）。對於一或多個像素中之每一者，自許多對第

一及第二影像（較佳 9 對或 9 對以上）中之每一對形成一經去雜訊之信號。藉由將每一經去雜訊之信號除以一數值來對每一經去雜訊之信號正規化，該數值與一經去雜訊之信號成正比，該經去雜訊之信號無直流偏移，該直流偏移係在假定一預定的不可忽視之像素照明時在同一組有正負號之縮放因數下產生。在該經正規化之經去雜訊之信號間找到一方差。給出一較小方差的該組有正負號之縮放因數為較佳的。可對兩組以上的有正負號之縮放因數重複此程序以找到適合用於形成一經去雜訊之信號的一組有正負號之縮放因數。

該影像感測器可具有一電路以控制第一及第二影像之重複擷取及應用於該等雜訊及正規化方法的有正負號之縮放因數的調整。或者，可在來自一外部控制器（未圖示）或電腦（未圖示）之一控制下調整該等有正負號之縮放因數。

此等校準程序中之任一者可完全在該影像感測器上執行，或部分在該影像感測器上且部分在該外部處理器上執行。或者，此程序之一部分可在一獨立電腦上執行及/或在該獨立電腦之一控制下執行。

一對應於一組增益因數的資料可寫入至一非揮發性記憶體中或作為該影像感測器或一獨立裝置中的熔絲或反熔絲之配置，該獨立裝置包括或將包括於影像擷取系統中，例如為該外部處理器 72 或一記憶體卡（諸如，普遍熟知之快閃記憶體卡）。

結尾

雖然已在附圖中描述並展示某些例示性實施例，但應理

解，此等實施例僅說明而非限制廣義之本發明，且本發明不限於所展示並描述之具體構造及配置，此係因為一般熟習此項技術者可進行各種其他修改。

舉例而言，儘管展示並描述涉及一影像之全體行的交錯技術，但應理解，可以涉及小於一整行或多於一行的方式來交錯資料。舉例而言，可轉移影像 A 之第一行的一半，接著轉移影像 B 之第一行的一半，接著轉移影像 A 之第一行的另一半等等。同樣，可轉移影像 A 開頭的兩行，接著轉移影像 B 開頭的兩行，接著轉移影像 A 的第三行及第四行，等等。

【圖式簡單說明】

圖 1 為一影像感測器及一影像擷取系統之第一實施例的示意圖；

圖 2 為用於將一影像之像素資料輸出至一外部記憶體或處理器之方法的說明；

圖 3 為用於擷取且組合一影像之像素資料之方法的說明；

圖 4 為圖 3 之像素電路中之一電容器的說明；

圖 5 為圖 14C 之光讀取器電路中之一可變電容器的第一實施例之示意圖；

圖 6 為圖 14C 之光讀取器電路中之一可變電容器的第二實施例之示意圖；

圖 7 為圖 14C 之光讀取器電路中之一可變電容器的第三實施例之示意圖；

圖 8 為用於擷取且組合一影像之像素資料之另一種方法的說明；

圖 9 為一說明，其展示圖 8 之用於儲存並組合一影像之像素資料之方法的影像資料之定序；

圖 10 為一陣列中具有兩個不同布局定向之像素的布局配置；

圖 11 為一陣列中具有兩個不同布局定向之像素的另一布局配置；

圖 12 為共用一重設開關、一輸出電晶體及一選擇開關之一對像素及一 IN 線驅動器之一實施例的示意圖；

圖 13 為該影像感測器之一像素及一 IN 線驅動器之一實施例的示意圖；

圖 14A 為一光讀取器電路之一實施例的示意圖；

圖 14B 為一光讀取器電路之另一實施例的示意圖；

圖 14C 為三重取樣光讀取器電路之一實施例的示意圖；

圖 15A 為根據第二雜訊及正規化方法的該影像感測器之操作的流程圖；

圖 15B 為根據第一雜訊及正規化方法的該影像感測器之替代操作的流程圖；

圖 15C 為根據第三雜訊及正規化方法的該影像感測器之替代操作的流程圖；

圖 15D 為根據第四雜訊及正規化方法的該影像感測器之操作的流程圖；

圖 16 為圖 15D 中之影像感測器操作的時序圖；

圖 17A 為一說明，其展示在一儲存節點處及在一相應感測節點處之電壓信號的電平且說明可用於第二雜訊及正規化方

法之取樣序列；

圖 17B 為一說明，其展示在一儲存節點處及在一相應感測節點處之電壓信號的電平且說明可用於第一雜訊及正規化方法之取樣序列；

圖 17C 為一說明，其展示在一儲存節點處及在一相應感測節點處之電壓信號的電平且說明可用於第三雜訊及正規化方法之取樣序列；

圖 17D 為一說明，其展示在一儲存節點處及在一相應感測節點處之電壓信號的電平且說明可用於混合第三雜訊方法與第二正規化方法之取樣序列；

圖 17E 為一說明，其展示在一儲存節點處及在一相應感測節點處之電壓信號的電平且說明可用於混合第三雜訊方法與第一正規化方法之取樣序列；

圖 17F 為一說明，其關於第二雜訊及正規化方法的自圖 17A 修改且說明一參考偏移；

圖 17G 為一說明，其關於第二雜訊及正規化方法的自圖 17A 修改且說明在第二感測節點重設之前的一第二參考；

圖 17H 為一說明，其關於第二雜訊及正規化方法的自圖 17A 修改且說明一第一跳板偏移；

圖 17I 為一說明，其關於第二雜訊及正規化方法的自圖 17A 修改且說明一 GND1 階；

圖 17J 為一說明，其關於第一雜訊及正規化方法的自圖 17B 修改且說明一第三參考及一第四參考；

圖 17K 為一說明，其自圖 17J 修改以描述依據第一雜訊及

正規化方法的第四實施例之操作；

圖 17L 為一圖式，其自圖 17A 修改以描述依據第二雜訊及正規化方法的第四實施例之操作；

圖 17M 為一圖式，其自圖 17J 修改以描述依據第三雜訊及正規化方法的第四實施例之操作；

圖 18A 至圖 18C 為用於產生控制信號之邏輯電路的示意圖；

圖 18D 為用於產生圖 17B 之 SAM3、SAM4 及 TF 信號的邏輯電路之示意圖；

圖 19 為列解碼器之單元的示意圖，該列解碼器用於將全域 RST、TF 及 SEL 信號作為列信號 RST(n)、TF(n)及 SEL(n)自圖 18A 至圖 18C 之邏輯電路導引至一列像素中；

圖 20 為圖 19 中所展示之列解碼器之單元的時序圖；

圖 21 為一影像感測器及一影像擷取系統之第二實施例的示意圖；

圖 22 為一影像感測器及一影像擷取系統之第三實施例的示意圖；

圖 23 為一影像感測器及一影像擷取系統之第四實施例的示意圖；

圖 24 為一影像感測器及一影像擷取系統之第五實施例的示意圖；

圖 25 為一方法之流程圖，該方法用於校準一組特定之有正負號的縮放因數之殘餘雜訊，該組縮放因數用於具有類似布局及定向之一群像素；

圖 26 為一方法之流程圖，該方法用於校準跨多群像素之複數組有正負號之縮放因數的殘餘雜訊；

圖 27 為用於驅動一列像素之 TF[n]與 RST[n]信號之驅動器電路的示意圖。

【主要元件符號說明】

10	影像感測器
10’	影像感測器
10”	影像感測器
11	影像感測器
11’	影像感測器
12	像素陣列
14	像素
14’	像素對
16	光讀取器
16’	光讀取器
16”	三重取樣光讀取器
17	驅動器
17	類比減法器
18	垂直信號
19a	信號
19b	信號
20	列解碼器
21	增益電路
22	控制線

24	類比至數位轉換器
26	輸出線
28	第一影像緩衝器
30	第一影像緩衝器
32	第二影像緩衝器
34	第二影像緩衝器
36	線
38	開關
40	開關
42	開關
44	記憶體控制器
46	線
48	開關
50	資料組合器
52	線
54	開關
56	讀回緩衝器
58	線
60	線
62	線
64	線
66	線
68	外部匯流排
70	控制器匯流排

72	外部處理器
74	外部記憶體
78	電可程式化唯讀記憶體
100	光電二極體
100a	光偵測器
100b	光偵測器
111	感測節點
112	重設開關
114	選擇開關
115	儲存節點
116	輸出電晶體
117	轉接開關
117a	轉接開關
117b	轉接開關
118	RST(n)線
120	IN 線
121	TF(n)線
121a	水平信號 TF(n+1)
121b	水平信號 TF(n)
122	SEL(n)線
124	OUT 線
126	金屬至金屬電容器
150"	三重取樣電路
150	取樣電路

152	第一電容器
153	第三電容器
154	第四電容器
154	第二電容器
156	虛擬接地信號 GND1
158	開關
160	開關
162	開關
164	開關
166	SAM1 控制線
167	SAM3 線
168	SAM2 控制線
169	SAM4 線
170	開關
172	控制線 SUB
180	運算放大器
182	第一開關
184	第二開關
186	輸出線
188	輸出線
190	回饋電容器
192	開關
350	比較器
352	計數器

358	或閘
360	鎖存器
374	三態緩衝器
907	上拉電晶體 MN3

專利申請案第 98143190 號
ROC Patent Appln. No. 98143190
修正後中文申請專利範圍替換本- 附件(二)
Amended Claims in Chinese – Encl. (II)
(民國 104 年 6 月 18 日送呈)
(Submitted on June 18, 2015)

七、申請專利範圍：

1. 一種影像感測器，其包含：

一光偵測器；

一輸出電晶體，其一閘極經耦合以自所述光偵測器接收一信號；

一重設電晶體，其一汲極經耦合以重設所述輸出電晶體之一閘極；

一轉接電晶體，其經耦合以將所述信號自所述光偵測器傳送至所述閘極；

一取樣電路，其經耦合以自所述輸出電晶體接收一輸出信號；及

一控制電路，其經配置以按以下中之一者來控制所述轉接電晶體、所述重設電晶體及所述取樣電路以使所述取樣電路對來自所述輸出電晶體之所述輸出信號取樣且加以儲存：

一第一配置，其中所述控制電路經配置以將所述重設電晶體切換至一第一三極體區狀態且在所述重設電晶體處於所述第一三極體區狀態時將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經儲存信號為一經取樣之第一參考輸出信號；

一第二配置，其中所述控制電路經配置以將所述轉接電晶體切換至一第二三極體區狀態且在所述轉接電晶體處於所述第二三極體區狀態時將所述重設電晶體切換至一第一關斷狀態，且在所述重設電晶體處於所述第一關斷狀態及所述轉接電晶體處於所述第二三極體區狀態時將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經儲存信號為一經

取樣之共同重設輸出信號；

一第三配置，其中所述控制電路經配置以在所述重設電晶體處於所述第一關斷狀態時將所述轉接電晶體自所述第二三極體區狀態切換至一第二關斷狀態，且在所述轉接電晶體處於所述第二關斷狀態及所述重設電晶體保持於所述第一關斷狀態時將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經儲存信號為一經取樣之第一感測節點重設輸出信號；

一第四配置，其中所述控制電路經配置以在所述轉接電晶體保持於所述第二關斷狀態時將所述重設電晶體切換至一第三關斷狀態且在所述第三關斷狀態期間將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經儲存信號為一經取樣之第二感測節點重設輸出信號；

一第五配置，其中所述控制電路經配置以在所述重設電晶體保持於所述第三關斷狀態時將所述轉接電晶體自所述第二關斷狀態切換至一第三三極體區狀態，及在所述重設電晶體及所述轉接電晶體分別處於所述第三關斷狀態及所述第三三極體區狀態時將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經儲存信號為一經取樣之光響應輸出信號；及

一第六配置，其中所述控制電路經配置以在儲存所述經取樣之第一感測節點重設輸出信號之後及在所述第三關斷狀態之前或之後將所述重設電晶體切換至一第四三極體區狀態，且在所述重設電晶體處於所述第四三極體區狀態時將所述取樣電路切換至對所述輸出信號取樣且加以儲存，所述經

儲存信號為一經取樣之第二參考輸出信號，

其中所述影像感測器經配置以將所述經取樣之第一參考輸出信號、所述經取樣之共同重設輸出信號、所述經取樣之第一感測節點重設輸出信號、所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號及所述經取樣之第二感測節點重設輸出信號提供至所述影像感測器之一處理器及/或一或多個電路以用於產生一經去雜訊之信號。

2. 如申請專利範圍第 1 項之影像感測器，其包括經配置以執行以下操作的構件：

接收所述經取樣之第一參考輸出信號、所述經取樣之共同重設輸出信號及所述經取樣之第一感測節點重設輸出信號且產生一雜訊信號以作為所述經取樣之第一參考輸出信號、所述經取樣之共同重設輸出信號與所述經取樣之第一感測節點重設輸出信號之間的一加權差。

3. 如申請專利範圍第 2 項之影像感測器，其中所述構件經進一步配置以：

接收所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號及所述經取樣之第二感測節點重設輸出信號且產生一經正規化之光響應信號以作為所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號與所述經取樣之第二感測節點重設輸出信號之間的一加權差；及

將所述雜訊信號及所述經正規化之光響應信號傳送至所述影像感測器中之一構件或一處理器以產生一經去雜訊之信號以作為所述經正規化之光響應信號與所述雜訊信號之間的一差。

4. 如申請專利範圍第1項至第3項中之任一項之影像感測器，其包括經配置以形成第一對所述經取樣之輸出信號之間的一第一差之構件。

5. 如申請專利範圍第4項之影像感測器，其中所述第一差為所述經取樣之第一參考輸出信號與所述經取樣之共同重設輸出信號之間的一差。

6. 如申請專利範圍第4項之影像感測器，其中所述第一差為所述經取樣之第一參考輸出信號與所述經取樣之第一感測節點重設輸出信號之間的一差。

7. 如申請專利範圍第4項之影像感測器，其中所述第一差為所述經取樣之共同重設輸出信號與所述第一感測節點重設輸出信號之間的一差。

8. 如申請專利範圍第4項之影像感測器，其包括形成第二對所述經取樣之輸出信號之間的一第二差之構件，及形成所述第一差與所述第二差之間的一差之構件。

9. 一種影像擷取系統，其包含：

如申請專利範圍第1項之一影像感測器；及

一或多個處理器，其經配置以接收所述經取樣之第一參考輸出信號、所述經取樣之共同重設輸出信號、所述經取樣之第一感測節點重設輸出信號、所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號及所述經取樣之第二感測節點重設輸出信號且產生經去雜訊之信號。

10. 如申請專利範圍第9項之影像擷取系統，其中所述處理器經配置以：

接收所述經取樣之第一參考輸出信號、所述經取樣之共

同重設輸出信號及所述經取樣之第一感測節點重設輸出信號且產生一雜訊信號以作為所述經取樣之第一參考輸出信號、所述經取樣之共同重設輸出信號與所述經取樣之第一感測節點重設輸出信號之間的一加權差；

接收所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號及所述經取樣之第二感測節點重設輸出信號且產生一經正規化之光響應信號以作為所述經取樣之第二參考輸出信號、所述經取樣之光響應輸出信號與所述經取樣之第二感測節點重設輸出信號之間的一加權差；及

產生一經去雜訊之信號以作為所述經正規化之光響應信號與所述雜訊信號之間的一差。

11. 一種用於消除自一影像感測器之一光偵測器產生的一影像信號中之一雜訊的方法，所述影像感測器包含：所述光偵測器；一輸出開關，其經耦合以自所述光偵測器接收一信號；一重設開關，其經耦合以重設所述輸出開關；一轉接開關，其經耦合以傳送來自所述光偵測器之所述信號；及一取樣電路，其經耦合以自所述輸出開關接收一輸出信號，所述方法包含：

將所述重設開關切換至一第一三極體區狀態，且在所述重設開關處於所述第一三極體區狀態時對作為一經取樣之第一參考輸出信號之所述輸出開關的所述輸出取樣且加以儲存；

將所述轉接開關切換至一第二三極體區狀態，在所述轉接開關處於所述第二三極體區狀態時將所述重設開關切換至一第一關斷狀態，且在所述重設開關及所述轉接開關分別處

於所述第一關斷狀態及所述第二三極體區狀態時對作為一經取樣之共同重設輸出信號之所述輸出開關的所述輸出取樣且加以儲存；

在所述重設開關保持於所述第一關斷狀態時將所述轉接開關自所述第二三極體區狀態切換至一第二關斷狀態，且在所述重設開關及所述轉接開關分別處於所述第一關斷狀態及所述第二關斷狀態時對作為一經取樣之第一感測節點重設輸出信號之所述輸出開關的所述輸出取樣且加以儲存；

在所述轉接開關保持於所述第二關斷狀態時將所述重設開關切換至一第三關斷狀態，且在所述重設開關及所述轉接開關分別處於所述第三關斷狀態及所述第二關斷狀態時對作為一經取樣之第二感測節點重設輸出信號之所述輸出開關的所述輸出取樣且加以儲存；

在所述重設開關保持於所述第三關斷狀態時將所述轉接開關切換至一第三三極體區狀態，且在所述重設開關及所述轉接開關分別處於所述第三關斷狀態及所述第三三極體區狀態時對作為一經取樣之光響應輸出信號之所述輸出開關的所述輸出取樣且加以儲存；

在儲存所述經取樣之第一感測節點重設輸出信號之後及在所述第三關斷狀態之前或之後將所述重設開關切換至一第四三極體區狀態，且在所述重設開關處於所述第四三極體區狀態時對作為一經取樣之第二參考輸出信號之所述輸出開關的所述輸出取樣且加以儲存；及

自所述經取樣之第一及第二參考輸出信號、所述經取樣之第一及第二感測節點重設輸出信號、所述經取樣之共同重

設輸出信號及所述經取樣之光響應輸出信號形成一經去雜訊之影像信號。

12. 如申請專利範圍第11項之方法，更包含：

自所述經取樣之第一參考輸出信號、所述經取樣之第一感測節點重設輸出信號及所述經取樣之共同重設輸出信號形成一雜訊信號，其中所述經取樣之第一參考輸出信號、所述經取樣之第一感測節點重設輸出信號及所述經取樣之共同重設輸出信號在所述雜訊信號之所述形成時各自獲得一不同之有正負號的縮放因數。

13. 如申請專利範圍第11項至第12項中任一項之方法，更包含：

自所述經取樣之第二參考輸出信號、所述經取樣之第二感測節點重設輸出信號及所述經取樣之光響應輸出信號形成一經正規化之光響應信號，

其中所述經取樣之第二參考輸出信號、所述經取樣之第二感測節點重設輸出信號及所述經取樣之光響應輸出信號各自獲得一不同之有正負號的縮放因數。

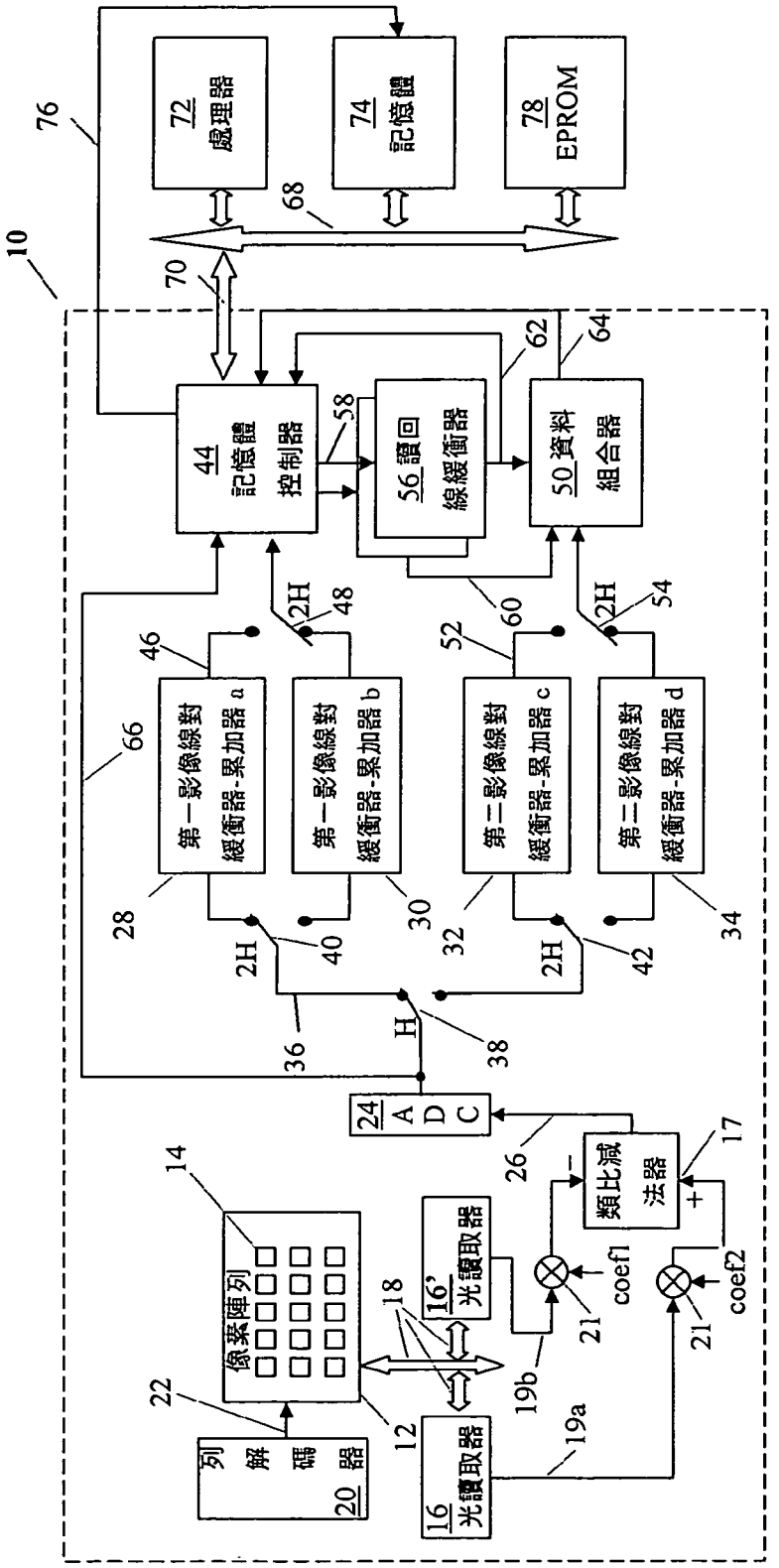
72 處理器
74 記憶體
78 EPROM
44 記憶體控制器
56 讀回線緩衝器
50 資料組合器
第一影像線對緩衝器-累加器 a
第一影像線對緩衝器-累加器 b
第二影像線對緩衝器-累加器 c
第二影像線對緩衝器-累加器 d
24 ADC
類比減法器
16' 光讀取器
16 光讀取器
20 列解碼器
像素陣列
coef1
coef2
2H
H
10
12
14
17
18
19a
19b
21
22
26
28
30
32
34
36
38
40
42
46
48
52
54
58
60
62
64
66
68
70
76

圖 1

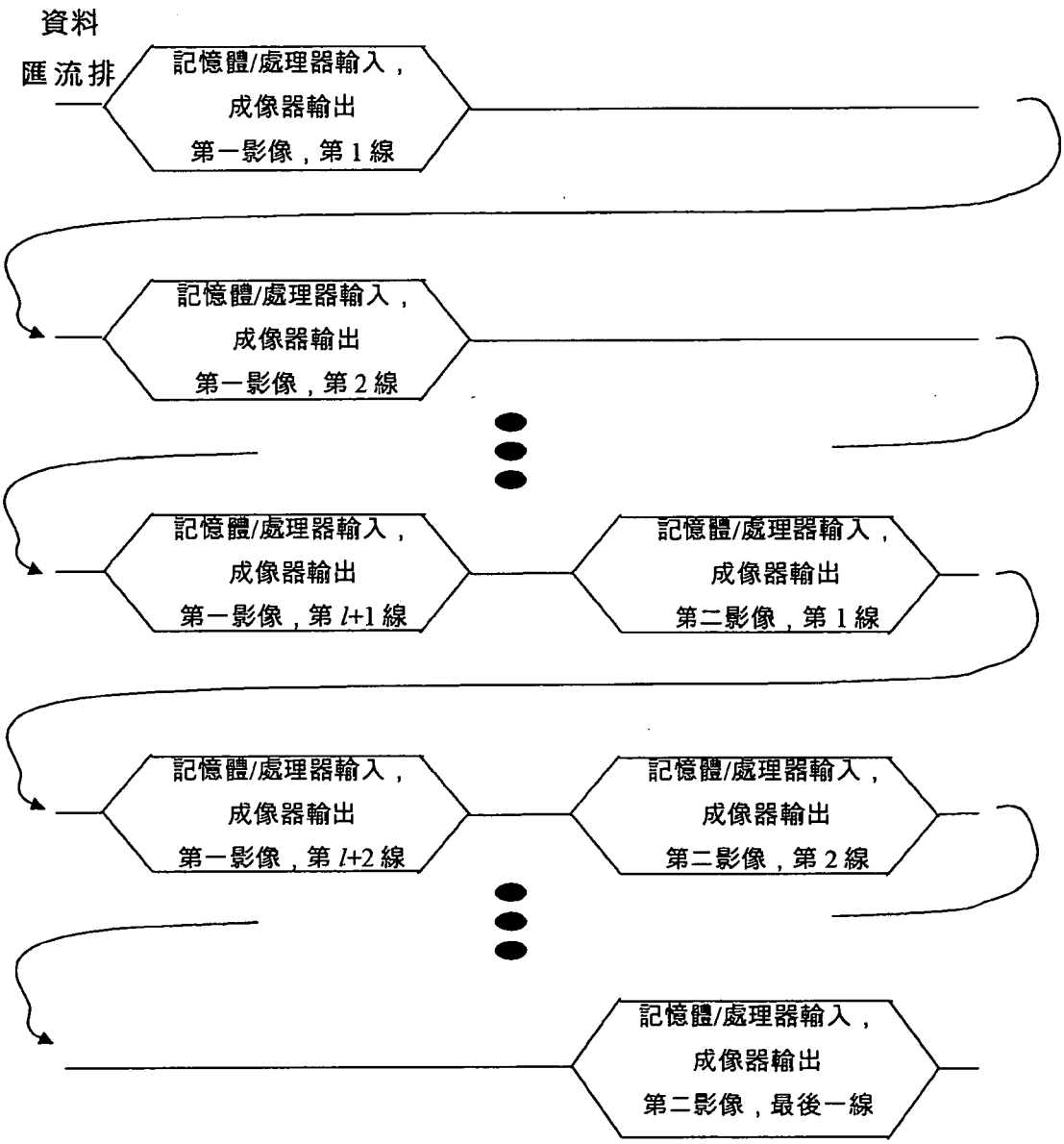
資料
匯流排
記憶體/處理器輸入，
成像器輸出
第一影像，第 1 線
記憶體/處理器輸入，
成像器輸出
第一影像，第 2 線
記憶體/處理器輸入，
成像器輸出
第一影像，第 l+1 線
記憶體/處理器輸入，
成像器輸出
第二影像，第 1 線
記憶體/處理器輸入，
成像器輸出
第一影像，第 l+2 線
記憶體/處理器輸入，
成像器輸出
第二影像，第 2 線
記憶體/處理器輸入，
成像器輸出
第二影像，最後一線

圖 2

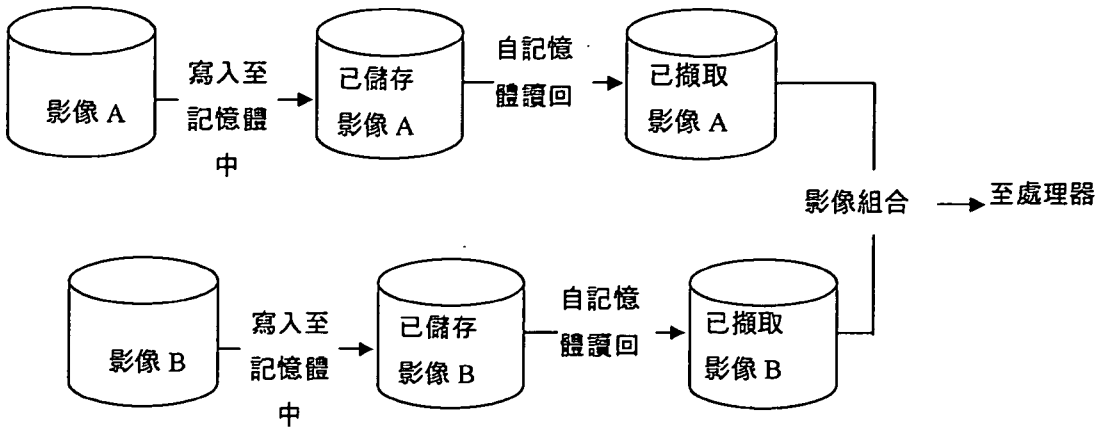
影像 A
寫入至
記憶體
中
已儲存
影像 A
自記憶
體讀回
已擷取
影像 A
影像組合
至處理器
影像 B
寫入至
記憶體
中
已儲存
影像 B
自記憶
體讀回
已擷取
影像 B

圖 3

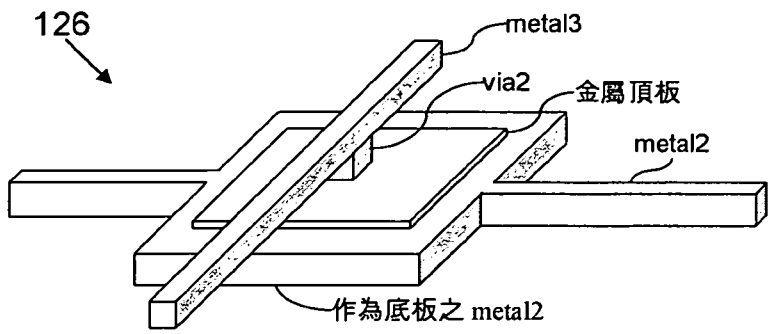
126
metal3
via2
金屬頂板
metal2
作為底板之 metal2

圖 4

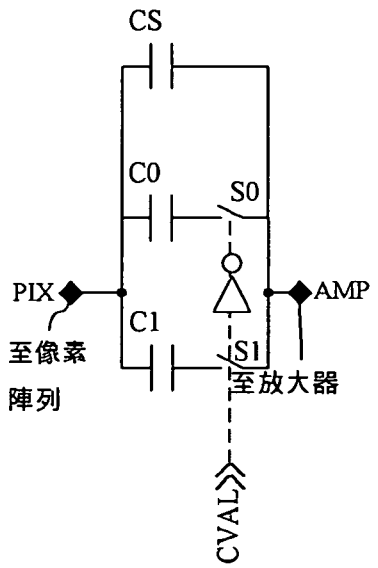
CS
C0
S0
PIX
AMP
C1
S1
至像素
陣列
至放大器
CVAL

圖 5

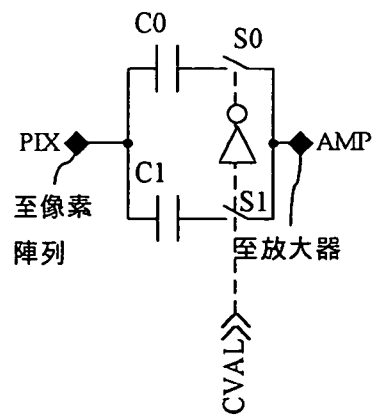
C0
S0
PIX
AMP
C1
S1
至像素
陣列
至放大器
CVAL

圖 6

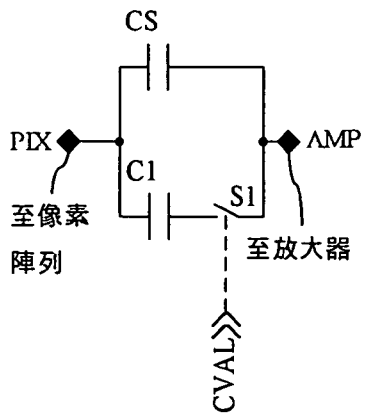
CS
PIX
AMP
C1
S1
至像素
陣列
至放大器
CVAL

圖 7

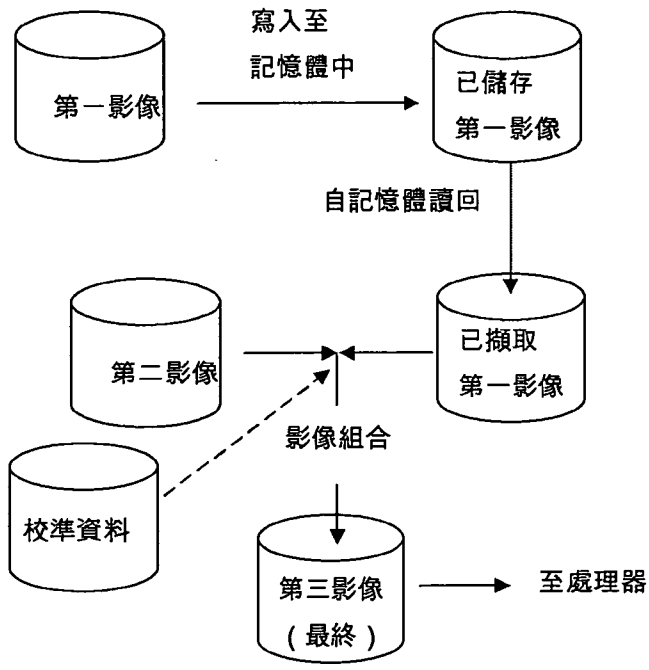
寫入至
記憶體中
第一影像
已儲存
第一影像
自記憶體讀回
第二影像
已擷取
第一影像
影像組合
校準資料
第三影像
(最終)
至處理器

圖 8

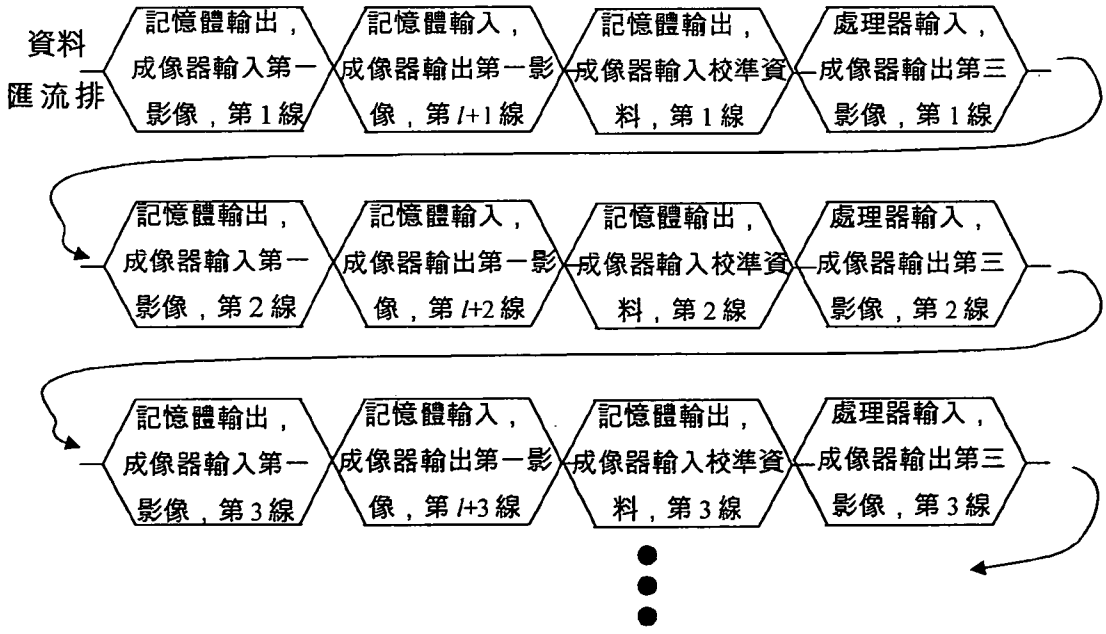
資料
匯流排
記憶體輸出，成像器輸入第一影像，第1線
記憶體輸入，成像器輸出第一影像，第 I+1 線
記憶體輸出，成像器輸入校準資料，第1線
處理器輸入，成像器輸出第三影像，第1線
記憶體輸出，成像器輸入第一影像，第2線
記憶體輸入，成像器輸出第一影像，第 I+2 線
記憶體輸出，成像器輸入校準資料，第2線
處理器輸入，成像器輸出第三影像，第2線
記憶體輸出，成像器輸入第一影像，第3線
記憶體輸入，成像器輸出第一影像，第 I+3 線
記憶體輸出，成像器輸入校準資料，第3線
處理器輸入，成像器輸出第三影像，第3線

圖 9

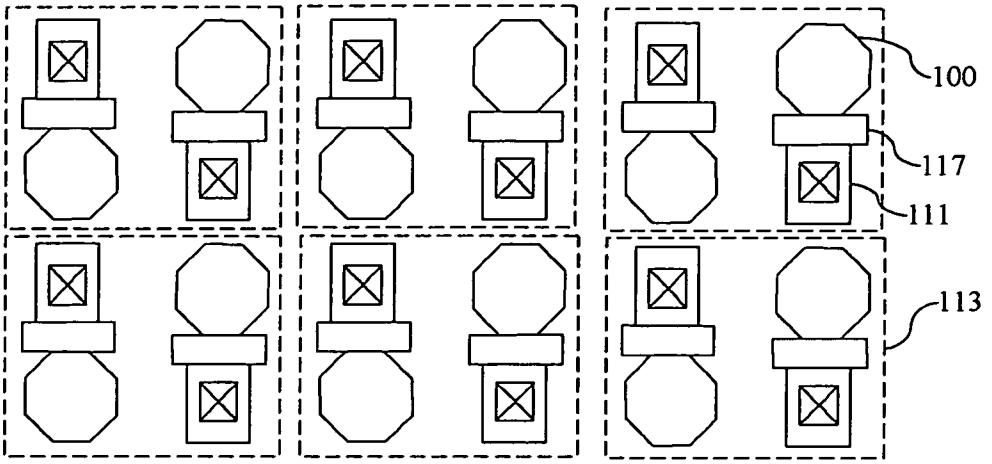

圖 10

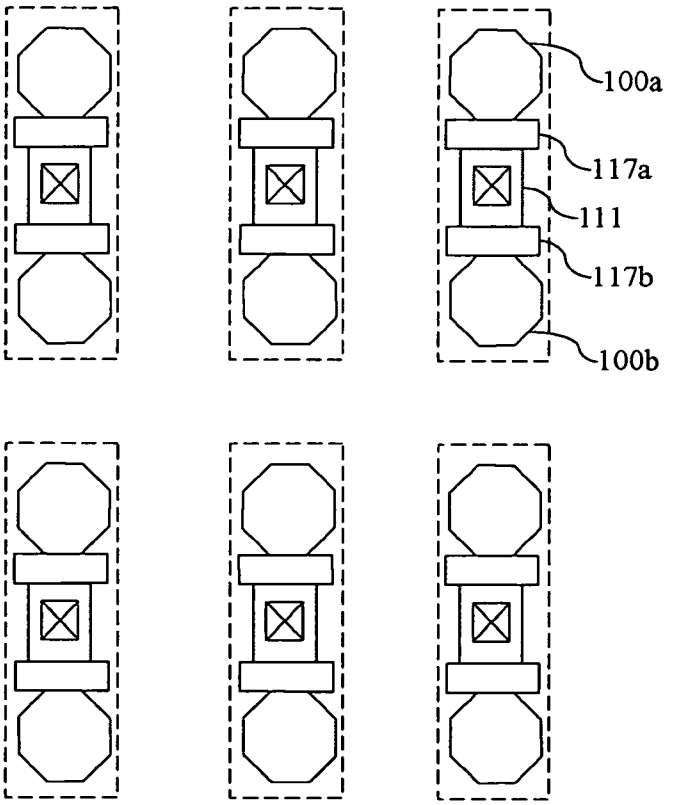

圖 11

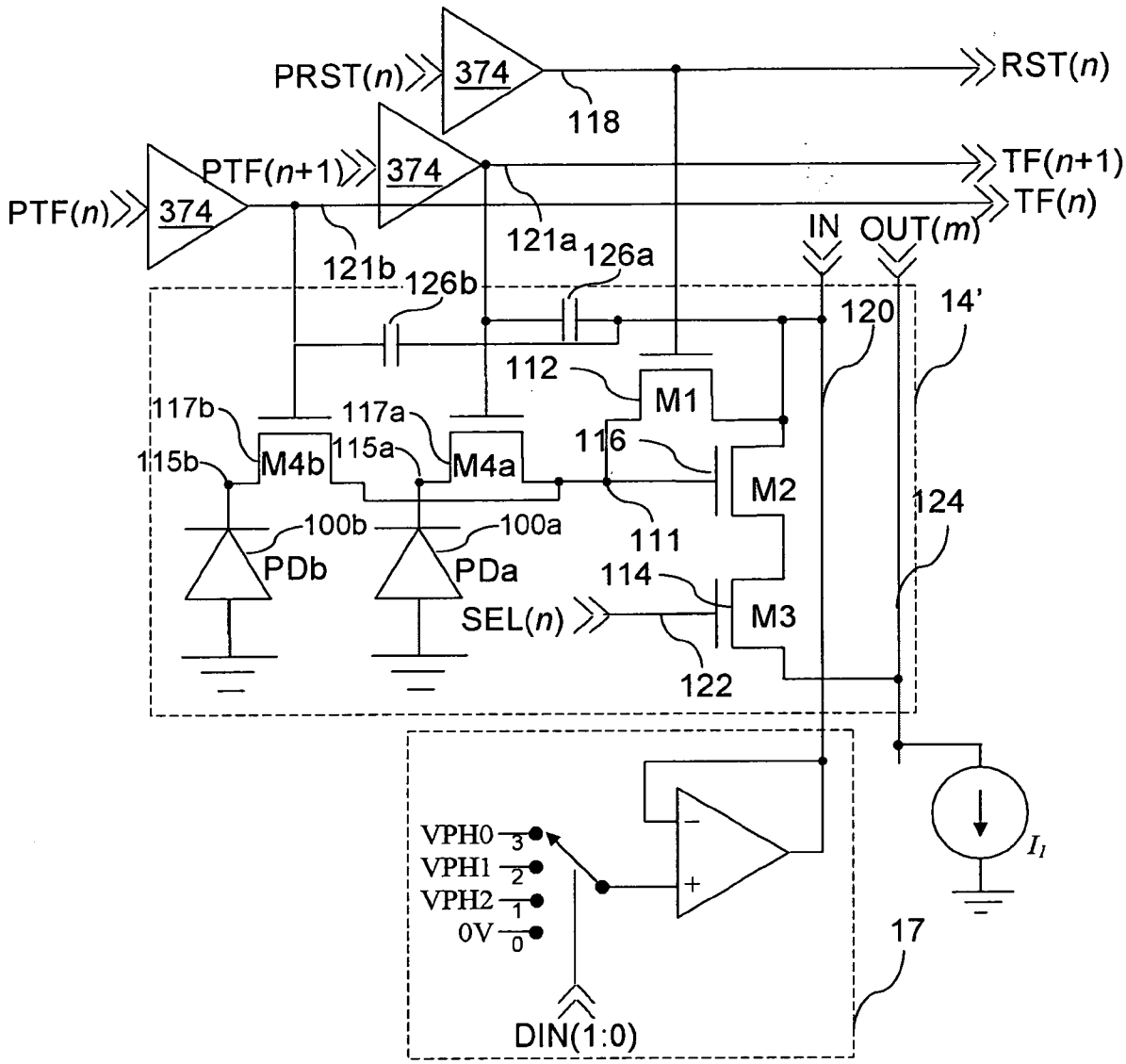
PRST(n)
374
118
RST(n)
PTF(n+1)
374
TF(n+1)
PTF(n)
374
TF(n)
121a
126a
IN
OUT(m)
121b
126b
120
14'
112
M1
117b
117a
116
115b
M4b
115a
M4a
M2
124
100b
100a
111
PDb
PDa
114
SEL(n)
M3
122
VPH0 3
VPH1 2
VPH2 1
0V 0
17
DIN(1:0)
I_1

圖 12

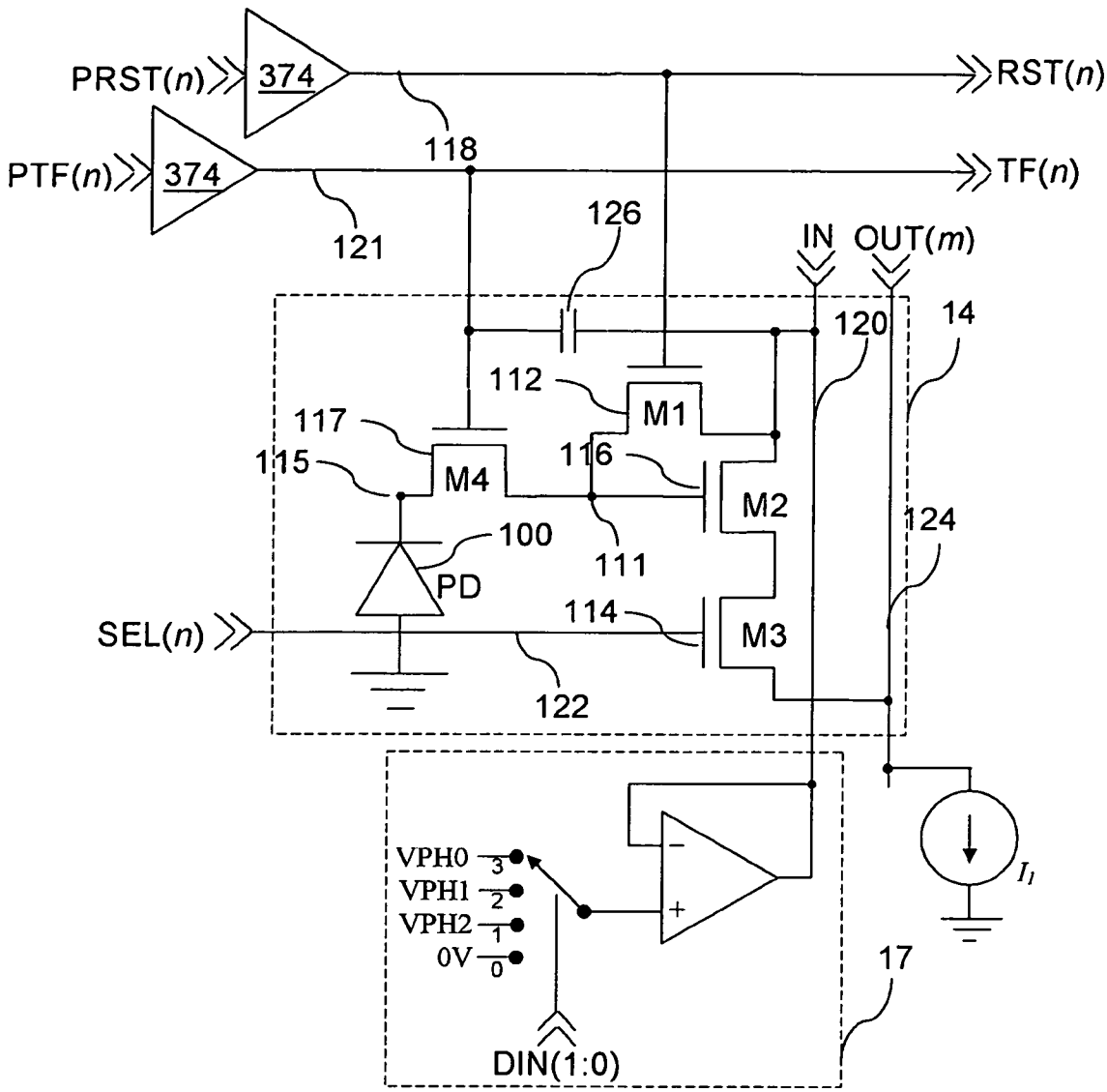
PRST(n)
374
RST(n)
118
PTF(n)
374
TF(n)
121
126
IN
OUT(m)
120
14
112
M1
117
115
M4
116
M2
124
100
PD
111
SEL(n)
114
M3
122
VPH0
3
VPH1
2
VPH2
1
0V
0
17
DIN(1:0)
I_1

圖 13

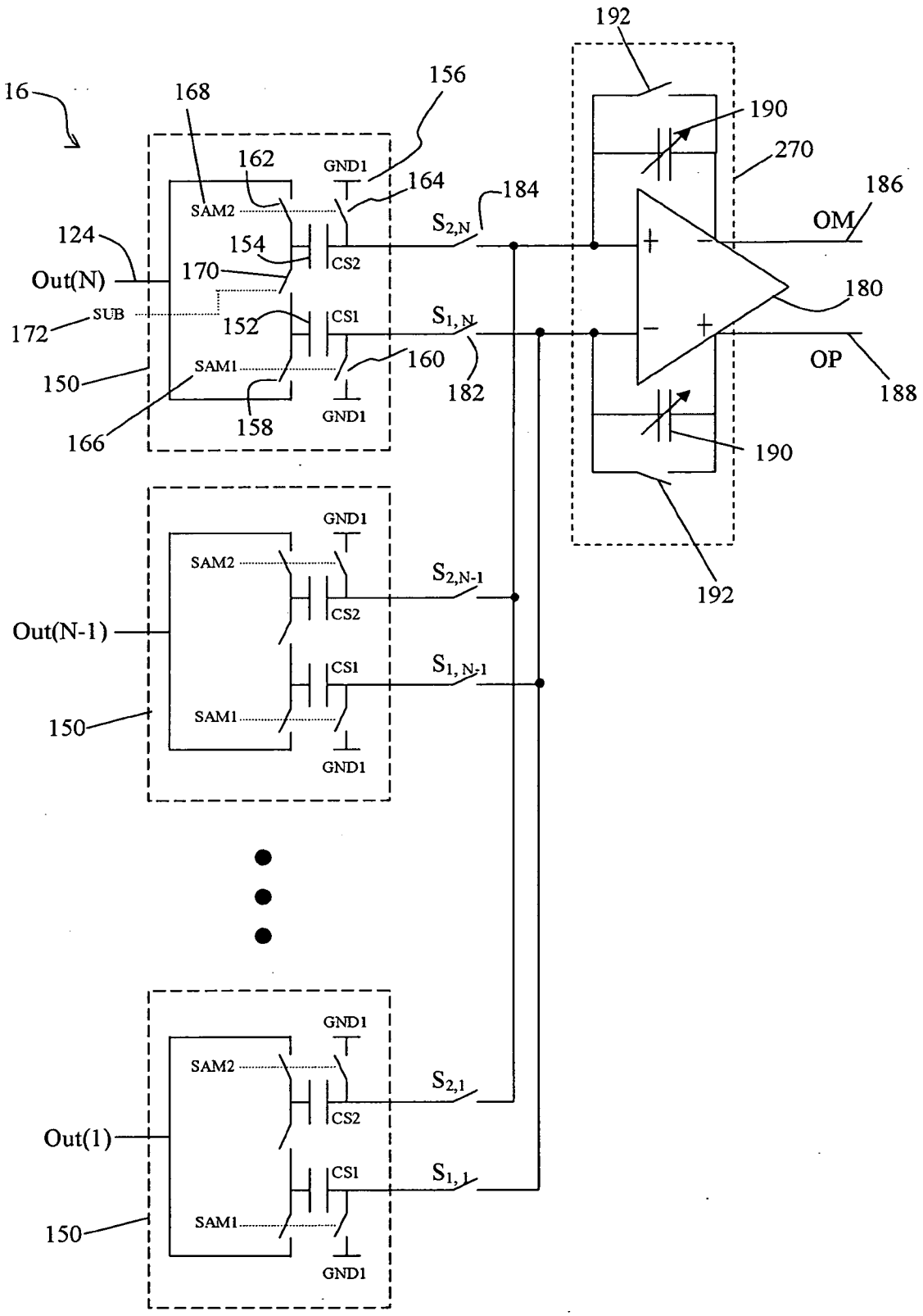
16
168
156
162
GND1
164
184
SAM2
124
154
CS2
$S_{2,N}$
Out(N)
170
SUB
172
152
CS1
$S_{1,N}$
150
SAM1
160
182
166
158
GND1
192
190
270
186
OM
180
OP
188
190
192
GND1
SAM2
$S_{2,N-1}$
CS2
Out(N-1)
CS1
$S_{1,N-1}$
150
SAM1
GND1
GND1
SAM2
$S_{2,1}$
CS2
Out(1)
CS1
$S_{1,1}$
150
SAM1
GND1

圖 14A

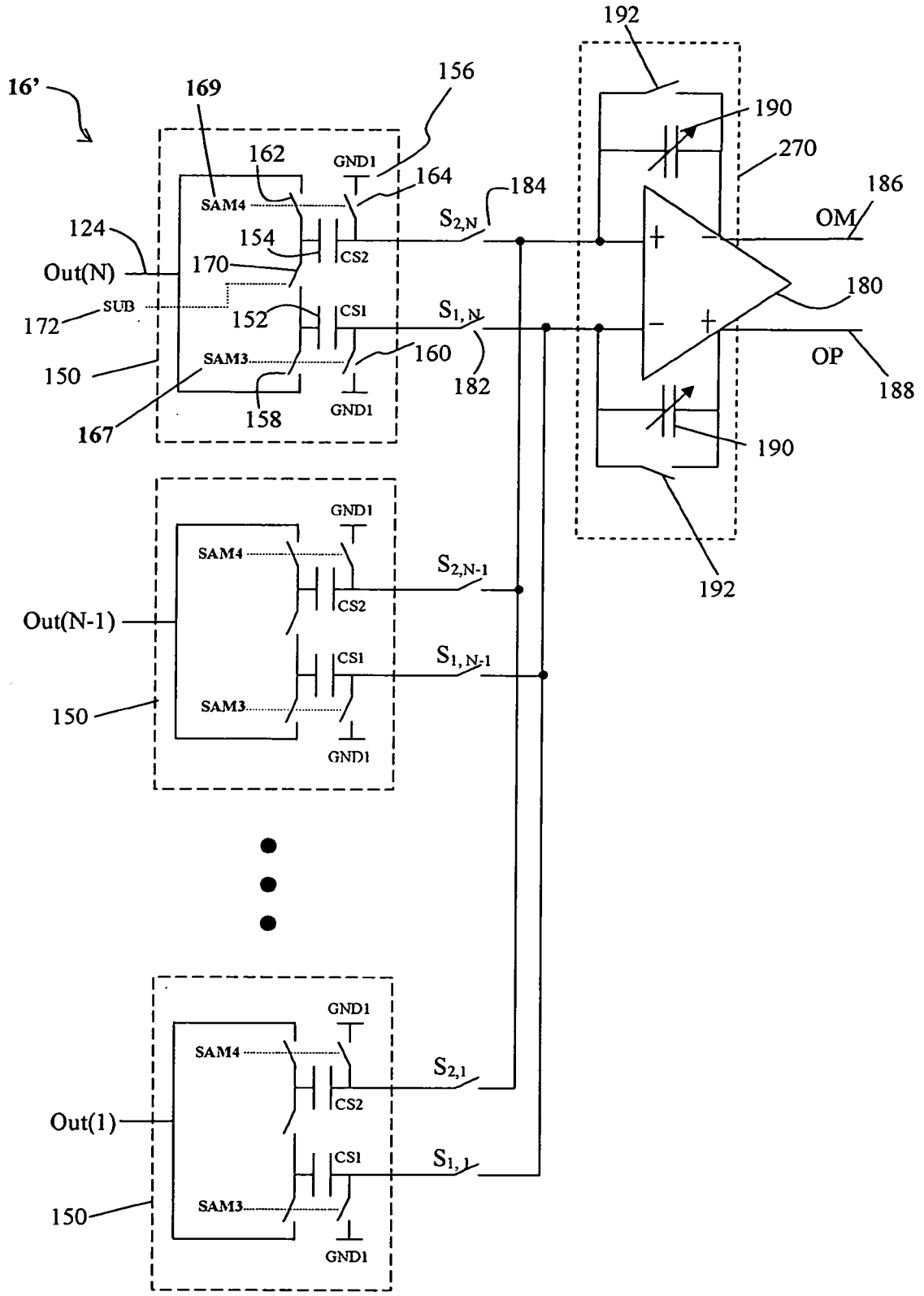
16'
169
156
162
GND1
164
SAM4
184
192
190
270
186
124
154
CS2
$S_{2,N}$
OM
Out(N)
170
180
SUB
172
152
CS1
$S_{1,N}$
150
160
SAM3
OP
182
188
167
158
GND1
190
GND1
SAM4
$S_{2,N-1}$
192
Out(N-1)
CS2
CS1
$S_{1,N-1}$
150
SAM3
GND1
GND1
SAM4
$S_{2,1}$
Out(1)
CS2
CS1
$S_{1,1}$
150
SAM3
GND1

圖 14B

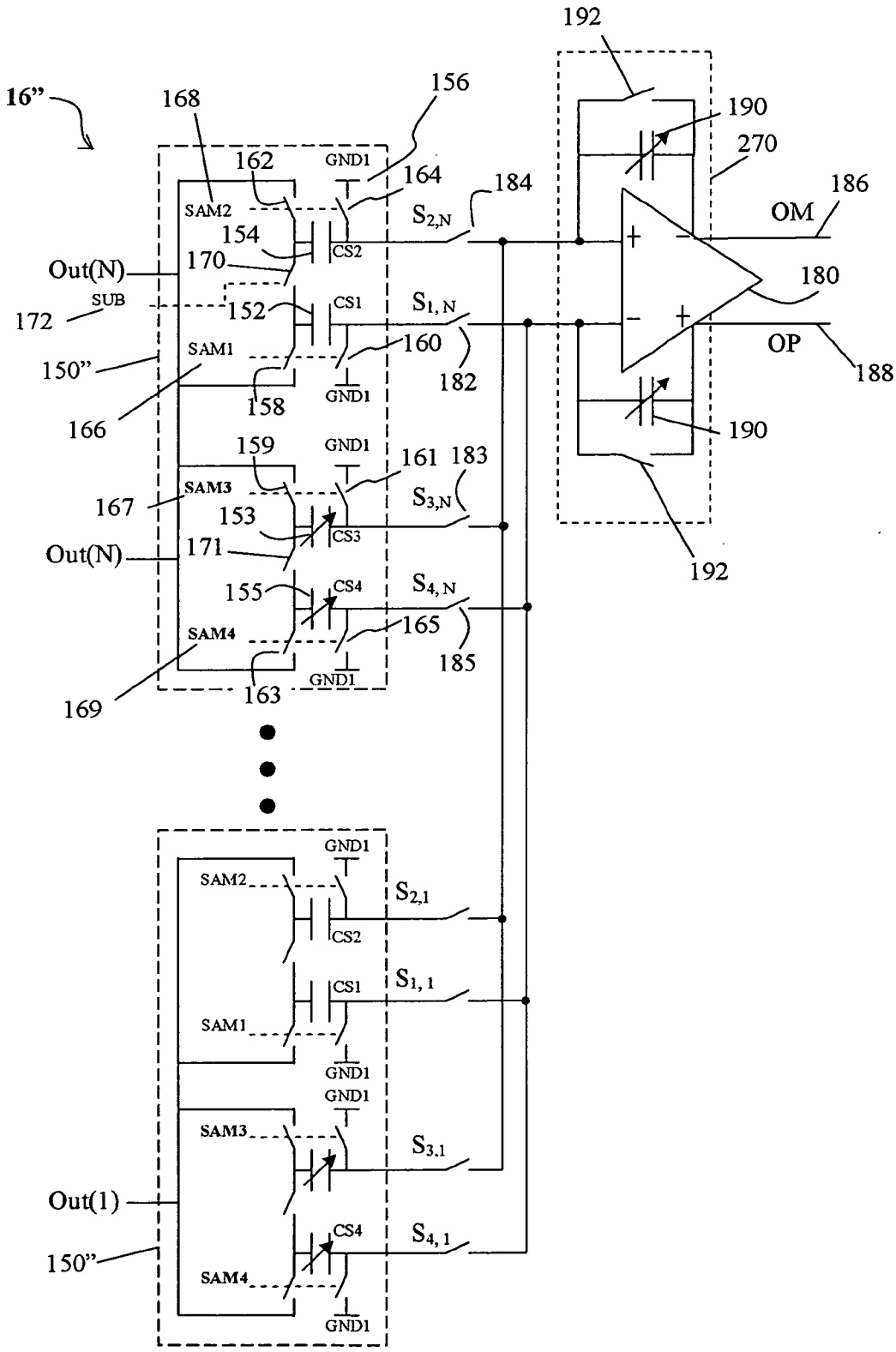
16"
168
156
162
GND1
164
184
SAM2
154
CS2
$S_{2,N}$
Out(N)
170
SUB
172
152
CS1
$S_{1,N}$
160
182
SAM1
150"
158
GND1
166
159
GND1
161
183
SAM3
167
153
CS3
$S_{3,N}$
Out(N)
171
155
CS4
$S_{4,N}$
SAM4
165
185
169
163
GND1
GND1
SAM2
$S_{2,1}$
CS2
CS1
$S_{1,1}$
SAM1
GND1
GND1
SAM3
$S_{3,1}$
Out(1)
CS4
$S_{4,1}$
150"
SAM4
GND1
192
190
270
186
OM
180
OP
188
190
192

圖 14C

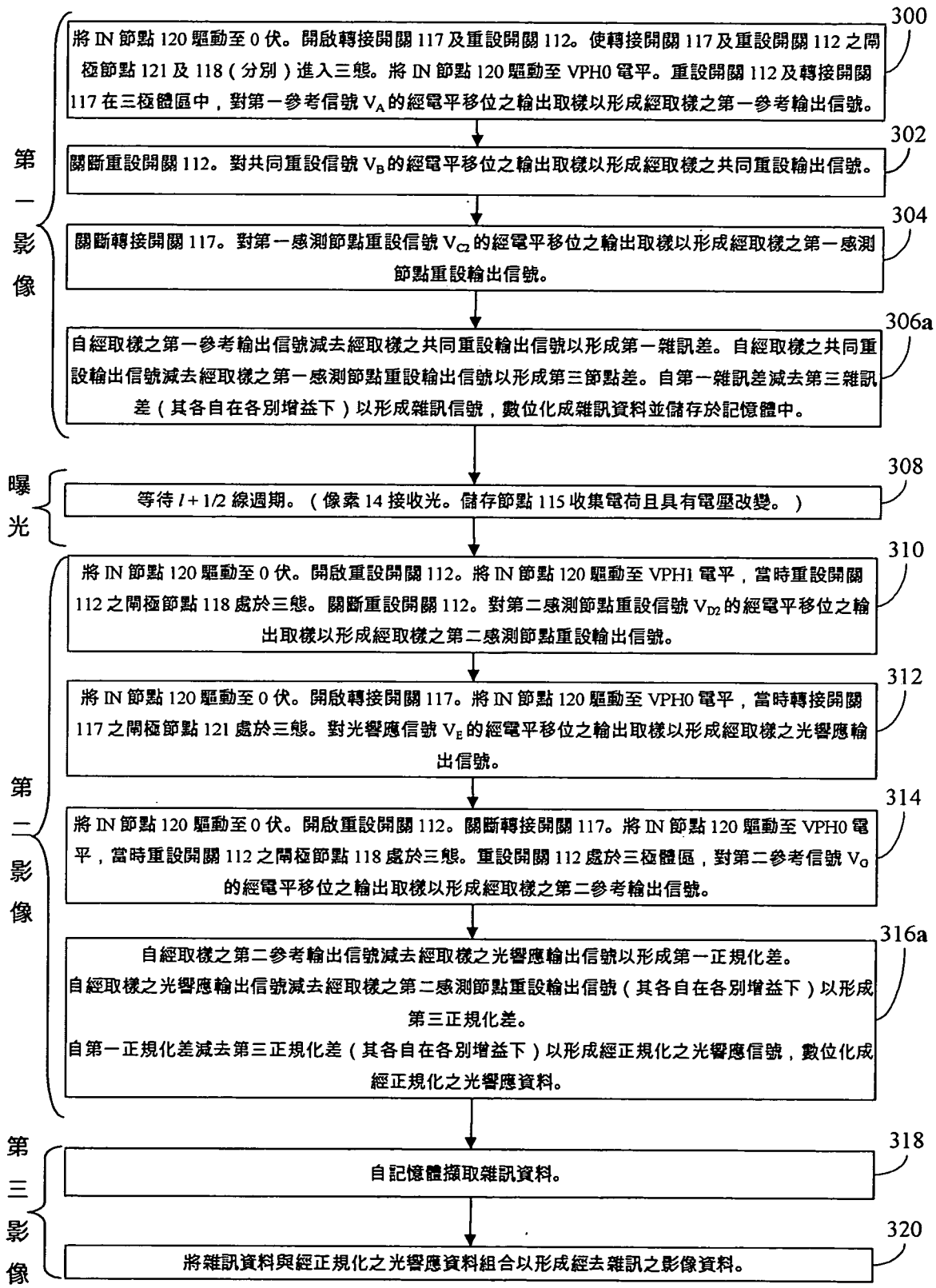
第一影像
300
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117 及重設開關 112。使轉接開關 117 及重設開關 112 之閘極節點 121 及 118（分別）進入三態。將 IN 節點 120 驅動至 VPH0 電平。重設開關 112 及轉接開關 117 在三極體區中，對第一參考信號 V_A 的經電平移位之輸出取樣以形成經取樣之第一參考輸出信號。
302
關斷重設開關 112。對共同重設信號 V_B 的經電平移位之輸出取樣以形成經取樣之共同重設輸出信號。
304
關斷轉接開關 117。對第一感測節點重設信號 V_{C2} 的經電平移位之輸出取樣以形成經取樣之第一感測節點重設輸出信號。
306a
自經取樣之第一參考輸出信號減去經取樣之共同重設輸出信號以形成第一雜訊差。自經取樣之共同重設輸出信號減去經取樣之第一感測節點重設輸出信號以形成第三節點差。自第一雜訊差減去第三雜訊差（其各自在各別增益下）以形成雜訊信號，數位化成雜訊資料並儲存於記憶體中。
曝光
308
等待 I + 1/2 線週期。（像素 14 接收光。儲存節點 115 收集電荷且具有電壓改變。）
第二影像
310
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。將 IN 節點 120 驅動至 VPH1 電平，當時重設開關 112 之閘極節點 118 處於三態。關斷重設開關 112。對第二感測節點重設信號 V_{D2} 的經電平移位之輸出取樣以形成經取樣之第二感測節點重設輸出信號。
312
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時轉接開關 117 之閘極節點 121 處於三態。對光響應信號 V_E 的經電平移位之輸出取樣以形成經取樣之光響應輸出信號。
314
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。關斷轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時重設開關 112 之閘極節點 118 處於三態。重設開關 112 處於三極體區，對第二參考信號 V_G 的經電平移位之輸出取樣以形成經取樣之第二參考輸出信號。
316a
自經取樣之第二參考輸出信號減去經取樣之光響應輸出信號以形成第一正規化差。
自經取樣之光響應輸出信號減去經取樣之第二感測節點重設輸出信號（其各自在各別增益下）以形成第三正規化差。
自第一正規化差減去第三正規化差（其各自在各別增益下）以形成經正規化之光響應信號，數位化成經正規化之光響應資料。
第三影像
318
自記憶體擷取雜訊資料。
320
將雜訊資料與經正規化之光響應資料組合以形成經去雜訊之影像資料。

圖 15A

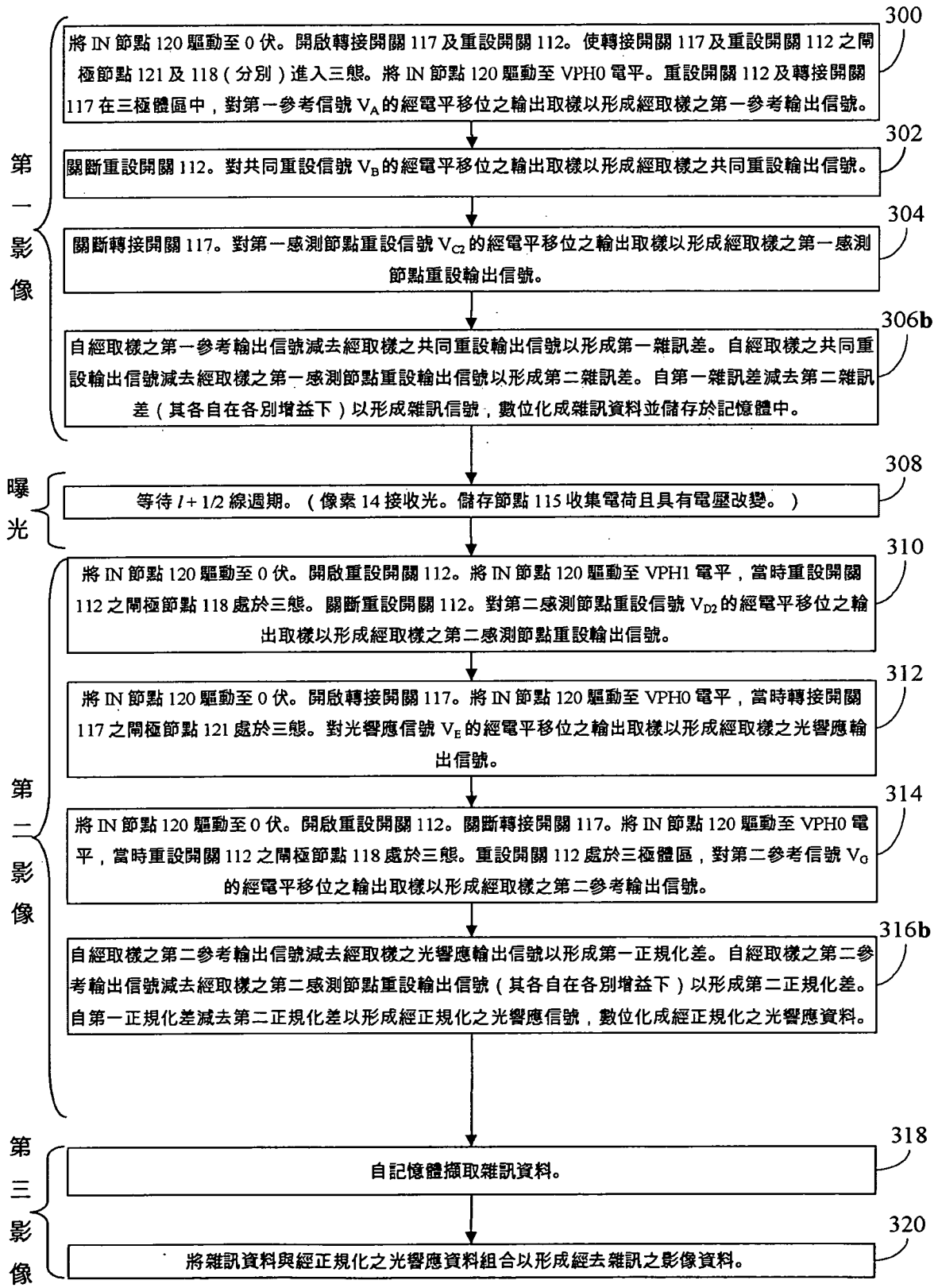
第一影像
300
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117 及重設開關 112。使轉接開關 117 及重設開關 112 之閘極節點 121 及 118（分別）進入三態。將 IN 節點 120 驅動至 VPH0 電平。重設開關 112 及轉接開關 117 在三極體區中，對第一參考信號 V_A 的經電平移位之輸出取樣以形成經取樣之第一參考輸出信號。
302
關斷重設開關 112。對共同重設信號 V_B 的經電平移位之輸出取樣以形成經取樣之共同重設輸出信號。
304
關斷轉接開關 117。對第一感測節點重設信號 V_{C2} 的經電平移位之輸出取樣以形成經取樣之第一感測節點重設輸出信號。
306b
自經取樣之第一參考輸出信號減去經取樣之共同重設輸出信號以形成第一雜訊差。自經取樣之共同重設輸出信號減去經取樣之第一感測節點重設輸出信號以形成第二雜訊差。自第一雜訊差減去第二雜訊差（其各自在各別增益下）以形成雜訊信號，數位化成雜訊資料並儲存於記憶體中。
曝光
308
等待 I + 1/2 線週期。（像素 14 接收光。儲存節點 115 收集電荷且具有電壓改變。）
第二影像
310
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。將 IN 節點 120 驅動至 VPH1 電平，當時重設開關 112 之閘極節點 118 處於三態。關斷重設開關 112。對第二感測節點重設信號 V_{D2} 的經電平移位之輸出取樣以形成經取樣之第二感測節點重設輸出信號。
312
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時轉接開關 117 之閘極節點 121 處於三態。對光響應信號 V_E 的經電平移位之輸出取樣以形成經取樣之光響應輸出信號。
314
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。關斷轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時重設開關 112 之閘極節點 118 處於三態。重設開關 112 處於三極體區，對第二參考信號 V_G 的經電平移位之輸出取樣以形成經取樣之第二參考輸出信號。
316b
自經取樣之第二參考輸出信號減去經取樣之光響應輸出信號以形成第一正規化差。自經取樣之第二參考輸出信號減去經取樣之第二感測節點重設輸出信號（其各自在各別增益下）以形成第二正規化差。自第一正規化差減去第二正規化差以形成經正規化之光響應信號，數位化成經正規化之光響應資料。
第三影像
318
自記憶體擷取雜訊資料。
320
將雜訊資料與經正規化之光響應資料組合以形成經去雜訊之影像資料。

圖 15B

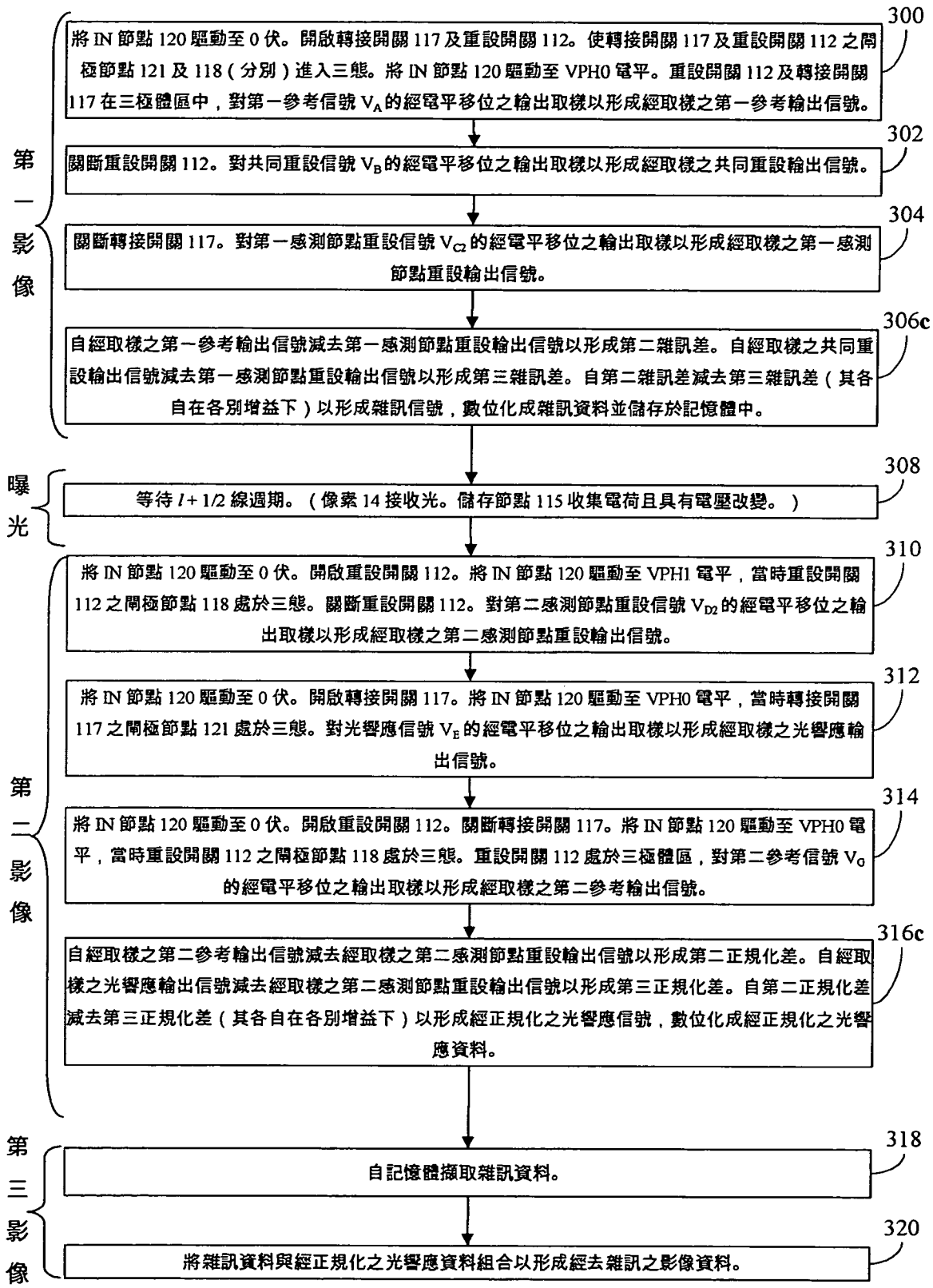
第一影像
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117 及重設開關 112。使轉接開關 117 及重設開關 112 之閘極節點 121 及 118（分別）進入三態。將 IN 節點 120 驅動至 VPH0 電平。重設開關 112 及轉接開關 117 在三極體區中，對第一參考信號 V_A 的經電平移位之輸出取樣以形成經取樣之第一參考輸出信號。
300
關斷重設開關 112。對共同重設信號 V_B 的經電平移位之輸出取樣以形成經取樣之共同重設輸出信號。
302
關斷轉接開關 117。對第一感測節點重設信號 V_{C2} 的經電平移位之輸出取樣以形成經取樣之第一感測節點重設輸出信號。
304
自經取樣之第一參考輸出信號減去第一感測節點重設輸出信號以形成第二雜訊差。自經取樣之共同重設輸出信號減去第一感測節點重設輸出信號以形成第三雜訊差。自第二雜訊差減去第三雜訊差（其各自在各別增益下）以形成雜訊信號，數位化成雜訊資料並儲存於記憶體中。
306c
曝光
等待 1+1/2 線週期。（像素 14 接收光。儲存節點 115 收集電荷且具有電壓改變。）
308
第二影像
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。將 IN 節點 120 驅動至 VPH1 電平，當時重設開關 112 之閘極節點 118 處於三態。關斷重設開關 112。對第二感測節點重設信號 V_{D2} 的經電平移位之輸出取樣以形成經取樣之第二感測節點重設輸出信號。
310
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時轉接開關 117 之閘極節點 121 處於三態。對光響應信號 V_E 的經電平移位之輸出取樣以形成經取樣之光響應輸出信號。
312
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。關斷轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時重設開關 112 之閘極節點 118 處於三態。重設開關 112 處於三極體區，對第二參考信號 V_G 的經電平移位之輸出取樣以形成經取樣之第二參考輸出信號。
314
自經取樣之第二參考輸出信號減去經取樣之第二感測節點重設輸出信號以形成第二正規化差。自經取樣之光響應輸出信號減去經取樣之第二感測節點重設輸出信號以形成第三正規化差。自第二正規化差減去第三正規化差（其各自在各別增益下）以形成經正規化之光響應信號，數位化成經正規化之光響應資料。
316c
第三影像
自記憶體擷取雜訊資料。
318
將雜訊資料與經正規化之光響應資料組合以形成經去雜訊之影像資料。
320

圖 15C

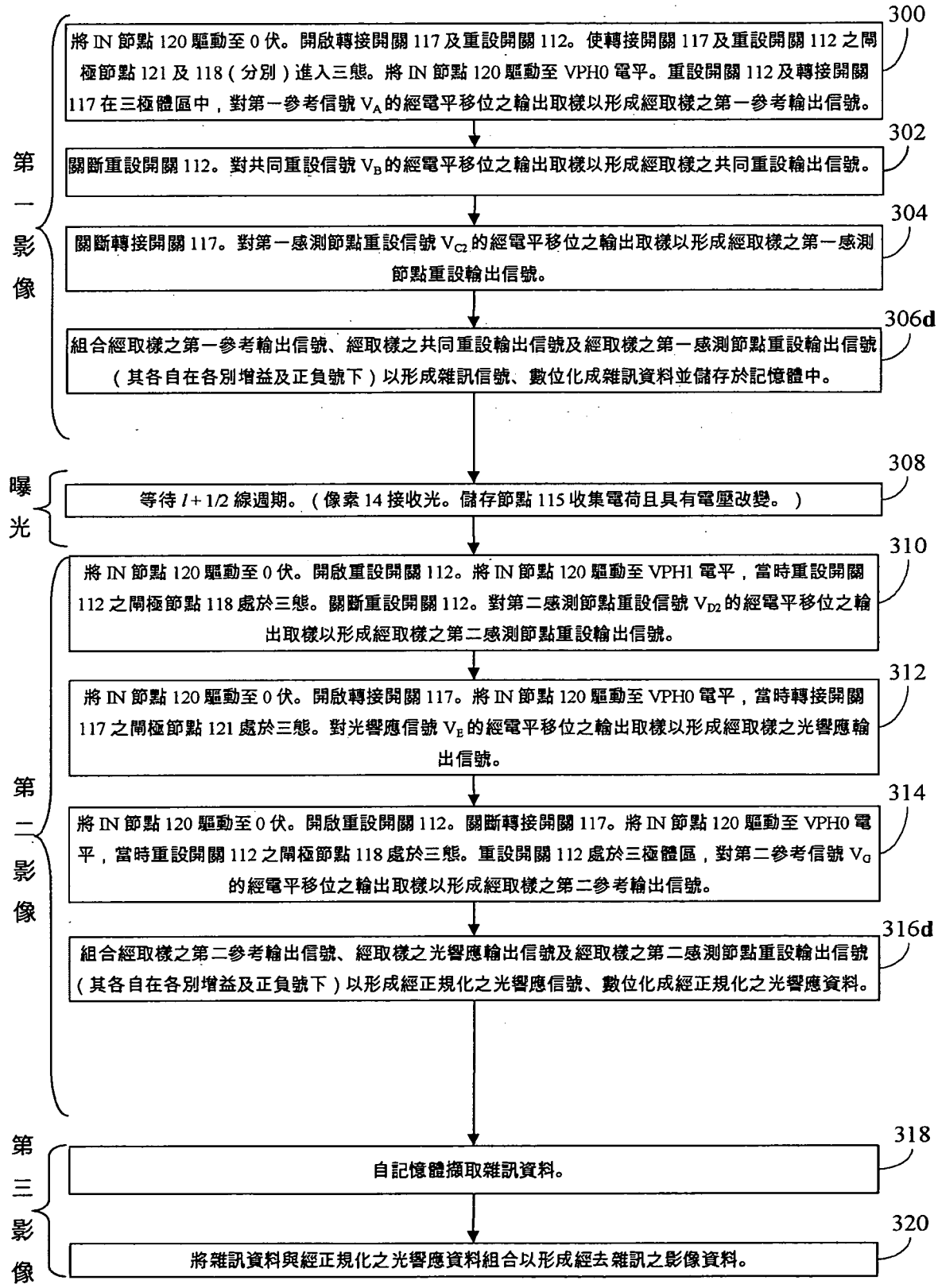
第一影像
300
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117 及重設開關 112。使轉接開關 117 及重設開關 112 之閘極節點 121 及 118（分別）進入三態。將 IN 節點 120 驅動至 VPH0 電平。重設開關 112 及轉接開關 117 在三極體區中，對第一參考信號 V_A 的經電平移位之輸出取樣以形成經取樣之第一參考輸出信號。
302
關斷重設開關 112。對共同重設信號 V_B 的經電平移位之輸出取樣以形成經取樣之共同重設輸出信號。
304
關斷轉接開關 117。對第一感測節點重設信號 V_{C2} 的經電平移位之輸出取樣以形成經取樣之第一感測節點重設輸出信號。
306d
組合經取樣之第一參考輸出信號、經取樣之共同重設輸出信號及經取樣之第一感測節點重設輸出信號（其各自在各別增益及正負號下）以形成雜訊信號、數位化成雜訊資料並儲存於記憶體中。
曝光
308
等待 $I+1/2$ 線週期。（像素 14 接收光。儲存節點 115 收集電荷且具有電壓改變。）
第二影像
310
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。將 IN 節點 120 驅動至 VPH1 電平，當時重設開關 112 之閘極節點 118 處於三態。關斷重設開關 112。對第二感測節點重設信號 V_{D2} 的經電平移位之輸出取樣以形成經取樣之第二感測節點重設輸出信號。
312
將 IN 節點 120 驅動至 0 伏。開啟轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時轉接開關 117 之閘極節點 121 處於三態。對光響應信號 V_E 的經電平移位之輸出取樣以形成經取樣之光響應輸出信號。
314
將 IN 節點 120 驅動至 0 伏。開啟重設開關 112。關斷轉接開關 117。將 IN 節點 120 驅動至 VPH0 電平，當時重設開關 112 之閘極節點 118 處於三態。重設開關 112 處於三極體區，對第二參考信號 V_G 的經電平移位之輸出取樣以形成經取樣之第二參考輸出信號。
316d
組合經取樣之第二參考輸出信號、經取樣之光響應輸出信號及經取樣之第二感測節點重設輸出信號（其各自在各別增益及正負號下）以形成經正規化之光響應信號、數位化成經正規化之光響應資料。
第三影像
318
自記憶體擷取雜訊資料。
320
將雜訊資料與經正規化之光響應資料組合以形成經去雜訊之影像資料。

圖 15D

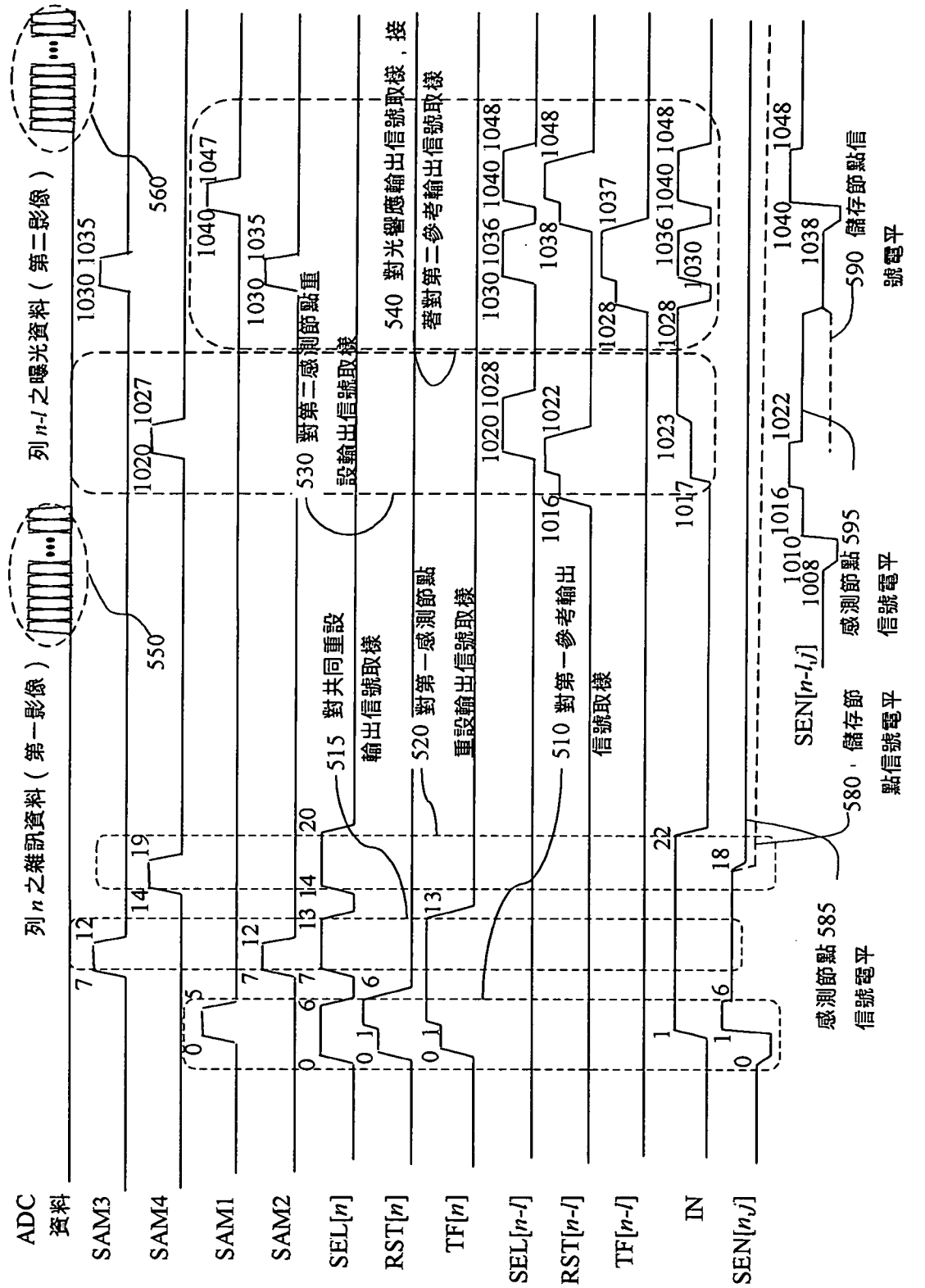
ADC 資料
SAM3
SAM4
SAM1
SAM2
SEL[n]
RST[n]
TF[n]
SEL[n-l]
RST[n-l]
TF[n-l]
IN
SEN[n,j]
列 n 之雜訊資料（第一影像）
列 n-l 之曝光資料（第二影像）
530 對第二感測節點重設輸出信號取樣
515 對共同重設輸出信號取樣
520 對第一感測節點重設輸出信號取樣
540 對光響應輸出信號取樣，接著對第二參考輸出信號取樣
510 對第一參考輸出信號取樣
SEN[n-l,j]
580 儲存節點信號電平
585 感測節點信號電平
595 感測節點信號電平
590 儲存節點信號電平

圖 16

第二雜訊及正規化方法:

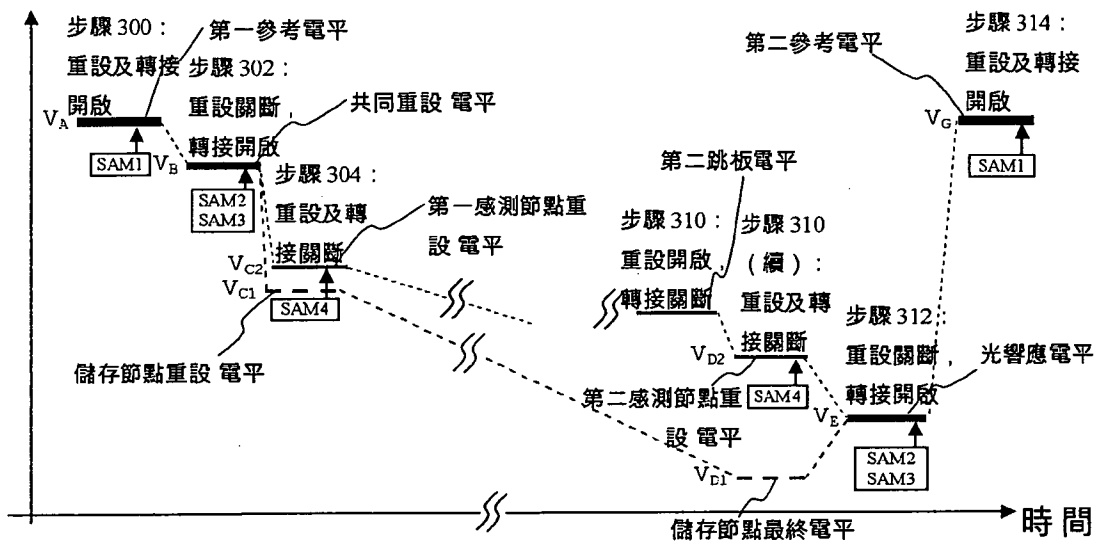

圖 17A

第一雜訊及正規化方法:

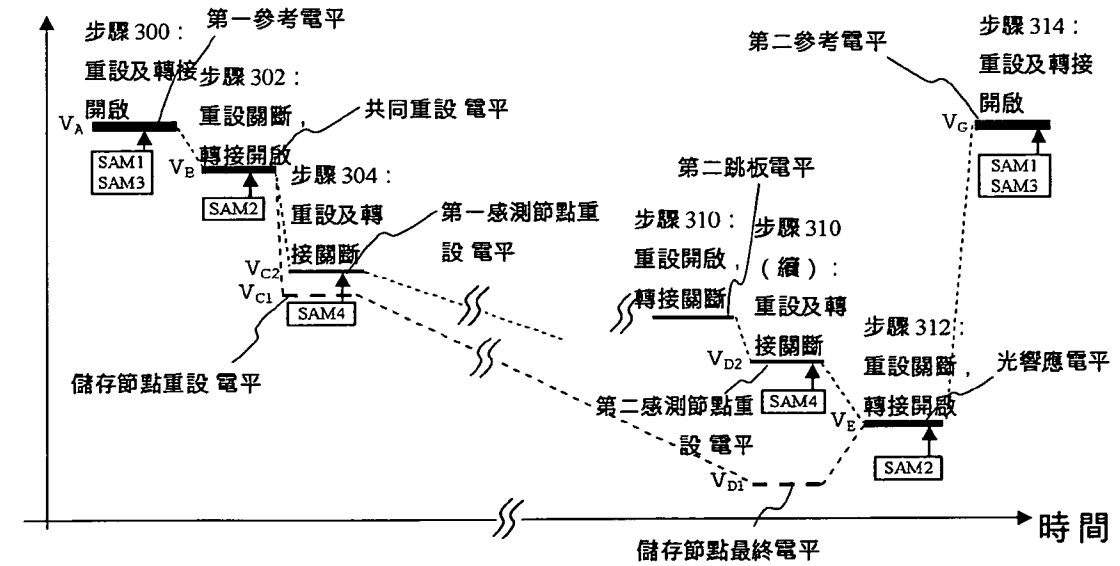

圖 17B

第三雜訊及正規化方法:

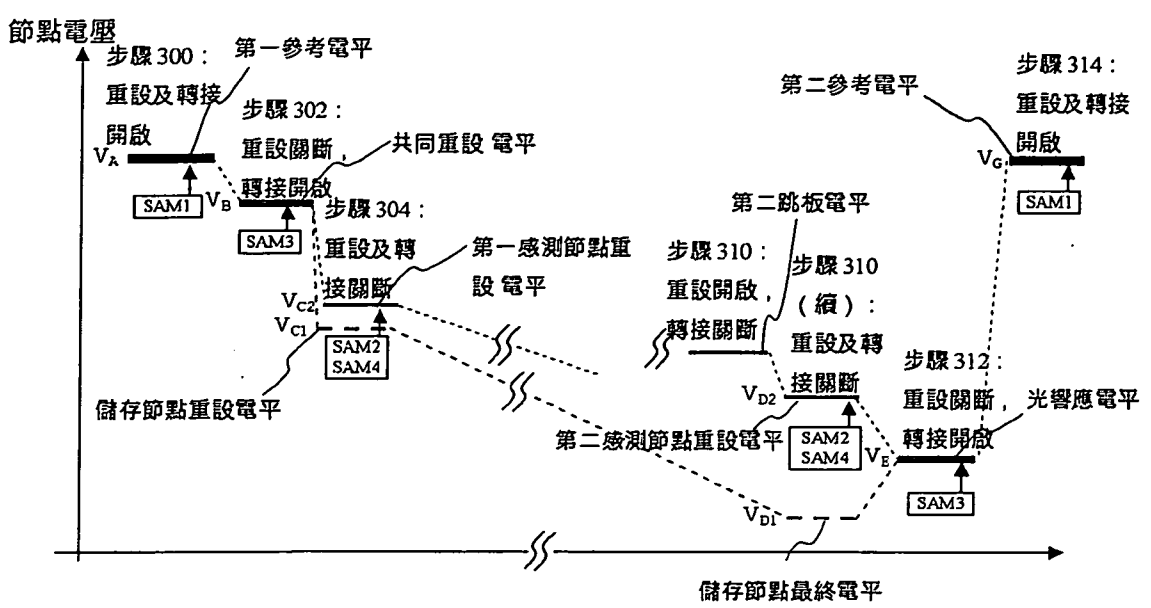

圖 17C

混合之第三雜訊方法，第二正規化方法:

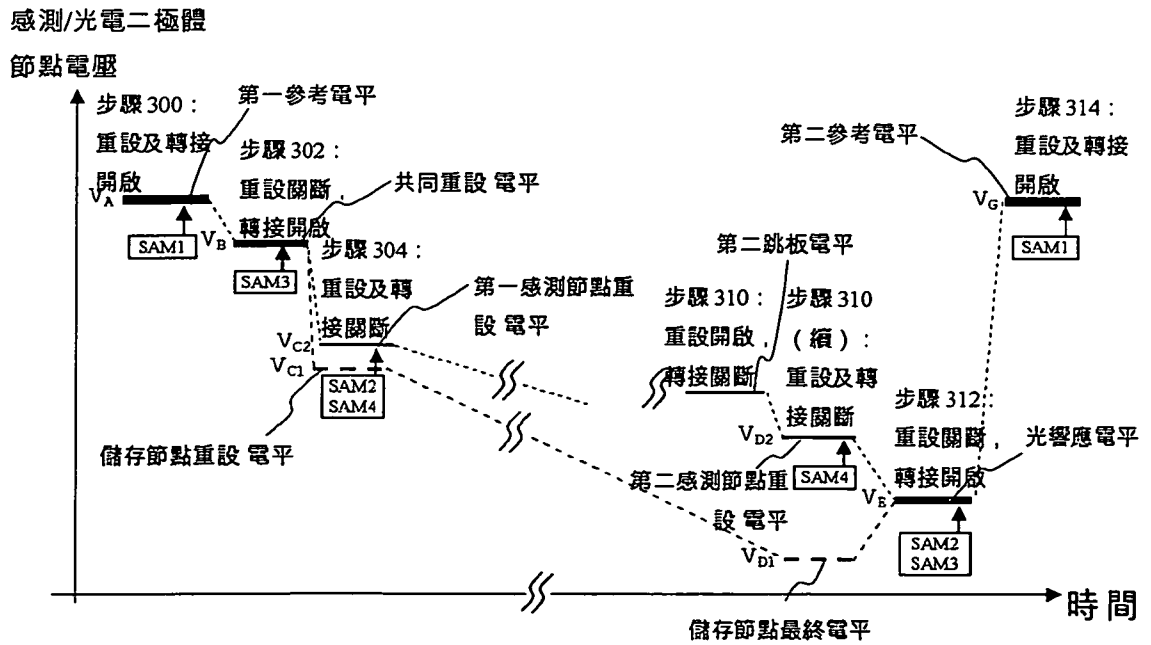

圖 17D

混合之第三雜訊方法及第一正規化方法:

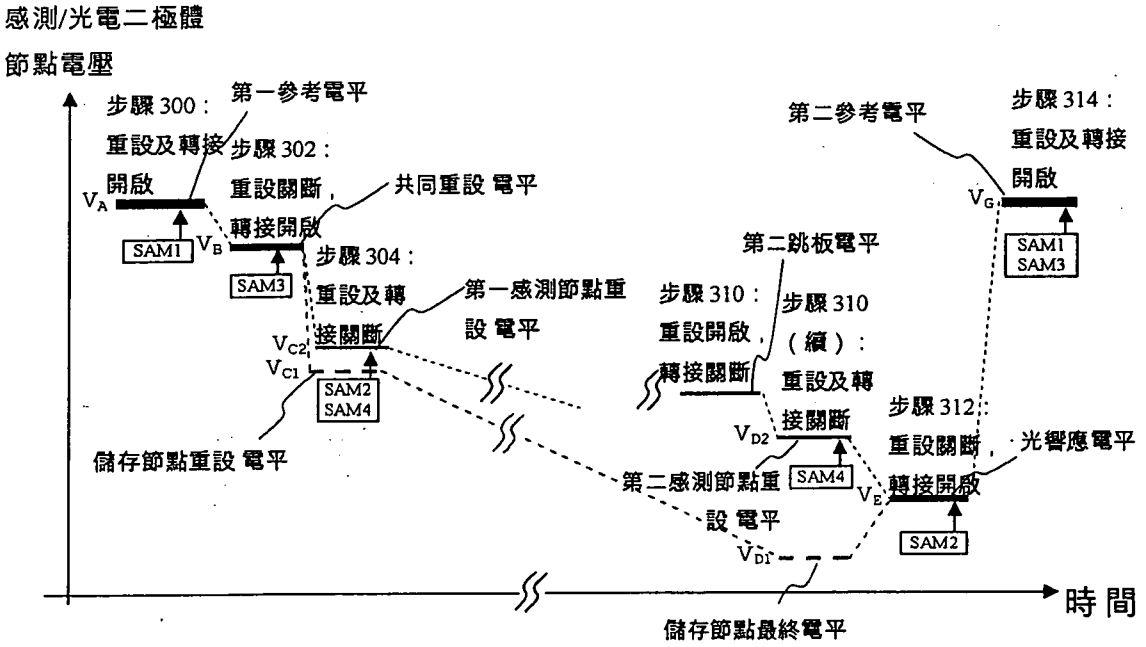

圖 17E

第二雜訊及正規化方法，第二參考電平不同於第一參考電平.

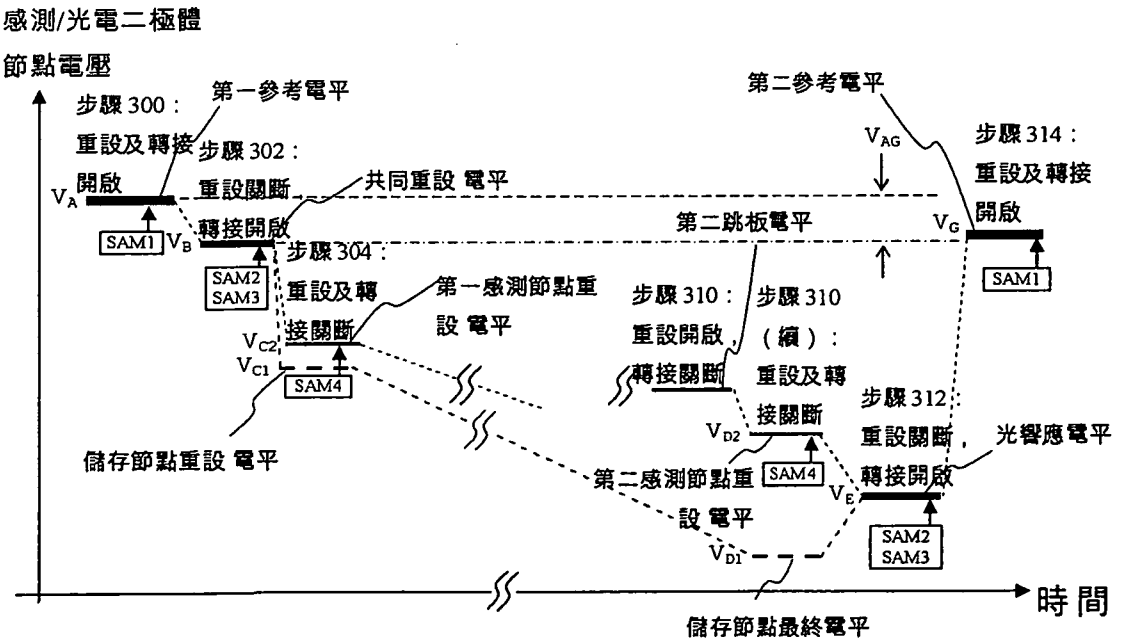

圖 17F

第二雜訊及正規化方法.

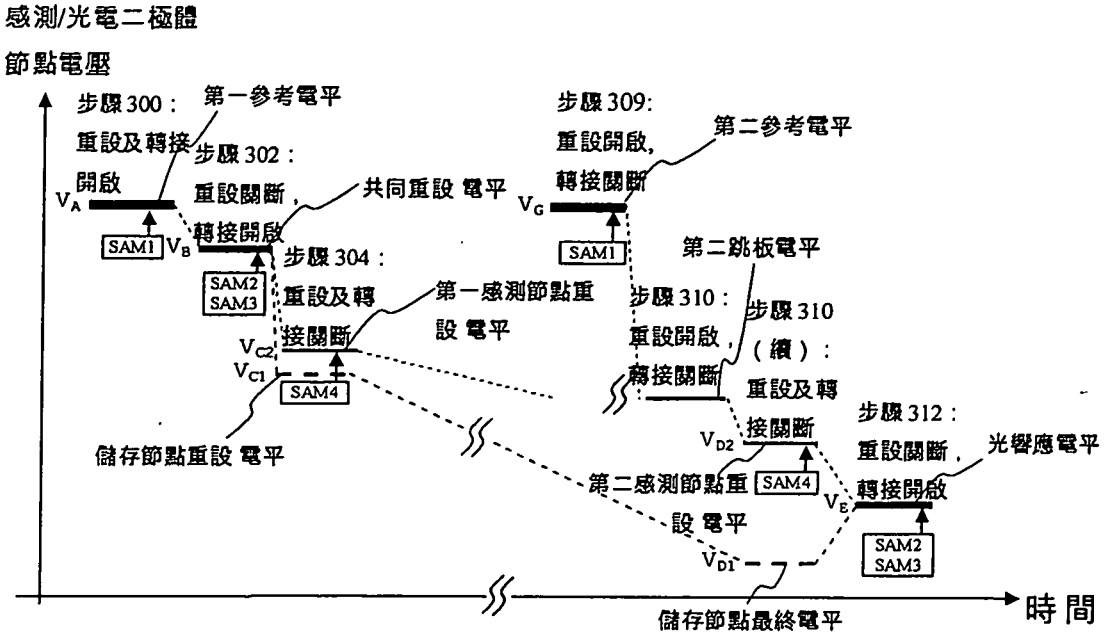

圖 17G

第二雜訊及正規化方法.

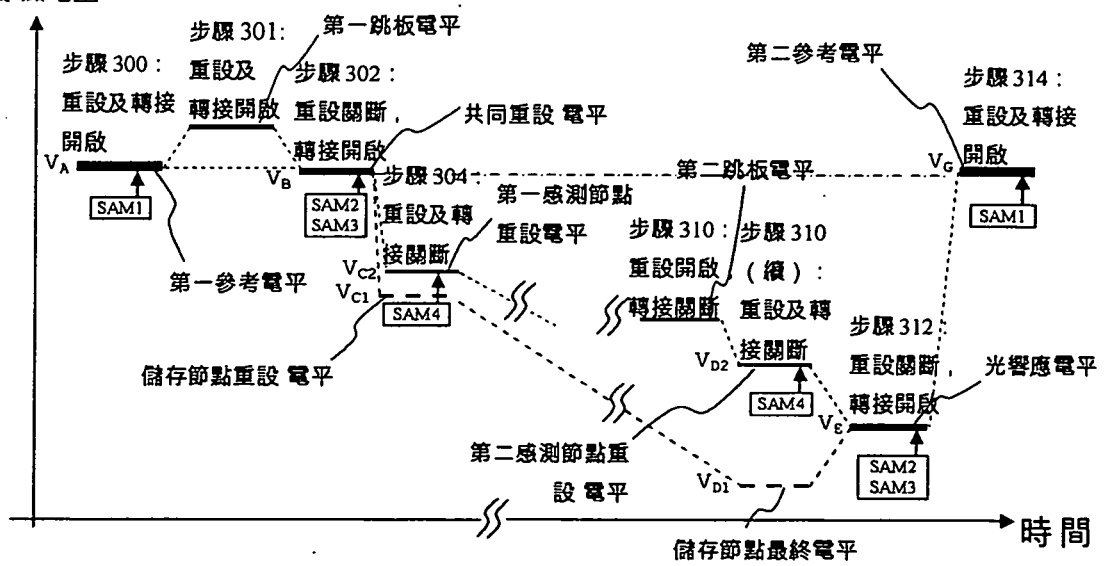

圖 17H

第二雜訊及正規化方法.

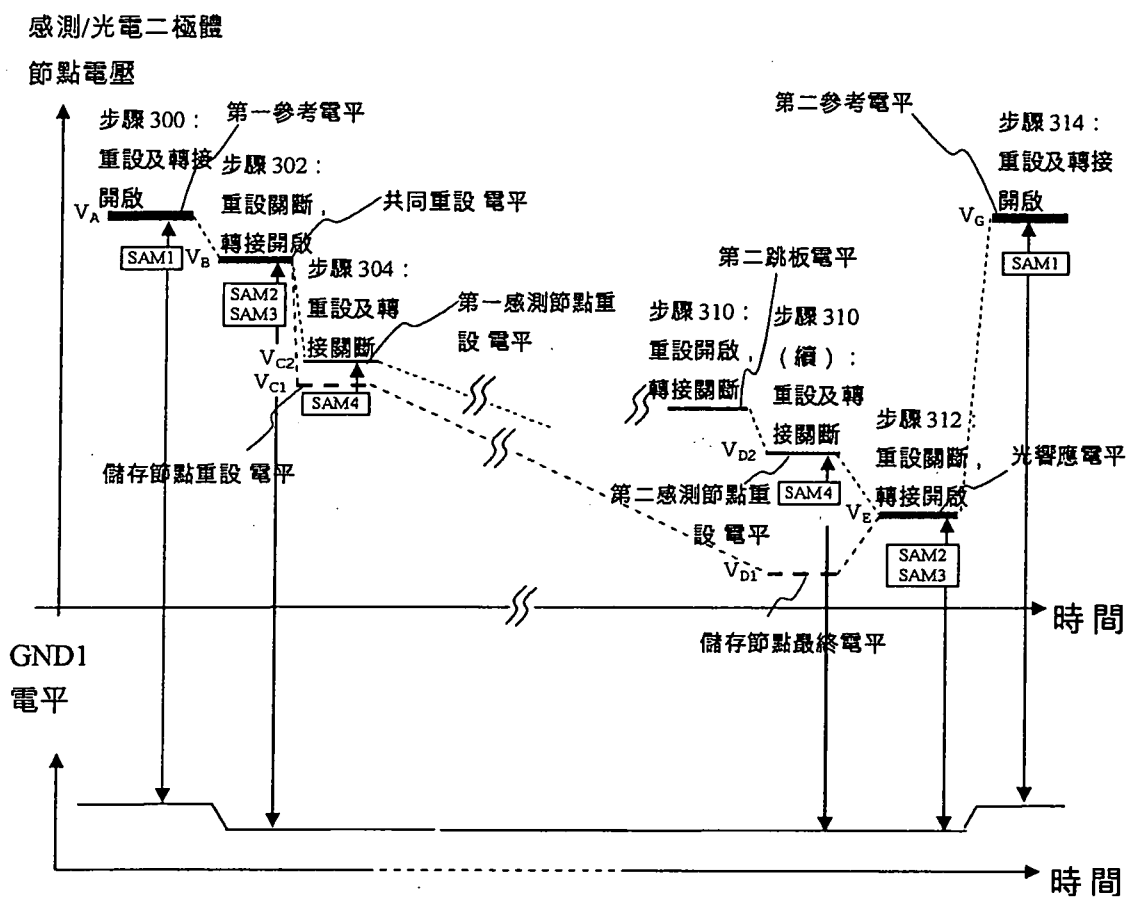

圖 17I

第一雜訊及正規化方法用第三及第四參考電平.

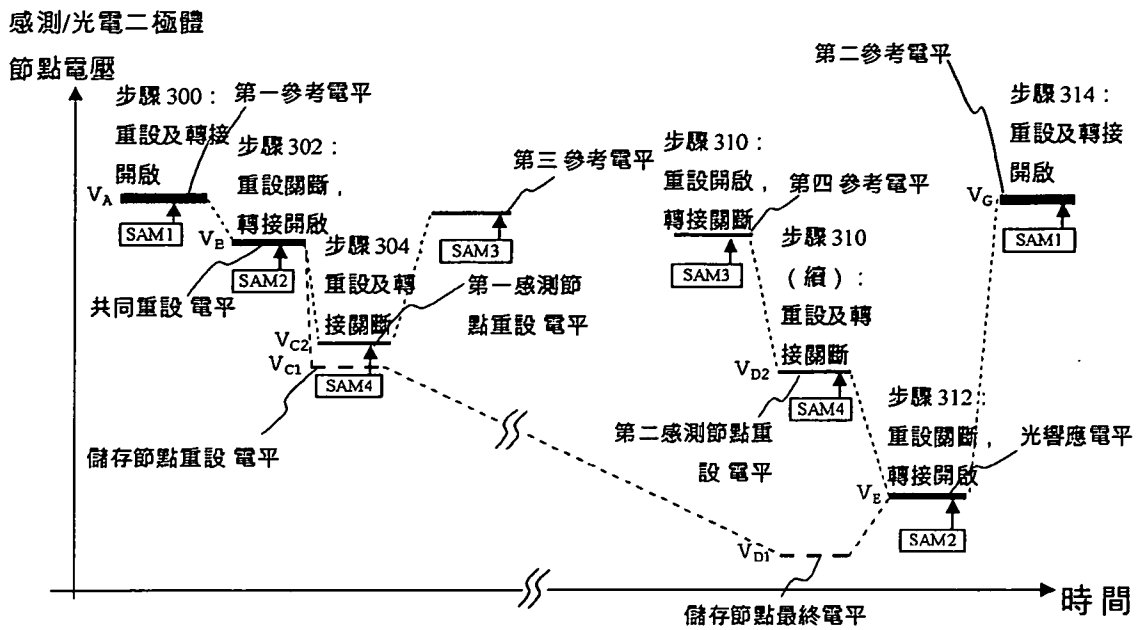

圖 17J

第一雜訊及正規化方法，第四實施例.

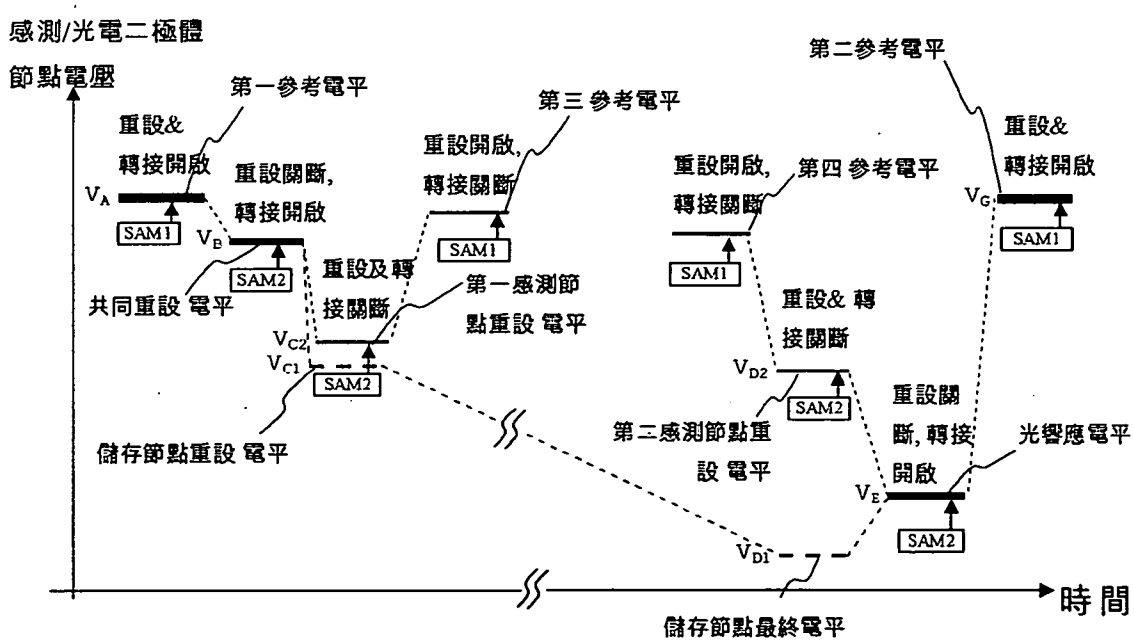

圖 17K

第二雜訊及正規化方法，第四實施例.

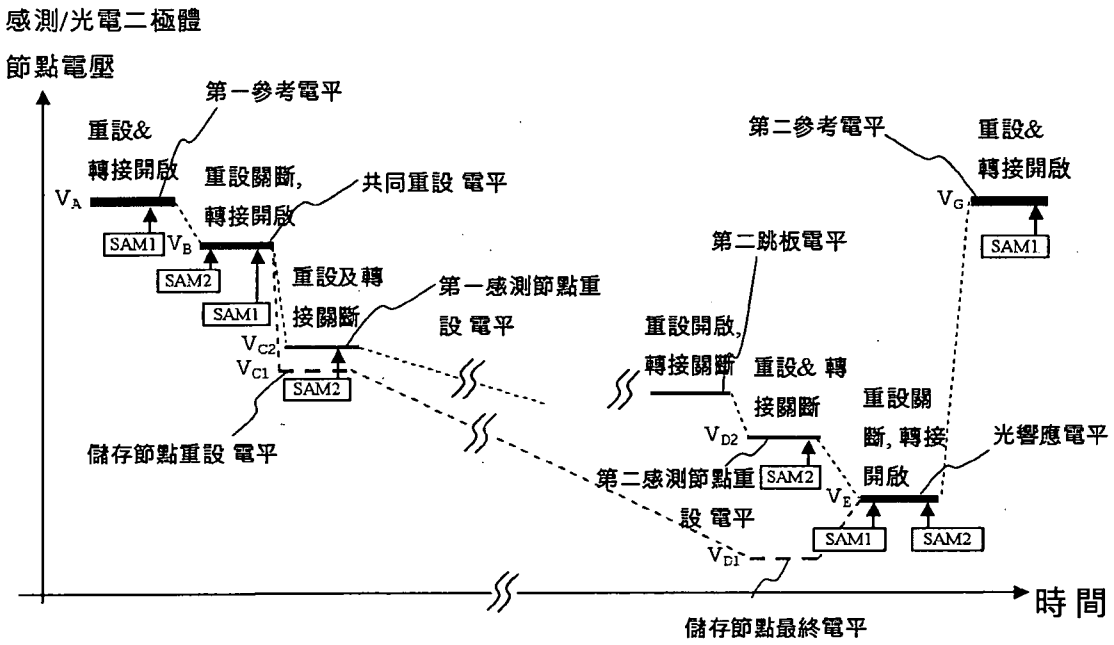

圖 17L

第三雜訊及正規化方法，第四實施例.

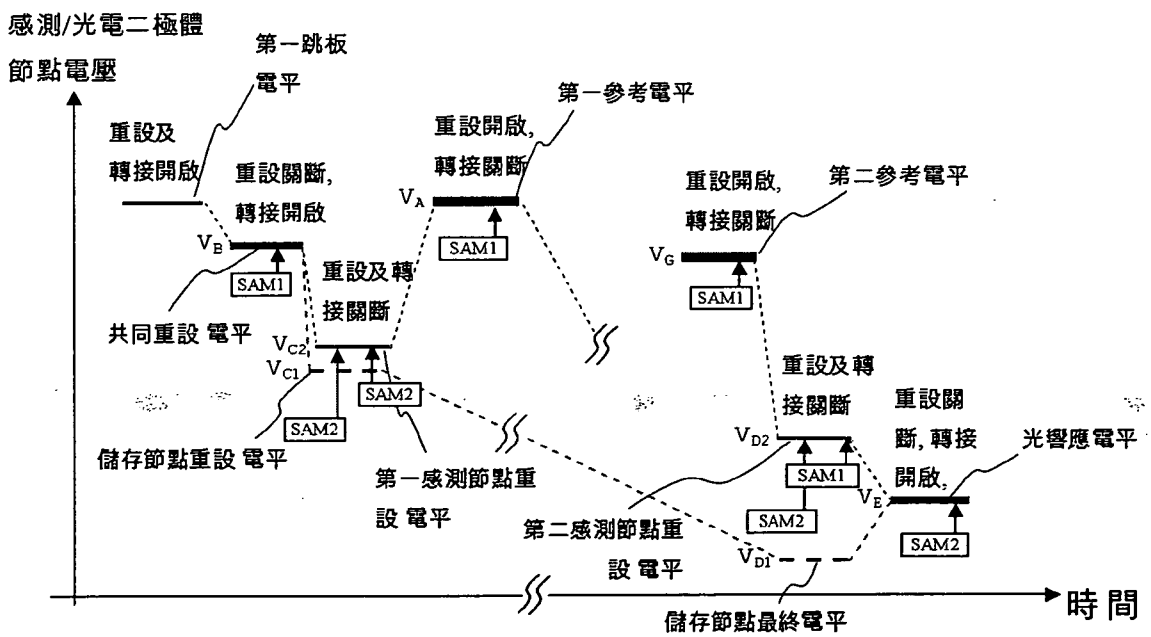

圖 17M

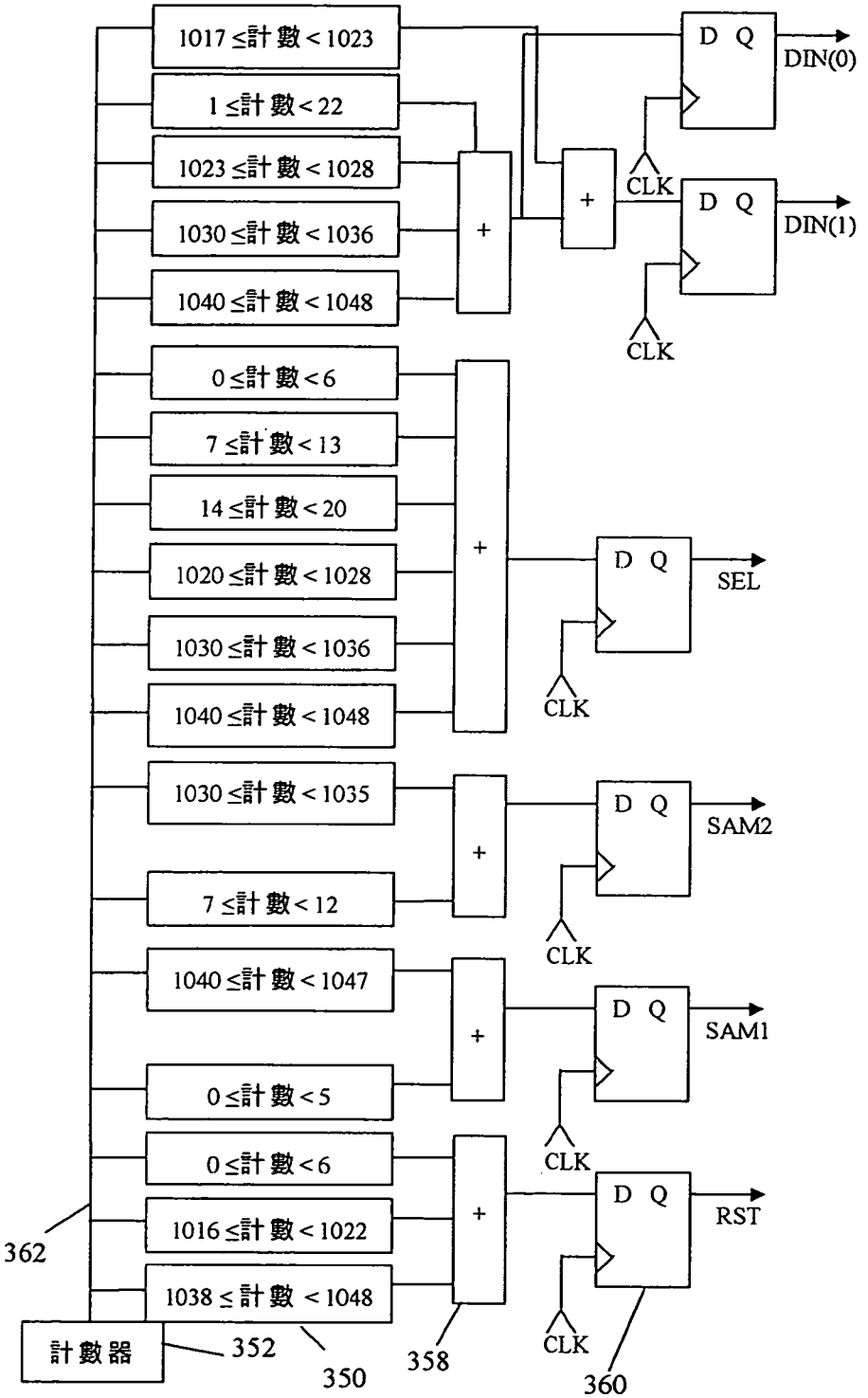
1017≤計數<1023
1≤計數<22
1023≤計數<1028
1030≤計數<1036
1040≤計數<1048
0≤計數<6
7≤計數<13
14≤計數<20
1020≤計數<1028
1030≤計數<1036
1040≤計數<1048
1030≤計數<1035
7≤計數<12
1040≤計數<1047
0≤計數<5
0≤計數<6
1016≤計數<1022
1038≤計數<1048
+
D Q
CLK
DIN(0)
DIN(1)
SEL
SAM2
SAM1
RST
計數器
362
352
350
358
360

圖 18A

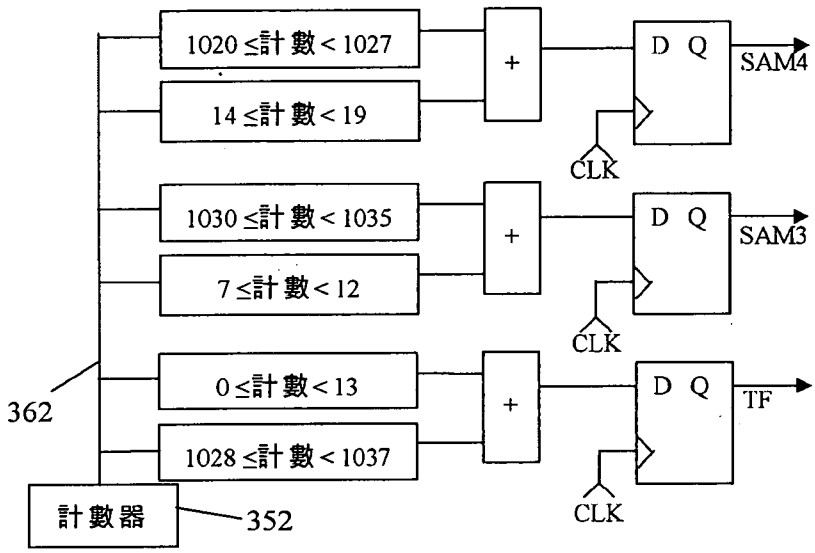
1020 ≤計數 < 1027
14 ≤計數 < 19
+
D Q
SAM4
CLK
1030 ≤計數 < 1035
7 ≤計數 < 12
+
D Q
SAM3
CLK
0 ≤計數 < 13
1028 ≤計數 < 1037
+
D Q
TF
CLK
362
計數器
352

圖 18B

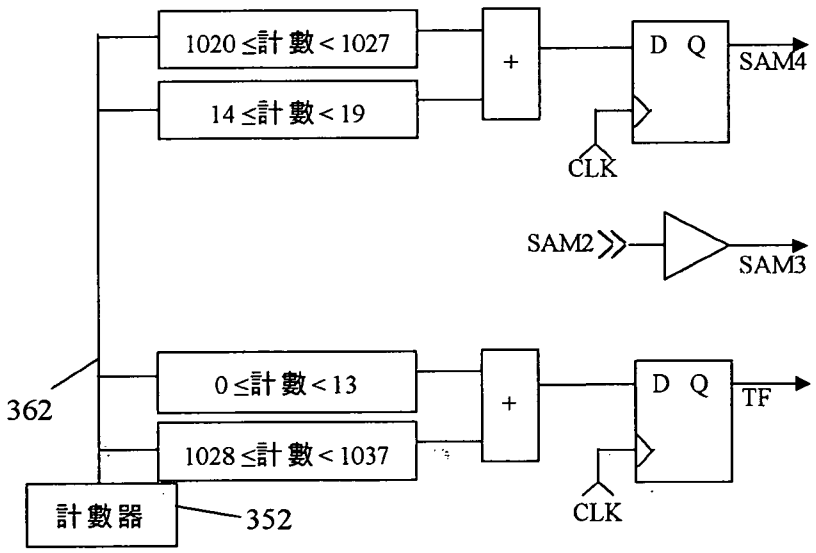
1020 ≤計數 < 1027
14 ≤計數 < 19
+
D Q
SAM4
CLK
SAM2
SAM3
0 ≤計數 < 13
1028 ≤計數 < 1037
+
D Q
TF
CLK
362
計數器
352

圖 18C

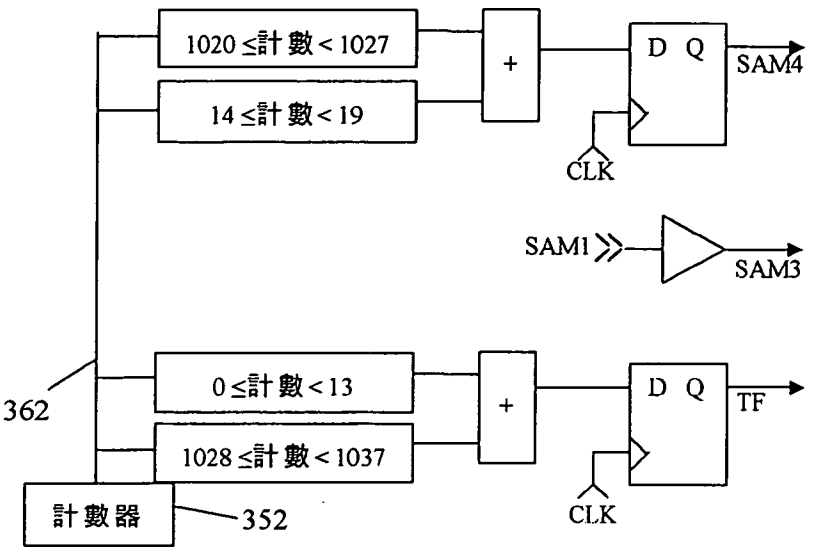
1020 ≤計數 < 1027
14 ≤計數 < 19
+
D Q
SAM4
CLK
SAM1
SAM3
362
0 ≤計數 < 13
1028 ≤計數 < 1037
+
D Q
TF
CLK
計數器
352

圖 18D

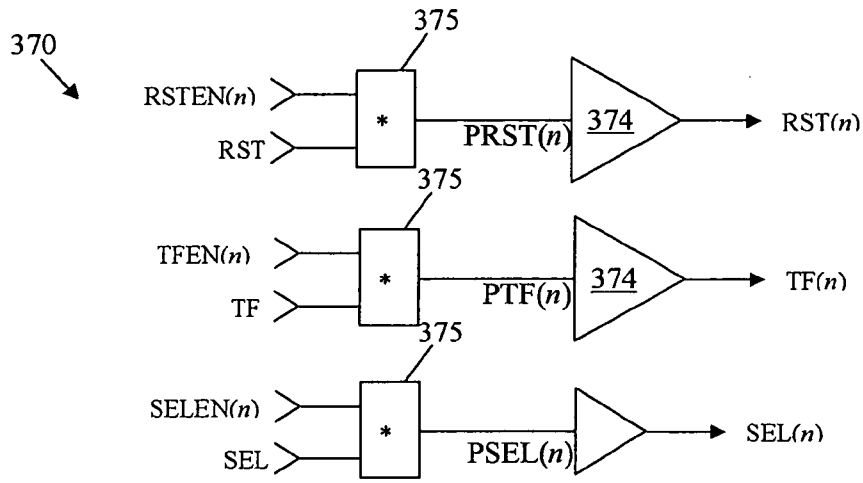
370
375
RSTEN(n)
RST
*
PRST(n)
374
RST(n)
375
TFEN(n)
TF
*
PTF(n)
374
TF(n)
375
SELEN(n)
SEL
*
PSEL(n)
SEL(n)

圖 19

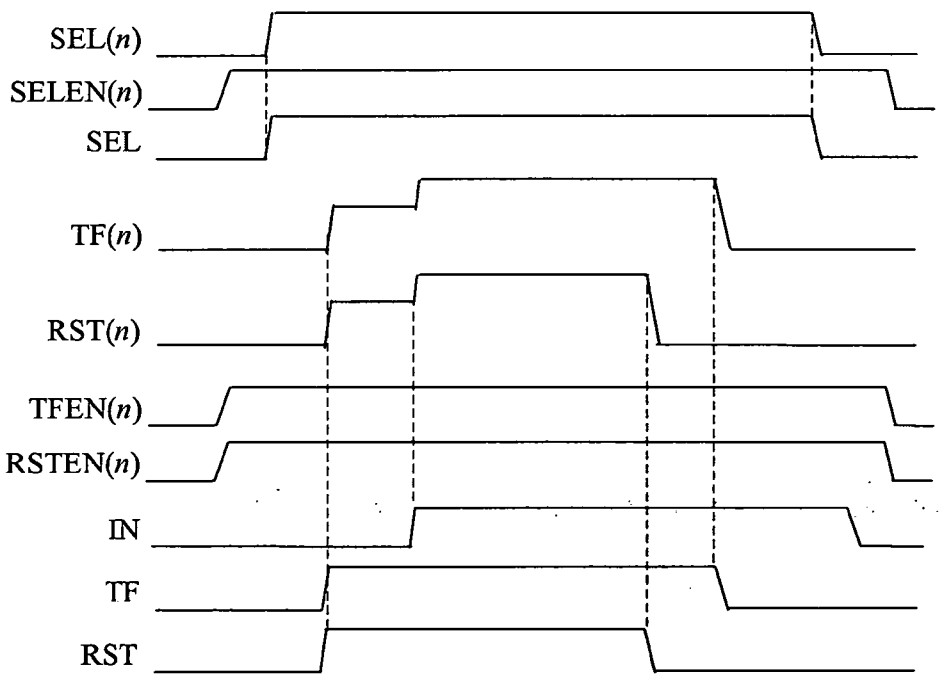
SEL(n)
SELEN(n)
SEL
TF(n)
RST(n)
TFEN(n)
RSTEN(n)
IN
TF
RST

圖 20

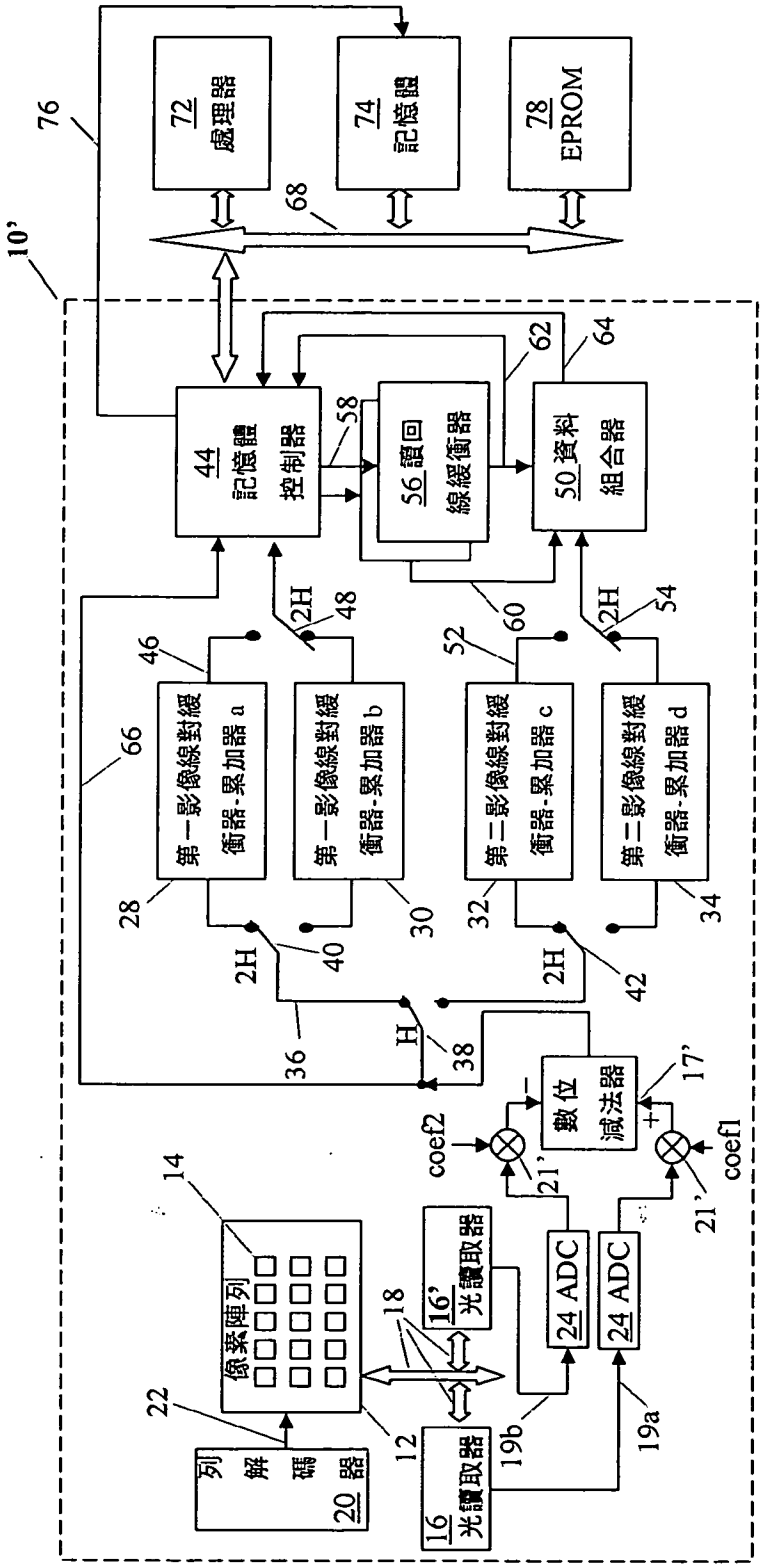
10'
76
72 處理器
74 記憶體
78 EPROM
68
44 記憶體控制器
58
56 讀回線緩衝器
62
64
50 資料組合器
60
2H
48
54
52
46
66
第一影像線對緩衝器-累加器 a
第一影像線對緩衝器-累加器 b
第二影像線對緩衝器-累加器 c
第二影像線對緩衝器-累加器 d
28
30
32
34
2H
40
2H
42
36
H
38
17'
數位減法器
coef2
coef1
21'
21'
14
像素陣列
16' 光讀取器
18
24 ADC
24 ADC
22
12
19b
19a
列解碼器 20
16 光讀取器

圖 21

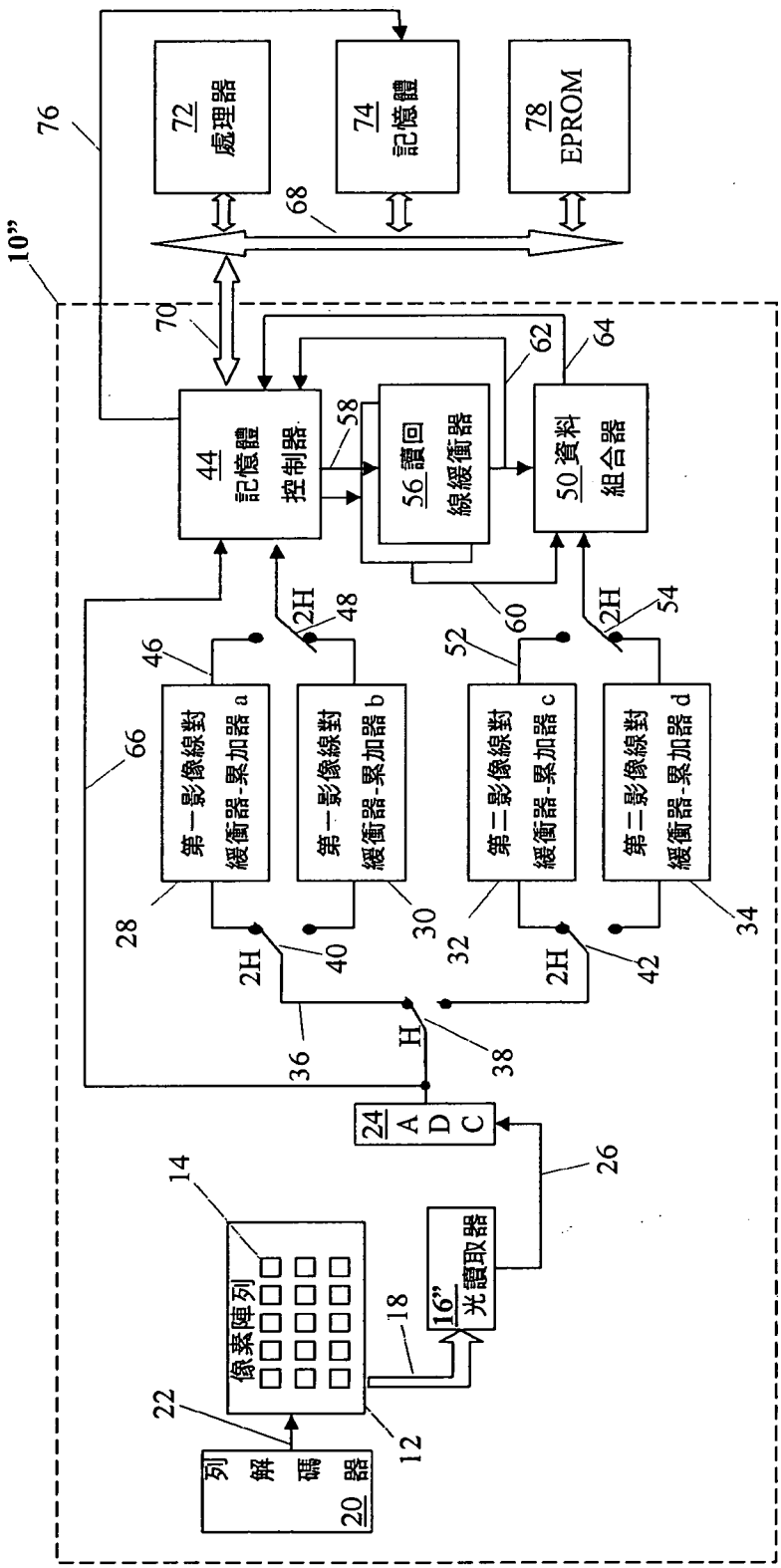
10”
76
72 處理器
74 記憶體
78 EPROM
68
70
62
64
44 記憶體 控制器
58
56 讀回線緩衝器
50 資料組合器
2H
48
54
60
52
46
66
第一影像線對緩衝器-累加器 a
第一影像線對緩衝器-累加器 b
第二影像線對緩衝器-累加器 c
第二影像線對緩衝器-累加器 d
28
30
32
34
2H
40
2H
42
36
H
38
24 A D C
26
14
像素陣列
16” 光讀取器
18
22
12
列解碼器 20

圖 22

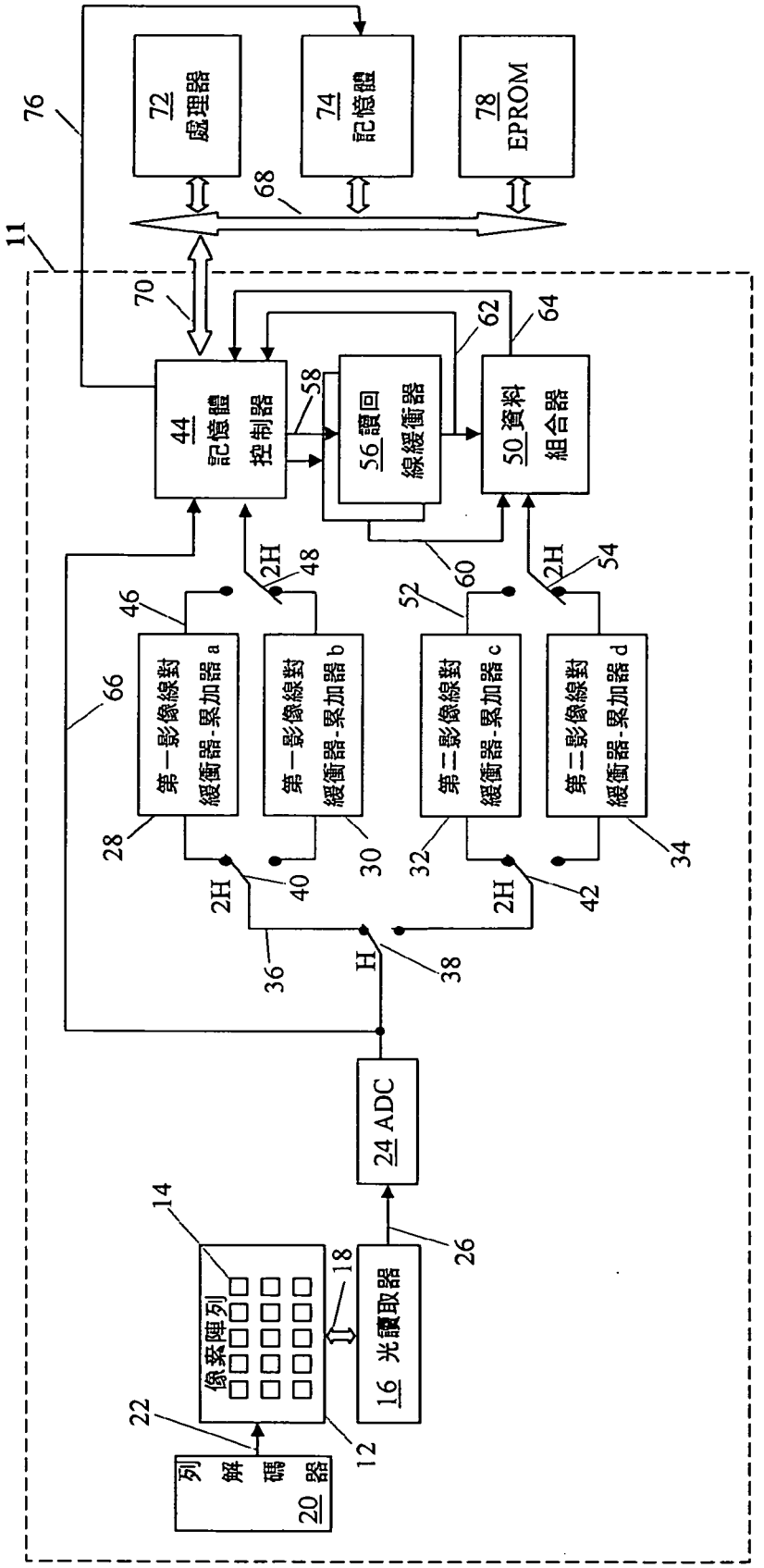
72 處理器
74 記憶體
78 EPROM
68
76
11
70
44 記憶體控制器
58
56 讀回線緩衝器
62
64
50 資料組合器
2H
48
2H
54
46
52
60
第一影像線對緩衝器-累加器 a
第一影像線對緩衝器-累加器 b
第二影像線對緩衝器-累加器 c
第二影像線對緩衝器-累加器 d
66
28
30
32
34
2H
40
2H
42
36
H
38
24 ADC
14
18
26
像素陣列
16 光讀取器
22
12
列解碼器 20

圖 23

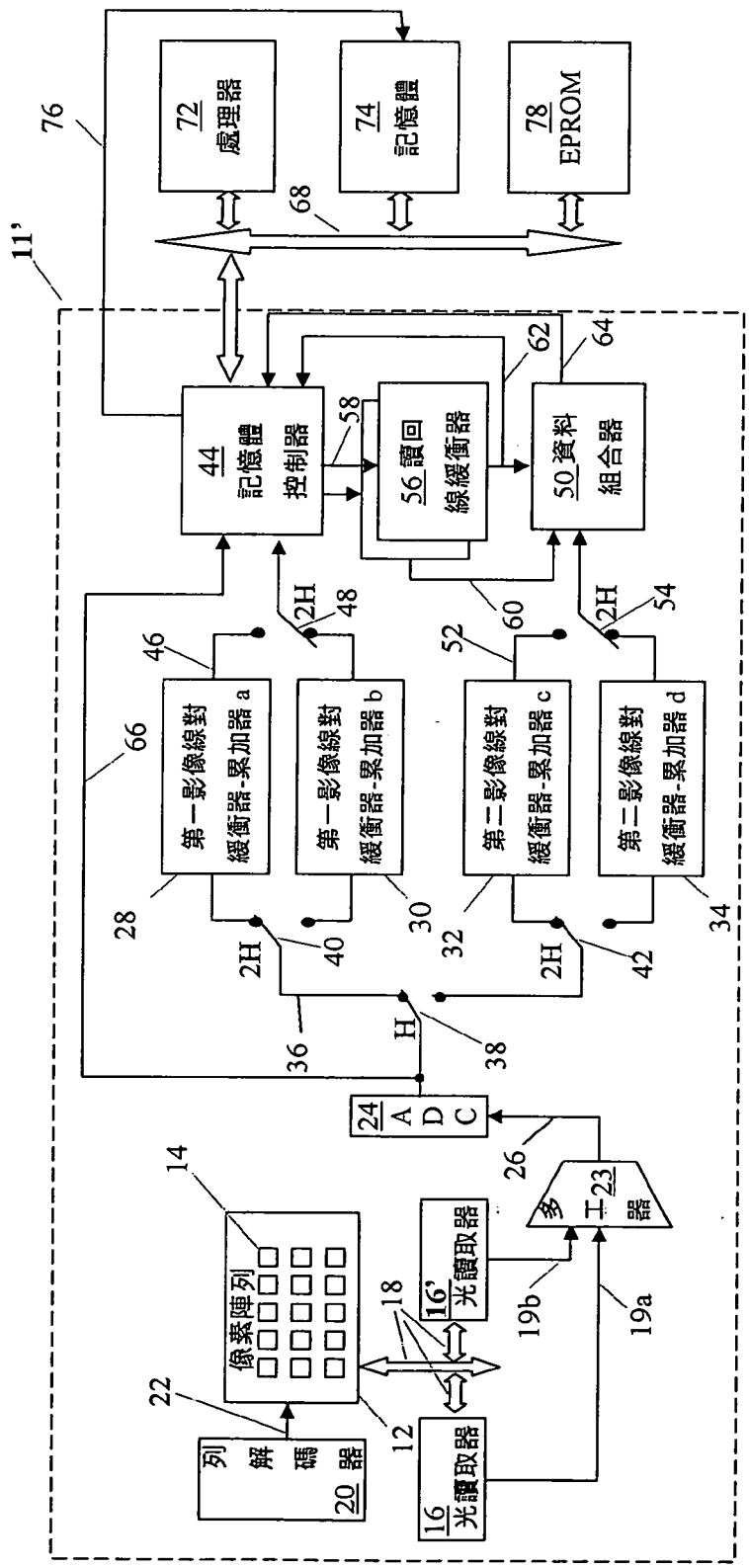
11'
76
72 處理器
74 記憶體
78 EPROM
68
44 記憶體控制器
58
56 讀回線緩衝器
62
64
50 資料組合器
2H
48
46
52
60
54
第一影像線對緩衝器-累加器 a
第一影像線對緩衝器-累加器 b
第二影像線對緩衝器-累加器 c
第二影像線對緩衝器-累加器 d
66
28
30
32
34
40
42
36
H
38
24 ADC
26
多工器 23
14
像素陣列
18
16' 光讀取器
19b
19a
22
列解碼器 20
12
16 光讀取器

圖 24

針對像素 P 之特定增益比 R_q 來校準殘餘雜訊：

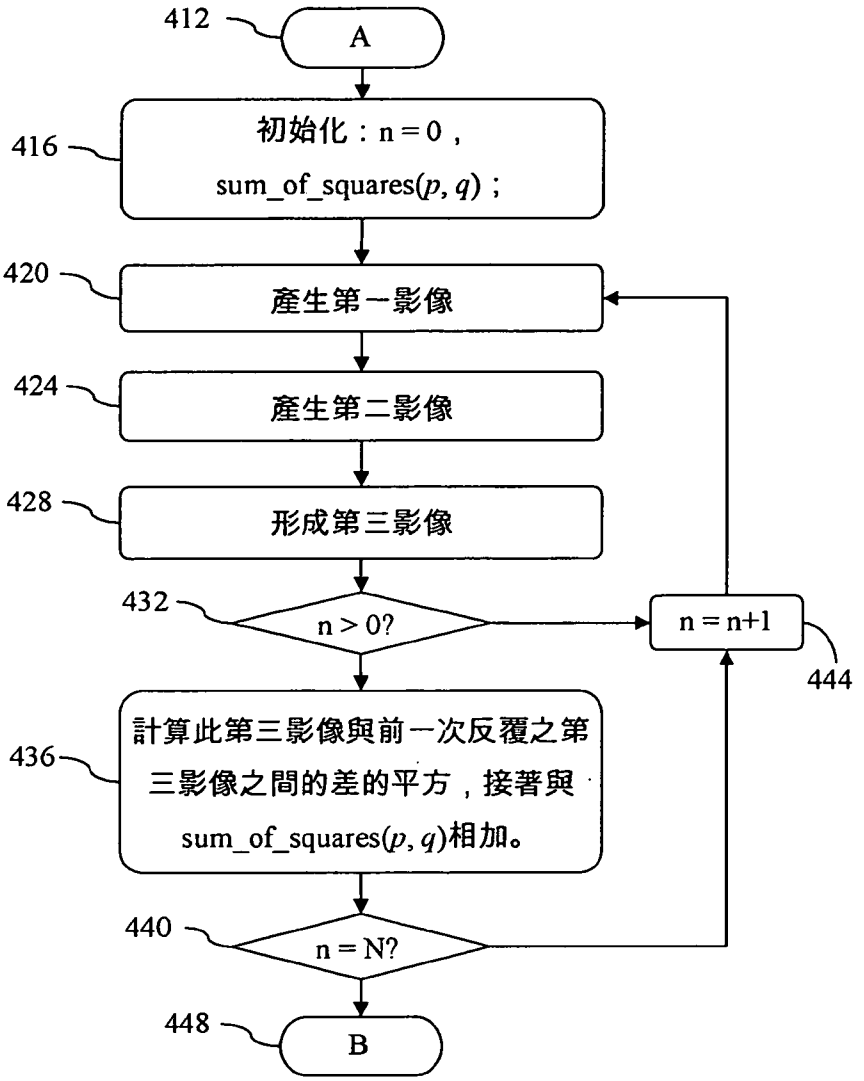

圖 25

針對像素 p 之特定增益比 R_q 來校準殘餘雜訊，針對巨型群組中之 P 個不同像素及 Z 個不同增益比。

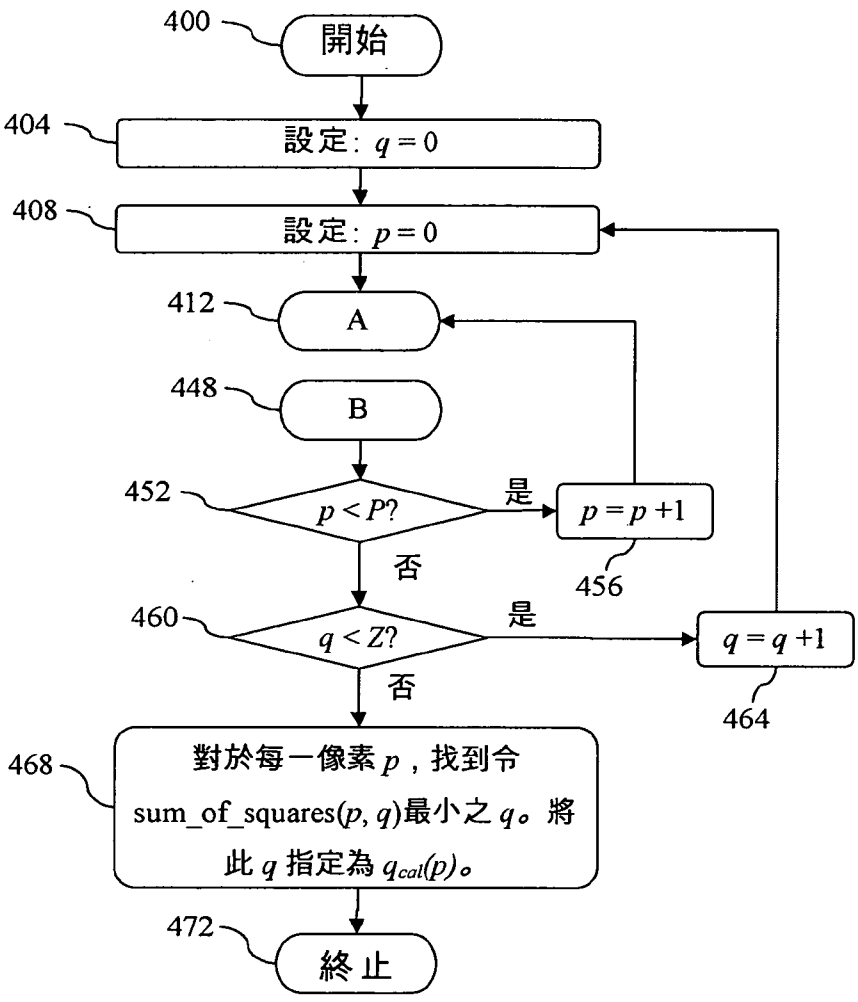

圖 26

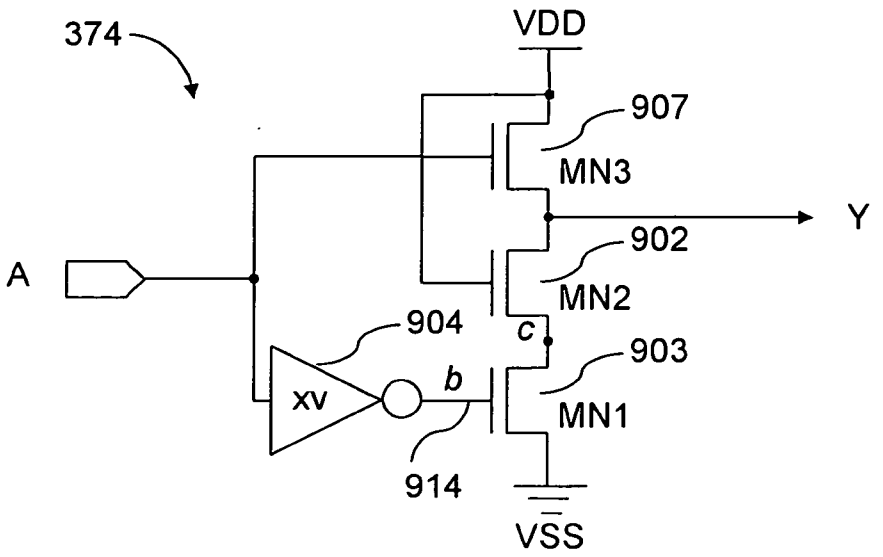

圖 27

Time