

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年11月1日(01.11.2018)



(10) 国際公開番号

WO 2018/198602 A1

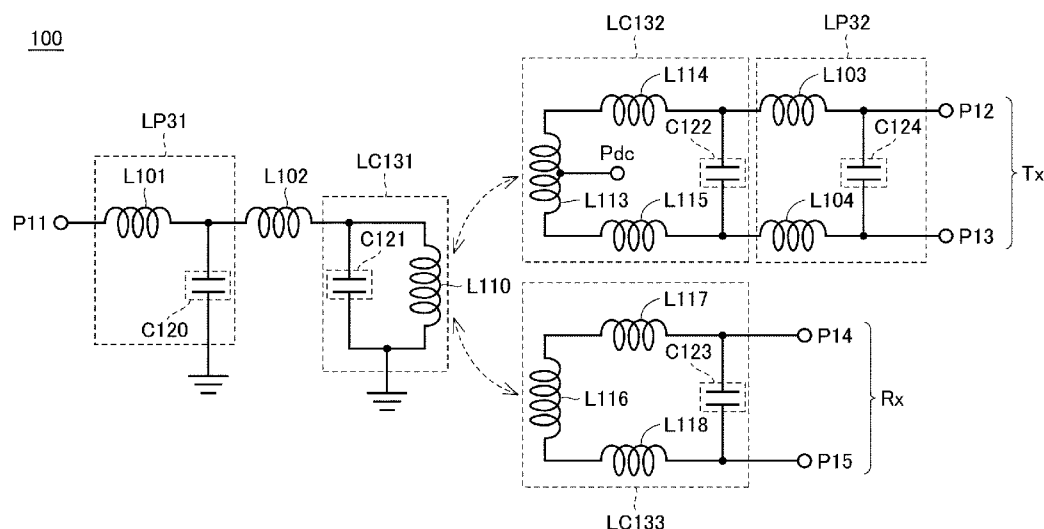
- (51) 国際特許分類:
H03H 7/42 (2006.01) H03H 7/46 (2006.01)
- (21) 国際出願番号: PCT/JP2018/010975
- (22) 国際出願日: 2018年3月20日(20.03.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-087126 2017年4月26日(26.04.2017) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 谷口 哲夫 (TANIGUCHI, Tetsuo); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 樫内 清弘 (KASHIUCHI, Kiyohiro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 増田 豊 (MASUDA, Yutaka); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人深見特許事務所 (FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: BALANCING FILTER

(54) 発明の名称: バランスフィルタ

FIG.1

[図1]



(57) **Abstract:** The present invention suppresses balancing filter insertion loss and reduces the size of a balancing filter. The balancing filter (100) according to one embodiment of the present invention is provided with: first through fifth terminals (P11)-(P15); a first inductor (L110), a second inductor (L113), and a third inductor (L116); and a low-pass filter (LP32). The first inductor (L110) is connected between the first terminal (P11) and a grounding point. The second inductor (L113) is connected between the second terminal (P12) and the third terminal (P13). The third inductor (L116) is connected between the fourth terminal (P14) and the fifth terminal (P15). The low-pass filter (LP32) is connected between the second terminal (P12) and one end of the second inductor (L113). The low-pass filter (LP32) is connected between



BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

the third terminal (P13) and the other end of the second inductor (L113).

(57) 要約: バランスフィルタの挿入損失を抑制するとともにバランスフィルタを小型化する。本発明の一実施形態に係るバランスフィルタ(100)は、第1端子(P11)~第5端子(P15)と、第1インダクタ(L110)、第2インダクタ(L113)、第3インダクタ(L116)と、ローパスフィルタ(LP32)とを備える。第1インダクタ(L110)は、第1端子(P11)と接地点との間に接続されている。第2インダクタ(L113)は、第2端子(P12)と第3端子(P13)との間に接続されている。第3インダクタ(L116)は、第4端子(P14)と第5端子(P15)との間に接続されている。ローパスフィルタ(LP32)は、第2インダクタ(L113)の一方端と第2端子(P12)との間に接続されている。ローパスフィルタ(LP32)は、第2インダクタ(L113)の他方端と第3端子(P13)との間に接続されている。

明 細 書

発明の名称： バランスフィルタ

技術分野

[0001] 本発明は、不平衡信号と平衡信号とを相互に変換するバランスフィルタに関する。

背景技術

[0002] 通信機器のRF (Radio Frequency) 回路およびその周辺回路においては、外部からのノイズの影響を小さくするため、不平衡信号と平衡信号とを相互に変換するバランスフィルタが用いられる場合がある。たとえば、特開2013-138410号公報（特許文献1）には、複数の誘電体層の積層体として形成されたバランスフィルタが開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2013-138410号公報

発明の概要

発明が解決しようとする課題

[0004] 図4は、従来から知られているバランスフィルタの一例であるバランスフィルタ200の等価回路図である。図4に示されるように、バランスフィルタ200は、不平衡端子UBと、端子B1およびB2を含む平衡端子Bとを有する。バランスフィルタ200は、不平衡端子UBに入力された通過帯域の不平衡信号を平衡端子B（端子B1およびB2）から平衡信号として出力する。バランスフィルタ200は、平衡端子Bに入力された通過帯域の平衡信号を不平衡端子UBから不平衡信号として出力する。不平衡端子UBと平衡端子Bとの間に配置されているLC並列共振器LC1、LC2は、バンドパスフィルタを構成し、通過帯域の信号を通過させる。なお、平衡信号とは、振幅の最大値が略等しく、位相が互いに180度異なる2つの信号である。不平衡信号とは、接地電位を基準にした振幅を有する信号である。

- [0005] 従来から、送信と受信とを1つのアンテナで行なう通信回路として、ディバイダと、2つのバランスフィルタとを備える構成が知られている。図5は、従来から知られている通信回路の一例である通信回路400の等価回路図である。図5に示されるように、通信回路400は、ディバイダ300と、図4の2つのバランスフィルタ200とを備える。通信回路400は、動作モードとして送信モードと受信モードとを有する。
- [0006] ディバイダ300は、端子301～303を含む。ディバイダ300は、端子301に入力された信号を分配して端子302および303から出力する。ディバイダ300は、端子302および303に入力された信号を合成して端子301から出力する。
- [0007] 図5に示される通信回路400においては、アンテナAntと端子301とが接続されている。端子302と一方のバランスフィルタ200の不平衡端子UBとが接続されるとともに、端子303と他方のバランスフィルタ200の不平衡端子UBとが接続されている。2つのバランスフィルタ200の各平衡端子Bは、不図示のRF回路に接続されている。
- [0008] 通信回路400の送信モードにおいては、不図示のRF回路からの通過帯域の平衡信号（Tx信号）がバランスフィルタ200を介して不平衡信号として端子302へ出力される。端子302に入力された不平衡信号は、ディバイダ300を介して端子301から出力されて、アンテナAntから外部へ送信される。受信モードにおいては、アンテナAntに受信された信号が端子301に入力される。端子301に入力された信号は、端子302と303とに分配されて各々から出力される。端子303からの不平衡信号が、バランスフィルタ200を介して平衡信号（Rx信号）として不図示のRF回路に出力される。
- [0009] 図5に示される通信回路400においては、アンテナAntに接続された信号線路を分岐するディバイダ300において、挿入損失が発生する。たとえば、アンテナAntからRF回路に送られるRx信号は、ディバイダを通過することにより約3dB減衰する。各バランスフィルタ200においても

挿入損失が発生する。そのため、図5に示されるような通信回路400においては、挿入損失の抑制が困難になり得る。

[0010] また、通信回路400は、ディバイダ300と2つのバランスフィルタ200とを実装するためのスペースを必要とする。そのため、通信回路400を小型化するのが困難になり得る。

[0011] 本発明は上記のような課題を解決するためになされたものであり、その目的は、バランスフィルタの挿入損失を抑制するとともにバランスフィルタを小型化することである。

課題を解決するための手段

[0012] 本発明の一実施形態に係るバランスフィルタは、第1乃至第5端子と、第1乃至第3インダクタと、第1ローパスフィルタとを備える。第1端子は、不平衡信号用である。第2乃至第5端子は、平衡信号用である。第1インダクタは、第1端子と接地点との間に接続されている。第2インダクタは、第2端子と第3端子との間に接続されている。第3インダクタは、第4端子と第5端子との間に接続されている。第1ローパスフィルタは、第2インダクタの一方端と第2端子との間に接続されている。第1ローパスフィルタは、第2インダクタの他方端と第3端子との間に接続されている。

[0013] 本発明に係るバランスフィルタにおいては、第1インダクタが受けた不平衡信号が、電磁界結合を介して、第2および第3インダクタに伝達される。そのため、不平衡信号を分配するためのディバイダのような構成が不要である。また、不平衡信号を受ける第1インダクタを、第2および第3インダクタで共通化することができる。

[0014] なお、電磁界結合とは、一方のインダクタに流れる電流の変化に伴ってインダクタ間の磁束が変化し、他方のインダクタに誘導起電力が生じるという、磁束を介した結合である。

発明の効果

[0015] 本発明のバランスフィルタによれば、バランスフィルタの挿入損失を抑制するとともにバランスフィルタを小型化することができる。

図面の簡単な説明

[0016] [図1]実施の形態に係るバランスフィルタの等価回路図である。

[図2]図1のバランスフィルタの挿入損失を示す図である。

[図3]実施の形態の変形例に係るバランスフィルタの等価回路図である。

[図4]従来から知られているバランスフィルタの一例を示す等価回路図である。

。

[図5]従来から知られている通信回路の一例を示す等価回路図である。

発明を実施するための形態

[0017] 以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。
。なお、図中同一または相当部分には同一符号を付している。

[0018] 図1は、実施の形態に係るバランスフィルタ100の等価回路図である。
バランスフィルタ100は、動作モードとして送信モードと受信モードとを有する。バランスフィルタ100は、平衡信号と不平衡信号とを相互に変換して、バランスフィルタ100の通過帯域の信号の送信および受信を行なう。
。送信信号の周波数および受信信号の周波数は、通過帯域内であれば、同じであってもよいし、異なってもよい。

[0019] 図1に示されるように、バランスフィルタ100は、端子P11～P15と、DCフィード端子Pdcと、LC並列共振器LC131～LC133と、ローパスフィルタLP31、LP32と、インダクタL102とを備える。
。LC並列共振器LC131～LC133の各々は、バランスフィルタ100の通過帯域の周波数において共振する。

[0020] 端子P11は、不平衡信号用の端子である。端子P11は、不図示のアンテナに接続される。端子P12～P15の各々は、平衡信号用の端子である。
。端子P12～P15は、不図示のRF回路に接続される。端子P12から出力される信号の位相と端子P13から出力される信号の位相との差は180度である。端子P12に入力される信号の位相と端子P13に入力される信号の位相との差は180度である。端子P14から出力される信号の位相と端子P15から出力される信号の位相との差は180度である。端子P1

4に入力される信号の位相と端子P 1 5に入力される信号の位相との差は180度である。

[0021] バランスフィルタ100において端子P 1 2およびP 1 3は、送信用のTx端子として使用される。端子P 1 4およびP 1 5は、受信用のRx端子として使用される。送信モードにおいては、Tx端子に入力された通過帯域の平衡信号が、不平衡信号として端子P 1 1から出力される。受信モードにおいては、端子P 1 1に入力された通過帯域の不平衡信号がRx端子から取得される。

[0022] 端子P 1 1と接地点との間に、ローパスフィルタLP 3 1、インダクタL 1 0 2、およびLC並列共振器LC 1 3 1が、端子P 1 1から接地点に向かってこの順に直列に接続されている。

[0023] ローパスフィルタLP 3 1は、端子P 1 1とインダクタL 1 0 2との間に接続されている。ローパスフィルタLP 3 1は、インダクタL 1 0 1と、キャパシタC 1 2 0とを含む。インダクタL 1 0 1は、端子P 1 1とインダクタL 1 0 2との間に接続されている。キャパシタC 1 2 0は、インダクタL 1 0 1およびL 1 0 2の接続点と接地点との間に接続されている。ローパスフィルタLP 3 1は、通過帯域の信号を通過させるとともに、当該信号の高調波を低減する。或る周波数の高調波とは、当該周波数の整数倍の周波数の信号である。高調波の発生源としては、たとえば端子P 1 2～P 1 5が接続される不図示のRF回路、あるいは端子P 1 1に接続される不図示のアンテナを挙げることができる。

[0024] LC並列共振器LC 1 3 1は、インダクタL 1 0 2と接地点との間に接続されている。LC並列共振器LC 1 3 1は、インダクタL 1 1 0と、キャパシタC 1 2 1とを含む。インダクタL 1 1 0は、インダクタL 1 0 2と接地点との間に接続されている。キャパシタC 1 2 1は、インダクタL 1 0 2と接地点との間で、インダクタL 1 1 0に対して並列に接続されている。

[0025] インダクタL 1 0 2は、インダクタL 1 0 1とL 1 1 0との間に接続されている。インダクタL 1 0 2は、キャパシタC 1 2 1とともにローパスフィ

ルタを形成している。当該ローパスフィルタは、通過帯域の信号を通過させるとともに、当該信号の高調波を低減する。

[0026] LC並列共振器LC132は、端子P12とP13との間に接続されている。LC並列共振器LC132は、インダクタL113～L115と、キャパシタC122とを含む。キャパシタC122とインダクタL113とは、端子P12とP13との間で並列に接続されている。インダクタL113は、インダクタL110と電磁界結合している。インダクタL113は、DCフィード端子Pdcに接続されている。インダクタL113の両端が端子P12およびP13にそれぞれ電氣的に接続されているため、DCフィード端子Pdcに印加する電圧を変化させることにより、端子P12およびP13の直流電位を調整することができる。

[0027] インダクタL114は、キャパシタC122の一方電極とインダクタL113の一方端との間に接続されている。インダクタL115は、キャパシタC122の他方電極とインダクタL113の他方端との間に接続されている。インダクタL114のインダクタンスは、インダクタL115のインダクタンスに略等しい。インダクタL114およびL115は、LC並列共振器LC132のインピーダンスを所望の値に調整するために設けられている。インダクタL113～L115は、1個のインダクタとして形成されてもよい。

[0028] ローパスフィルタLP32は、インダクタL113の一方端と端子P12との間に接続されるとともに、インダクタL113の他方端と端子P13との間に接続されている。ローパスフィルタLP32は、インダクタL103、L104と、キャパシタC124とを含む。インダクタL103は、インダクタL113の一方端と端子P12との間に接続されている。インダクタL104は、インダクタL113の他方端と端子P13との間に接続されている。インダクタL103のインダクタンスは、インダクタL104のインダクタンスに略等しい。キャパシタC124は、インダクタL103および端子P12の接続点と、インダクタL104および端子P13の接続点との

間に接続されている。

[0029] ローパスフィルタLP32は、送信モードにおいては、通過帯域の送信信号を通過させるとともに、端子P12およびP13が接続される不図示のRF回路から発生する高調波を低減する。受信モードにおいては、端子P11に入力された受信信号および当該受信信号の高調波を低減する。

[0030] LC並列共振器LC133は、端子P14とP15との間に接続されている。LC並列共振器LC133は、インダクタL116～L118と、キャパシタC123とを含む。キャパシタC123とインダクタL116とは、端子P14とP15との間で並列に接続されている。インダクタL116は、インダクタL110と電磁界結合している。

[0031] インダクタL117は、キャパシタC123の一方電極とインダクタL116の一方端との間に接続されている。インダクタL118は、キャパシタC123の他方電極とインダクタL116の他方端との間に接続されている。インダクタL117のインダクタンスは、インダクタL118のインダクタンスに略等しい。インダクタL117およびL118は、LC並列共振器LC133のインピーダンスを所望の値に調整するために設けられている。インダクタL116～L118は、1個のインダクタとして形成されてもよい。

[0032] 送信モードにおいて通過帯域の平衡信号である送信信号が端子P12およびP13に入力された場合、インダクタL113の両端部へ入力された平衡信号は、インダクタL113から電磁界結合を介して、不平衡信号としてインダクタL110へ伝達される。当該不平衡信号は、端子P11から出力される。

[0033] 受信モードにおいて、通過帯域の不平衡信号である受信信号が端子P11に入力された場合、受信信号は、インダクタL110から電磁界結合を介してインダクタL113およびL116へ伝達される。

[0034] インダクタL116の両端部からそれぞれ出力される信号の位相差は、180度である。インダクタL117のインダクタンスは、インダクタL11

８のインダクタンスに略等しい。信号がインダクタＬ１１７を通過した場合の位相のずれとインダクタＬ１１８を通過した場合の位相のずれとは略等しい。そのため、インダクタＬ１１６の端子Ｐ１４側の端部からインダクタＬ１１７を通過して端子Ｐ１４から出力される信号の位相と、インダクタＬ１１６の端子Ｐ１５側の端部からインダクタＬ１１８を通過して端子Ｐ１５から出力される信号の位相との差は、ほぼ１８０度のまま変わらない。すなわち、端子Ｐ１４およびＰ１５からは通過帯域の平衡信号が出力される。

[0035] インダクタＬ１１０から電磁界結合を介してインダクタＬ１１３へ伝達された受信信号は、ＬＣ並列共振器ＬＣ１３２からローパスフィルタＬＰ３２を介して端子Ｐ１２およびＰ１３に出力される。

[0036] 送信信号が入力される端子Ｐ１２およびＰ１３と、平衡信号である送信信号が通過するインダクタＬ１１３との間にローパスフィルタＬＰ３２を接続することにより、送信モードにおいて送信信号の高調波を低減することができる。受信モードにおいてはローパスフィルタＬＰ３２によって受信信号が低減され得るが、インダクタＬ１１０から伝達された信号の強度がほぼ維持された受信信号は、端子Ｐ１４およびＰ１５から取得することができる。バランスフィルタ１００によれば、受信モードにおいて取得される受信信号の強度をほぼ維持しながら、送信信号の高調波を低減することができる。

[0037] さらに、バランスフィルタ１００においては、インダクタＬ１１０と端子Ｐ１１との間にローパスフィルタＬＰ３１が接続されている。送信信号がローパスフィルタＬＰ３１を通過するため、送信信号の高調波をさらに低減することができる。

[0038] バランスフィルタ１００においては、インダクタＬ１１０が受けた不平衡信号が、電磁界結合を介して、インダクタＬ１１３およびＬ１１６に伝達される。そのため、不平衡信号を分配するためのディバイダのような構成が不要である。また、不平衡信号を受けるインダクタＬ１１０を、インダクタＬ１１３およびＬ１１６で共通化することができる。その結果、バランスフィルタ１００の挿入損失を抑制するとともにバランスフィルタ１００を小型化

することができる。

[0039] 図2は、図1のバランスフィルタ100の挿入損失 IL_{21} および IL_{22} を示す図である。図2において縦軸の減衰量(dB)はマイナスの値として示されている。減衰量の絶対値が大きいほど挿入損失は大きい。挿入損失とは、或る端子に入力された信号のうち、他の端子に伝達された信号の割合を示す指標である。挿入損失が大きい程、電子部品に入力された信号のうち当該電子部品の内部で失われた信号の割合が大きいことを意味する。

[0040] 挿入損失 IL_{21} は、端子P11に入力された信号のうち、端子P12に伝達された信号の割合を示している。端子P11に入力された信号のうち、端子P13に伝達された信号の割合も挿入損失 IL_{21} と同様の変化の態様を示す。挿入損失 IL_{22} は、端子P11に入力された信号のうち、端子P14に伝達された信号の割合を示している。端子P11に入力された信号のうち、端子P15に伝達された信号の割合も挿入損失 IL_{22} と同様の変化の態様を示す。

[0041] 図2に示される周波数帯においては、挿入損失 IL_{21} および IL_{22} のいずれも周波数 f_{10} 付近で極小となっている。周波数 f_{10} より高い周波数帯においては、挿入損失 IL_{21} が挿入損失 IL_{22} よりも大きい。

[0042] 端子P11に入力された信号が端子P12に伝達される場合、インダクタL110からL113に伝達された信号は、ローパスフィルタLP32を通過して端子P12に達する。一方、端子P11に入力された信号が端子P14に伝達される場合、インダクタL110からL116に伝達された信号は、ローパスフィルタを通過することなく端子P14に達する。挿入損失 IL_{21} にはローパスフィルタLP32による信号の減衰量が含まれるため、周波数 f_{10} より高い周波数帯においては、挿入損失 IL_{21} が IL_{22} よりも大きい。

[0043] 実施の形態においては、不平衡信号を受けるLC共振器が、LC並列共振器である場合について説明した。当該LC共振器は、図3に示されるバランスフィルタ100Aのように、LC直列共振器であってもよい。図3に示さ

れるバランスフィルタ 100A の構成は、図 1 のバランスフィルタ 100 の LC 並列共振器 LC131 が LC 直列共振器 LC131A に置き換えられた構成である。それ以外の構成については同様であるため、説明は繰り返さない。

[0044] 図 3 に示されるように、LC 直列共振器 LC131A は、インダクタ L110A とキャパシタ C121A とを含む。インダクタ L110A およびキャパシタ C121A が、端子 P11 と接地点との間で直列に接続されている。LC 直列共振器 LC131A は、バランスフィルタ 100A の通過帯域の周波数において共振する。インダクタ L110A は、インダクタ L113 および L116 の各々と電磁界結合している。

[0045] 以上、実施の形態および変形例に係るバランスフィルタによれば、バランスフィルタの挿入損失を抑制するとともにバランスフィルタを小型化することができる。

[0046] また、実施の形態および変形例に係るバランスフィルタによれば、受信モードにおいて取得される受信信号の強度をほぼ維持しながら、送信モードにおいて送信信号の高調波を低減することができる。

[0047] 今回開示された各実施の形態は、矛盾しない範囲で適宜組み合わせられて実施されることも予定されている。今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0048] 100, 100A, 200 バランスフィルタ、300 ディバイダ、301~303, B1, B2, P11~P15 端子、400 通信回路、Ant アンテナ、B 平衡端子、C120~C124, C121A キャパシタ、L101~L104, L110~L118, L110A インダクタ、L133, LC1, LC2, LC131, LC132, LC133 LC 並列共振器、LC131A 直列共振器、LP31, LP32 ローパスフ

ィルタ、P d c フィード端子、U B 不平衡端子。

請求の範囲

- [請求項1] 不平衡信号用の第1端子と、
平衡信号用の第2乃至第5端子と、
前記第1端子と接地点との間に接続された第1インダクタと、
前記第2端子と前記第3端子との間に接続され、前記第1インダクタと電磁界結合する第2インダクタと、
前記第4端子と前記第5端子との間に接続され、前記第1インダクタと電磁界結合する第3インダクタと、
前記第2インダクタの一方端と前記第2端子との間に接続されるとともに、前記第2インダクタの他方端と前記第3端子との間に接続された第1ローパスフィルタとを備える、バランスフィルタ。
- [請求項2] 前記第1ローパスフィルタは、
前記第2インダクタの一方端と前記第2端子との間に接続された第4インダクタと、
前記第2インダクタの他方端と前記第3端子との間に接続された第5インダクタと、
前記第4インダクタおよび前記第2端子の間の接続点と、前記第5インダクタおよび前記第3端子の間の接続点との間に接続された第1キャパシタとを含む、請求項1に記載のバランスフィルタ。
- [請求項3] 前記第1端子と前記第1インダクタとの間に接続された第2ローパスフィルタをさらに備える、請求項1または2に記載のバランスフィルタ。
- [請求項4] 前記第2ローパスフィルタは、
前記第1端子と前記第1インダクタとの間に接続された第6インダクタと、
前記第1端子と前記接地点との間に接続された第2キャパシタとを含む、請求項3に記載のバランスフィルタ。
- [請求項5] 前記第1端子と前記接地点との間で、前記第1インダクタに対して

並列に接続された第3キャパシタをさらに備える、請求項1乃至4のいずれか1項に記載のバランスフィルタ。

[請求項6] 前記第1端子と前記接地点との間で、前記第1インダクタに対して直列に接続された第3キャパシタをさらに備える、請求項1乃至4のいずれか1項に記載のバランスフィルタ。

[請求項7] 前記バランスフィルタの動作モードは、第1および第2モードを含み、

前記第1モードにおいては、前記第2および第3端子に入力された第1平衡信号が第1不平衡信号に変更されて前記第1端子から出力され、

前記第2モードにおいては、前記第1端子に入力された第2不平衡信号が第2平衡信号に変換されて前記第4および第5端子から出力される、請求項1乃至6のいずれか1項に記載のバランスフィルタ。

[図1]

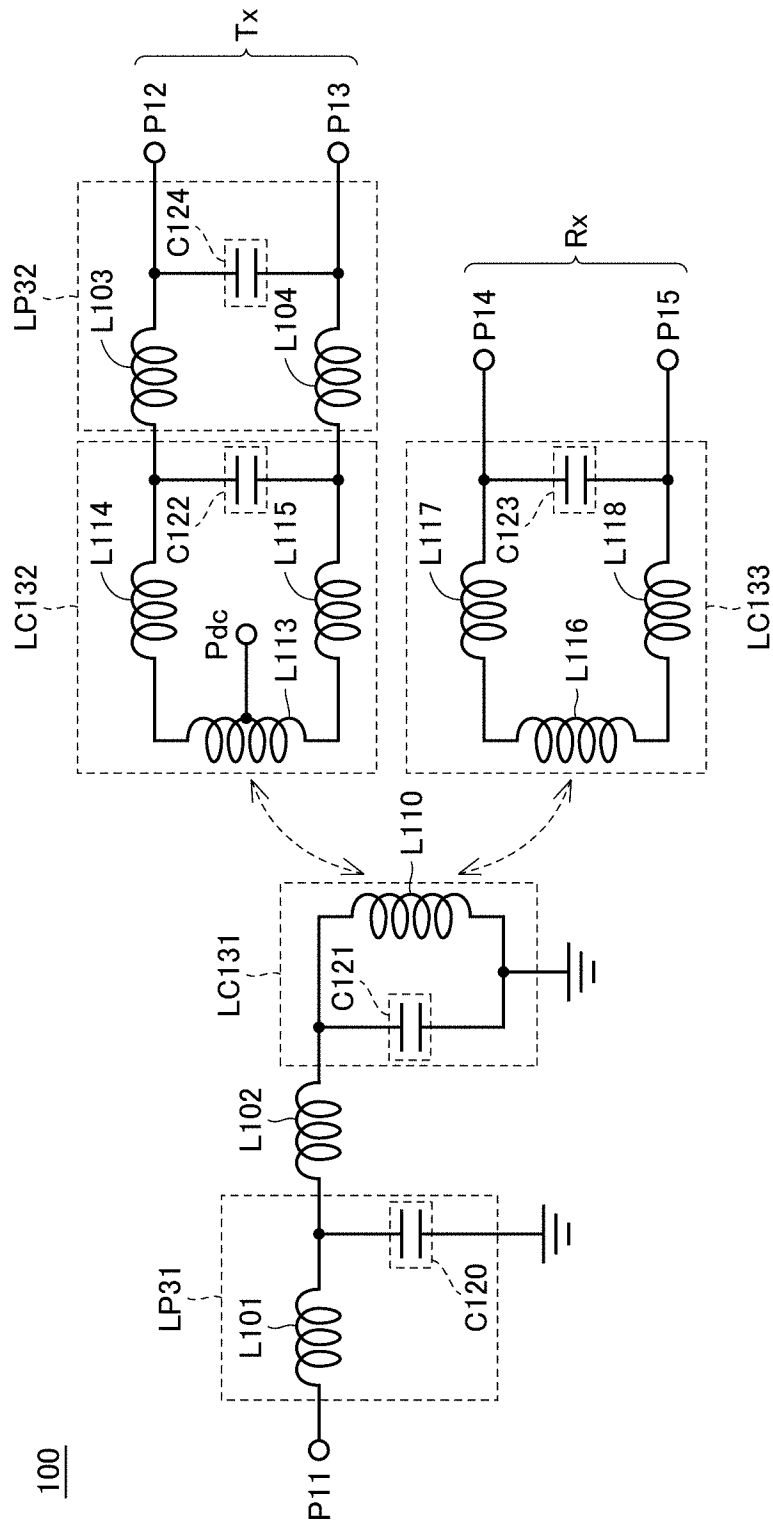
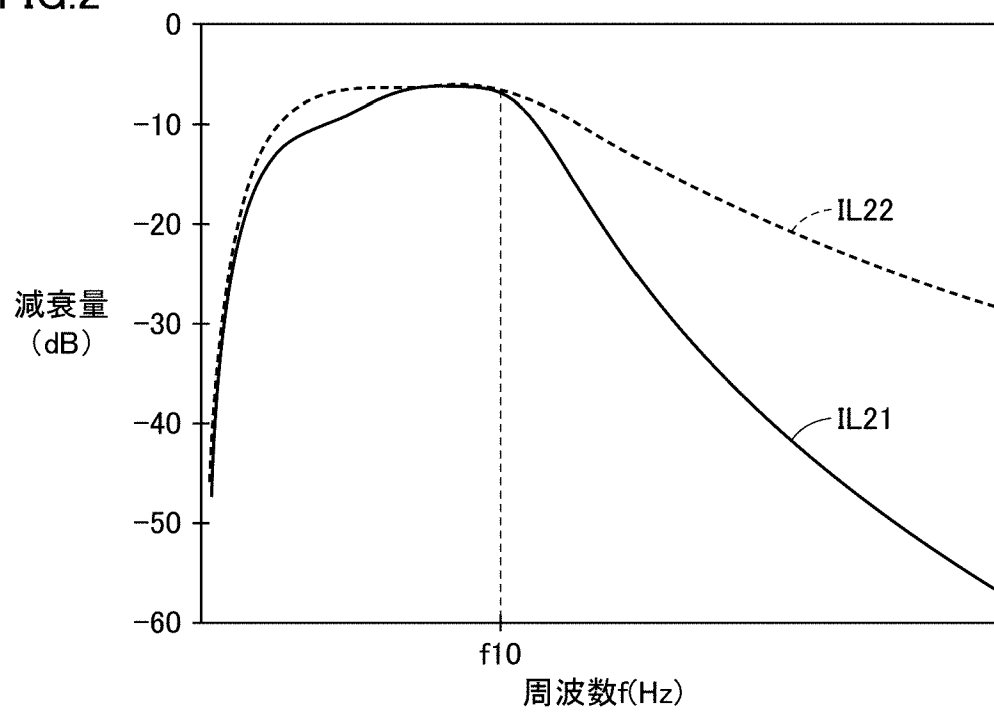


FIG.1

[図2]

FIG.2



[図3]

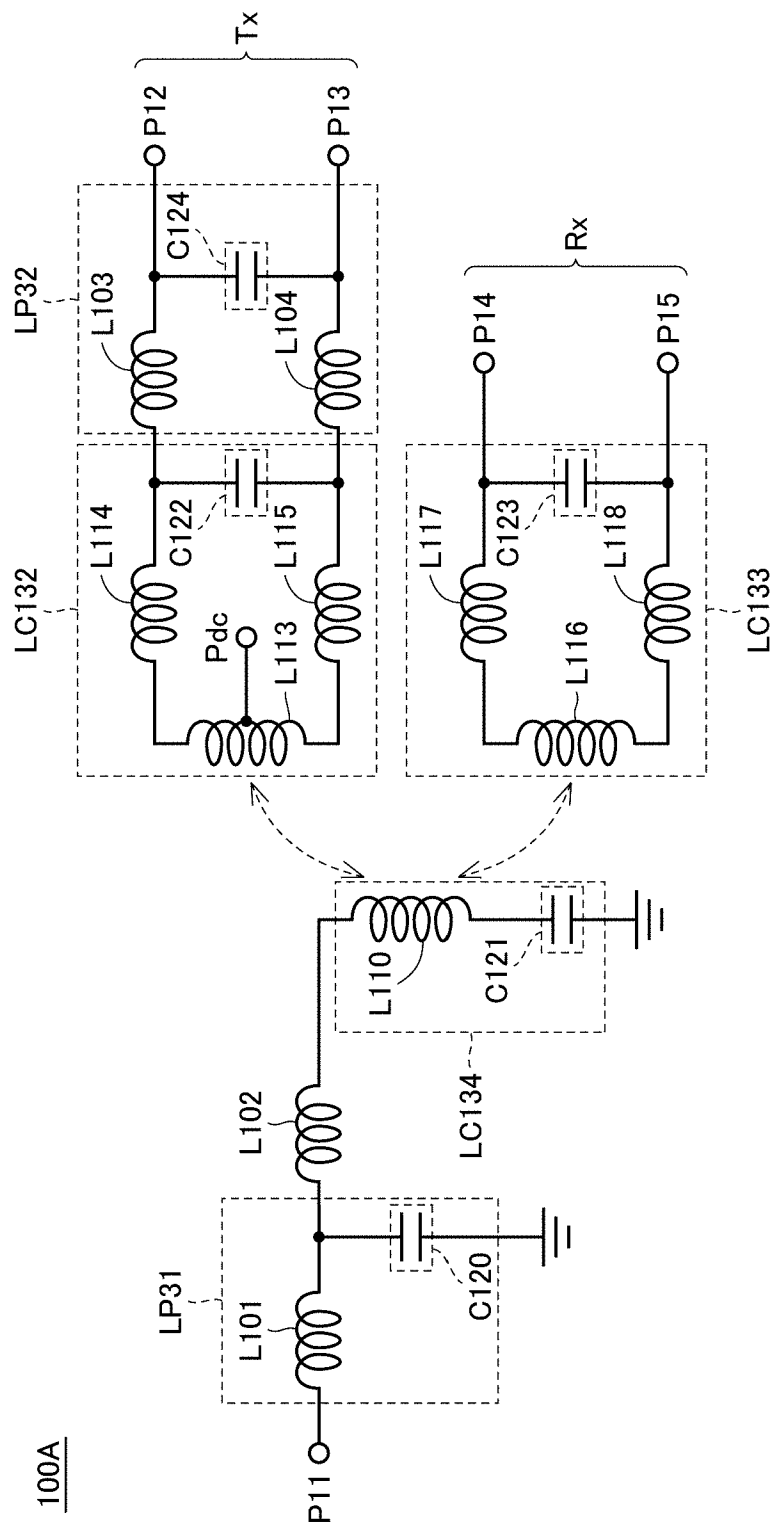
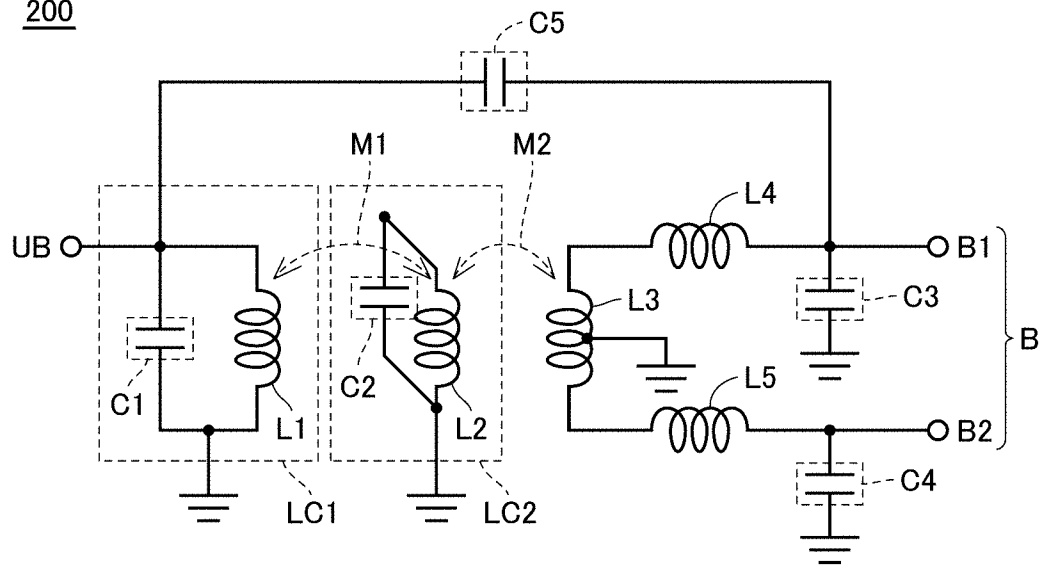


FIG.3

[図4]

FIG.4

200

[図5]

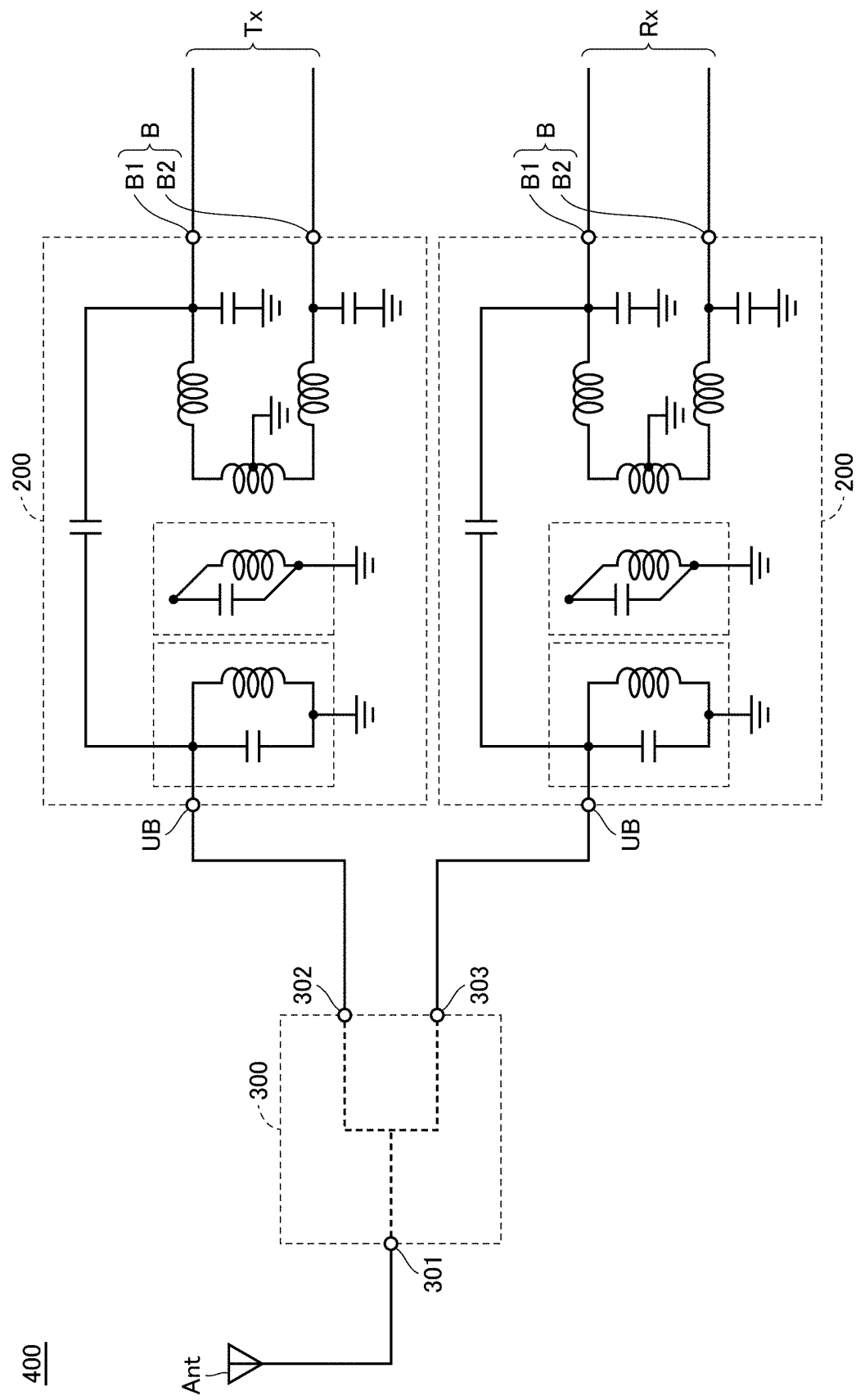


FIG. 5

400

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/010975

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H03H7/42 (2006.01) i, H03H7/46 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H03H7/42, H03H7/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 8279018 B1 (MARVELL INTERNATIONAL LTD.) 02 October 2012, column 3, line 29 to column 5, line 32, fig. 4 (Family: none)	1-7
Y	JP 2014-220592 A (FUJITSU LTD.) 20 November 2014, paragraphs [0011]-[0048], fig. 1, 2 & US 2014/0327494 A1, paragraphs [0021]-[0058], fig. 1, 2	1-7
Y	US 2016/0261242 A1 (RF MICRO DEVICES, INC.) 08 September 2016, paragraphs [0030]-[0032], fig. 3 & US 2016/0261235 A1 & US 2016/0261238 A1 & US 2016/0261235 A1 & US 2016/0261238 A1	3, 4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

09 May 2018 (09.05.2018)

Date of mailing of the international search report

22 May 2018 (22.05.2018)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/010975

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2014/0320374 A1 (SILICONWARE PRECISION INDUSTRIES CO., LTD.) 30 October 2014, paragraphs [0036]-[0049], fig. 2 & TW 201442328 A & CN 104124501 A	5
Y	US 2010/0167667 A1 (STMICROELECTRONICS (TOURS) SAS) 01 July 2010, paragraphs [0052]-[0053], fig. 4 & EP 2204877 A1	6
A	US 7683851 B2 (BROADCOM CORPORATION) 23 March 2010, column 2, line 21 to column 3, line 58, fig. 2A & US 2008/0231536 A1 & US 2008/0231357 A1 & US 2008/0231366 A1	1-7
A	US 2014/0139298 A1 (KOREA ELECTRONICS TECHNOLOGY INSTITUTE) 22 May 2014, paragraphs [0031]-[0048], fig. 3 & KR 10-2014-0064095 A	1-7
A	US 8964605 B1 (QUANTENNA COMMUNICATIONS, INC.) 24 February 2015, column 2, line 31 to column 8, line 38, fig. 1-4 (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03H7/42 (2006.01)i, H03H7/46 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03H7/42, H03H7/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	US 8279018 B1 (MARVELL INTERNATIONAL LTD.) 2012.10.02, 第3欄 第29行-第5欄第32行, 図4(ファミリーなし)	1-7
Y	JP 2014-220592 A (富士通株式会社) 2014.11.20, 段落[0011]-[0048], 図1, 2 & US 2014/0327494 A1 段落[0021]-[0058], 図1, 2	1-7
Y	US 2016/0261242 A1 (RF MICRO DEVICES, INC.) 2016.09.08, 段落[0030]-[0032], 図3	3, 4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

09.05.2018

国際調査報告の発送日

22.05.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鬼塚 由佳

5W

5288

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
	& US 2016/0261235 A1 & US 2016/0261238 A1	
Y	US 2014/0320374 A1 (SILICONWARE PRECISION INDUSTRIES CO., LTD) 2014. 10. 30, 段落[0036]-[0049], 図 2 & TW 201442328 A & CN 104124501 A	5
Y	US 2010/0167667 A1 (STMICROELECTRONICS (TOURS) SAS) 2010. 07. 01, 段落[0052]-[0053], 図 4 & EP 2204877 A1	6
A	US 7683851 B2 (BROADCOM CORPORATION) 2010. 03. 23, 第 2 欄第 21 行-第 3 欄第 58 行, 図 2A & US 2008/0231536 A1 & US 2008/0231357 A1 & US 2008/0231366 A1	1-7
A	US 2014/0139298 A1 (KOREA ELECTRONICS TECHNOLOGY INSTITUTE) 2014. 05. 22, 段落[0031]-[0048], 図 3 & KR 10-2014-0064095 A	1-7
A	US 8964605 B1 (QUANTENNA COMMUNICATIONS, INC.) 2015. 02. 24, 第 2 欄第 31 行-第 8 欄第 38 行, 図 1-4 (ファミリーなし)	1-7