

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-70028
(P2017-70028A)

(43) 公開日 平成29年4月6日(2017.4.6)

(51) Int.Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

C

テーマコード(参考)

5H730

審査請求 未請求 請求項の数 10 O L (全 14 頁)

(21) 出願番号 特願2015-190702 (P2015-190702)
(22) 出願日 平成27年9月29日 (2015.9.29)

(71) 出願人 000116024
ローム株式会社
京都府京都市右京区西院溝崎町2-1番地
(74) 代理人 110001933
特許業務法人 佐野特許事務所
(72) 発明者 名手 智
京都市右京区西院溝崎町2-1番地 ローム
株式会社内
Fターム(参考) 5H730 AA15 AS05 BB15 CC01 DD04
FD01 FD51 FG05 FG07 XX04
XX12 XX13 XX15 XX19 XX24
XX32 XX33 XX38 XX42 XX45

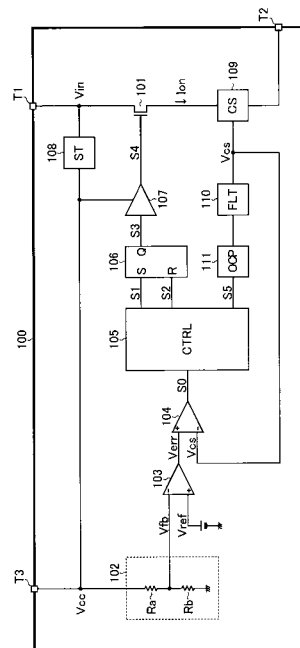
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 外付けのセンス抵抗を要することなく適切な過電流保護動作を行う。

【解決手段】 半導体装置100は、外部端子T1及びT2と、外部端子T1と外部端子T2との間に接続された出力トランジスタ101と、出力トランジスタ101をオン/オフさせる制御回路105と、出力トランジスタ101のオン電流 I_{on} に応じたセンス電圧 V_{cs} を生成する電流検出回路109と、センス電圧 V_{cs} を監視して過電流保護動作を行う過電流保護回路111と、を集積化して成る。過電流保護回路111は、センス電圧 V_{cs} が第1閾値電圧を上回っていることを検出したときにはパルスバイパルス方式の第1過電流保護動作を行い、第1過電流保護動作を行っていてもセンス電圧 V_{cs} が上昇し続けていることを検出したときにはタイマラッチ方式の第2過電流保護動作を行う。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

直流入力電圧が入力される第 1 外部端子と、
整流平滑回路が外付けされる第 2 外部端子と、
前記第 1 外部端子と前記第 2 外部端子との間に接続された出力トランジスタと、
前記整流平滑回路で所望の直流出力電圧が得られるように前記出力トランジスタをオン
/ オフさせる制御回路と、
前記出力トランジスタのオン電流に応じたセンス電圧を生成する電流検出回路と、
前記センス電圧を監視して過電流保護動作を行う過電流保護回路と、
を集積化して成り、

10

前記過電流保護回路は、前記センス電圧が第 1 閾値電圧を上回っていることを検出した
ときにはパルスバイパルス方式の第 1 過電流保護動作を行い、前記第 1 過電流保護動作を
行っても前記センス電圧が上昇し続けていることを検出したときにはタイマラッチ方
式の第 2 過電流保護動作を行うことを特徴とする半導体装置。

【請求項 2】

前記過電流保護回路は、前記センス電圧と前記第 1 閾値電圧とを比較して第 1 比較信号
を生成する第 1 コンパレータを含み、
前記制御回路は、前記第 1 比較信号に応じて前記第 1 過電流保護動作が行われるように
前記出力トランジスタを次周期のオンタイミングまで強制的にオフさせる、
ことを特徴とする請求項 1 に記載の半導体装置。

20

【請求項 3】

前記過電流保護回路は、
前記センス電圧と前記第 1 閾値電圧よりも高い第 2 閾値電圧とを比較して第 2 比較信号
を生成する第 2 コンパレータと、
前記第 2 比較信号のパルスを複数周期連続して検出したときにワンショット信号を生成
するカウンタと、
前記ワンショット信号をトリガとして所定時間に亘るタイマ信号を生成するタイマと、
を含み、
前記制御回路は、前記タイマ信号に応じて前記第 2 過電流保護動作が行われるように前
記出力トランジスタを前記所定時間に亘って強制的にオフさせる、
ことを特徴とする請求項 2 に記載の半導体装置。

30

【請求項 4】

前記過電流保護回路は、
前記センス電圧と前記第 1 閾値電圧よりも高い第 2 閾値電圧とを比較して第 2 比較信号
を生成する第 2 コンパレータと、
前記センス電圧と前記第 1 閾値電圧よりも高く前記第 2 閾値電圧よりも低い第 3 閾値電
圧とを比較して第 3 比較信号を生成する第 3 コンパレータと、
前記第 3 比較信号のパルス検出に続いて次周期で前記第 2 比較信号のパルスを検出した
ときにワンショット信号を生成するロジック部と、
前記ワンショット信号をトリガとして所定時間に亘るタイマ信号を生成するタイマと、
を含み、
前記制御回路は、前記タイマ信号に応じて前記第 2 過電流保護動作が行われるように前
記出力トランジスタを前記所定時間に亘って強制的にオフさせる、
ことを特徴とする請求項 2 に記載の半導体装置。

40

【請求項 5】

前記電流検出回路と前記過電流保護回路との間に接続されたフィルタ回路をさらに集積
化して成ることを特徴とする請求項 1 ~ 請求項 4 のいずれか一項に記載の半導体装置。

【請求項 6】

前記電流検出回路は、前記オン電流が流れる電流経路の配線抵抗、前記出力トランジス
タのオン抵抗、または、前記出力トランジスタと並列に接続された電流監視用トランジス

50

タのオン抵抗を利用して前記オン電流から前記センス電圧を生成することを特徴とする請求項 1 ~ 請求項 5 のいずれか一項に記載の半導体装置。

【請求項 7】

請求項 1 ~ 請求項 6 のいずれか一項に記載の半導体装置と、
前記半導体装置に外付けされて所望の直流出力電圧を生成する整流平滑回路と、
を有することを特徴とする DC / DC コンバータ。

【請求項 8】

前記半導体装置に外付けされて前記直流出力電圧から前記半導体装置の電源電圧を生成する電源電圧生成回路をさらに有することを特徴とする請求項 7 に記載の DC / DC コンバータ。

10

【請求項 9】

交流入力電圧から直流入力電圧を生成する AC / DC コンバータと、
前記直流入力電圧から所望の直流出力電圧を生成する請求項 7 または請求項 8 に記載の DC / DC コンバータと、
を有することを特徴とする電源装置。

【請求項 10】

交流入力電圧から所望の直流出力電圧を生成する請求項 9 に記載の電源装置と、
前記直流出力電圧の供給を受けて動作する負荷と、
を有することを特徴とする電子機器。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、過電流保護回路を備えた半導体装置に関する。

【背景技術】

【0002】

本願出願人による特許文献 1 には、コイルの直近に設けられた外付けのセンス抵抗を用いてコイル電流を常時監視することによりコイル電流が所定の閾値電流を上回っている間は出力トランジスタを強制的にオフし続ける過電流保護機能を備えた非絶縁降圧スイッチングレギュレータが開示されている。

【先行技術文献】

30

【特許文献】

【0003】

【特許文献 1】国際公開第 2012 / 157242 号

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献 1 の従来技術では、外付けのセンス抵抗を必要とするので、基板面積の増大やコストアップが課題となっていた。

【0005】

本明細書中に開示されている発明は、本願の発明者により見出された上記課題に鑑み、外付けのセンス抵抗を要することなく適切な過電流保護動作を行うことのできる過電流保護回路を提供することを目的とする。

40

【課題を解決するための手段】

【0006】

そこで、本明細書中に開示されている半導体装置は、直流入力電圧が入力される第 1 外部端子と、整流平滑回路が外付けされる第 2 外部端子と、前記第 1 外部端子と前記第 2 外部端子との間に接続された出力トランジスタと、前記整流平滑回路で所望の直流出力電圧が得られるように前記出力トランジスタをオン / オフさせる制御回路と、前記出力トランジスタのオン電流に応じたセンス電圧を生成する電流検出回路と、前記センス電圧を監視して過電流保護動作を行う過電流保護回路とを集積化して成り、前記過電流保護回路は、

50

前記センス電圧が第 1 閾値電圧を上回っていることを検出したときにはパルスバイパルス方式の第 1 過電流保護動作を行い、前記第 1 過電流保護動作を行っていても前記センス電圧が上昇し続けていることを検出したときにはタイマラッチ方式の第 2 過電流保護動作を行う構成（第 1 の構成）とされている。

【 0 0 0 7 】

なお、第 1 の構成から成る半導体装置において、前記過電流保護回路は、前記センス電圧と前記第 1 閾値電圧とを比較して第 1 比較信号を生成する第 1 コンパレータを含み、前記制御回路は、前記第 1 比較信号に応じて前記第 1 過電流保護動作が行われるように前記出力トランジスタを次周期のオンタイミングまで強制的にオフさせる構成（第 2 の構成）にするとよい。

10

【 0 0 0 8 】

また、第 2 の構成から成る半導体装置において、前記過電流保護回路は、前記センス電圧と前記第 1 閾値電圧よりも高い第 2 閾値電圧とを比較して第 2 比較信号を生成する第 2 コンパレータと、前記第 2 比較信号のパルスを複数周期連続して検出したときにワンショット信号を生成するカウンタと、前記ワンショット信号をトリガとして所定時間に亘るタイマ信号を生成するタイマと、を含み、前記制御回路は、前記タイマ信号に応じて前記第 2 過電流保護動作が行われるように前記出力トランジスタを前記所定時間に亘って強制的にオフさせる構成（第 3 の構成）にするとよい。

【 0 0 0 9 】

また、第 2 の構成から成る半導体装置において、前記過電流保護回路は、前記センス電圧と前記第 1 閾値電圧よりも高い第 2 閾値電圧とを比較して第 2 比較信号を生成する第 2 コンパレータと、前記センス電圧と前記第 1 閾値電圧よりも高く前記第 2 閾値電圧よりも低い第 3 閾値電圧とを比較して第 3 比較信号を生成する第 3 コンパレータと、前記第 3 比較信号のパルス検出に続いて次周期で前記第 2 比較信号のパルスを検出したときにワンショット信号を生成するロジック部と、前記ワンショット信号をトリガとして所定時間に亘るタイマ信号を生成するタイマと、を含み、前記制御回路は、前記タイマ信号に応じて前記第 2 過電流保護動作が行われるように前記出力トランジスタを前記所定時間に亘って強制的にオフさせる構成（第 4 の構成）にするとよい。

20

【 0 0 1 0 】

また、第 1 ~ 第 4 いずれかの構成から成る半導体装置は、前記電流検出回路と前記過電流保護回路との間に接続されたフィルタ回路をさらに集積化して成る構成（第 5 の構成）にするとよい。

30

【 0 0 1 1 】

また、第 1 ~ 第 5 いずれかの構成から成る半導体装置において、前記電流検出回路は、前記オン電流が流れる電流経路の配線抵抗、前記出力トランジスタのオン抵抗、または、前記出力トランジスタと並列に接続された電流監視用トランジスタのオン抵抗を利用して前記オン電流から前記センス電圧を生成する構成（第 6 の構成）にするとよい。

【 0 0 1 2 】

また、本明細書中に開示されている DC / DC コンバータは、第 1 ~ 第 6 いずれかの構成から成る半導体装置と、前記半導体装置に外付けされて所望の直流出力電圧を生成する整流平滑回路と、を有する構成（第 7 の構成）とされている。

40

【 0 0 1 3 】

なお、第 7 の構成から成る DC / DC コンバータは、前記半導体装置に外付けされて前記直流出力電圧から前記半導体装置の電源電圧を生成する電源電圧生成回路をさらに有する構成（第 8 の構成）にするとよい。

【 0 0 1 4 】

また、本明細書中に開示されている電源装置は、交流入力電圧から直流入力電圧を生成する AC / DC コンバータと、前記直流入力電圧から所望の直流出力電圧を生成する第 7 または第 8 の構成から成る DC / DC コンバータと、を有する構成（第 9 の構成）とされている。

50

【 0 0 1 5 】

また、本明細書中に開示されている電子機器は、交流入力電圧から所望の直流出力電圧を生成する第9の構成から成る電源装置と、前記直流出力電圧の供給を受けて動作する負荷と、を有する構成（第10の構成）とされている。

【 発明の効果 】

【 0 0 1 6 】

本発明によれば、外付けのセンス抵抗を要することなく適切な過電流保護動作を行うことのできる過電流保護回路を提供することが可能となる。

【 図面の簡単な説明 】

【 0 0 1 7 】

10

【 図 1 】 電子機器の全体構成を示す回路ブロック図

【 図 2 】 出力トランジスタのオン期間における電流経路図

【 図 3 】 出力トランジスタのオフ期間における電流経路図

【 図 4 】 半導体装置の基本構成を示すブロック図

【 図 5 】 過電流保護回路の第1実施形態を示すブロック図

【 図 6 】 パルスバイパルス方式の第1過電流保護動作を示すタイミングチャート

【 図 7 】 第1実施形態の過電流保護動作を示すタイミングチャート

【 図 8 】 過電流保護回路の第2実施形態を示すブロック図

【 図 9 】 第2実施形態の過電流保護動作を示すタイミングチャート

【 図 1 0 】 エアコンの外観図

20

【 発明を実施するための形態 】

【 0 0 1 8 】

< 電子機器 >

図1は、電子機器の全体構成を示す回路ブロック図である。本構成例の電子機器Xは、交流電源Yから交流入力電圧 V_{ac} の供給を受けて所望の直流出力電圧 V_{out} を生成する電源装置1と、直流出力電圧 V_{out} の供給を受けて動作する負荷2と、を有する。

【 0 0 1 9 】

< 電源装置 >

引き続き、図1を参照しながら、電源装置1について説明する。電源装置1は、フィルタ10と、AC/DCコンバータ20と、DC/DCコンバータ30と、を有する。

30

【 0 0 2 0 】

フィルタ10は、交流入力電圧 V_{ac} に重畳するノイズやサージを除去する。フィルタ10は、Xキャパシタ、コモンモードフィルタ、ないしは、ヒューズ素子などを含む。

【 0 0 2 1 】

AC/DCコンバータ20は、フィルタ10を介して入力される交流入力電圧 V_{ac} から直流入力電圧 V_{in} を生成する。AC/DCコンバータ20は、全波整流用のダイオードブリッジDBや出力平滑用のキャパシタC0を含む。

【 0 0 2 2 】

DC/DCコンバータ30は、直流入力電圧 V_{in} を降圧して所望の直流出力電圧 V_{out} を生成し、これを負荷2に供給する非絶縁降圧スイッチングレギュレータである。

40

【 0 0 2 3 】

< DC/DCコンバータ >

引き続き、図1を参照しながら、DC/DCコンバータ30について説明する。DC/DCコンバータ30は、半導体装置100と、これに外付けされる種々のディスクリート部品（コイルL1、ダイオードD1及びD2、並びに、キャパシタC1～C2）を含む。

【 0 0 2 4 】

半導体装置100は、DC/DCコンバータ30の制御主体（いわゆるスイッチング制御IC）であり、装置外部との電氣的な接続を確立するための手段として、外部端子T1～T3を有している。外部端子T1（DRAINピン）は、直流入力電圧 V_{in} の入力端に相当する。外部端子T2（GND_ICピン）は、スイッチ電圧 V_{sw} の出力端に相当

50

する。外部端子 T 3 (V C C ピン) は、電源電圧 V c c の入力端に相当する。

【 0 0 2 5 】

コイル L 1 の第 1 端とダイオード D 1 のカソードは、いずれも外部端子 T 2 に接続されている。コイル L 1 の第 2 端とキャパシタ C 1 の第 1 端は、いずれも出力電圧 V o u t の出力端に接続されている。ダイオード D 1 のアノードとキャパシタ C 1 の第 2 端は、いずれも接地端に接続されている。これらのディスクリート部品 (コイル L 1 、ダイオード D 1 、及び、キャパシタ C 1) は、スイッチ電圧 V s w を整流及び平滑して所望の直流出力電圧 V o u t を生成する整流平滑回路として機能する。なお、ダイオード D 1 に代えて同期整流トランジスタを半導体装置 1 0 0 に集積化してもよい。

【 0 0 2 6 】

ダイオード D 2 のカソードとキャパシタ C 2 の第 1 端は、いずれも外部端子 T 3 に接続されている。キャパシタ C 2 の第 2 端は、外部端子 T 2 に接続されている。ダイオード D 2 のアノードは、出力電圧 V o u t の出力端に接続されている。これらのディスクリート部品 (ダイオード D 2 及びキャパシタ C 2) は、出力電圧 V o u t を整流及び平滑して半導体装置 1 0 0 の電源電圧 V c c を生成する電源電圧生成回路として機能する。

【 0 0 2 7 】

なお、半導体装置 1 0 0 の内部には、外部端子 T 1 と外部端子 T 2 との間に出力トランジスタ 1 0 1 が設けられており、そのオン / オフ状態に応じてコイル電流 I L の流れる電流経路が切り替わる。

【 0 0 2 8 】

図 2 は、出力トランジスタ 1 0 1 のオン期間における電流経路図である。出力トランジスタ 1 0 1 がオンされている場合には、破線矢印で示すように、キャパシタ C 0 出力トランジスタ 1 0 1 コイル L 1 キャパシタ C 1 という経路でオン電流 I o n が流れる。

【 0 0 2 9 】

図 3 は、出力トランジスタ 1 0 1 のオフ期間における電流経路図である。出力トランジスタ 1 0 1 がオフされている場合には、破線矢印で示すように、ダイオード D 1 コイル L 1 キャパシタ C 1 という経路でオフ電流 I o f f が流れる。

【 0 0 3 0 】

< 半導体装置 >

図 4 は、半導体装置 1 0 0 の基本構成を示すブロック図である。本構成例の半導体装置 1 0 0 には、出力トランジスタ 1 0 1 と、帰還電圧生成回路 1 0 2 と、誤差増幅回路 1 0 3 と、比較回路 1 0 4 と、制御回路 1 0 5 と、R S フリップフロップ回路 1 0 6 と、駆動回路 1 0 7 と、起動回路 1 0 8 と、電流検出回路 1 0 9 と、フィルタ回路 1 1 0 と、過電流保護回路 1 1 1 と、が集積化されている。なお、半導体装置 1 0 0 には、上記回路ブロックのほかにも、種々の回路ブロック (内部電源回路、減電圧保護回路、温度保護回路、過電圧保護回路など) を適宜組み込むことが可能である。

【 0 0 3 1 】

出力トランジスタ 1 0 1 は、外部端子 T 1 と外部端子 T 2 との間に接続されたスイッチ素子である。本図に示した例では、出力トランジスタ 1 0 1 として、N チャネル型 M O S [metal oxide semiconductor] 電界効果トランジスタが用いられている。出力トランジスタ 1 0 1 のドレインは、外部端子 T 1 に接続されている。出力トランジスタ 1 0 1 のソースは、外部端子 T 2 に接続されている。出力トランジスタ 1 0 1 のゲートは、駆動回路 1 0 7 の出力端 (= ゲート信号 S 4 の出力端) に接続されている。出力トランジスタ 1 0 1 は、ゲート信号 S 4 がハイレベルであるときにオンとなり、ゲート信号 S 4 がローレベルであるときにオフとなる。なお、出力トランジスタ 1 0 1 としては、P チャネル型 M O S 電界効果トランジスタを用いることも可能である。

【 0 0 3 2 】

帰還電圧生成回路 1 0 2 は、外部端子 T 3 と接地端との間に直列接続された抵抗 R a 及び R b を含み、電源電圧 V c c (出力電圧 V o u t) を所定の分圧比 (= R b / (R a + R b)) で分圧することにより、抵抗 R a と抵抗 R b との接続ノードから帰還電圧 V

10

20

30

40

50

f bを出力する。なお、電源電圧V c cが誤差増幅回路1 0 3の入力ダイナミックレンジに収まっていれば、帰還電圧生成回路1 0 2を省略し、電源電圧V c cを誤差増幅回路1 0 3に直接入力することも可能である。

【0033】

誤差増幅回路1 0 3は、非反転入力端(+)に入力される基準電圧V r e fと、反転入力端(-)に入力される帰還電圧V f b(=出力電圧V o u tの分圧電圧に相当)との差分に応じた誤差電圧V e r rを生成する。誤差電圧V e r rは、帰還電圧V f bが基準電圧V r e fよりも低いときに上昇し、帰還電圧V f bが基準電圧V r e fよりも高いときに低下する。

【0034】

比較回路1 0 4は、非反転入力端(+)に入力される誤差電圧V e r rと、反転入力端(-)に入力されるセンス電圧V c sとを比較してパルス幅変調信号S 0を生成する。パルス幅変調信号S 0は、誤差電圧V e r rがセンス電圧V c sよりも高いときにハイレベルとなり、誤差電圧V e r rがセンス電圧V c sよりも低いときにローレベルとなる。なお、本図の例では、センス電圧V c sが比較回路1 0 4に直接入力されているが、その他の構成としては、例えば、三角波形や鋸波形のスロープ電圧とセンス電圧V c sとを足し合わせた加算電圧を比較回路1 0 4に入力してもよい。また、カレントモード制御を必要としないのであれば、上記のスロープ電圧のみを比較回路1 0 4に入力してもよい。

【0035】

制御回路1 0 5は、先述の整流平滑回路(L 1、D 1、C 1)で所望の直流出力電圧V o u tが得られるように、パルス幅変調信号S 0に応じてオン信号S 1とオフ信号S 2を生成する。オン信号S 1は、所定のスイッチング周波数f s wを持つ基準クロック信号である。オフ信号S 2は、パルス幅変調信号S 0のパルスエッジをトリガとして生成されるワンショット信号である。ただし、制御回路1 0 5による出力トランジスタ1 0 1の駆動方式は、パルス幅変調方式に限定されるものではなく、パルス周波数変調方式など、いかなる方式を採用しても構わない。

【0036】

R Sフリップフロップ回路1 0 6は、オン信号S 1とオフS 2の入力を受けてオン/オフ制御信号S 3を生成する。より具体的に述べると、R Sフリップフロップ1 0 6は、オン信号S 1のパルスエッジでオン/オフ制御信号S 3をハイレベルにセットし、オフ信号S 2のパルスエッジでオン/オフ制御信号S 3をローレベルにリセットする。

【0037】

駆動回路1 0 7は、電源電圧V c cの供給を受けて動作し、オン/オフ制御信号S 3の電流能力を高めてゲート信号S 4を生成する。オン/オフ制御信号S 3がハイレベルであるときには、ゲート信号S 4がハイレベルとなり、出力トランジスタ1 0 1がオンする。一方、オン/オフ制御信号S 3がローレベルであるときには、ゲート信号S 4がローレベルとなり、出力トランジスタ1 0 1がオフする。

【0038】

起動回路1 0 8は、D C / D Cコンバータ3 0の起動時において、外部端子T 1と外部端子T 3との間をショートすることにより、直流入力電圧V i nを用いて電源電圧V c cを引き上げる。従って、出力電圧V o u tから十分な電源電圧V c cを生成することができないときでも、出力トランジスタ1 0 1のオン/オフ制御に支障を来たすことはない。

【0039】

電流検出回路1 0 9は、オン電流I o nが流れる電流経路の配線抵抗、出力トランジスタ1 0 1のオン抵抗、または、出力トランジスタ1 0 1と並列に接続された電流監視用トランジスタのオン抵抗をセンス抵抗として利用することにより、オン電流I o nに応じたセンス電圧V c sを生成する。すなわち、オン電流I o nが大きいほどセンス電圧V c sが高くなり、オン電流I o nが小さいほどセンス電圧V c sが低くなる。

【0040】

なお、本図では、出力トランジスタ1 0 1のソースと外部端子T 2との間に敷設された

10

20

30

40

50

メタル配線の抵抗成分を利用する例として、当該位置に電流検出回路109を設けた様子が描写されている。ただし、電流検出回路109の位置は、これに限定されるものではない。例えば、外部端子T1と出力トランジスタ101のドレインとの間に敷設されたメタル配線の抵抗成分を利用する場合には、電流検出回路109が出力トランジスタ101のソース側ではなくドレイン側に設けられる。また、出力トランジスタ101のオン抵抗を利用する場合には、電流検出回路109が出力トランジスタ101に並列接続される。

【0041】

フィルタ回路110は、電流検出回路109と過電流保護回路111との間に接続されており、センス電圧 V_{cs} に重畳するノイズ成分（スイッチングノイズ等）を除去する。

【0042】

過電流保護回路111は、フィルタ回路110を介して入力されるセンス電圧 V_{cs} を監視して過電流保護信号S5を生成することにより過電流保護動作を行う。より具体的に述べると、過電流保護回路111は、センス電圧 V_{cs} が第1閾値電圧 V_{th1} を上回っていることを検出したときにはパルスバイパルス方式の第1過電流保護動作を行い、第1過電流保護動作を行っていてもセンス電圧 V_{cs} が上昇し続けていることを検出したときにはタイマラッチ方式の第2過電流保護動作を行うように、過電流保護信号S5を生成する。以下では、過電流保護回路111の構成ないし動作について詳述する。

【0043】

< 過電流保護回路（第1実施形態） >

図5は、過電流保護回路111の第1実施形態を示すブロック図である。本実施形態の過電流保護回路111は、コンパレータ111a1及び111a2と、カウンタ111bと、タイマ111cと、を含み、センス電圧 V_{cs} を監視して過電流保護信号S5を生成する。なお、過電流保護信号S5には、第1過電流保護動作の第1過電流保護信号S5Xと、第2過電流保護動作の第2過電流保護信号S5Yと、が含まれている。

【0044】

コンパレータ111a1は、非反転入力端（+）に入力されるセンス電圧 V_{cs} と反転入力端（-）に入力される第1閾値電圧 V_{th1} とを比較して第1比較信号Sa1を生成する。第1比較信号Sa1は、センス電圧 V_{cs} が第1閾値電圧 V_{th1} よりも低いときにローレベルとなり、センス電圧 V_{cs} が第1閾値電圧 V_{th1} よりも高いときにハイレベルとなる。センス電圧 V_{cs} と第1閾値電圧 V_{th1} との関係は、オン電流 I_{on} と第1閾値電流 I_{th1} との関係に読み替えることができる。すなわち、第1比較信号Sa1は、オン電流 I_{on} が第1閾値電流 I_{th1} よりも小さいときにローレベルとなり、オン電流 I_{on} が第1閾値電流 I_{th1} よりも大きいときにハイレベルとなる。なお、第1比較信号Sa1は、第1過電流保護信号S5Xとして制御回路105に出力される。

【0045】

コンパレータ111a2は、非反転入力端（+）に入力されるセンス電圧 V_{cs} と反転入力端（-）に入力される第2閾値電圧 V_{th2} （ $> V_{th1}$ ）とを比較して第2比較信号Sa2を生成する。第2比較信号Sa2は、センス電圧 V_{cs} が第2閾値電圧 V_{th2} よりも低いときにローレベルとなり、センス電圧 V_{cs} が第2閾値電圧 V_{th2} よりも高いときにハイレベルとなる。センス電圧 V_{cs} と第2閾値電圧 V_{th2} との関係は、オン電流 I_{on} と第2閾値電流 I_{th2} （ $> I_{th1}$ ）との関係に読み替えることができる。すなわち、第2比較信号Sa2は、オン電流 I_{on} が第2閾値電流 I_{th2} よりも小さいときにローレベルとなり、オン電流 I_{on} が第2閾値電流 I_{th2} よりも大きいときにハイレベルとなる。

【0046】

カウンタ111bは、第2比較信号Sa2のパルスを複数周期連続して検出したときにワンショット信号Sbを生成する。

【0047】

タイマ111cは、ワンショット信号Sbのパルスエッジをトリガとして所定時間Tに亘りハイレベルとなるタイマ信号Scを生成する。タイマ111cは、デジタルタイマで

10

20

30

40

50

あってもアナログタイマであってもよい。なお、タイマ信号 S_c は、第 2 過電流保護信号 S_{5Y} として制御回路 105 に出力される。

【0048】

まず、第 1 実施形態の過電流保護動作を詳述するに先立ち、図 6 を参照しながら、第 1 過電流保護信号 S_{5X} を用いたパルスバイパルス方式の第 1 過電流保護動作について、その概要と課題を簡単に説明する。図 6 は、第 1 過電流保護動作を示すタイミングチャートであり、オン電流 I_{on} 、オフ電流 I_{off} 、コイル電流 $I_L (= I_{on} + I_{off})$ 、及び、第 1 比較信号 $S_{a1} (= \text{第 1 過電流保護信号 } S_{5X})$ が描写されている。

【0049】

オン電流 I_{on} が第 1 閾値電流 I_{th1} よりも高くなり、第 1 過電流保護信号 S_{5X} が 10
 ハイレベルに立ち上がると、制御回路 105 は、出力トランジスタ 101 を次周期のオン
 タイミングまで強制的にオフさせる。このように、パルスバイパルス方式の第 1 過電流保
 護動作では、オン電流 I_{on} が第 1 閾値電流 I_{th1} を上回っている間、一周期毎にスイ
 ッチング動作の強制停止と自己復帰が繰り返される。従って、負荷変動などにより一時的
 に過電流が検出された場合であっても、スイッチング動作が継続的に強制停止されること
 はないので、出力電圧 V_{out} を安定的に生成することができる。

【0050】

しかしながら、例えば、出力電圧 V_{out} の出力端が低インピーダンスの経路を介して
 地絡（接地端またはそれに準ずる低電位端への短絡）した場合には、出力トランジスタ 1
 01 の強制オフ期間中におけるコイル電流 I_L の低下量 $I_L (V_{out}/L)$ に応じて決
 20
 定）が小さいので、十分な過電流保護を掛けることができず、本図で示したように、コイ
 ル電流 I_L が上昇し続けてしまう。そのため、コイル L_1 として電流容量の大きい素子を
 用いなければならず、コストアップが課題となる。

【0051】

なお、背景技術の項でも述べたように、外付けのセンス抵抗をコイル L_1 の直近に設け
 れば、オン電流 I_{on} だけでなくオフ電流 I_{off} も監視することができるので、より適
 切な過電流保護を掛けることもできる。しかしながら、当該構成を採用するためには、外
 付けのセンス抵抗を別途必要とするので、基板面積の増大やコストアップが課題となる。

【0052】

次に、図 7 を参照しつつ、第 1 実施形態の過電流保護動作について詳述する。図 7 は、
 30
 第 1 実施形態の過電流保護動作を示すタイミングチャートであり、オン電流 I_{on} 、オフ
 電流 I_{off} 、コイル電流 $I_L (= I_{on} + I_{off})$ 、第 1 比較信号 $S_{a1} (= \text{第 1 過
 電流保護信号 } S_{5X})$ 、第 2 比較信号 S_{a2} 、ワンショット信号 S_b 、及び、タイマ信号
 $S_c (= \text{第 2 過電流保護信号 } S_5)$ が描写されている。なお、本図中の破線は、パルスバ
 イパルス方式の第 1 過電流保護動作のみを行う場合の挙動（図 6 の挙動）を比較参照用と
 して示している。

【0053】

オン電流 I_{on} が第 1 閾値電流 I_{th1} よりも高くなり、第 1 過電流保護信号 S_{5X} が
 ハイレベルに立ち上がると、制御回路 105 は、出力トランジスタ 101 を次周期のオン
 タイミングまで強制的にオフさせる。このように、オン電流 I_{on} が第 1 閾値電流 I_{th}
 1 を上回っていることを検出したときには、先出の図 6 で説明したパルスバイパルス方式
 40
 の第 1 過電流保護動作が行われる。

【0054】

一方、上記の第 1 過電流保護動作を行っていてもオン電流 I_{on} が上昇し続けた結果、
 オン電流 I_{on} が第 2 閾値電流 I_{th2} よりも高くなると、第 2 比較信号 S_{a2} にパルス
 が生成されるようになる。そして、その後もオン電流 I_{on} の上昇が複数周期に亘って継
 続し、第 2 比較信号 S_{a2} に複数（本図の例示では 2 つ）のパルスが連続して生成され
 ると、ワンショット信号 S_b にパルスが生成される。

【0055】

このとき、第 2 過電流保護信号 $S_{5Y} (= \text{タイマ信号 } S_c)$ は、ワンショットパルス信
 50

号 S b のパルスをトリガとしてハイレベルに立ち上がり、以後、所定時間 T に亘ってハイレベルに維持される。なお、所定時間 T は、スイッチング周期 ($= 1 / f_{sw}$) よりも長いものとする。

【 0 0 5 6 】

第 2 過電流保護信号 S 5 Y がハイレベルに立ち上がると、制御回路 1 0 5 は、出力トランジスタ 1 0 1 を第 2 過電流保護信号 S 5 Y のハイレベル期間 ($=$ 所定時間 T) に亘って強制的にオフさせる。このように、パルスバイパルス方式の第 1 過電流保護動作を行っていてもオン電流 I o n が上昇し続けたときには、タイマラッチ方式の第 2 過電流保護動作に切り替わり、出力トランジスタ 1 0 1 が複数周期に亘って強制オフされる。従って、例えば、出力電圧 V o u t の出力端が地絡した場合であっても、適切な過電流保護を掛けることが可能となる。

10

【 0 0 5 7 】

< 過電流保護回路 (第 2 実施形態) >

図 8 は、過電流保護回路 1 1 1 の第 2 実施形態を示すブロック図である。本実施形態の過電流保護回路 1 1 1 は、第 1 実施形態 (図 5) をベースとしつつ、コンパレータ 1 1 1 a 3 を追加し、さらに、カウンタ 1 1 1 b をロジック部 1 1 1 b 2 に置き換えた構成とされている。そこで、第 1 実施形態と同様の構成要素については、図 5 と同様の符号を付すことで重複した説明を割愛し、以下では、第 2 実施形態の特徴部分を重点的に説明する。

【 0 0 5 8 】

コンパレータ 1 1 1 a 3 は、非反転入力端 (+) に入力されるセンス電圧 V c s と反転入力端 (-) に入力される第 3 閾値電圧 V t h 3 (ただし、 $V_{th1} < V_{th3} < V_{th2}$) とを比較して第 3 比較信号 S a 3 を生成する。第 3 比較信号 S a 3 は、センス電圧 V c s が第 3 閾値電圧 V t h 3 よりも低いときにローレベルとなり、センス電圧 V c s が第 3 閾値電圧 V t h 3 よりも高いときにハイレベルとなる。センス電圧 V c s と第 3 閾値電圧 V t h 3 との関係は、オン電流 I o n と第 3 閾値電流 I t h 3 (ただし、 $I_{th1} < I_{th3} < I_{th2}$) との関係に読み替えることができる。すなわち、第 3 比較信号 S a 3 は、オン電流 I o n が第 3 閾値電流 I t h 3 よりも小さいときにローレベルとなり、オン電流 I o n が第 3 閾値電流 I t h 3 よりも大きいときにハイレベルとなる。

20

【 0 0 5 9 】

ロジック部 1 1 1 b 2 は、第 3 比較信号 S a 3 のパルス検出に続いて次周期で第 2 比較信号 S a 2 のパルスを検出したときにワンショット信号 S b を生成する。

30

【 0 0 6 0 】

図 9 は、第 2 実施形態の過電流保護動作を示すタイミングチャートであり、オン電流 I o n 、オフ電流 I o f f 、コイル電流 I L ($= I_{on} + I_{off}$)、第 1 比較信号 S a 1 ($=$ 第 1 過電流保護信号 S 5 X)、第 2 比較信号 S a 2、第 3 比較信号 S a 3、ワンショット信号 S b、並びに、タイマ信号 S c ($=$ 第 2 過電流保護信号 S 5 Y) が描写されている。なお、本図中の破線は、パルスバイパルス方式の第 1 過電流保護動作のみを行う場合の挙動 (図 6 の挙動) を比較参照用として示している。

【 0 0 6 1 】

オン電流 I o n が第 1 閾値電流 I t h 1 よりも高くなり、第 1 過電流保護信号 S 5 X がハイレベルに立ち上がると、制御回路 1 0 5 は、出力トランジスタ 1 0 1 を次周期のオンタイミングまで強制的にオフさせる。このように、オン電流 I o n が第 1 閾値電流 I t h 1 を上回っていることを検出したときにパルスバイパルス方式の第 1 過電流保護動作を行う点については、先出の第 1 実施形態 (図 7) と同様である。

40

【 0 0 6 2 】

一方、上記の第 1 過電流保護動作を行っていてもオン電流 I o n が上昇し続けた結果、オン電流 I o n が第 3 閾値電流 I t h 3 よりも高くなると、第 3 比較信号 S a 3 にパルスが生成されるようになる。そして、その後もオン電流 I o n の上昇が続き、次周期で第 2 比較信号 S a 2 のパルスが生成されると、ワンショット信号 S b にパルスが生成される。すなわち、ロジック部 1 1 1 b 2 は、(S a 2 , S a 3) が (L , H) から (H , H) に

50

切り替わったことを検出した時点でワンショット信号 S b にパルスを生成する。

【 0 0 6 3 】

このとき、第 2 過電流保護信号 S 5 Y (= タイマ信号 S c) は、ワンショットパルス信号 S b のパルスをトリガとしてハイレベルに立ち上がり、以後、所定時間 T に亘ってハイレベルに維持される。なお、所定時間 T は、先にも述べたように、スイッチング周期 (= $1 / f_{sw}$) よりも長いものとする。

【 0 0 6 4 】

第 2 過電流保護信号 S 5 Y がハイレベルに立ち上がると、制御回路 1 0 5 は、出力トランジスタ 1 0 1 を第 2 過電流保護信号 S 5 Y のハイレベル期間 (= 所定時間 T) に亘って強制的にオフさせる。このように、パルスバイパルス方式の第 1 過電流保護動作を行っていてもオン電流 I o n が上昇し続けたときには、先出の第 1 実施形態 (図 7) と同じく、タイマラッチ方式の第 2 過電流保護動作に切り替わり、出力トランジスタ 1 0 1 が複数周期に亘って強制オフされる。従って、例えば、出力電圧 V o u t の出力端が地絡した場合であっても、適切な過電流保護を掛けることが可能となる。

10

【 0 0 6 5 】

< エアコンへの適用 >

図 1 0 は、エアコン X 1 の外觀図である。エアコン X 1 は、電源装置 1 を搭載する電子機器 X の一例である。ただし、電源装置 1 は、これ以外の電子機器にも好適に搭載することが可能である。

20

【 0 0 6 6 】

< その他の変形例 >

なお、本明細書中に開示されている種々の技術的特徴は、上記実施形態のほか、その技術的創作の主旨を逸脱しない範囲で種々の変更を加えることが可能である。すなわち、上記実施形態は、全ての点で例示であって制限的なものではないと考えられるべきであり、本発明の技術的範囲は、上記実施形態の説明ではなく、特許請求の範囲によって示されるものであり、特許請求の範囲と均等の意味及び範囲内に属する全ての変更が含まれると理解されるべきである。

【 産業上の利用可能性 】

【 0 0 6 7 】

本発明は、例えば、種々の電子機器 (エアコン、掃除機、冷蔵庫、洗濯機など) に搭載される電源装置に利用することが可能である。

30

【 符号の説明 】

【 0 0 6 8 】

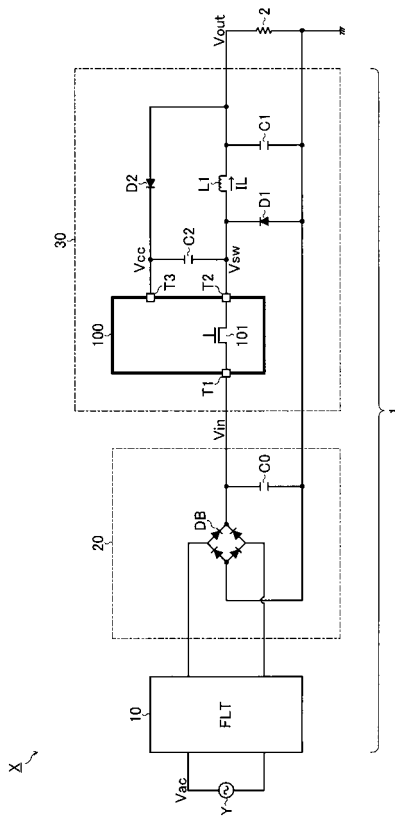
- 1 電源装置
- 2 負荷
- 1 0 フィルタ
- 2 0 A C / D C コンバータ
- 3 0 D C / D C コンバータ
- 1 0 0 半導体装置
- 1 0 1 出力トランジスタ
- 1 0 2 帰還電圧生成回路
- 1 0 3 誤差増幅回路
- 1 0 4 比較回路
- 1 0 5 制御回路
- 1 0 6 R S フリップフロップ回路
- 1 0 7 駆動回路
- 1 0 8 起動回路
- 1 0 9 電流検出回路
- 1 1 0 フィルタ回路
- 1 1 1 過電流保護回路

40

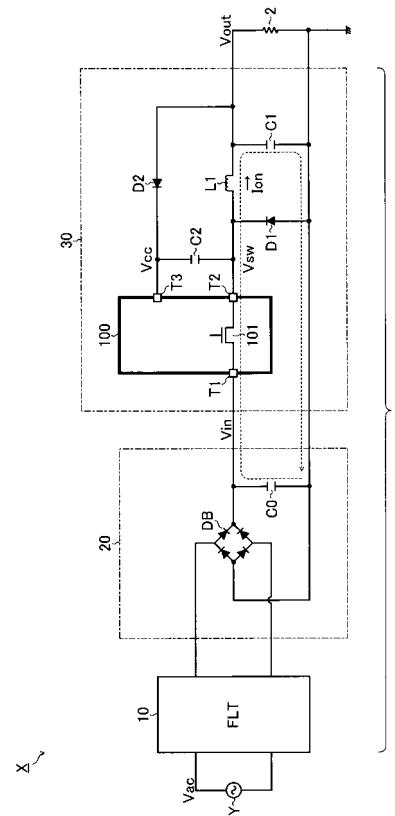
50

- 1 1 1 a 1、1 1 1 a 2、1 1 1 a 3 コンパレータ
- 1 1 1 b カウンタ
- 1 1 1 b 2 ロジック部
- 1 1 1 c タイマ
- D B ダイオードブリッジ
- C 0 ~ C 2 キャパシタ
- D 1、D 2 ダイオード
- L 1 コイル
- T 1 ~ T 3 外部端子
- R a、R b 抵抗
- X 電子機器
- X 1 エアコン
- Y 商用交流電源

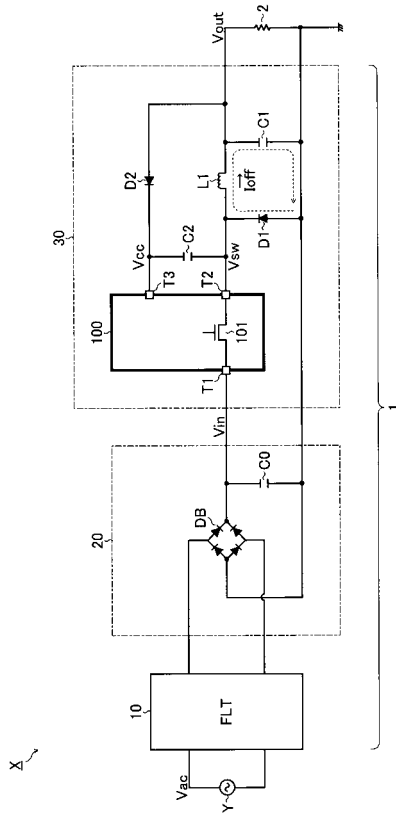
【 図 1 】



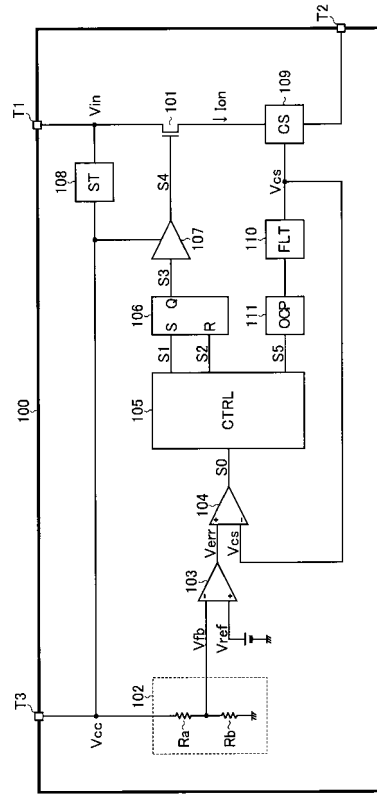
【 図 2 】



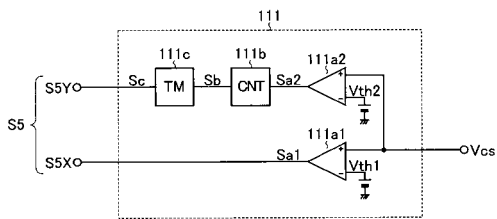
【 図 3 】



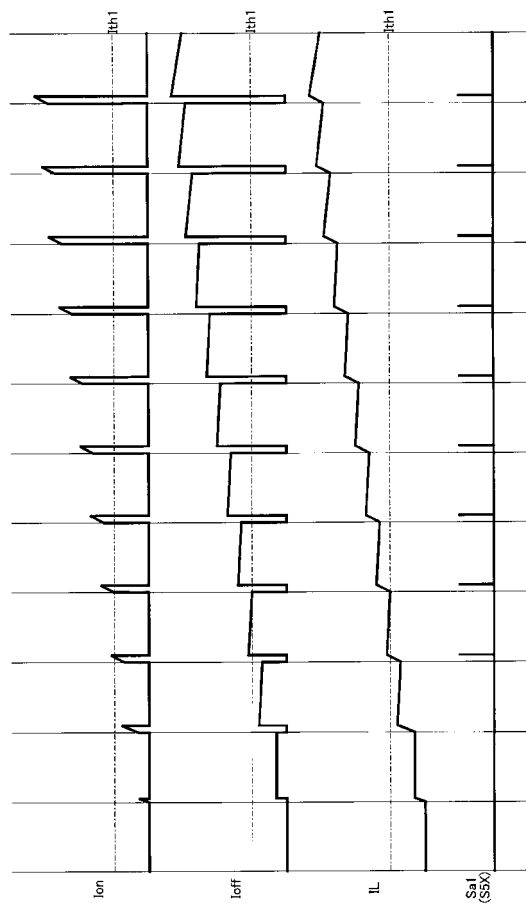
【 図 4 】



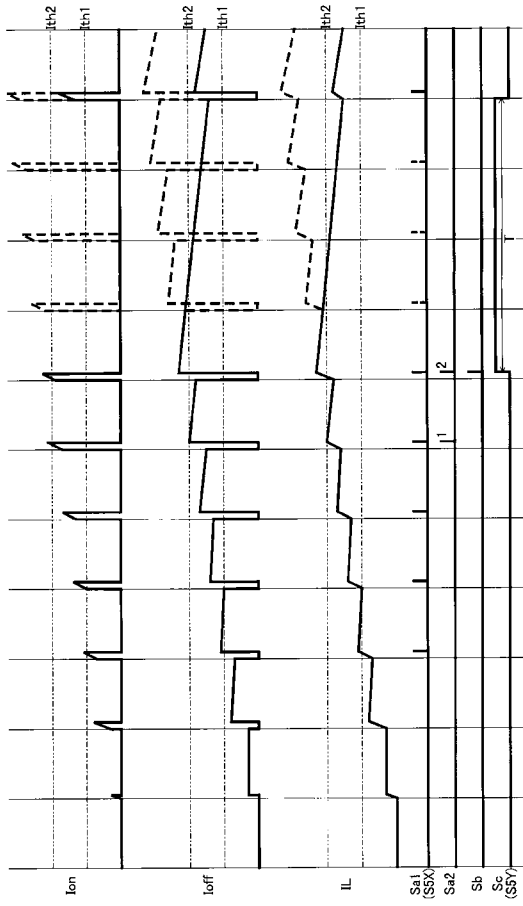
【 図 5 】



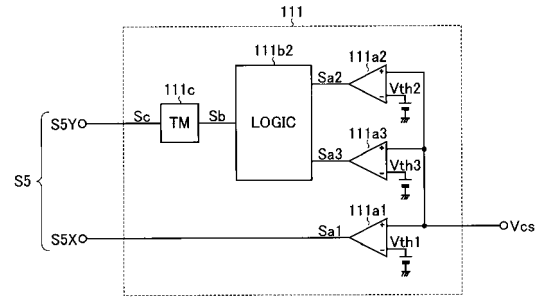
【 図 6 】



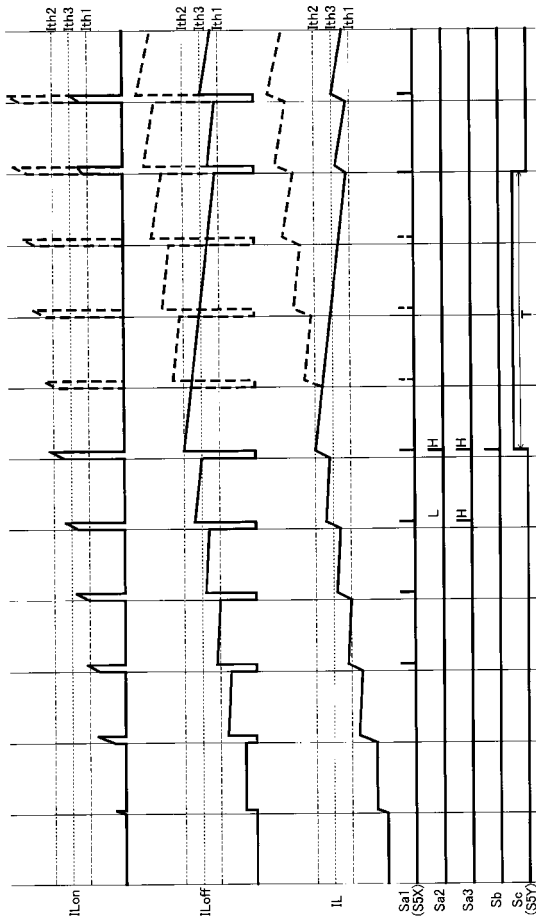
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

