(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5455352号
(P5455352)

(45)発行日　平成26年3月26日(2014.3.26)　(24)登録日　平成26年1月17日(2014.1.17)

(51)Int.Cl.		F I		
H01L 21/822	(2006.01)	H01L	27/04	C
H01L 27/04	(2006.01)	H01G	4/12	394
H01G 4/12	(2006.01)	H01G	4/12	400

請求項の数 3　(全 10 頁)

(21)出願番号　特願2008-277299 (P2008-277299)
(22)出願日　平成20年10月28日 (2008.10.28)
(65)公開番号　特開2010-109014 (P2010-109014A)
(43)公開日　平成22年5月13日 (2010.5.13)
審査請求日　平成23年7月8日 (2011.7.8)

(73)特許権者　000204284
太陽誘電株式会社
東京都台東区上野６丁目１６番２０号
(72)発明者　高橋　智之
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内
(72)発明者　森戸　健太郎
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内
(72)発明者　笹島　裕一
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内
(72)発明者　武　宜成
東京都台東区上野６丁目１６番２０号　太陽誘電株式会社内

最終頁に続く

(54)【発明の名称】薄膜ＭＩＭキャパシタ及びその製造方法

(57)【特許請求の範囲】
【請求項１】
基板と、該基板上に形成された貴金属からなる下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された貴金属からなる上部電極と、を有する薄膜ＭＩＭキャパシタにおいて、
前記下部電極と前記誘電体薄膜との間に、卑金属薄膜が形成されており、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面が、前記卑金属薄膜を構成する金属と同じ金属原子を含む絶縁性の酸化物で覆われていることを特徴とする薄膜ＭＩＭキャパシタ。
【請求項２】
前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属がＡｌ、ＴｉまたはＴａであることを特徴とする請求項１に記載の薄膜ＭＩＭキャパシタ。
【請求項３】
基板と、該基板上に形成された貴金属からなる下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された貴金属からなる上部電極と、を有する薄膜ＭＩＭキャパシタの製造方法において、
基板上に、下部電極となる金属膜、卑金属薄膜、誘電体薄膜、および上部電極となる金属膜を順次形成するステップと、
前記卑金属薄膜、前記誘電体薄膜、および前記上部電極となる金属膜をドライエッチングによって一括して加工するとともに、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面に前記卑金属薄膜のエッチング物を再付着させるステップと、

前記エッチング物のみ、または前記エッチング物と前記卑金属薄膜の両方、を酸化処理するステップと、
を有することを特徴とする薄膜ＭＩＭキャパシタの製造方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、薄膜ＭＩＭ（Ｍｅｔａｌ－Ｉｎｓｕｌａｔｏｒ－Ｍｅｔａｌ）キャパシタとその製造方法に関するものである。
【背景技術】
【０００２】
近年、電子機器の小型化が進んでおり、これに用いられるコンデンサ等の回路部品も小型化が進んできている。このような小型化の要求に対応可能な電子部品の一つとして、薄膜ＭＩＭキャパシタに代表される薄膜電子部品がある。図１８に示すような薄膜ＭＩＭキャパシタ３１は、絶縁性の基板３２の上に、スパッタリング法、蒸着法、ＣＶＤ法あるいはゾルゲル法等の薄膜形成プロセスによって下部電極３３、誘電体薄膜３５及び上部電極３６を形成することによって得られる。得られたキャパシタの構造が、金属（下部電極）－絶縁体（誘電体薄膜）－金属（上部電極）となるので、薄膜ＭＩＭキャパシタと呼ばれる。このような薄膜ＭＩＭキャパシタ３１は、厚さが１μｍ以下の誘電体層を形成することが容易なため、高い静電容量が得られるものである。
【０００３】
薄膜ＭＩＭキャパシタ３１は、フォトリソグラフィ技術を用いて、ドライエッチング等の方法で所望の形状に加工される。加工された薄膜ＭＩＭキャパシタのキャパシタ部分の側面は、上部電極３６および下部電極３３がむき出しになっているため、このままでは上部電極３６と下部電極３３とが短絡しやすい状態にある。そのため、薄膜ＭＩＭキャパシタ３１は通常絶縁体３９によって全体が被覆される。この絶縁体３９は薄膜ＭＩＭキャパシタ３１と同様に薄膜形成プロセスによって形成される。絶縁体３９に被覆された薄膜ＭＩＭキャパシタは、該絶縁体３９を貫通して上部電極３６および下部電極３３と接続する引出導体４０および４０’によって静電容量が取り出される。この引出導体４０および４０’は電解メッキ等の方法で形成される。
【０００４】
しかし、この絶縁体３９および引出導体４０、４０’を形成するときに発生する水素によって、薄膜ＭＩＭキャパシタ３１の絶縁特性およびリーク電流特性が劣化してしまうことがあった。そのため、薄膜ＭＩＭキャパシタ３１は絶縁性水素バリア層３８が被覆されている。この絶縁性水素バリア層３８は、Al_2O_3、TiO_2、Ta_2O_5、ＳｉＮなどの薄膜で構成されている。
【０００５】
【特許文献１】特開２００６－１９０７１６号公報
【発明の開示】
【発明が解決しようとする課題】
【０００６】
絶縁性水素バリア層３８は、スパッタリング法等によって形成される。しかし、薄膜ＭＩＭキャパシタのキャパシタ部分の側面に形成される絶縁性水素バリア層の厚さｔ２は、その他の部分に形成される絶縁性水素バリア層の厚さｔ１と比較して薄くなってしまう傾向がある。そのため、水素バリア性能が充分に発揮されず、絶縁特性およびリーク電流特性の劣化を防止する効果が充分に得られないことがあった。
【０００７】
本発明は、上記のような課題を解決して、絶縁特性およびリーク電流特性の劣化を防止する効果が充分に得られる薄膜ＭＩＭキャパシタを提案するとともに、その薄膜ＭＩＭキャパシタを製造する方法を提案するものである。
【課題を解決するための手段】

【０００８】
本発明では第一の解決手段として、基板と、該基板上に形成された貴金属からなる下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された貴金属からなる上部電極と、を有する薄膜ＭＩＭキャパシタにおいて、前記下部電極と前記誘電体薄膜との間に、卑金属薄膜が形成されており、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面が、前記卑金属薄膜を構成する金属と同じ金属原子を含む絶縁性の酸化物で覆われている薄膜ＭＩＭキャパシタを提案する。
【０００９】
上記第一の解決手段の薄膜ＭＩＭキャパシタは、側面が絶縁体である卑金属酸化物で覆われるため、その上に形成される絶縁性水素バリア層と合わせて充分な絶縁体の厚さを確保することができる。これにより絶縁特性およびリーク電流特性の劣化を防止する効果が充分に得られるようになる。
【００１０】
また、薄膜ＭＩＭキャパシタの側面の卑金属酸化物は、薄膜ＭＩＭキャパシタを構成する卑金属薄膜を構成する金属と同じ金属原子を含んでいる。そのため、薄膜ＭＩＭキャパシタの側面の卑金属酸化物と、薄膜ＭＩＭキャパシタの側面と、の密着が良好になる。
【００１１】
また、本発明では第二の解決手段として上記第一の解決手段に加えて、前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属がＡｌ、ＴｉまたはＴａである薄膜ＭＩＭキャパシタを提案する。Al_2O_3、TiO_2、Ta_2O_5は良好な水素バリア性能を有している。上記第二の解決手段によれば、薄膜ＭＩＭキャパシタの側面の卑金属酸化物がAl_2O_3、TiO_2、Ta_2O_5になるので、薄膜ＭＩＭキャパシタの側面における絶縁性水素バリア層の厚さが厚くなる。これにより絶縁特性およびリーク電流特性の劣化を防止する効果がさらに得られるようになる。
【００１３】
また、本発明では第三の解決手段として、上記第一の解決手段で提案された薄膜ＭＩＭキャパシタの製造方法において、基板上に、下部電極となる貴金属膜、卑金属薄膜、誘電体薄膜、および上部電極となる貴金属膜を順次形成するステップと、前記卑金属薄膜、前記誘電体薄膜、および前記上部電極となる貴金属膜をドライエッチングによって一括して加工するとともに、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面に前記卑金属薄膜のエッチング物を再付着させるステップと、前記エッチング物のみ、または前記エッチング物と前記卑金属薄膜の両方、を酸化処理するステップと、を有する薄膜ＭＩＭキャパシタの製造方法を提案する。
【００１４】
上記第三の解決手段によれば、薄膜ＭＩＭキャパシタの側面を覆う卑金属酸化物を、ドライエッチングと同時に形成することができる。このため、薄膜ＭＩＭキャパシタの側面に絶縁体を形成するためのプロセスを新たに設ける必要がなく、簡易な方法で薄膜ＭＩＭキャパシタの側面の絶縁特性およびリーク電流特性を向上させることができる。
【発明の効果】
【００１５】
本発明によれば、絶縁特性およびリーク電流特性の劣化を防止する効果が充分に得られる薄膜ＭＩＭキャパシタを得ることができる。
【発明を実施するための最良の形態】
【００１６】
本発明の薄膜ＭＩＭキャパシタに係る第一の実施形態について、図面に基づいて説明する。図１は本発明の薄膜ＭＩＭキャパシタの第一の実施形態を示す模式断面図である。
【００１７】
薄膜ＭＩＭキャパシタ１は、基板２の上に下部電極３、卑金属薄膜４、誘電体薄膜５および上部電極６が順次積層されている。卑金属薄膜４、誘電体薄膜５および上部電極６は略同じ面積に形成されており、下部電極３は外部との接続部分を形成するために他の薄膜

と異なる形状となっている。卑金属薄膜４、誘電体薄膜５および上部電極６の側面は卑金属酸化物７で覆われている。下部電極３、卑金属薄膜４、誘電体薄膜５、上部電極６および卑金属酸化物７は絶縁性水素バリア層８で被覆され、さらに絶縁体９で覆われている。上部電極６は引出導体１０によって外部と接続され、下部電極３は引出導体１０’によって外部と接続される。なお、基板２がＳｉ基板の場合、絶縁性を確保するため、基板２と下部電極３との間にSiO_2層２’が形成される。

【００１８】

基板２としては、前述のＳｉ基板のほか、アルミナ基板等の絶縁性基板が好適に用いられる。Ｓｉ基板の場合には前述のようにSiO_2層２’を形成するが、アルミナ基板のような絶縁性基板ではその必要は特にない。なお、以下の説明では、薄膜ＭＩＭキャパシタ１を単品のディスクリート部品について説明するため、基板２は部品一個分の大きさで表されている。基板２は実際には、一度に複数のディスクリート部品を製造して後で切断分割できるように集合基板の形で用意されるか、多層基板や半導体装置の基板の一部として用意される。

【００１９】

下部電極３および上部電極６は、Ｐｔ、Ｐｄ、Ａｕ等の貴金属が好適に用いられる。下部電極３と上部電極６は、同じ物質を用いても良いし、異なる物質を用いても良い。下部電極３は外部との接続部分を形成するために、上部電極６とは別々にエッチング加工される。このことを利用して、下部電極３となる金属薄膜を、卑金属薄膜４、誘電体薄膜５および上部電極６を一括してエッチング加工するときのエッチングストップ層とすることもできる。

【００２０】

卑金属薄膜４は、酸化によって絶縁性を有する卑金属が使用可能であるが、Ａｌ、Ｔｉ、Ｔａが好適に用いられる。卑金属薄膜４はここでは下部電極の一部として機能する。卑金属薄膜４は、卑金属薄膜４、誘電体薄膜５および上部電極６の側面を覆う卑金属酸化物７と同じ金属原子を含んでいる。そのため、卑金属酸化物７との密着性が良い。よって卑金属薄膜４は卑金属酸化物７を卑金属薄膜４、誘電体薄膜５および上部電極６の側面により強固に密着させることができる。

【００２１】

誘電体薄膜５は、チタン酸バリウム（$BaTiO_3$：以下ＢＴと略する。）、チタン酸ストロンチウム（$SrTiO_3$：以下ＳＴと略する。）、チタン酸バリウムストロンチウム（$BaSrTiO_3$：以下ＢＳＴと略する。）等の誘電体材料で構成されている。特にＢＳＴが好適に用いられる。誘電体薄膜５はその厚さが薄いほど薄膜ＭＩＭキャパシタ１の静電容量を大きくすることができる。誘電体薄膜５は、その厚みが１μｍ以下のｎｍオーダーで形成される。

【００２２】

卑金属酸化物７は、前述のように卑金属薄膜４、誘電体薄膜５および上部電極６の側面を覆っている。この卑金属酸化物７によって薄膜ＭＩＭキャパシタ１の絶縁性を確保することができる。この卑金属酸化物７は、卑金属薄膜４と同じ金属原子を含んでいる。そのため、卑金属薄膜４とより強固に密着し、さらに誘電体薄膜５および上部電極６の側面により強固に密着する。また、卑金属酸化物７を構成する金属原子がＡｌ、Ｔｉ、Ｔａであれば、絶縁性水素バリア層としての働きを持つようになる。これによって、卑金属薄膜４、誘電体薄膜５および上部電極６の側面に形成される絶縁性水素バリア層の厚みを厚くすることができる。

【００２３】

絶縁性水素バリア層８は、後工程の絶縁体９の形成工程や引出導体の形成工程にて発生する水素や、薄膜ＭＩＭキャパシタ１を電子回路に実装するときあるいは実装後に発生する水素が下部電極３、誘電体薄膜５及び上部電極６に侵入しないようにする役割を有している。絶縁性水素バリア層８は、Al_2O_3、TiO_2、Ta_2O_5、ＳｉＮなどの材料で形成される。

【００２４】
絶縁層９は必要に応じて絶縁性水素バリア層８を覆うように形成される。絶縁層８の材料としてはAl_2O_3、SiO_2等が好適に用いられる。また、引出導体１０はビアホールを通して上部電極６と接続され、引出導体１０’はビアホールを通して下部電極３と接続される。引出導体１０および１０’は導電率の比較的高いＣｕが好適に用いられる。
【００２５】
次に薄膜ＭＩＭキャパシタの製造プロセスについて説明する。なお、製造条件等は以下の説明の記載内容に限定されることはなく、本発明の範囲内で種々の変更が可能である。
【００２６】
まず図２に示すように、基板２を用意する。ここで基板２はＳｉ基板とする。基板２上には、SiO_2層２’が形成されている。SiO_2層２’は、Ｓｉ基板の絶縁性が比較的低いため、絶縁性を良好にするために形成される。このような基板２は、SiO_2層２’が予め形成されたＳｉ基板を用意するか、または、Ｓｉ基板表面を酸化処理してSiO_2層２’を形成することによって用意する。
【００２７】
続いて図３に示すように、基板２のSiO_2層２’上の全面に、下部電極３となる金属薄膜、卑金属薄膜４、誘電体薄膜５および上部電極６となる金属薄膜を順次形成する。形成方法としては、既存のスパッタリング法、蒸着法、ＣＶＤ法あるいはゾルゲル法等の薄膜形成プロセスが用いられる。
【００２８】
続いて図４に示すように、フォトレジストを用いてパターニングを行う。フォトレジストとしては、露光した部分が溶解除去されるポジ型、または露光した部分がパターンとして残るネガ型、のどちらを用いても良い。フォトレジストを上部電極６となる金属薄膜上の全面に塗布し、露光して現像する。次いで１００℃で熱処理を行い、パターニングされたレジスト膜ＲＧ１を形成する。次にこのレジスト膜ＲＧ１を形成した基板をドライエッチング装置のチャンバーに入れる。通常は薄膜ＭＩＭキャパシタの側面にエッチングで除去された薄膜の粒子すなわちエッチング物が再付着しないようにチャンバー内の温度を２００℃以上に設定する。しかし本発明ではその必要がないので、チャンバー内の温度は常温で良い。
【００２９】
続いてドライエッチングを行い、図５に示すような状態にする。ドライエッチングの方法としては、反応性イオンエッチング法（Ｒｅａｃｔｉｖｅ－Ｉｏｎ－Ｅｔｃｈｉｎｇ：以下ＲＩＥと略する。）が好適に用いられる。ＲＩＥによって上部電極６となる金属薄膜、誘電体薄膜５および卑金属薄膜４を一括してエッチングする。このとき、エッチングによって形成された側面にエッチング物４’が付着する。このエッチング物４’はエッチングによって除去された卑金属薄膜４の粒子が再付着したものである。通常の薄膜ＭＩＭキャパシタではエッチング物が再付着しないように側面を傾斜面に加工する。しかし本発明はこのようなエッチング物を敢えて再付着させることを特徴とするものであるため、側面を傾斜面に加工する必要はない。なお、ＲＩＥの方法としては、ＩＣＰ（Ｉｎｄｕｃｔｉｖｅｌｙ－Ｃｏｕｐｌｅｄ－Ｐｌａｚｍａ）型の装置を用いて行う。
【００３０】
続いて図６に示すように、レジスト膜ＲＧ１を除去し、エッチング物４’を酸化処理して卑金属酸化物７を形成する。レジスト膜ＲＧ１は、薬液によって除去する方法の他、酸素プラズマに曝露してアッシング処理によって除去する方法がある。酸素プラズマによるアッシング処理では、エッチング物４’の酸化処理を同時に行うことができる。酸素プラズマによるアッシング処理は、バレル型のアッシング装置を使用し、例えば酸素＝１００ｓｃｃｍ、バイアスパワー２４０Ｗ、圧力１００Ｐａの条件で行う。レジスト膜ＲＧ１を薬液で除去した場合には、アニールによってエッチング物４’を酸化処理する。アニールは、例えば大気中や酸素雰囲気中で６００℃、３０分間の条件で行う。
【００３１】

続いて図７に示すように、卑金属薄膜４、誘電体薄膜５上部電極６および卑金属酸化物７をレジスト膜ＲＧ２で覆い、下部電極３のパターニングを行う。パターニングの方法は前述のレジスト膜ＲＧ１の場合と同様である。続いてＲＩＥを行い、図８に示すように、下部電極３となる金属薄膜の、レジスト膜ＲＧ２に覆われていない部分を除去する。続いて図９に示すように、レジスト膜ＲＧ２を除去して下部電極３を形成する。レジスト膜ＲＧ２を除去する方法は、前述のレジスト膜ＲＧ１の場合と同様である。

【００３２】

なお、エッチング物４’の酸化処理は、レジスト膜ＲＧ２を除去した後あるいはレジスト膜ＲＧ２の除去と同時に行っても良い。すなわち、レジスト膜ＲＧ１の除去は薬液で行い、その後エッチング物４’の酸化処理をせずにレジスト膜ＲＧ２を形成して下部電極３のパターニングを行う。そしてレジスト膜ＲＧ２を除去した後あるいはレジスト膜ＲＧ２の除去と同時にエッチング物４’の酸化処理を行い、卑金属酸化物７を形成する。

【００３３】

続いて図１０に示すように、絶縁性水素バリア層８を形成する。絶縁性水素バリア層８は、既存の薄膜形成プロセスによって形成することができる。ここで、卑金属薄膜４、誘電体薄膜５および上部電極６の側面において、絶縁性水素バリア層８の厚さが、その他の部分の絶縁性水素バリア層８の厚さよりも薄く形成される。しかし、卑金属酸化物７が存在するので、絶縁性の低下を防止することができる。また、卑金属酸化物７がＡｌ、Ｔｉ、Ｔａの酸化物であれば水素バリア性能の低下も防止することができる。

【００３４】

続いて図１１に示すように、絶縁体９を形成して、キャパシタ部分全体を被覆する。絶縁体９は、既存の薄膜形成プロセスによって形成することができる。続いて図１２に示すように、上部電極６に達するビアホールＶＨおよび下部電極３に達するビアホールＶＨ’を形成する。ビアホールＶＨおよびＶＨ’はドライエッチングによって形成することができる。続いてビアホールＶＨおよびＶＨ’を含む絶縁体９の表面全面に、無電解Ｃｕメッキによって Ｃｕ膜を形成してシード層（図示せず）を形成する。次いで電解Ｃｕメッキを行い、シード層上にＣｕを析出させる。次いで化学機械研磨（Ｃｈｅｍｉｃａｌ　Ｍｅｃｈａｎｉｃａｌ　Ｐｏｌｉｓｈｉｎｇ：ＣＭＰ）等によってビアホールＶＨおよびＶＨ’に充填されたＣｕ以外の余分なＣｕを除去し、引出導体１０および１０’を形成する。このようにして、図１に示す薄膜ＭＩＭキャパシタ１が得られる。

【００３５】

なお、本発明の薄膜ＭＩＭキャパシタの第一の参考例として、図１３に示す薄膜ＭＩＭキャパシタ１１がある。図１に示す薄膜ＭＩＭキャパシタ１と異なる点は、卑金属薄膜４の代わりに卑金属酸化物薄膜１４が形成されている点である。この卑金属酸化物薄膜１４は、図１に示す薄膜ＭＩＭキャパシタ１の卑金属薄膜４を、エッチング物４’の酸化処理の時に同時に酸化するか、あるいは最初の薄膜形成時から卑金属酸化物薄膜を形成するなどの方法で形成される。薄膜形成時から卑金属酸化物薄膜を形成する方法では、卑金属酸化物１７を形成するときに酸化処理が不要になる。

【００３６】

次に、本発明の薄膜ＭＩＭキャパシタに係る第二の参考例について説明する。図１４に示す薄膜ＭＩＭキャパシタ２１は、下部電極２４が卑金属薄膜で形成されている点が図１に示す薄膜ＭＩＭキャパシタ１と異なる。

【００３７】

このような薄膜ＭＩＭキャパシタ２１は、次のようにして得られる。まず、第一の実施形態の製造プロセスのうち、下部電極から上部電極を形成するプロセスを、図１５に示すとおりに変更する。すなわち、基板２２上に、下部電極２４となる卑金属薄膜、誘電体薄膜２５および上部電極２６となる金属薄膜を既存の薄膜プロセスによって順次形成する。

【００３８】

次いで図１６に示すように、レジスト膜ＲＧ２１を形成してパターニングを行う。パターニングの方法は前述の第一の実施形態のプロセスと同様である。続いて図１７に示すよ

うに、上部電極２６となる金属薄膜、誘電体薄膜２５および下部電極２４となる卑金属薄膜の一部をＲＩＥによって一括してエッチング加工する。このとき、下部電極２４となる卑金属薄膜の一部が除去されて生じたエッチング物２４’が誘電体薄膜２５および上部電極２６の側面に再付着する。このエッチング物２４’を酸化処理することにより、卑金属酸化物２７が形成される。

【００３９】

以上、本発明の実施形態について説明したが、本発明は上記実施形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

【図面の簡単な説明】

【００４０】

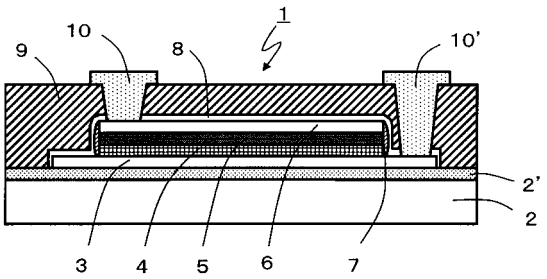
【図１】本発明の薄膜ＭＩＭキャパシタの第一の実施形態を示す模式断面図である。
【図２】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図３】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図４】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図５】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図６】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図７】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図８】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図９】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図１０】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図１１】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図１２】本発明の薄膜ＭＩＭキャパシタの製造プロセスを示す模式断面図である。
【図１３】本発明の薄膜ＭＩＭキャパシタの第一の参考例を示す模式断面図である。
【図１４】本発明の薄膜ＭＩＭキャパシタの第二の参考例を示す模式断面図である。
【図１５】本発明の薄膜ＭＩＭキャパシタの第二の参考例の製造プロセスを示す模式断面図である。
【図１６】本発明の薄膜ＭＩＭキャパシタの第二の参考例の製造プロセスを示す模式断面図である。
【図１７】本発明の薄膜ＭＩＭキャパシタの第二の参考例の製造プロセスを示す模式断面図である。
【図１８】従来の薄膜ＭＩＭキャパシタを示す模式断面図である。

【符号の説明】

【００４１】

１、１１、２１、３１　薄膜ＭＩＭキャパシタ
２、１２、２２、３２　基板
２ａ、１２ａ、２２ａ、３２ａ　SiO_2層
３、１３、３３　下部電極
４　卑金属薄膜
４’　エッチング物
５、１５、２５、３５　誘電体薄膜
６、１６、２６、３６　上部電極
７、１７、２７　卑金属酸化物
８、１８、２８、３８　絶縁性水素バリア層
９、１９、２９、３９　絶縁体
１０、１０’、２０、２０’、３０、３０’、４０、４０’　引出導体
１４　卑金属酸化物薄膜
２４　下部電極（卑金属薄膜）

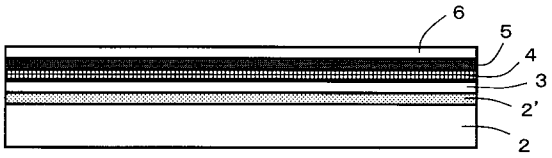
【図１】



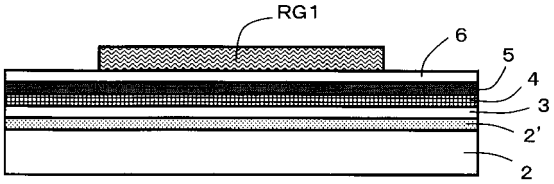
【図２】



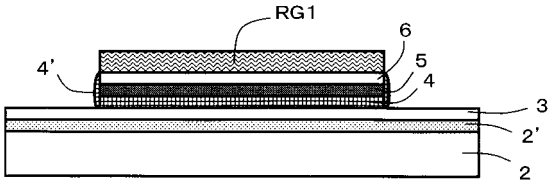
【図３】



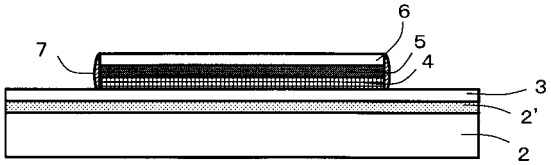
【図４】



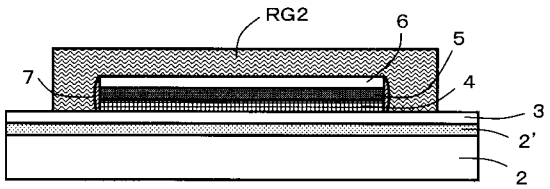
【図５】



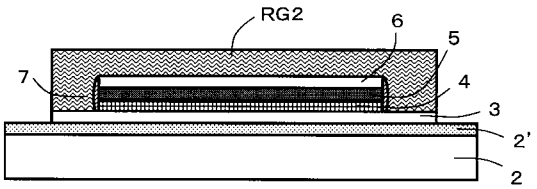
【図６】



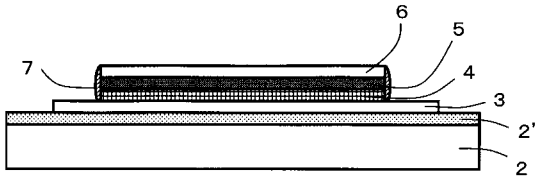
【図７】



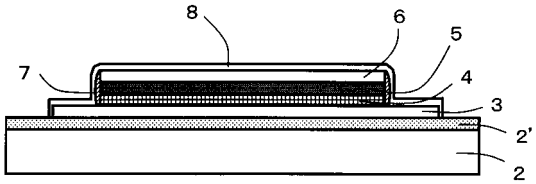
【図８】



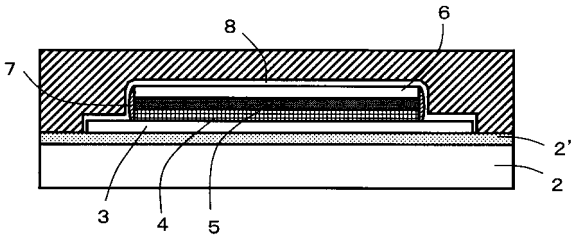
【図９】



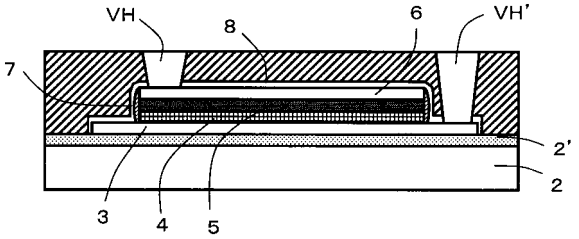
【図１０】



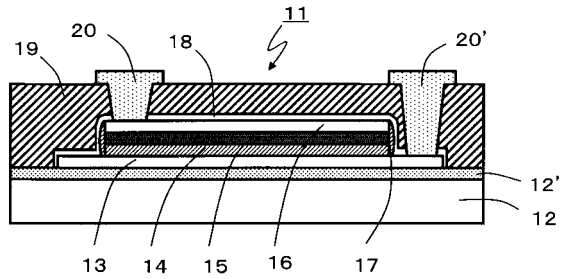
【図１１】



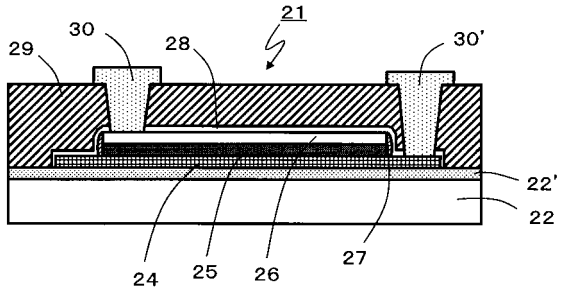
【図１２】



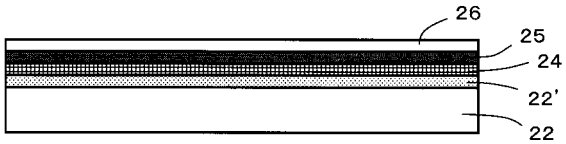
【図１３】



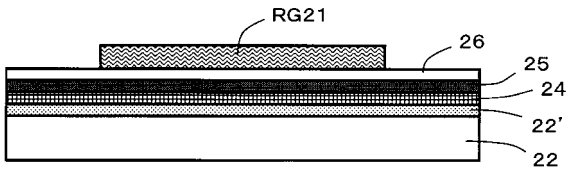
【図１４】



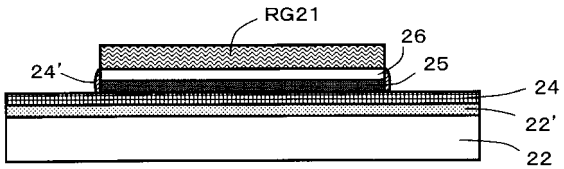
【図１５】



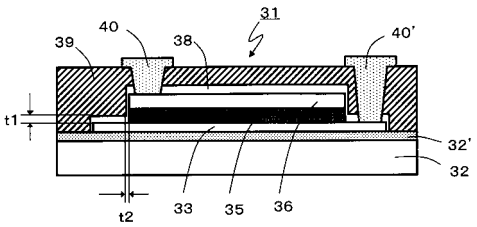
【図１６】



【図１７】



【図１８】



フロントページの続き

審査官　桑原　清

(56)参考文献　特開２００２－１６４５０６（ＪＰ，Ａ）
特開２００７－２４３０１７（ＪＰ，Ａ）
特開２００１－０８５６２６（ＪＰ，Ａ）
特開２０００－１５０８０４（ＪＰ，Ａ）
特開２００２－０９３７９７（ＪＰ，Ａ）
特開２００３－１１５５４５（ＪＰ，Ａ）
特開２００１－１１１００７（ＪＰ，Ａ）
特開２００２－２８０５２８（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２１／８２２
Ｈ０１Ｇ　４／１２
Ｈ０１Ｌ　２７／０４