

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公开说明书

[21] 申请号 200510128336.7

G09G 3/32 (2006.01)

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

G09F 9/30 (2006.01)

H05B 33/08 (2006.01)

H05B 33/14 (2006.01)

[43] 公开日 2006年5月10日

[11] 公开号 CN 1770247A

[22] 申请日 2005.9.21

[21] 申请号 200510128336.7

[30] 优先权

[32] 2004.9.21 [33] JP [31] 273206/2004

[71] 申请人 卡西欧计算机株式会社

地址 日本东京都

[72] 发明人 白崎友之 山口郁博 武居学

[74] 专利代理机构 永新专利商标代理有限公司

代理人 黄剑锋

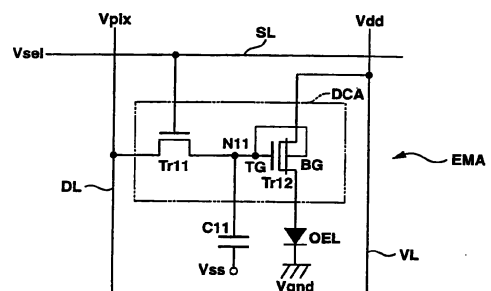
权利要求书 4 页 说明书 39 页 附图 23 页

[54] 发明名称

驱动电路及显示装置

[57] 摘要

本发明中的驱动电路是根据对应于显示数据的灰度信号来驱动光学要素的驱动电路，它至少具有：把基于所述灰度信号的电荷作为电压成分保持的电荷保持电路；和生成基于在该电荷保持电路中保持的电压成分的驱动电流、供给所述光学要素的驱动电流控制电路，所述驱动电流控制电路具有双栅极型薄膜晶体管结构，该双栅极型薄膜晶体管结构具备由无定形硅形成的半导体层、设置在所述半导体层的上方的第一栅电极、设置在所述半导体层的下方的第二栅电极、和设置在所述半导体层的两端部侧的源电极以及漏电极。



1. 一种驱动电路，它根据对应于显示数据的灰度信号来驱动光学要素，其特征在于，至少具有下述部件：

把基于所述灰度信号的电荷作为电压成分保持的电荷保持电路，和生成基于在所述电荷保持电路中保持的电压成分的驱动电流、供给所述光学要素的驱动电流控制电路，

所述驱动电流控制电路具有至少一个双栅极型薄膜晶体管，该双栅极型薄膜晶体管具备半导体层、设置在所述半导体层的上方的第一栅电极、设置在所述半导体层的下方的第二栅电极、以及设置在所述半导体层的两端部侧的源电极和漏电极。

2. 权利要求1所述的驱动电路，其特征在于，所述灰度信号是具有对应于所述显示数据的电流值的信号电流。

3. 权利要求1所述的驱动电路，其特征在于，所述灰度信号是具有对应于所述显示数据的电压值的信号电压。

4. 权利要求1所述的驱动电路，其特征在于，所述双栅极型薄膜晶体管中的所述第一栅电极和所述第二栅电极被电连接。

5. 权利要求1所述的驱动电路，其特征在于，所述电荷保持电路具有保持所述电荷的电容成分，由通过所述源电极以及所述漏电极中任何一个电极、与所述第一栅电极和所述第二栅电极相对置而形成的电容成分构成。

6. 权利要求1所述的驱动电路，其特征在于，所述光学要素由对应于所述驱动电流的电流值、以预定的亮度等级发光动作的电流控制型发光元件组成。

7. 权利要求6所述的驱动电路，其特征在于，所述发光元件是有机电致发光元件。

8. 权利要求1所述的驱动电路，其特征在于，所述双栅极型薄膜晶体

管中的所述半导体层由无定形硅形成。

9. 权利要求 1 所述的驱动电路，其特征在于，在所述双栅极型薄膜晶体管中，所述源电极以及所述漏电极在所述半导体层上重叠地延伸。

10. 权利要求 9 所述的驱动电路，其特征在于，在所述半导体层上延伸的所述源电极和所述漏电极与所述半导体层之间设置有绝缘膜。

11. 权利要求 9 所述的驱动电路，其特征在于，所述第一栅电极设置在所述半导体层上的、所述源电极和所述漏电极之间的区域。

12. 权利要求 9 所述的驱动电路，其特征在于，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸相同。

13. 权利要求 9 所述的驱动电路，其特征在于，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸不同。

14. 权利要求 13 所述的驱动电路，其特征在于，所述源电极以及所述漏电极的任何一方连接着所述光学要素，

连接该光学要素的所述源电极以及所述漏电极中任何一个电极在所述半导体层上重叠的尺寸比另一电极在所述半导体层上重叠的尺寸短。

15. 权利要求 1 所述的驱动电路，其特征在于，还具有控制把所述灰度信号供给所述电荷保持电路的时序的灰度信号控制电路。

16. 权利要求 15 所述的驱动电路，其特征在于，所述灰度信号控制电路至少具有一个具备单一栅电极的薄膜晶体管。

17. 权利要求 15 所述的驱动电路，其特征在于，所述灰度信号控制电路至少具有一个双栅极型薄膜晶体管。

18. 一种显示装置，用于显示对应于灰度信号的图像信息，该灰度信号与显示数据相对应，该显示装置的特征在于，至少具备显示面板，该显示面板具有互相直行地配设的多条扫描线以及多条信号线、和配置在该各扫描线以及信号线的各交点附近的多个显示像素，

所述各显示像素具备光学要素和控制所述光学要素的动作的驱动电

路，该驱动电路至少具备把基于所述灰度信号的电荷作为电压成分保持的电荷保持电路、以及生成基于该电荷保持电路所保持的电压成分的驱动电流并供给所述光学要素的驱动电流控制电路，

所述驱动电流控制电路具有至少一个双栅极型薄膜晶体管，该双栅极型薄膜晶体管具备半导体层、设置在所述半导体层上方的第一栅电极、设置在所述半导体层下方的第二栅电极、以及设置在所述半导体层的两端部侧的源电极和漏电极。

19. 权利要求 18 所述的显示装置，其特征在于，还具有：

扫描驱动电路，其在所述显示面板的所述多条扫描线的每一条上依次施加选择信号，向对应于该各扫描线的所述显示像素设定进行所述灰度信号的写入的选择状态，和

信号驱动电路，其对应于所述显示数据生成所述灰度信号，供给所述多条信号线，该所述灰度信号是对应于设定为所述选择状态的所述显示像素的。

20. 权利要求 18 所述的显示装置，其特征在于，所述灰度信号是具有对应于所述显示数据的电流值的信号电流。

21. 权利要求 18 所述的显示装置，其特征在于，所述灰度信号是具有对应于所述显示数据的电压值的信号电压。

22. 权利要求 18 所述的显示装置，其特征在于，所述双栅极型薄膜晶体管中的所述第一栅电极和所述第二栅电极被电连接。

23. 权利要求 18 所述的显示装置，其特征在于，所述电荷保持电路具有保持所述电荷的电容成分，该电容成分由通过所述源电极和所述漏电极中任何一个电极与所述第一栅电极和所述第二栅电极相对置而形成的电容成分形成。

24. 权利要求 18 所述的显示装置，其特征在于，所述光学要素由对应于所述驱动电流的电流值、以预定的亮度等级发光动作的电流控制型发光

元件组成。

25. 权利要求 24 所述的显示装置，其特征在于，所述发光元件是有机电致发光元件。

26. 权利要求 18 所述的显示装置，其特征在于，所述双栅极型薄膜晶体管中的所述半导体层由无定形硅形成。

27. 权利要求 18 所述的显示装置，其特征在于，在所述双栅极型薄膜晶体管中的所述源电极以及所述漏电极在所述半导体层上重叠地延伸。

28. 权利要求 27 所述的显示装置，其特征在于，在所述半导体层上延伸的所述源电极和所述漏电极与所述半导体层之间设置有绝缘膜。

29. 权利要求 27 所述的显示装置，其特征在于，所述第一栅电极被设置在所述半导体层上的、所述源电极和所述漏电极之间的区域。

30. 权利要求 27 所述的显示装置，其特征在于，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸相同。

31. 权利要求 27 所述的显示装置，其特征在于，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸不同。

32. 权利要求 31 所述的显示装置，其特征在于，所述源电极以及所述漏电极中任何一方连接着所述光学要素，

在该光学要素上连接的所述源电极以及所述漏电极中任何一个电极在所述半导体层上重叠的尺寸比另一电极在所述半导体层上重叠的尺寸短。

33. 权利要求 18 所述的显示装置，其特征在于，所述驱动电路还具有控制把所述灰度信号供给所述电荷保持电路的时序的灰度信号控制电路。

34. 权利要求 33 所述的显示装置，其特征在于，所述灰度信号控制电路具有具备至少一个单一栅电极的薄膜晶体管。

35. 权利要求 33 所述的显示装置，其特征在于，所述灰度信号控制电路具有至少一个双栅极型薄膜晶体管。

驱动电路及显示装置

技术领域

本发明涉及驱动电路以及具备它的显示装置，特别涉及根据对应灰度信号的驱动电流来驱动光学要素的驱动电路、以及具备具有由该驱动电路和光学要素组成的多个显示像素的显示面板的显示装置。

背景技术

历来，公知具备 2 维排列了显示像素的显示面板的自发光型显示器（显示装置），该显示像素具备如有机电致发光元件（以下简称为“有机 EL 元件”）或无机电致发光元件、发光二极管（LED）等那样具有由对应供给的驱动电流的电流值以预定的亮度等级发光动作的电流控制型发光元件组成的光学要素。特别，使用有源矩阵驱动方式的自发光型显示器，从便携信息设备开始，与个人计算机或电视接收器（テレビジョン受像器）等各种电子设备中广泛使用的液晶显示装置（LCD）相比较，可以实现显示响应速度快、无视野角依赖性、能够实现高亮度/高对比度、显示图像质量高精密度等，并且，因为像液晶显示装置的情况那样不需要背景光，所以具有能够更加薄型、重量轻和低消费电力这样极优越的特征，作为下一代的显示器，其研究开发正在盛行。

并且，在这样的自发光型显示器中，构成显示面板的各显示像素，在上述光学要素之外，具备由用于发光控制该光学要素的多个开关电路组成的驱动电路（以下为方便起见称为像素驱动电路）而构成，提出了各种驱动控制机构和控制方法。

图 24 是表示现有技术中的自发光型显示器的重要部分的概略结构图。

图 25A、B 是表示可在现有技术中的自发光型显示器中使用的各显示像

素的重要部分结构例的等价电路图。

在现有技术中，有源矩阵型的自发光型显示器（有机 EL 显示装置）概略如图 24 所示，具有下述的结构：其具备：在配设于行、列方向上的多条扫描线（选择线） SL_p 以及数据线（信号线） DL_p 的各交点的附近、把多个显示像素 EM_p 配置成矩阵状的显示面板 110P；在各扫描线 SL_p 上连接的扫描驱动器（扫描线驱动电路）120P；在各数据线 DL_p 上连接的数据驱动器（数据线驱动电路）130P，在数据驱动器 130P 上生成对应显示数据的灰度信号（后述的灰度信号电压 V_{pix} ，或者灰度信号电流 I_{pix} ），通过各数据线 DL_p 供给各显示像素 EM_p 。

例如如图 25A 所示，有机 EL 元件作为光学要素的显示像素 EM_p 具有像素驱动电路 DP1 以及有机 EL 元件（光学要素）OEL 而构成，该像素驱动电路 DP1 具备栅极端子连接扫描线 SL_p 、源极端子及漏极端子分别连接数据线 DL_p 及节点 N111 的薄膜晶体管（TFT） Tr_{111} 、和栅极端子连接节点 N111、以及在源极端子上施加接地电位 V_{gnd} 的薄膜晶体管 Tr_{112} ；该有机 EL 元件 OEL 的阳极端子连接该像素驱动电路 DP1 的薄膜晶体管 Tr_{112} 的漏极端子，阴极端子上被施加比接地电位 V_{gnd} 低低电源电压 V_{ss} 。

这里，在图 25A 中，CP1 是薄膜晶体管 Tr_{112} 的栅极-源极间形成的寄生电容（保持电容）。另外，薄膜晶体管 Tr_{111} 由 n 沟道场效应晶体管构成，薄膜晶体管 Tr_{112} 由 p 沟道场效应晶体管构成。

并且，在具备由具有这样的结构的显示像素 EM_p 组成的显示面板 110P 的显示装置中，首先，通过由扫描驱动器 120P 在各行的扫描线 SL_p 上依次施加选择电平（高电平）的扫描信号 V_{sel} ，使每行的显示像素 EM_p （像素驱动电路 DP1）的薄膜晶体管 Tr_{111} 导通动作，设定该显示像素 EM_p 为选择状态。

与该选择时序同步，通过数据驱动器 130P 生成具有对应显示数据的电压值的灰度信号电压 V_{pix} ，通过施加在各列的数据线 DL_p 上，该灰度信号

电压 V_{pix} 经由各显示像素 EM_p (像素驱动电路 DP_1) 的薄膜晶体管 Tr_{111} , 施加在节点 N_{111} (亦即, 薄膜晶体管 Tr_{112} 的栅极端子) 上。由此, 薄膜晶体管 Tr_{112} 在对应该灰度信号电压 V_{pix} 的导通状态下导通动作, 预定的驱动电流从接地电位 V_{gnd} 经由薄膜晶体管 Tr_{112} 以及有机 EL 元件 OEL 流至低电源电压 V_{ss} , 有机 EL 元件 OEL 以对应显示数据的亮度等级发光动作。

接着, 通过从扫描驱动器 $120P$ 向扫描线 SL_p 施加非选择电平(低电平)的扫描信号 V_{sel} , 使每行的显示像素 EM_p 的薄膜晶体管 Tr_{111} 关断动作, 设定该显示像素 EM_p 为非选择状态, 数据线 DL_p 和像素驱动电路 DP_1 被电切断。此时, 根据在薄膜晶体管 Tr_{112} 的栅极端子上施加的、由在寄生电容 CP_1 保持的电压, 薄膜晶体管 Tr_{112} 成为持续的导通状态, 和上述选择状态相同, 从接地电位 V_{gnd} 经由薄膜晶体管 Tr_{112} 向有机 EL 元件 OEL 流过预定的驱动电流, 发光动作继续。该发光动作, 在对应下一显示数据的灰度信号电压 V_{pix} 施加到各行的显示像素 EM_p (写入) 前, 例如被控制为在一帧期间继续。

这样的驱动控制方法, 因为通过调整施加在各显示像素 EM_p (像素驱动电路 DP_1 的薄膜晶体管 Tr_{112} 的栅极端子) 上的电压 (灰度信号电压 V_{pix}), 控制流过有机 EL 元件 OEL 的驱动电流的电流值, 使以预定的亮度等级进行发光动作, 所以称为电压指定方式 (或者电压施加方式)。

另一方面, 图 25B 所示的显示像素在相互并行配设的一组扫描线 SL_{p1} 、 SL_{p2} (相当于上述扫描线 SL_p) 和数据线 DL_p 的交点的附近, 具有像素驱动电路 DP_2 以及有机 EL 元件 OEL 而构成, 该像素驱动电路 DP_2 具有: 栅极端子连接扫描线 SL_{p1} 、源极端子以及漏极端子分别连接数据线 DL_p 以及节点 N_{121} 的薄膜晶体管 Tr_{121} ; 以及栅极端子连接扫描线 SL_{p2} 、源极端子以及漏极端子分别连接节点 N_{121} 以及节点 N_{122} 的薄膜晶体管 Tr_{122} ; 栅极端子连接节点 N_{122} 、漏极端子连接节点 N_{121} 、源极端子被施加高电压 V_{dd} 的薄膜晶体管 Tr_{123} ; 和栅极端子连接节点 N_{122} 、源极端子被施加高电压 V_{dd}

的薄膜晶体管 Tr124，该有机 EL 元件 OEL 的阳极端子连接在该像素驱动电路 DP2 的薄膜晶体管 Tr124 的漏极端子，阴极上被施加接地电位 Vgnd。

这里，在图 25B 中，CP2 是形成在薄膜晶体管 Tr123 以及 Tr124 的栅极-源极间的寄生电容（保持电容）。另外，薄膜晶体管 Tr121 由 n 沟道场效应晶体管构成，薄膜晶体管 Tr122 至 Tr124 由 p 沟道场效应晶体管构成。

并且，在具备由具有这样的结构的显示像素 EMp 组成的显示面板 110P 的显示装置中，首先，通过由扫描驱动器 120P 在各行的扫描线 SLp1 上施加高电平的扫描信号 Vsel1、在扫描线 SLp2 上施加低电平的扫描信号 Vsel2 来设定每行的显示像素 EMp（像素驱动电路 DP2）为选择状态，薄膜晶体管 Tr121、Tr122 以及 Tr123 导通动作，与该选择时序同步，通过数据驱动器 130P 生成具有对应显示数据的电流值的灰度信号电流 Ipix，通过供给各列的数据线 DLp，该灰度信号电流 Ipix 经由薄膜晶体管 Tr121 以及 Tr123 流至高电压 Vdd。

此时，因为通过薄膜晶体管 Tr122 薄膜晶体管 Tr123 的栅极-漏极间电气短路，所以薄膜晶体管 Tr123 在饱和区域导通动作。由此，上述灰度信号电流 Ipix 的电流电平通过薄膜晶体管 Tr123 变换为电压电平，在栅极-源极间产生预定的电压（写入动作）。

对应在该薄膜晶体管 Tr123 的栅极-源极间产生的电压，薄膜晶体管 Tr124 导通动作，从高电源电压 Vdd 经由薄膜晶体管 Tr124 以及有机 EL 元件 OEL 向接地电位 Vgnd 流入预定的驱动电流，有机 EL 元件 OEL 以对应显示数据的亮度等级发光动作（发光动作）。

接着，如在扫描线 SLp2 上施加高电平的扫描信号 Vsel2，则通过薄膜晶体管 Tr122 关断动作，在薄膜晶体管 Tr123 的栅极-源极间产生的电压由寄生电容 CP2 保持，接着，如在扫描线 SLp1 上施加低电平的扫描信号 Vsel1，则通过薄膜晶体管 Tr121 关断动作，数据线 DLp 和像素驱动电路 DP2 被电切断。由此，通过基于由上述寄生电容 CP2 保持的电压的电位差，薄膜晶

晶体管 Tr124 继续关断动作，从高电源电压 Vdd 经由薄膜晶体管 Tr124 以及有机 EL 元件 OEL 向接地电位流入预定的驱动电流，继续有机 EL 元件 OEL 的发光动作。控制该发光动作使在对应下一显示数据的灰度信号电流 I_{pix} 写入各显示像素 EM_p 之前，例如，被控制为在 1 帧期间继续。

这样的驱动控制方法，因为是通过对应供给各显示像素 EM_p （像素驱动电路 DP2 的薄膜晶体管 Tr123 的源极-漏极间）的电流（灰度信号电流 I_{pix} ），调整由寄生电容（保持电容）CP2 保持的电压，控制流过有机 EL 元件 OEL 的驱动电流的电流值，而以预定的亮度等级进行发光动作，所以称为电流指定方式或者电流施加方式。

此外，图 25A、B 所示的各电路结构不过是表示对应电压指定方式及电流指定方式的驱动控制方法的显示像素（像素驱动电路）的一例，关于构成像素驱动电路的开关电路（薄膜晶体管）的个数或其沟道极性，提出了各种方案，例如，也公知只使用单一沟道极性的薄膜晶体管的电路结构。

在使用具有如上所述的电路结构的显示像素（像素驱动电路）的显示面板中，伴随该显示面板的大型化或高精密化，像素数增加，则会导致制造加工的增加和复杂化、产品成品率降低和产品成本升高。因此，通过把构成像素驱动电路的各薄膜晶体管做成例如使用无定形硅的晶体管结构，与使用单晶硅的情况比较，制造加工简单，而且其制造技术确立，再有，因为可以使用元件特性的稳定性也高的无定形硅制造加工，所以可以廉价地实现元件特性优良的显示面板。

但是，无定形硅薄膜晶体管，因为电子迁移度低，例如在供给光学要素驱动电流的发光驱动用的薄膜晶体管中使用这样的无定形硅薄膜晶体管的情况下，为流过对应预定的灰度信号的驱动电流，需要：（1）要在把该薄膜晶体管的栅极电极宽度（栅极宽度）设定大，并且，（2）把栅极电极的长度（栅极长度）设定得短，或者，（3）为流过预定的电流，把施加在栅极上的电压（栅极电压）设定得高。

在这种情况下，把栅极宽度设定大，因为在预先规定的各显示像素的形成面积中，该栅极占的面积变大，所以相对地减少光学要素的发光区域的面积，具有导致开口率降低的问题。

另外，把栅极长度设定短，因为需要精加工，具有导致产品成品率降低和产品成本上升的问题。

再有，把栅极电压设定为高，具有导致消费电力增加，并且该薄膜晶体管的特性恶化发展、产品寿命缩短、产生动作不良导致产品的可靠性降低的问题。

发明内容

本发明涉及一种显示装置，在显示像素中具备显示面板，该显示面板具有光学要素和驱动该光学要素的驱动电路，该显示装置显示对应显示数据的图像信息，具有可实现开口率和可靠性提高并且能够提高显示质量的优点。

为得到上述优点的本发明的驱动电路，至少具有下述部件：把基于所述灰度信号的电荷作为电压成分保持的电荷保持电路，和生成基于所述电荷保持电路保持的电压成分的驱动电流、供给所述光学要素的驱动电流控制电路；所述驱动电流控制电路具有双栅极型薄膜晶体管结构，该双栅极型薄膜晶体管结构具备半导体层、设置在所述半导体层的上方的第一栅电极、设置在所述半导体层的下方的第二栅电极、以及设置在所述半导体层的两端部侧的源电极以及漏电极。

所述灰度信号是具有对应所述显示数据的电流值的信号电流，或者是具有对应所述显示数据的电压值的信号电压。

所述驱动电流控制电路中的所述第一栅电极和所述第二栅电极被电连接，另外，所述半导体层由无定形硅形成。

所述电荷保持电路具有保持所述电荷的电容成分，由通过所述源电极

以及所述漏电极中任何一个电极与所述第一栅电极以及所述第二栅电极相对置而形成的电容成分形成。

所述光学要素，由对应所述驱动电流的电流值、以预定的亮度等级发光动作的电流控制型发光元件组成，例如是有机电致发光元件。

在所述驱动电流控制电路中，所述源电极以及所述漏电极在所述半导体层上重叠地延伸，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸相同。或者，连接所述光学要素的所述源电极以及所述漏电极中任何一个电极在所述半导体层上重叠的尺寸比另一电极在所述半导体层上重叠的尺寸短。

在所述半导体层上延伸的所述源电极以及所述漏电极和所述半导体层之间设置有绝缘膜，另外，所述第一栅电极也可以设置在所述半导体层上的、所述源电极以及所述漏电极之间的区域。

另外，所述驱动电路还具有控制把所述灰度信号供给所述电荷保持电路的时序的灰度信号控制电路，该灰度信号控制电路具有具备单一栅电极的薄膜晶体管结构或者双栅极型薄膜晶体管结构。

为得到上述优点的本发明的显示装置，至少具备显示面板，该显示面板具有互相直行地配设的多条扫描线以及多条信号线、和配置在该各扫描线以及信号线的各交点附近的多个显示像素，所述各显示像素具备光学要素和至少控制该光学要素的动作的驱动电路，所述驱动电路至少具备把基于所述灰度信号的电荷作为电压成分保持的电荷保持电路，以及生成基于该电荷保持电路所保持的电压成分的驱动电流、供给所述光学要素的驱动电流控制电路，具备控制所述光学要素的动作的驱动电路，所述驱动电流控制电路具有双栅极型薄膜晶体管结构，该双栅极型薄膜晶体管结构具备半导体层、设置在所述半导体层上方的第一栅电极、设置在所述半导体层下方的第二栅电极、和设置在所述半导体层的两端部侧的源电极以及漏电极。

所述显示装置还具有：扫描驱动电路，其在所述显示面板的所述多条扫描线的每一条上依次施加选择信号、向对应该各扫描线的所述显示像素设定进行所述灰度信号的写入的选择状态；以及信号驱动电路，其对应所述显示数据生成所述灰度信号，供给所述多条信号线，该所述灰度信号是对应设定为所述选择状态的所述显示像素的。

所述灰度信号是具有对应所述显示数据的电流值的信号电流，或者是具有对应所述显示数据的电压值的信号电压。

所述驱动电流控制电路中的所述第一栅电极和所述第二栅电极被电连接，另外，所述半导体层由无定形硅形成。

所述电荷保持电路具有保持所述电荷的电容成分，由通过所述源电极以及所述漏电极中任何一个电极和所述第一栅电极以及所述第二栅电极相对置而形成的电容成分形成。

所述光学要素由对应所述驱动电流的电流值、以预定的亮度等级发光动作的电流控制型发光元件组成，例如是有机电致发光元件。

在所述驱动电流控制电路中，所述源电极以及所述漏电极在所述半导体层上重叠地延伸，所述源电极以及所述漏电极在所述半导体层上重叠的尺寸相同，或者，连接所述光学要素的所述源电极以及所述漏电极中任何一个电极在所述半导体层上重叠的尺寸比另一电极在所述半导体层上重叠的尺寸短。

在所述半导体层上延伸的所述源电极以及所述漏电极和所述半导体层之间设置有绝缘膜，所述第一栅电极也可以设置在所述半导体层上的、所述源电极以及所述漏电极之间的区域。

另外，所述驱动电路还具有控制把所述灰度信号供给所述电荷保持电路的时序的灰度信号控制电路，该灰度信号控制电路具有具备单一栅电极的薄膜晶体管结构或者双栅极型薄膜晶体管结构。

附图说明

图 1 是表示本发明的显示装置的整体结构的一例的框图。

图 2 是表示具备本发明的像素驱动电路的显示像素的第一实施方式的电路结构图。

图 3 是表示具备本发明的像素驱动电路的显示像素的第二实施方式的电路结构图。

图 4A、B 是表示第二实施方式的显示像素（像素驱动电路）的动作状态的概念图。

图 5 是表示使用第二实施方式的像素驱动电路的显示像素的基本动作的时序图。

图 6A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第一构成例的剖面结构图以及电路图。

图 7A、B、C 是表示在涉及上述各实施方式的显示像素（像素驱动电路）中使用涉及第一构成例的双栅极型晶体管的情况的元件结构的一例的概略结构图。

图 8A、B 是表示在涉及第一构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图（仿真结果）。

图 9A、B 是表示在涉及第一构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电连接（短路）状态下的电压-电流特性的图（仿真结果）。

图 10A、B 是表示用于验证在第二实施方式中所示的像素驱动电路中的双栅极型晶体管的写入动作的仿真模型（简化等价电路）的电路图。

图 11 是表示把涉及第一构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和发光驱动电流（输出电流）的关系（电流特性）的特性图（仿真结果）。

图 12 是表示把涉及第一构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和向该像素驱

动电路的写入率的关系的特性图（仿真结果）。

图 13 是表示涉及第一构成例的双栅极型晶体管的元件结构的另一构成例的剖面结构图。

图 14A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第二构成例的剖面结构图以及电路图。

图 15 是表示在涉及第二构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图（仿真结果）。

图 16A、B 是用于说明把涉及第二构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的电压-电流特性的图。

图 17 是表示把涉及第二构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和发光驱动电流（输出电流）的关系（电流特性）的特性图（仿真结果）。

图 18 是表示把涉及第二构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和向该像素驱动电路的写入率的关系的特性图（仿真结果）。

图 19A、B 是表示涉及第二构成例的双栅极型晶体管的元件结构的另一结构例、和把该双栅极型晶体管用于对应电流施加方式的像素驱动电路（显示像素）的情况中的另一电路结构例的图。

图 20A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第三构成例的剖面结构图以及电路图。

图 21A、B、C 是表示在涉及上述各实施方式的显示像素（像素驱动电路）中使用涉及第三构成例的双栅极型晶体管的情况的元件结构的一例的概略结构图。

图 22A、B 是表示在涉及第三构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图（仿真结果）。

图 23A、B 是表示在涉及第三构成例的双栅极型晶体管中上栅极端子和

下栅极端子处于电连接（短路）状态下的电压-电流特性的图（仿真结果）。

图 24 是表示现有技术中自发光型显示器的重要部分的概略结构图。

图 25A、B 是表示可在现有技术中的发光元件型显示器中使用的各显示像素的重要部分结构例的等价电路图。

具体实施方式

下面对于涉及本发明的像素驱动电路以及在显示面板中具备该像素驱动电路的显示装置的实施方式进行详细的说明。

<显示装置的整体结构>

首先，参照附图对于涉及本发明的显示装置的整体结构进行说明。

图 1 是表示本发明的显示装置的整体结构的一例的框图。

如图 1 所示，概略地说，涉及本发明的显示装置 100 的结构为，具有：在分别配设于行方向以及列方向上的多条扫描线 SL 和多条数据线（信号线）DL 的各交点的附近、排列多个具备由电流控制型发光元件组成的光学要素的显示像素 EM 的显示面板 110；在该显示面板 110 的各扫描线 SL 上连接的、通过在各扫描线 SL 上在预定的时序依次施加扫描信号 V_{sel} 、而把每行的显示像素 EM 设定（扫描）为选择状态的扫描驱动器（扫描驱动电路）120；在显示面板 110 的各数据线 DL 上连接的、生成基于显示数据的灰度信号 D_{px} 、而供给给各数据线 DL 的数据驱动器（信号驱动电路）130；至少生成并输出用于控制扫描驱动器 120 以及数据驱动器 130 的动作状态的扫描控制信号以及数据控制信号的系统控制器 140；基于从显示装置 100 的外部供给的图像信号、生成由数字信号组成的显示数据（显示信号）、供给上述数据驱动器 130A、并且抽出或者生成用于在显示面板 110 上图像显示该显示数据的时序信号（系统时钟等）并供给系统控制器 140 的显示信号生成电路 150。

（显示面板）

在显示面板 110 上排列成矩阵状的显示像素，构成为具有像素驱动电路以及光学要素，该像素驱动电路根据从扫描驱动器 120 施加在扫描线 SL 上的扫描信号 V_{sel} 、以及从信号驱动器 130 供给数据线 DL 的灰度信号 D_{px} （具体是，灰度信号电压 V_{pix} 或者灰度信号电流 I_{pix} ）来控制向显示像素的该灰度信号 D_{px} 的写入动作、以及以基于灰度信号 D_{px} 的亮度等级的光学要素的发光动作；该光学要素是由以对应从该像素驱动电路供给的驱动电流的电流值的亮度等级进行发光动作的有机 EL 元件 OEL 或发光二极管等电流控制型的发光元件。

这里，像素驱动电路具有下面的功能：根据扫描信号 V_{sel} 被设定为选择状态或非选择状态，在选择状态中，取入对应显示数据的灰度信号 D_{px} 作为电压电平保持，在非选择状态中在光学要素中流过对应保持的电压电平的驱动电流，以预定的亮度等级继续发光。此外，关于可在本发明中使用的显示像素的具体的结构例如后所述。

（扫描驱动器）

扫描驱动器 120 根据从系统控制器 140 供给的扫描控制信号，通过在各扫描线 SL 上依次施加选择电平（例如高电平）的扫描信号 V_{sel} ，而把每行的显示像素 EM 设定为选择状态，控制将由数据驱动器 130 经由各数据线 DL 供给的、基于显示数据的灰度信号 D_{px} 写入各显示像素 EM 的像素驱动电路中。

这里，扫描驱动器 120 例如可以使用下面公知的结构，即对应各扫描线 SL 多级设置有由移位寄存器和缓冲器组成的移位模块，根据从后述的系统控制器 140 供给的扫描控制信号（扫描开始信号，扫描时钟信号等），通过移位寄存器将移位信号依次移位，并且把生成的移位信号通过缓冲器变换为预定的电压电平（高电平）而作为扫描信号 V_{sel} 、依次向各扫描线 SL 输出。

（数据驱动器）

根据从系统控制器 140 供给的数据控制信号（输出允许信号，数据锁存信号，采样开始信号，移位时钟信号等），数据驱动器 130 进行下述控制：在预定的时序取入并保持从显示信号生成电路 150 供给的显示数据，生成对应该显示数据的模拟信号电压或者模拟信号电流，作为灰度信号 D_{px} （灰度信号电压 V_{data} 或者灰度信号电流 I_{pix} ）供给各数据线 DL。

（系统控制器）

系统控制器 140 执行控制，根据从后述的显示信号生成电路 150 供给的时序信号，通过至少对于扫描驱动器 120 以及数据驱动器 130 生成并输出扫描控制信号以及数据控制信号，在预定的时序使各驱动器动作，生成扫描信号 V_{sel} 以及灰度信号 D_{px} ，施加在各扫描线 SL 以及数据线 DL 上，连续执行各显示像素 EM 中的发光动作，在显示面板 110 上显示基于预定的图像信号的图像信息。

（显示信号生成电路）

显示信号生成电路 150，例如，从由显示装置 100 的外部供给的图像信号抽出亮度等级信号成分，对于显示面板 100 的每 1 行，把该亮度等级信号成分作为由数字信号组成的显示数据供给数据驱动器 130。这里，上述图像信号像电视广播信号（混合图像信号）那样，在包含规定图像信息的显示时序的时序信号成分的情况下，显示信号生成电路 150，也可以如图 1 所示，在具有抽出上述亮度等级信号成分的功能之外，还具有抽出时序信号成分供给系统控制器 140 的功能。在这种情况下，上述系统控制器 140 根据从显示信号生成电路 150 供给的时序信号，生成对于扫描驱动器 120 或者数据驱动器个别供给的扫描控制信号以及数据控制信号。

此外，从显示装置 100 的外部供给的图像信号由数字信号形成，另外，在时序信号和图像信号分别供给的情况下，也可以省略显示信号生成电路 150，而在该图像信号（数字信号）原样不变地作为显示数据供给数据驱动器 130，并且，把该时序信号直接供给系统控制器 140。

<显示像素>

下面参照附图对于在涉及本实施方式的显示装置使用的显示面板中排列的显示像素的具体结构进行详细的说明。

这里，在涉及本发明的显示装置使用的显示像素可以具有如在上述现有技术中所示那样的、对应电压施加方式的驱动控制方法的像素驱动电路，也可以具有对应电流施加方式的像素驱动电路。另外，在以下所示的构成例中，关于具备对应各驱动控制方法的像素驱动电路的显示像素，分别表示一例，但是本发明不限定与此，只要是具有保持基于显示数据的灰度信号电压或者对应灰度信号电流的电压成分、生成基于该电压成分的驱动电流来供给光学要素的结构显示像素，也可以具有其他的电路结构。

（第一实施方式）

图 2 是表示具备本发明的像素驱动电路的显示像素的第一实施方式的电路结构图。

如图 2 所示，本实施方式的显示像素 EMA 构成为，具有像素驱动电路 DCA 和有机 EL 元件（光学要素）OEL，该像素驱动电路 DCA 具备：在相互正交那样配设于上述显示面板 110 上的扫描线 SL 和数据线 DL 的各交点附近，例如把栅极端子连接扫描线 SL、源极端子以及漏极端子分别连接数据线 DL 以及节点 N11 的薄膜晶体管（灰度信号控制电路）Tr11；上栅极端子 TG 以及下栅极端子 BG 连接节点 N11、源极端子 S 连接电源线 VL（高电位电源 Vdd）的双栅极型薄膜晶体管（驱动电流控制电路）Tr12；在节点 N11 和预定的低电位电源 Vss（例如接地电位）之间连接的电容器（电荷保持电路）C11，该有机 EL 元件 OEL 的阳极端子连接在该像素驱动电路 DCA 的双栅极型晶体管 Tr12 的漏极端子 D，而阴极端子连接在接地电位。

另外，在本实施方式的像素驱动电路 DCA 中，薄膜晶体管 Tr11 以及双栅极型晶体管 Tr12，例如具有任何 n 沟道型的半导体层作为沟道区域的元件结构，特别是双栅极型晶体管 Tr12 的该半导体层由无定形硅形成。

亦即，在本实施方式的像素驱动电路 DCA 中，至少作为向作为光学要素的有机 EL 元件 OEL 供给驱动电流的发光驱动用的开关元件，不是一般的单栅极型场效应晶体管（薄膜晶体管），而具有使用后述的双栅极型的薄膜晶体管（双栅极型晶体管）的结构。此外，关于双栅极型晶体管的元件结构以及元件特性后面详述。

具有这样结构的像素驱动电路 DCA 的驱动控制动作，首先，通过由扫描驱动器 120 对于扫描线 SL 施加高电平的扫描信号 V_{sel} ，晶体管 Tr11 导通动作，该像素驱动电路 DCA 被设定为选择状态。与该选择状态同步，通过由数据驱动器 130 经由数据线 DL 施加具有基于显示数据的电压值的灰度信号电压 V_{pix} ，从而该灰度信号电压 V_{pix} 经由薄膜晶体管 Tr11 而施加在双栅极型晶体管 Tr12 的上栅极端子 TG 以及下栅极端子 BG 上。由此，双栅极型晶体管 Tr12 在对应灰度信号电压 V_{pix} 的导通状态下导通动作，从电源线 VL 经由双栅极型晶体管 Tr12 流过预定的驱动电流，有机 EL 元件 OEL 以对应显示数据的亮度等级发光。

接着，通过在选择线 SL 上施加高电平的扫描信号 V_{sel} ，晶体管 Tr11 关断动作，该像素驱动电路 DCA 被设定为非选择状态。由此，数据线 DL 和像素驱动电路 DCA 被电切断，在双栅极型晶体管 Tr12 的上栅极端子 TG 以及下栅极端子 BG 上施加的电压由电容器 C11 保持，双栅极型晶体管 Tr12 维持导通状态，从电源线 VL 经由双栅极型晶体管 Tr12 在有机 EL 元件 OEL 流过预定的驱动电流，发光动作继续。在对应下一显示数据的灰度信号电压 V_{pix} 被写入该显示像素 EMA（像素驱动电路 DCA）中之前，受控例如在 1 帧期间继续该发光动作。

（第二实施方式）

图 3 是表示具备本发明的像素驱动电路的显示像素的第二实施方式的电路结构图。

如图 3 所示，本实施方式的显示像素 EMB 构成为，具有像素驱动电路

DCB 和有机 EL 元件（光学要素）OEL，该像素驱动电路 DCB 具备在相互正交那样配设于上述显示面板 110 上的扫描线 SL 和数据线 DL 的各交点附近，例如把栅极端子连接扫描线 SL、源极端子以及漏极端子分别连接电源线 VL（电源电压 V_{sc} ）以及节点 N21 的薄膜晶体管 Tr21；栅极端子连接扫描线 SL、源极端子以及漏极端子分别连接数据线 DL 以及节点 N22 的薄膜晶体管（灰度电流控制电路）Tr22；上栅极端子 TG 以及下栅极端子 BG 连接节点 N21、源极端子 S 以及漏极端子 D 分别连接电源线 VL 以及节点 N22 的双栅极型薄膜晶体管（驱动电流控制电路）Tr23；在节点 N21 和节点 N22 之间连接的电容器（电荷保持电路）C21，该有机 EL 元件 OEL 的阳极端子连接在该像素驱动电路 DCB 的节点 N22，而阴极端子连接在接地电位。这里，电容器 C21 也可以是在双栅极型薄膜晶体管 Tr23 的上栅极电极及下栅极电极和源电极之间形成的电容成分。

另外，在本实施方式的像素驱动电路 DCB 中，薄膜晶体管 Tr21、Tr22 以及双栅极型晶体管 Tr23 例如具有任何 n 沟道型的半导体层作为沟道区域的元件结构，特别，双栅极型晶体管 Tr23 的该半导体层由无定形硅形成。

亦即，在本实施方式的像素驱动电路中，至少作为发光驱动用的开关元件，不是一般的单栅极型场效应晶体管（薄膜晶体管），而具有使用后述的双栅极型的薄膜晶体管（双栅极型晶体管）的结构。

下面，详细说明本实施方式的显示像素的像素驱动电路的驱动控制方法。此外在这里，关联着具备着具有上述电路结构的像素驱动电路的显示像素被多个 2 维排列的上述显示面板 110 中的图像信息的显示动作进行说明。

图 4A、B 是表示本实施方式的显示像素（像素驱动电路）的动作状态的概念图。

图 5 是表示使用本实施方式的像素驱动电路的显示像素的基本动作的时序图。

关于具有上述结构的像素驱动电路 DCB 中的光学要素（有机 EL 元件 OEL）的驱动控制方法（发光驱动控制），例如如图 5 所示，把一个扫描期间 T_{sc} 作为 1 周期，设定在该一个扫描期间 T_{sc} 内包括有：选择在扫描线 SL 上连接的显示像素 EMB、将对应显示数据的灰度信号电流 I_{pix} 写入并作为电压成分保持的写入动作期间（选择期间） T_{se} ；和根据在该写入动作期间 T_{se} 中写入、保持的电压成分，生成对应上述显示数据的驱动电流供给有机 EL 元件 OEL、以预定的亮度等级使之进行发光动作的发光动作期间（非选择期间） T_{nse} ，由此来执行（ $T_{sc} \cong T_{se} + T_{nse}$ ）。这里，在各行扫描线 SL 的每一线上设定的写入动作期间 T_{se} 被设定为相互在时间上不发生重叠。

（写入动作期间）

首先，在显示像素 EMB 的写入动作期间 T_{se} 中，如图 5 所示，首先，在把由扫描驱动器 120 对于扫描线（例如，第 i 行的扫描线： i 是用于特别指定扫描线 SL 的任意的自然数）SL 施加高电平的扫描信号 V_{sel} 、把该行的显示像素 EMB 设定为选择状态，并且，对于该行的显示像素 EMB 的电源线 VL 施加低电平的电源电压 V_{sc} 。另外，与该时序同步，从数据驱动器 130 向数据线 DL 供给具有对应该行的显示数据的电流值的负极性的灰度信号电流（ $-I_{pix}$ ）。

由此，构成像素驱动电路 DCB 的薄膜晶体管 Tr_{21} 以及 Tr_{22} 导通动作，在节点 N21（亦即双栅极型晶体管 Tr_{23} 的上栅极端子 TG 以及下栅极端子 BG 以及电容器 C21 的一侧）上施加低电平的电源电压 V_{sc} ，并且，通过由数据驱动器 130 通过数据线 DL 进行引入负极性的灰度信号电流（ $-I_{pix}$ ）的动作，在节点 N22 上（亦即双栅极型晶体管 Tr_{23} 的源极端子 S 以及电容器 C21 的另一侧）施加比低电平的电源电压 V_{sc} 低电位的电压电平。

这样，通过在节点 N21 以及 N22 间（双栅极型晶体管 Tr_{23} 的栅极-源极间）产生电位差，双栅极型晶体管 Tr_{23} 导通动作，如图 4A 所示，从电

源线 VL 经由双栅极型晶体管 Tr23、节点 N22、薄膜晶体管 Tr22、及数据线 DL, 向数据驱动器 130 流入对应灰度信号电流 I_{pix} 的电流值的写入电流 I_a 。

此时, 在电容器 C21 中, 对应在节点 N21 以及 N22 间 (双栅极型晶体管 Tr23 的栅极-源极间) 产生的电位差的电荷被积累, 作为电压成分被保持 (充电)。另外, 在电源线 VL 上, 施加具有接地电位 V_{gnd} 以下的电压电平的电源电压 V_{sc} , 进而, 因为使写入电流在数据线 DL 方向上流过那样控制, 所以在有机 EL 元件 OEL 的阳极端子 (节点 N22) 上施加的电位变得比阴极端子的电位 (接地电位 V_{gnd}) 低, 因为成为在有机 EL 元件 OEL 上施加逆偏压, 所以在有机 EL 元件 OEL 上不流过驱动电流, 不执行发光动作。

(发光动作期间)

接着, 在写入动作期间 T_{se} 结束后的发光动作期间 T_{nse} 中, 如图 5 所示, 从扫描驱动器 120 对于该扫描线 SL 施加低电平的扫描信号 V_{sel} 、把显示像素 EMB 设定为非选择状态, 并且, 对于该行的显示像素 EMB 的电源线 VL, 施加高电平的电源电压 V_{sc} 。另外, 与该时序同步, 停止由数据驱动器 130 执行的灰度信号电流 I_{pix} 的引入动作 (灰度信号电流 I_{pix} 的供给动作)。

由此, 构成像素驱动电路 DCB 的薄膜晶体管 Tr21 以及 Tr22 关断动作, 切断向节点 N21 (亦即双栅极型晶体管 Tr23 的上栅极端子 TG 以及下栅极端子 BG 以及电容器 C21 的一侧) 施加电源电压 V_{sc} , 并且, 因为切断了由数据驱动器 130 向节点 N22 (亦即双栅极型晶体管 Tr23 的源极端子 S 以及电容器 C21 的另一侧) 的灰度信号电流 I_{pix} 的引入动作引起的电压电平的施加, 所以电容器 C21 保持在上述写入动作期间 T_{se} 中积累的电荷。

这样, 通过电容器 C21 保持写入动作时的充电电压, 节点 N21 以及 N22 间 (双栅极型晶体管 Tr23 的栅极-源极间) 的电位差被保持, 栅极型晶体管 Tr23 维持导通状态。另外, 在电源线 VL 上, 因为施加具有比接地电位 V_{gnd} 高的电压电平的电源电压 V_{sc} , 所以在有机 EL 元件 OEL 的阳极端子 (节

点 N22) 上施加的电位变得比阴极端子的电位 (接地电位) 高。

因此, 如图 4B 所示, 从电源线 VL 通过双栅极型晶体管 Tr23、节点 N22, 在有机 EL 元件 OEL 上在正偏压方向流过预定的驱动电流 I_b , 有机 EL 元件 OEL 发光。这里, 因为基于由电容器 C21 积累的电荷的电位差 (充电电压) 相当于在双栅极型晶体管 Tr23 中流过对应灰度信号电流 I_{pix} 的写入电流 I_a 的情况的电位差, 所以供给有机 EL 元件 OEL 的驱动电流 I_b 具有和上述写入电流 I_a 相同的电流值。由此, 在写入动作期间 T_{se} 后的发光动作期间 T_{nse} 中, 基于对应于在写入动作期间 T_{se} 写入的显示数据 (灰度信号电流 I_{pix}) 的电压成分, 通过双栅极型晶体管 Tr23, 继续供给驱动电流 I_b , 有机 EL 元件 OEL 以对应显示数据的亮度等级继续发光的动作。

于是, 通过对于构成显示面板 110 的全部扫描线 SL 依次重复执行上述一系列动作, 显示面板 1 个画面的显示数据被写入, 以预定的亮度等级发光, 显示所希望的图像信息。

这里, 在本实施例的像素驱动电路 DCB 中, 至少具有由 n 沟道型的无定形硅形成构成双栅极型晶体管 Tr23 的半导体层 (沟道层) 的结构, 但是即使对于薄膜晶体管 Tr21、Tr22, 因为具有相同的沟道极性 (n 沟道型), 所以通过由 n 沟道型的无定形硅形成半导体层 (沟道层), 可以使用已经确立的无定形硅制造技术, 而比较廉价地制造动作特性稳定的像素驱动电路。

另外, 在本实施方式的像素驱动电路 DCB 中, 如上所述 (参照图 5), 需要在电源线 VL 上施加具有预定电压值的电源电压 V_{sc} , 但是作为为此的结构, 例如, 在图 1 所示的装置 100 的结构外, 也可以使用下述结构: 具备在显示面板 110 的各扫描线 SL 上并行配设的多个电源线 VL 上连接的电源驱动器, 根据从上述系统控制器 140 供给的电源控制信号, 在与从扫描驱动器 120 输出的扫描信号 V_{sel} 同步的时序, 从该电源驱动器对于通过扫描驱动器 120 施加扫描信号 V_{sel} 的行 (设定为选择状态的显示像素 EMB) 的电源线 VL 施加具有预定电压值的电源电压 V_{sc} ; 也可以使用下述结构:

在与从扫描驱动器 120 输出的扫描信号 V_{sel} 同步的时序在电源线 VL 上施加后，在扫描驱动器 120 中，反转处理扫描信号 V_{sel} （或者用于生成扫描信号的移位输出信号），放大到预定的信号电平，对于电源线 VL 施加。

〈双栅极型晶体管的元件结构及元件特性〉

下面参照附图详细说明在上述各实施方式中所示的像素驱动电路的发光驱动用晶体管使用的双栅极型晶体管的元件结构及元件特性。

〈第一构成例〉

图 6A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第一构成例的剖面结构图以及电路图。

图 7A、B、C 是表示在涉及上述各实施方式的显示像素（像素驱动电路）中使用涉及本构成例的双栅极型晶体管的情况的元件结构的一例的概略结构图。

此外，在图 7A、B、C 中，为表示方便，用双点划线表示图 7A 所示平面结构图的上栅极电极，省略掉图 7B、C 所示的剖面结构图的剖面线的一部分。

如图 6A 所示，在本实施方式的发光驱动晶体管中使用的双栅极型晶体管 DGT，概略说，其构成为具有：无定形硅等的半导体层（沟道区域）31；在半导体层 31 的两端分别隔着由 n+硅组成的杂质层（欧姆接触层）37、38 形成的源电极 32（源极端子 S）以及漏电极 33（漏极端子 D）；在半导体层 31 的上方（图面上方）通过块绝缘膜（抗蚀膜）34 以及隔着上栅极绝缘膜 35 形成的上栅极电极 EL_t （第一栅电极：上栅极端子 TG）；在半导体层 31 的下方（图面下方）隔着下栅极绝缘膜 36 形成的下栅极电极 EL_b （第二栅电极：下栅极端子 BG）。

另外，如图 6A 所示，具有这样结构的双栅极型晶体管 DGT 被形成在玻璃基板等绝缘性基板 SUB 上。另外，在包含该双栅极型晶体管 DGT 的绝缘性基板 SUB 的一面侧全部区域上覆盖形成有保护绝缘膜 39。此外，在图 6A

所示的元件结构中，在半导体层 31 上设置的块绝缘膜 34，在图案形成设置在半导体层 31 上的源电极 32 以及漏电极 33 的时的蚀刻工序中，具有作为抗蚀刻剂的功能，并且具有用于防止由该蚀刻引起的对半导体层 31 的损坏的功能。

这里，构成双栅极型晶体管 DGT 的上栅极电极 ELt、下栅极电极 ELb 例如由铝和钛的合金（铝钛）等导电性材料形成，源电极 32 以及漏电极 33 由铬或铬合金等导电性材料形成。另外，块绝缘膜 34、上栅极绝缘膜 35、下栅极绝缘膜 36 以及保护绝缘膜 39 例如由硅氮化膜（SiN）等绝缘性材料形成。

此外，具有图 6A 所示结构的双栅极型晶体管，一般通过图 6B 所示的等价电路来表示。

然后，在把具有这样结构的双栅极型晶体管 DGT 使用在上述那样的显示像素 EMA、EMB 的像素驱动电路 DCA（参照图 2）、DCB（参照图 3）中的情况下，例如，具有电连接（短路）上栅极电极 ELt（上栅极端子 TG）和下栅极电极 ELb（下栅极端子 BG）的结构。在这一情况下，在图 6A 所示的双栅极型晶体管 DGT 的元件结构中，例如如图 7A、C 所示，构成为在设置于双栅极型晶体管 DGT 的形成区域附近的接触区域 Rcnt 中，延伸形成的上栅极电极 ELt 通过贯通上栅极绝缘膜 35 以及下栅极绝缘膜 36 形成的开口部（接触孔）电连接延伸形成的下栅极电极 ELb。

另外，在像素驱动电路 DCA（参照图 2）、DCB（参照图 3）中，因为具有在栅极-源极间连接电容器 C11、C12 的结构，所以，例如如图 7A、B 所示，在设置于双栅极型晶体管 DGT 的形成区域附近的电容区域 RGc 中，通过把各自延伸形成的上栅极电极 ELt 以及源电极 32 隔着上栅极绝缘膜 35 面对（叠层）设置而形成电容成分 Ca，另外，通过把各自延伸形成的下栅极电极 ELb 以及源电极 32 隔着下栅极绝缘膜 36 面对（叠层）设置而形成电容成分 Cb。

因此，在像素驱动电路 DCA、DCB 中设置的电容器 C11、C12 的电容值，因为分别相当于在同一电容区域 RGc 上形成的上述电容成分 Ca 以及 Cb 的总和，所以通过使用具有这样的元件结构的电容区域 RGc，可以用更窄的区域（面积）实现所希望的电容值。

下面说明具有上述那样的元件结构以及连接结构的双栅极型晶体管的元件特性。

图 8A、B 是表示在涉及本构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图（仿真结果）。

图 9A、B 是表示在涉及本构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电连接（短路）状态下的电压-电流特性的图（仿真结果）。

首先，在上述双栅极型晶体管 DGT 中，验证在上栅极端子和下栅极端子电气独立的状态（即图 6A 所示的双栅极型晶体管的基本结构）下的、对于下栅极电压 Vgb 的漏极电流（导通电流）Id 的变化倾向（电压-电流特性）。

在上栅极端子（上栅极电极）和下栅极端子（下栅极电极）电气独立状态的双栅极型晶体管 DGT 中，如图 8A、B 所示，在源极-漏极端子间的电位差（即偏压）Vds 比较大的情况下（Vds = 20 V），可以观察到对于下栅极电压 Vgb 的漏极电流 Id 的变化倾向为，通过在上栅极电压 Vgt 上施加正电压（10 V→20 V→30 V），漏极电流 Id 显著增加，另外，通过在上栅极电压 Vgt 上施加负电压（-10 V→-20 V），漏极电流 Id 显著减小。

与此相对，在源极-漏极端子间的偏置电压 Vds 比较小的情况下（Vds = 0.1 V），可以观察到对于下栅极电压 Vgb 的漏极电流 Id 的变化倾向为，通过在上栅极电压 Vgt 上施加负电压（-10 V→-20 V），漏极电流 Id 显著减小，而在上栅极电压 Vgt 上施加正电压（10 V→20 V→30 V）的情况下，漏极电流 Id 大幅增加。

这点考虑是起因于，在图 6A 所示的双栅极型晶体管 DGT 的元件结构中，在半导体层 31 上的块绝缘膜 34 上延伸形成的源电极 32、漏电极 33 对于在

半导体层上形成的沟道区域起作为模拟的上栅极电极的作用，对于由在该源电极 32 以及漏电极 33 的上方设置的原来的上栅极电极 EL_t 引起的对沟道区域的贡献被限定由不形成源电极 32 以及漏电极 33 的沟道区域中央部。

另外，作为其他原因，考虑起因于沟道区域内的电阻分布。亦即，在源极-漏极端子间的偏置电压 V_{ds} 比较小的情况下（线性动作区域），沟道区域的电阻分布从源极侧向漏极侧过渡，显示出几乎一样的低阻抗状态。因此，在该状态下，即使通过施加上栅极电压减少沟道区域的中央部的电阻值，但是因为漏极电流（导通电流） I_d 不发生大幅增加，所以考虑得到图 8A 所示的电压-电流特性。

另一方面，在源极-漏极端子间的偏置电压 V_{ds} 充分大的情况下（饱和动作区域），沟道区域的电阻分布在中央部或漏极侧附近显示高阻抗状态。因此，在该状态下，通过施加上栅极电压而减少沟道区域的中央部的电阻值，因为漏极电流（导通电流） I_d 发生大幅增加，所以考虑得到图 8B 所示的电压-电流特性。

特别，在上述第二实施方式中所示的显示像素 EMB（像素驱动电路 DCB）中，通过薄膜晶体管 Tr_{21} 导通动作，双栅极型晶体管 Tr_{23} 的栅电极（栅极端子）和漏电极（漏极端子）成为短路状态，因为成为在饱和状态下动作，所以如图 8B 所示，通过控制上栅极电压 V_{gt} ，能够显著增大漏极电流 I_d ，换言之，能够大幅削减为得到所希望电流值的漏极电流（导通电流）所需要的晶体管的形成区域的面积。

此外，在图 8A、B 中，在把双栅极型晶体管 DGT 的上栅极电压 V_{gt} 设定为 0 V 的情况下的电压-电流特性，因为可以认为上栅极电压对沟道区域完全不作贡献，所以可以认为和具备单一栅电极的、一般（公知）的场效应晶体管中的电压-电流特性相同。

另外，对于在把双栅极型晶体管 DGT 的上栅极电压 V_{gt} 和下栅极电压 V_{gb} 设定为同一电压值的情况下的下栅极电压的漏极电流，可以认为和电连

接（短路）上栅极电极和下栅极电极的状态的电压-电流特性相同。

因此，比较具有单一栅电极的薄膜晶体管和双栅极型晶体管 DGT 中的电压-电流特性的话，则和图 8 所示情况相同，可以观察到在源极-漏极端子间的偏置电压 V_{ds} 比较大的情况下（ $V_{ds} = 20\text{ V}$ ），对于栅极电压（下栅极电压） V_{gb} 的漏极电流 I_d 的变化倾向如图 9B 所示，双栅极型晶体管 DGT 中的漏极电流 I_d 一方显著增加，另外，即使在偏置电压 V_{ds} 比较小的情况下（ $V_{ds} = 0.1\text{ V}$ ），如图 9A 所示，观察到双栅极型晶体管 DGT 中的漏极电流 I_d 一方虽然不多也还增加。此外，在图 9A、B 中， S_{tft} 是表示具备单一栅电极的场效应晶体管中的电压-电流特性的特性曲线， S_{dgt} 是表示涉及本构成例的将上栅极电极和下栅极电极短路的双栅极型晶体管中的电压-电流特性的特性曲线。

由此可知，在图 2、图 3 所示涉及第一及第二实施方式的显示像素 EMA、EMB 中，作为像素驱动电路 DCA、DCB 的发光驱动用晶体管，通过使用图 7 所示的具有将上栅极电极 EL_t 和下栅极电极 EL_b 短路的元件结构的双栅极型晶体管 DGT，即使在使用电子迁移度比较低的无定形硅半导体层的晶体管结构中，也可以在相同栅极电压下使更大的漏极电流（驱动电流）流过有机 EL 元件 OEL。

换言之，即使在对应电压施加方式以及电流施加方式任何一种的驱动控制方法的像素驱动电路中，为了流过相同的漏极电流（驱动电流），可以缩小双栅极型晶体管的晶体管尺寸（特别是栅极宽度），所以在各显示像素的形成区域的面积一定的情况下，可以相对增加有机 EL 元件的形成面积（发光区域），可以提高显示面板的开口率。

另外，为流过相同的漏极电流，因为可以把双栅极型晶体管的栅极电极设定得低，所以能够抑制在栅极电极上由继续施加高电压引起的晶体管特性（电压-电流特性）的恶化、实现动作特性优良的像素驱动电路（即显示特性优良的显示面板），并且，可以抑制伴随图像显示动作的消耗电力。

在该情况下，因为可以使流过有机 EL 元件的驱动电流的电流密度减小，所以可以抑制有机 EL 元件的元件特性的恶化，而延长寿命。

下面说明在上述第二实施方式的像素驱动电路（即对应电流施加方式的像素驱动电路；参照图 3）中使用涉及本构成例的双栅极型晶体管的情况的特有的效果。

图 10A、B 是表示用于验证在第二实施方式中所示的像素驱动电路中的双栅极型晶体管的写入动作的仿真模型（简化的等价电路）的电路图。

图 11 是表示把涉及本构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和驱动电流（输出电流）的关系（电流特性）的特性图（仿真结果）。

图 12 是表示把涉及本构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和向该像素驱动电路的写入率的关系的特性图（仿真结果）。

在上述第二实施方式中所示的显示像素 EMB（像素驱动电路 DCB）中，在写入动作中的各开关元件（薄膜晶体管 Tr21、Tr22 以及双栅极型晶体管 Tr23）的导通状态如图 4A 所示，因为薄膜晶体管 Tr22 以及双栅极型晶体管 Tr23 导通动作，所以从供给（选出）灰度信号电流 I_{pix} 的数据线 DL 到薄膜晶体管 Tr22、节点 N22、双栅极型晶体管 Tr23 以及电源线 VL 的路径连接为一条，写入电流 I_a 从电源线 VL 通过像素驱动电路 DCB 向数据线 DL 方向流过。

另一方面，在该状态下，因为薄膜晶体管 Tr21 导通动作，所以成为等价于双栅极型晶体管 Tr23 栅极端子（上栅极端子以及下栅极端子）和漏极端子连接的状态。

因此，简化写入动作状态下的显示像素 EMB 的电路结构的话，则概略如图 10A 所示，在写入电流 I_a （相当于灰度信号电流 I_{pix} ）的电流供给源 SCi 和接地电位间形成有电流路径，可以用上栅极端子以及下栅极端子和漏

极端子被短路的双栅极型晶体管 Tr23、和在该双栅极型晶体管 Tr23 的栅极-源极间连接的电容器 C21 组成的等价电路表示。

另外，在显示像素 EMB（像素驱动电路 DCB）中，在发光动作中的各开关元件（薄膜晶体管 Tr21、Tr22 以及双栅极型晶体管 Tr23）的导通状态如图 4A 所示，因为薄膜晶体管 Tr21 以及 Tr22 关断动作，双栅极型晶体管 Tr23 继续导通动作，所以从电源线 VL 到双栅极型晶体管 Tr23、节点 N22、有机 EL 元件 OEL 以及接地电位 Vgnd 的路径连接为一条，驱动电流（输出电流）Ib 从电源线 VL 通过像素驱动电路 DCB 以及有机 EL 元件 OEL 向接地电位 Vgnd 方向流过。

另一方面，在该状态下，通过在电容器 C21 中保持的电荷在双栅极型晶体管 Tr23 的上栅极端子以及下栅极端子上，施加高电平的栅极电压，并且，从设定高电平的电源电压 Vsc 的电源线 VL 经由该双栅极型晶体管 Tr23 流过驱动电流 Ib，由此，节点 21 的电位（双栅极型晶体管 Tr23 的栅极电压）进一步上升，实质上成为和电源线 VL 同样的高电平，成为等价于双栅极型晶体管 Tr23 的栅极端子（上栅极端子以及下栅极端子；节点 N21）和漏极端子（电源线 VL）被连接的状态。

因此，简化发光动作状态中的显示像素 EMB 的电流结构的话，则概略如图 10B 所示，在电源电压 Vsc 的电源供给源 SCv 和接地电位间形成电流路径，可以用上栅极端子以及下栅极端子和漏极端子短路的双栅极型晶体管 Tr23、和在该双栅极型晶体管 Tr23 的源极端子和接地电位间连接的有机 EL 元件 OEL 组成的等价电路表示。

在这样的等价电路（仿真模型）中，设定双栅极型晶体管 Tr23 的阈值电压 $V_{th} = 0 \text{ V}$ 、沟道长度 $L = 7 \mu\text{m}$ 、电容器 C21 的容量 = 20 pF、写入电流 $I_a = 50 \mu\text{A}$ 、写入时间 = 80 μsec 进行解析的结果如图 11 所示，对于向显示像素 EMB（像素驱动电路 DCB）的写入电流 I_a （= 灰度电流 I_{pix} ），得到仿真结果供给有机 EL 元件 OEL 的驱动电流（输出电流）Ib 的电流值的

关系（电流特性）随双栅极型晶体管 Tr23 的上栅极端子以及下栅极端子上施加的栅极电压 V_{gt} 的增加（0 V→10 V→20 V→30 V），则对于写入电流 I_a 具有同等电流值的（具有线性）的输出电流 I_b 更近似为被供给有机 EL 元件 OEL 的、呈理想的写入状态的电流特性曲线 S_{ri} ，并且，非线性被改善、呈近似线性的。

另外，在该情况，如图 12 所示，对于写入电流 I_a 的写入率的关系（写入特性），也得到随在双栅极型晶体管 Tr23 上施加的栅极电压 V_{gt} 的增加（0 V→10 V→20 V→30 V），显示写入率显著上升倾向的仿真结果。

这点的根据是，如在上述的电压-电流特性中也已经说明的，在双栅极型晶体管中，与只具有单一栅电极的一般的薄膜晶体管比较，因为能够降低为流入相同的写入电流所需要的栅极电压，所以可以降低对在双栅极型晶体管的栅极-源极间连接的电容器 C21 充电的写入电压，伴随这点，可以把该写入动作所需要的时间设定得短。

这样，通过在第二实施方式中所示的显示像素 EMB（对应电流施加方式的像素驱动电路 DCB）中使用涉及本构成例的双栅极型晶体管，伴随上述的电压-电流特性的改善，可以缩小双栅极型晶体管的栅极宽度，提高开口率，另外，能够使栅极电压地电压化、抑制晶体管特性的恶化和消耗电力，并且，伴随电流特性以及写入特性的改善，可以提高对于写入电流的输出电流的线性以及对于写入电流的写入率，因此可以以适当的亮度等级显示图像信息，能够实现显示图像质量优良的显示装置。

此外，在使用涉及本构成例的双栅极型晶体管的、上述的第一及第二实施方式中，在像素驱动电路 DCA、DCB 中，仅对于向作为光学要素的有机 EL 元件 OEL 供给驱动电流的发光驱动用晶体管（开关元件）使用双栅极型晶体管的结构进行了说明，但是本发明不限于此，例如，也可以用双栅极型晶体管构成构成像素驱动电路的全部开关元件。

在这一情况下，在发光驱动用晶体管中，因为在电路结构上在饱和动

作区域中导通动作，所以基于上述的电压-电流特性，可以增大对于栅极电压的驱动电流（漏极电流），但是在像素驱动电路中的发光驱动用晶体管以外的薄膜晶体管中，因为在线性动作区域中导通动作，所以不能得到基于上述电压-电流特性的驱动电流显著增大的效果，与不设置上栅极电极只有单一栅电极的一般的薄膜晶体管（场效应型晶体管）比较，在半导体层（沟道区域）上设置有不透明的上栅极电极的双栅极型晶体管的一方可以得到降低由入射到沟道区域的外光引起的光感生泄漏电流的效果、或屏蔽外部电场的影响的效果，可以使像素驱动电路（显示像素）稳定动作，实现良好的显示图像质量。

图 13 是表示涉及本构成例的双栅极型晶体管的元件结构的另一构成例的剖面结构图。

这里，关于和上述构成例（参照图 6A）相同的结构标注相同的符号，并简化其说明。

在上述第一构成例中，作为双栅极型晶体管 DGT 的元件结构，如图 6A 所示，示出了下面的结构，即在半导体层 31 的上方延伸形成有源电极 32 以及漏电极 33、该半导体层 31 在源电极 32 以及漏电极 33 的上方隔着上栅极绝缘膜 35 设置了具有对应半导体层 31 的平面的扩展的形狀的上栅极电极 ELt，但是，如上所述，因为在半导体层 31 上的块绝缘膜 34 上延伸形成的源电极 32 以及漏电极 33 对于在半导体层 31 上形成的沟道区域起着作为模拟的上栅极电极的作用，对于由上栅极电极 ELt 形成的沟道区域的实质的贡献限定于不形成源电极 32 以及漏电极 33 的区域（沟道区域中央部），所以如图 13 所示，也可以具有在半导体层 31 上的块绝缘膜 34 上、在源电极 32 以及漏电极 33 之间的区域（即沟道区域中央部）上方设置上栅极电极 ELta 的结构。

根据具有这样结构的双栅极型晶体管 DGTa，因为上栅极电极 ELta 不隔着上栅极绝缘膜 35 而直接设置在半导体层 31 上的块绝缘膜 34 上，所以

能够以和上述构成例的情况相同的上栅极电压 V_{gt} 得到更高的效果, 并且, 可以减少构成像素驱动电路 DCB 的叠层结构中的叠层数, 可以简化制造处理、削减处理数目提高制造成品率、和削减制造成本。

<第二构成例>

下面参照附图说明在本发明的像素驱动电路中使用的双栅极型晶体管的元件结构的第二构成例。

图 14A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第二构成例的剖面结构图以及电路图。

在上述第一构成例的双栅极型晶体管 DGT 中, 表示了大约均等地(即, 在图 6A 以及图 13 所示的结构中左右对称)形成在半导体层 31 的块绝缘膜 34 上延伸形成的源电极 32 以及漏电极 33 和通过块绝缘膜 34 的半导体层 31 的重叠的尺寸的元件结构, 但是在本构成例的双栅极型晶体管 DGTb 中, 如图 14A、B 所示, 具有源电极 32 以及漏电极 33 和通过块绝缘膜 34 的半导体层 31 的重叠的尺寸不同(即, 左右不对称)那样形成的元件结构。

具体说, 例如如图 14A、B 所示, 在双栅极型晶体管 DGTb 中, 成为源电极 32 和块绝缘膜 34 重叠的尺寸 OL_s 比漏电极 33 和块绝缘膜 34 重叠的尺寸 OL_d 短 ($OL_s < OL_d$), 并且, 形成为使源电极 32 和漏电极 33 的间隔距离 L_{sp} 和在上述第一构成例中所示的结构(图 6A 及图 13)中的源电极 32 和漏电极 33 的间隔距离相同。亦即, 形成为在显示像素 EMB(像素驱动电路 DCB)中, 使驱动电流(输出电流) I_b 流出光学要素(有机 EL 元件 OEL)侧的电极和块绝缘膜 34 重叠的尺寸相对短。

下面说明具有上述元件结构的双栅极型晶体管的元件特性。

图 15 是表示在涉及本构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图(仿真结果)。

图 16A、B 是用于说明把涉及本构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的电压-电流特性的图。

图 17 是表示把涉及本构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和驱动电流（输出电流）的关系（电流特性）的特性图（仿真结果）。

图 18 是表示把涉及本构成例的双栅极型晶体管用于第二实施方式所示像素驱动电路中的情况下的灰度信号电流（输入电流）和向该像素驱动电路的写入率的关系的特性图（仿真结果）。

首先验证在涉及本实施方式的双栅极型晶体管 DGTb 中，上栅极端子 TG 和下栅极端子 BG 处于电气独立状态下的、对于下栅极电压 V_{gb} 的漏极电流（导通电流） I_d 的变化倾向（电压-电流特性）。

这里，作为成为验证对象的双栅极型晶体管的元件结构，观察了把半导体层 31 上的块绝缘膜 34 的源极-漏极方向（图 14A、B 的左右方向）的长度例如设定为 $7\mu\text{m}$ 、把源电极 32 以及漏电极 33 和块绝缘膜 34 的各重叠尺寸例如设定为 $1\mu\text{m}$ 以及 $3\mu\text{m}$ 的情况。此外，作为比较对象，观察把源电极 32 以及漏电极 33 和块绝缘膜 34 的各重叠的尺寸例如设定为 $2\mu\text{m}$ 的情况。

在本构成例的双栅极型晶体管 DGTb 中，在上栅极端子（上栅极电极）和下栅极端子（下栅极电极）处于电气独立的状态下观察电压-电流特性的话，则如图 15 所示，可以判断对于将源电极 32 以及漏电极 33 和块绝缘膜 34 的重叠的尺寸形成为相同的元件结构（亦即第一构成例所示的双栅极型晶体管 DGT），将源电极 32 以及漏电极 33 和块绝缘膜 34 的重叠的尺寸形成为不同的元件结构的情况一方，对于下栅极电压 V_{gb} 的漏极电流 I_d 的变化倾向显著改善。

此外，在图 15 中， S_{sma} 是表示在具有将源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件结构的双栅极型晶体管中、在不施加上栅极电压的状态（ $V_{gt} = 0\text{V}$ ）下的电压-电流特性的特性曲线， S_{smb} 是表示在具有将源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件

结构的双栅极型晶体管中、在施加上栅极电压的状态 ($V_{gt} = 30 \text{ V}$) 下的电压-电流特性的特性曲线, Sdf 是表示在具有将涉及本构成例的源电极以及漏电极和块绝缘膜的重叠的尺寸形成为不同的元件结构的双栅极型晶体管中、在施加上栅极电压的状态 ($V_{gt} = 30 \text{ V}$) 下的电压-电流特性的特性曲线。

这点例如可以说明为, 由于在图 16A 所示的薄膜晶体管结构 (亦即, 去掉双栅极型晶体管 DGT 的上栅极电极 ELt 的元件结构, 或者, 在双栅极型晶体管 DGT 中, 在上栅极端子 TG 上不施加栅极电压 V_{gt} 的状态) 中, 和上述情况相同, 通过源电极 32 以及漏电极 33 在半导体层 31 上的块绝缘膜 34 上延伸, 起作为模拟的上栅极电极的作用。

亦即, 在具有图 16A 所示元件结构的晶体管中, 在半导体层 31 上源电极 32 以及漏电极 33 经由块绝缘膜 34 而重叠的区域中, 通过在这些电极上施加的电压而在半导体层中形成沟道区域, 在不形成源电极 32 以及漏电极 33 的区域上形成的本来的沟道区域 (亦即通过上栅极电压 V_{gt} 在半导体层 31 的大约中央部形成的沟道区域) 之外, 在对应源电极 32 以及漏电极 33 的区域上也形成沟道区域, 在形成有块绝缘膜 34 的、从源电极 32 到漏电极 33 的区域的半导体层 31 上形成沟道区域 Rch。此时, 在沟道区域中, 发生对应源极-漏极端子间施加的偏置电压 (源极电压及漏极电压) 的电位变化。

这里, 如图 16B 所示, 在源极-漏极端子间施加预定的偏置电压、在源电极 32 上施加低电位电压 V_{s1} 、另外在漏电极 33 上施加高电位电压 V_{dh} 的话, 因为在施加低电位电压 V_{s1} 的源电极 32 侧沟道电位在向下的方向上、亦即在收敛 (近似) 到电压 V_{s1} 的方向上作用, 所以导通电流 (漏极电流) 被抑制, 另一方面, 在施加高电位电压 V_{dh} 的漏电极 33 侧沟道电位在向上的方向上、亦即在收敛 (近似) 到电压 V_{dh} 的方向上作用, 所以导通电流 (漏极电流) 增加。此外, 在图 16B 中, 虚线表示沟道区域中的电位变化

的理想值。

在第一构成例所示的双栅极型晶体管 DGT 中，通过源电极 32 以及漏电极 33 和沟道区域（块绝缘膜 34）的重叠成为相同尺寸那样均等地被形成，使降低或者升高如图 16B 所示那样的沟道电位的作用均衡为相同，但是，在涉及本构成例的双栅极型晶体管 DGTb 中，源电极 32 以及漏电极 33 和沟道区域（块绝缘膜 34）的重叠不同，比较源电极 32 一侧漏电极 33 一侧重叠的尺寸大的话，沟道区域中的电位变化偏向高电位侧，在漏极电流 I_d 增加的方向作用。

由此可知，在涉及图 2、图 3 所示的第一以及第二实施方式的显示像素 EMA、EMB 中，作为像素驱动电路 DCA、DCB 的发光驱动用晶体管，如图 14A、B 所示，通过使用具有非对称形成沟道区域（块绝缘膜 34）和源电极以及漏电极的重叠的尺寸的元件结构的双栅极型晶体管，可以提高电压-电流特性，即使在使用电子迁移度比较低的无定形硅半导体层的晶体管结构中，也可以使用相同的栅极电压在有机 EL 元件 OEL 上流过更大的漏极电流（驱动电流）。

亦即，因为可以将流过相同的漏极电流要施加的栅极电压设定为较低，所以可以使双栅极型晶体管的晶体管尺寸（特别是栅极宽度）减小，能够相对增加各显示像素的形成区域中的有机 EL 元件的形成面积（发光区域）、提高显示面板的开口率，并且，能够抑制由于在栅电极上施加高电压引起的晶体管特性（电压-电流特性）的恶化，实现动作特性优良的像素驱动电路（亦即显示特性优良的显示面板）。

另外，在将涉及本构成例的双栅极型晶体管 DGTb 的上栅极电极以及下栅极电极电连接（短路）、使用于涉及第二实施方式的显示像素 EMB（像素驱动电路 DCB）的发光驱动用晶体管 Tr23 中的情况，使用在图 10A、B 所示的仿真模型（各种设定条件和上述第一构成例的情况相同），验证上述的写入动作亦即发光动作中的电流特性的话，则如图 17 所示，对于向显示像素

EMB（像素驱动电路 DCB）的写入电流 I_a （ \approx 灰度电流 I_{pix} ）的、供给有机 EL 元件 OEL 的驱动电流（输出电流） I_b 的电流值的关系，在双栅极型晶体管 Tr23 中使用的元件结构（图 14A、B）的源电极 32 以及漏电极 33 和块绝缘膜 34 的重叠尺寸非对称设定的情况的一方，比较重叠尺寸相同设定的情况（图 6A 所示的元件结构），对于写入电流 I_a 的输出电流 I_b 的电流值更接近呈线性的理想的电流特性（特性曲线 S_{ri} ），并且可以得到进一步改善非线性的仿真结果。

此外，在图 17 中， P_{sma} 是表示在具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件结构的双栅极型晶体管中、在不施加栅极电压的状态（ $V_{gt} = 0\text{ V}$ ）下的电流特性的特性曲线， P_{smb} 是表示在具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件结构的双栅极型晶体管中在施加栅极电压的状态（ $V_{gt} = 30\text{ V}$ ）下的电流特性的特性曲线， P_{df} 是表示在涉及本构成例的具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为不同的元件结构的双栅极型晶体管中、在施加栅极电压的状态（ $V_{gt} = 30\text{ V}$ ）下的电流特性的特性曲线。

另外，这一情况如图 18 所示，对于写入电流 I_a 的写入率的关系（写入特性），在非对称设定源电极 32 以及漏电极 33 和块绝缘膜 34 的重叠的尺寸的情况一方，也得到写入率呈显著上升的倾向的仿真结果。

此外，在图 18 中， Q_{sma} 是表示在具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件结构的双栅极型晶体管中、在不施加栅极电压的状态（ $V_{gt} = 0\text{ V}$ ）下的写入特性的特性曲线， Q_{smb} 是表示在具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为相同的元件结构的双栅极型晶体管中、在施加栅极电压的状态（ $V_{gt} = 30\text{ V}$ ）下的写入特性的特性曲线， Q_{df} 是表示在涉及本构成例的具有源电极以及漏电极和块绝缘膜的重叠的尺寸形成为不同的元件结构的双栅极型晶体管中、在施加栅极电压的状态（ $V_{gt} = 30\text{ V}$ ）下的写入特性的特性曲线。

这样，通过在第二实施方式所示的显示像素 EMB（对应电流施加方式的像素驱动电路 DCB）中使用涉及本构成例的双栅极型晶体管，伴随上述电压-电流特性的改善，可以缩小双栅极型晶体管的栅极宽度，提高显示面板的开口率，另外，能够使栅极电压低电压化、抑制晶体管特性的恶化和消耗电力，并且，因为伴随电流特性及写入特性的显著改善，能够显著提高对于写入电流的输出电流的线性、及对于写入电流的写入率，所以可以以更适当的亮度等级显示图像信息，可以实现显示图像质量更加优良的显示装置。

图 19A、B 是表示涉及本构成例的双栅极型晶体管的元件结构的另一结构例、和把该双栅极型晶体管用于对应电流施加方式的像素驱动电路（显示像素）的情况中的另一电路结构例的图。这里，对于和上述的双栅极型晶体管的元件结构（图 14A、B）以及显示像素（像素驱动电路；图 3）相同的结构标注相同的符号，并简化其说明。

在涉及上述第二构成例的双栅极型晶体管 DGTb 中，如图 14A、B 所示，说明了通过对于源电极 32 和块绝缘膜 34 的重叠的尺寸 OLs ，把漏电极 33 和块绝缘膜 34 的重叠的尺寸 OLd 设定得大，而且，设定为在漏电极 33（漏极端子 D）上施加高电位电压、在源电极 33（源极端子 S）上施加低电位电压的偏置状态，由此可以增加通过源电极 32 流过有机 EL 元件 OEL 的驱动电流 Ib （漏极电流 Id ）（可以提高-电压电流特性），但是在把漏电极 33（漏极端子 D）上以及在源电极 32（源极端子 S）上施加的偏置电压的关系设定为反极性的情况下，如图 19A 所示，也可以使用具有把漏电极侧的重叠的尺寸 OLd 设定得比源电极侧的重叠的尺寸 OLs 小的元件结构的双栅极型晶体管 DGTc。

这样，在源电极 32（源极端子 S）上施加高电位电压、在漏电极 33（漏极端子 D）上施加低电位电压的偏置的状态下，具有对于有机 EL 元件（光学要素）OEL 供给（选出）负的驱动电流（漏极电流）的元件结构的双栅极

型晶体管 DGTc 例如如图 19B 所示,可以在具有像素驱动电路 DCC 和有机 EL 元件(光学要素) OEL 而构成的显示像素 EMC 中良好地使用,该像素驱动电路 DCC 具备:栅极端子连接扫描线 SL、源极端子以及漏极端子分别连接数据线 DL 以及节点 N41 的薄膜晶体管 Tr42;栅极端子连接扫描线 SL、源极端子以及漏极端子分别连接节点 N41 以及节点 N42 的薄膜晶体管 Tr41;栅极端子连接节点 N42、漏极端子连接电源线 VL、并且源极端子连接节点 N41 的双栅极型晶体管 Tr43(相当于本构成例中的双栅极型晶体管 DGTc);以及连接在节点 N42 以及电源线 VL 间的电容器 C41,该有机 EL 元件 OEL 的阴极端子连接在该像素驱动电路 DCC 的节点 N42 上,而阳极端子连接接地电位。这里,双栅极型晶体管 Tr43 的上栅极端子 TG 以及下栅极端子 BG 电气短路地被连接。

在这样的显示像素 EMC(像素驱动电路 DCC)中,在来自上述数据晶体管 130 的灰度信号电流 I_{pix} 的写入动作时,与图 4A 所示的动作状态相反,从数据线 DL 侧经由像素驱动电路 DCC(薄膜晶体管 Tr42、节点 N41、双栅极型晶体管 Tr43)向电源线 VL 的方向上流过写入电流 I_a 。另一方面,在显示像素 EMC 中发光动作时,与图 4B 所示的动作状态相反,从有机 EL 元件 OEL 侧经由像素驱动电路 DCC(节点 N41、双栅极型晶体管 Tr43)向电源线 VL 的方向上流过驱动电流 I_b 。

在这一情况下,也如图 19A 所示,通过把具有源电极以及漏电极和块绝缘膜(沟道区域)重叠的尺寸不同的元件结构的双栅极型晶体管作为发光驱动用晶体管使用,和上述情况同样,可以改善电压-电流特性,使该双栅极型晶体管的晶体管尺寸(栅极宽度)缩小,所以可以提高显示面板 110 的开口率,另外可以使栅极电压低电压化,抑制晶体管特性的恶化和消耗电力,并且可以显著改善电流特性以及写入特性,实现显示图像质量优良的显示装置。

这样,通过在第二实施方式所示那样的显示像素 EMB(对应电流施加

方式的像素驱动电路 DCB) 中使用本构成例的双栅极型晶体管, 伴随上述电压-电流特性的改善, 可以使双栅极型晶体管的栅极宽度缩小, 提高开口率, 另外可以使栅极电压低电压化, 抑制晶体管特性的恶化和消耗电力, 并且伴随电流特性以及写入特性的改善, 因为可以提高对于写入电流的输出电流的线性以及对于写入电流的写入率, 所以可以用适当的亮度等级显示图像信息, 可以实现显示图像质量优良的显示装置。

<第三构成例>

下面参照附图说明在本发明的像素驱动电路中使用的双栅极型晶体管的元件结构的第三构成例。

图 20A、B 是表示在本发明的像素驱动电路的发光驱动用晶体管中使用的双栅极型晶体管的元件结构的第三构成例的剖面结构图。

图 21A、B、C 是表示在涉及上述各实施方式的显示像素 (像素驱动电路) 中使用涉及本构成例的双栅极型晶体管的情况的元件结构的一例的概略结构图。

此外, 在图 21A 中, 为表示方便, 用双点划线表示图 7A 所示的平面结构图的上栅极电极, 部分地省略图 21B、C 所示剖面结构图中的剖面线。另外, 关于和上述各实施方式相同的结构标注相同的符号, 并简化其说明。

在涉及上述第一以及第二构成例的双栅极型晶体管 DGT、DGTa~DGTc 中, 表示出在半导体层 31 上隔着块绝缘膜 34、在该块绝缘膜 34 上延伸形成有源电极 32 以及漏电极 33 的元件结构, 但是在本构成例的双栅极型晶体管 DGTd 中, 如图 20A 所示, 具有在半导体层 (沟道区域) 31 的两端区域中, 通过由在该半导体层 31 上直接形成的 n+硅组成的杂质层 (欧姆接触层) 37、38, 形成源电极 32 (元及端子 S) 以及漏电极 33 (漏极端子 D) 的元件结构。亦即, 具有在涉及图 6A 所示的第一构成例的双栅极型晶体管的元件结构中除去在半导体层 31 上形成的块绝缘膜 34 的结构。

于是, 在把具有这样结构的双栅极型晶体管 DGTd 使用于上述那样的显

示像素 EMA、EMB 的像素驱动电路 DCA（参照图 2）、DCB（参照图 3）的情况，因为具有上栅极电极 ELt（上栅极端子 TG）和下栅极电极 ELb（下栅极端子 BG）被电连接（短路）的结构，所以和上述第一构成例的双栅极型晶体管 DGT 同样，例如如图 21A、C 所示，在双栅极型晶体管 DGTd 的形成区域附近设置的接触区域 Rcnt 中，延伸形成的上栅极电极 ELt 构成为：通过贯通上栅极绝缘膜 35 以及下栅极绝缘膜 36 形成的开口部（接触孔），而与延伸形成的下栅极电极 ELb 电连接。

另外，在像素驱动电路 DCA（参照图 2）、DCB（参照图 3）中，栅极-源极间连接的电容器 C1、C2，例如如图 21A、B 所示，在双栅极型晶体管 DGTd 的形成区域附近设置的电容区域 RGc 中，分别延伸形成的上栅极电极 ELt 以及源电极 32 隔着上栅极绝缘膜 35 面对设置形成电容成分 Ca，另外，分别延伸形成的下栅极电极 ELb 以及源电极 32 隔着下栅极绝缘膜 36 面对设置形成电容成分 Cb。于是，这些电容成分 Ca、Cb 的总和成为各电容器 C11、C12 的电容值。

下面说明具有上述元件结构以及连接结构的双栅极型晶体管的元件特性。

图 22A、B 是表示在涉及本构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电气独立状态下的电压-电流特性的图（仿真结果）。

图 23A、B 是表示在涉及本构成例的双栅极型晶体管中上栅极端子和下栅极端子处于电连接（短路）状态下的电压-电流特性的图（仿真结果）。

首先，在上述的双栅极型晶体管 DGT 中，如果要验证对于在上栅极端子和下栅极端子处于电气独立状态下的下栅极电压 V_{gb} 的漏极电流（导通电流） I_d 的变化倾向（电压-电流特性），则如图 22A、B 所示，对于下栅极电压 V_{gb} 的漏极电流 I_d 的变化倾向为，即使在源极-漏极端子间的电位差（即偏置电压） V_{ds} 比较大的情况下（ $V_{ds} = 20 \text{ V}$ ），或者即使在比较小的情况下（ $V_{ds} = 0 \text{ V}$ ），比较涉及上述第一构成例的双栅极型晶体管的元件

特性（参照图 8A、B），观察到在上栅极电压 V_{gt} 施加正电压（10 V→20 V→30 V）的情况下，呈漏极电流 I_d 增加的倾向，另外，在上栅极电压 V_{gt} 施加负电压（-10 V→-20V）的情况下，呈漏极电流 I_d 显著减小的倾向。特别判断在上栅极电压 V_{gt} 施加正电压的情况，漏极电流 I_d 显著增加。

这点被认为是，由于在涉及本构成例的双栅极型晶体管 DGTd 中，如图 6A 所示的双栅极型晶体管 DGT 的元件结构，因为在半导体层 31 和源电极 32 以及漏电极 33 之间不存在块绝缘膜 34，不起作为上述模拟的上栅极电极的功能，如图 20B 所示，仅在源电极 32 以及漏电极 33 不延伸形成的区域的半导体层 31 上形成有沟道区域 R_{ch} ，在上栅极电极 EL_t 上施加的栅极电压 V_{gt} 引起的对该沟道区域 R_{ch} 的电场的影响未被遮挡。

另外，在图 22A、B 中，在把双栅极型晶体管 DGTd 的上栅极电压 V_{gt} 设定为 0 V 的情况的电压-电流特性，因为可以认为与不具有上栅极电极、只由单一栅极电极组成的一般的场效应晶体管（薄膜晶体管）中的电压-电流特性相同，所以比较在这样的一般的场效应晶体管中的电压-电流特性和涉及本构成例的双栅极型晶体管 DGTd 中电连接上栅极端子和下栅极端子的元件结构（图 21A、C）中的电压-电流特性的话，则和图 9A、B 所示情况同样，观察到与源极-漏极端子间的偏置电压 V_{ds} 的大小无关，对于栅极电压（下栅极电极） V_{gb} 的漏极电流 I_d 的变化倾向，如图 23A、B 所示，双栅极型晶体管 DGT 中的漏极电流 I_d 一方显著增加。此外，在图 23A、B 中， Y_{tft} 是表示在具有单一栅电极的场效应晶体管中的电压-电流特性的特性曲线， Y_{dgt} 是表示涉及本构成例的将上栅极电极和下栅极电极短路的双栅极型晶体管中的电压-电流特性的特性曲线。

由此可知，在涉及图 2、图 3 所示那样的第一及第二实施方式的显示像素 EMA、EMB 中，作为像素驱动电路 DCA、DCB 的发光驱动用晶体管，通过使用具有图 21A、C 所示那样的将上栅极电极 EL_t 和下栅极电极 EL_b 短路的元件结构的双栅极型晶体管 DGTd，即使在使用电子迁移度比较低的无定

形硅的半导体层的晶体管结构中，也可以在相同的栅极电压下对于有机 EL 元件 OEL 流过更大的漏极电流（驱动电流）。

因此，即使在对应电压施加方式以及电流施加方式的任何一种驱动控制方法的像素驱动电路中，因为为流过相同的漏极电流（驱动电流），可以减小双栅极型晶体管的晶体管尺寸（特别是栅极宽度），所以可以相对地增加各显示像素中的有机 EL 元件的形成面积（发光区域），能够提高显示面板的开口率。

另外，因为为流过相同的漏极电流，可以把双栅极型晶体管的栅极电压设定得低，所以可以抑制晶体管特性（电压-电流特性）的恶化，实现动作特性优良的像素驱动电路（即显示特性优良的显示面板），并且，可以抑制伴随图像显示动作的消耗电力。

进而，在涉及本构成例的双栅极型晶体管中，即使在源极-漏极端子间的电位差（偏置电压） V_{ds} 比较小的情况下，因为漏极电流 I_d 呈显著增加的倾向，所以在像素驱动电路 DCA 或 DCB 中，因为像发光驱动用晶体管那样的、不仅是在偏置电压大的饱和动作区域动作的情况、而且在偏置电压比较小的线性动作区域的情况，都可以使漏极电流 I_d 增加，所以例如在构成像素驱动电路 DCA 或 DCB 的薄膜晶体管 Tr11 或薄膜晶体管 Tr21、Tr22 等的、发光驱动用晶体管以外的薄膜晶体管中也能良好地使用，可以缩小这些薄膜晶体管的晶体管尺寸（栅极宽度）、更加提高显示面板的开口率。

此外，在上述各实施方式中，作为驱动电流流过像素驱动电路中的光学要素的双栅极型晶体管的、上栅极端子和下栅极端子被短路的结构不限于此，例如，也可以在上栅极端子和下栅极端子上施加不同的电压。在这一情况下，例如通过在上栅极端子上施加比下栅极端子高的电压，比较将上栅极端子和下栅极端子短路的情况，可以更加改善电压-电流特性（对于栅极电压的漏极电流），在相同的栅极电压下流过更大的驱动电流，另外，可以使为流过相同的驱动电流的开关元件的元件尺寸更加减小。

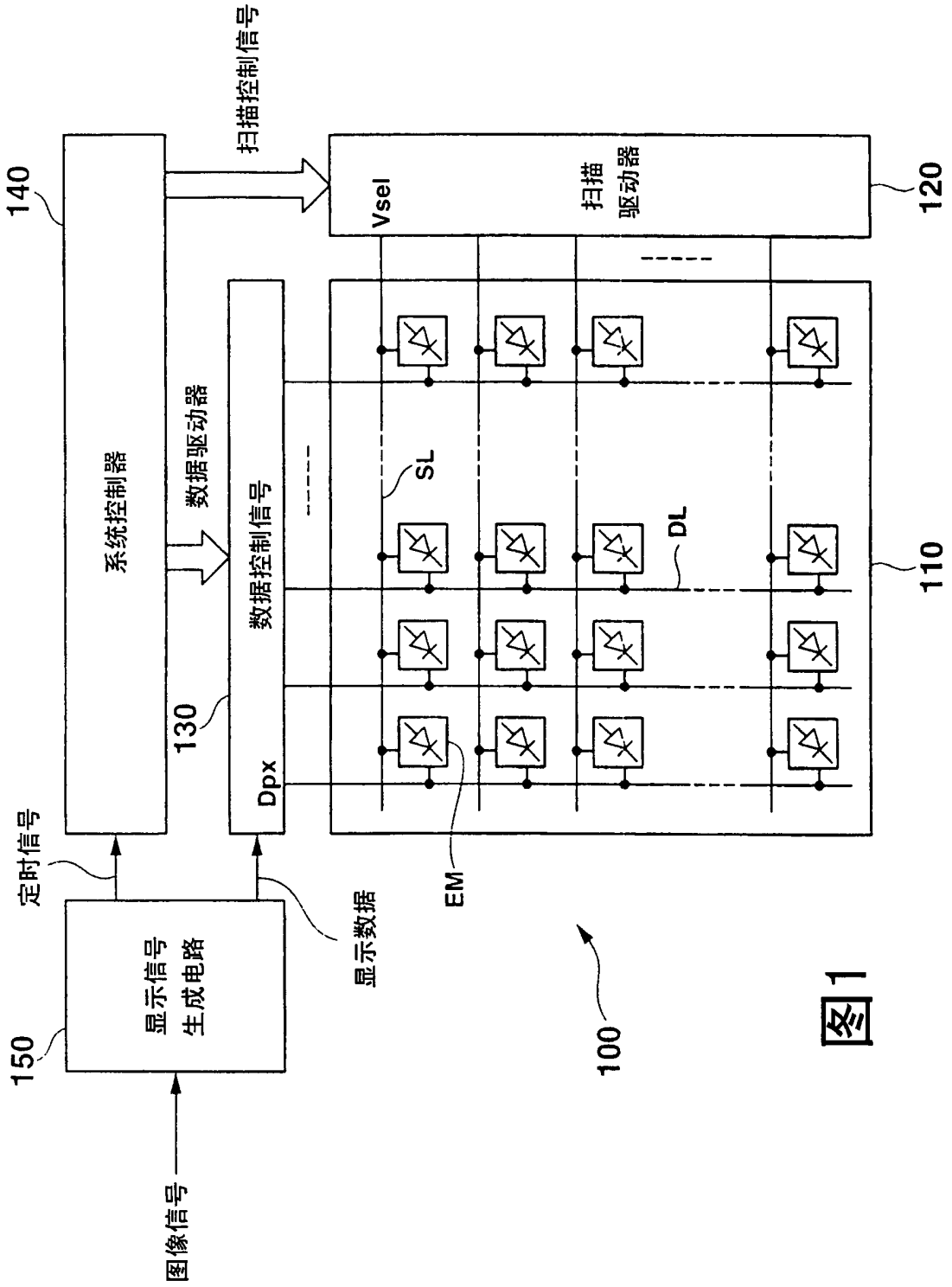


图1

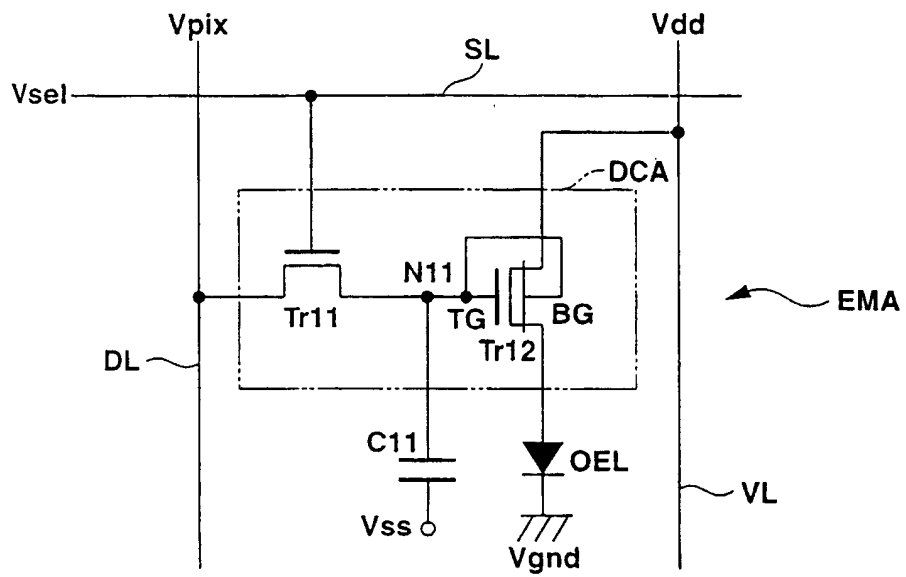


图2

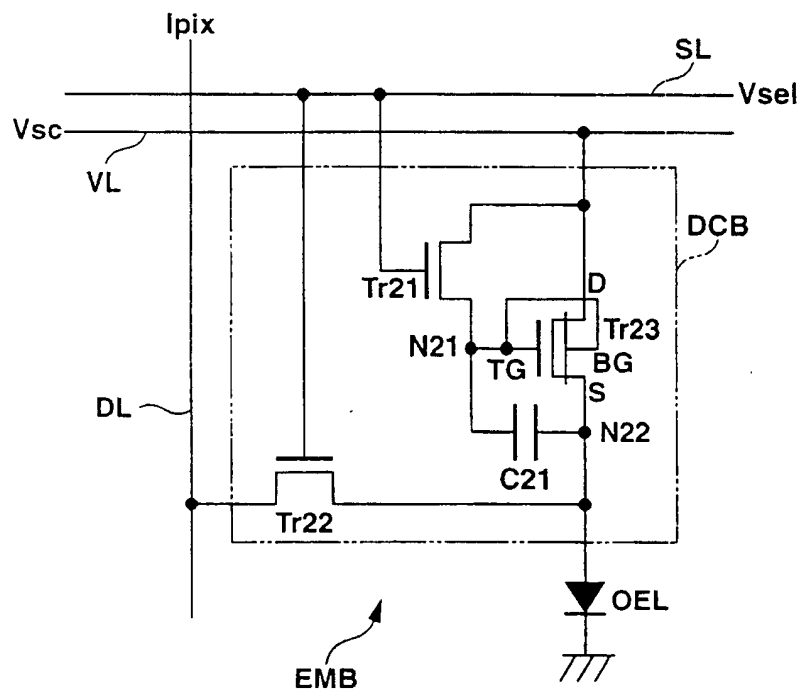


图3

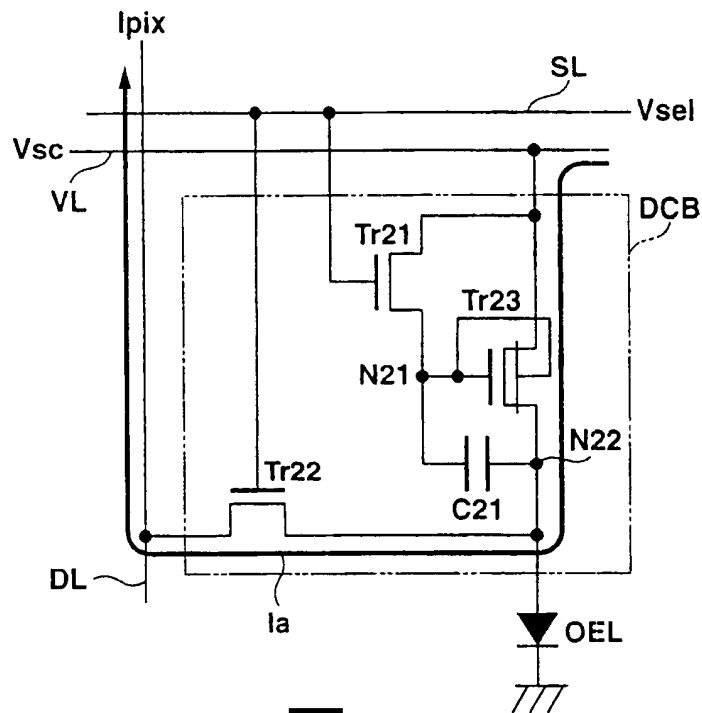


图4A

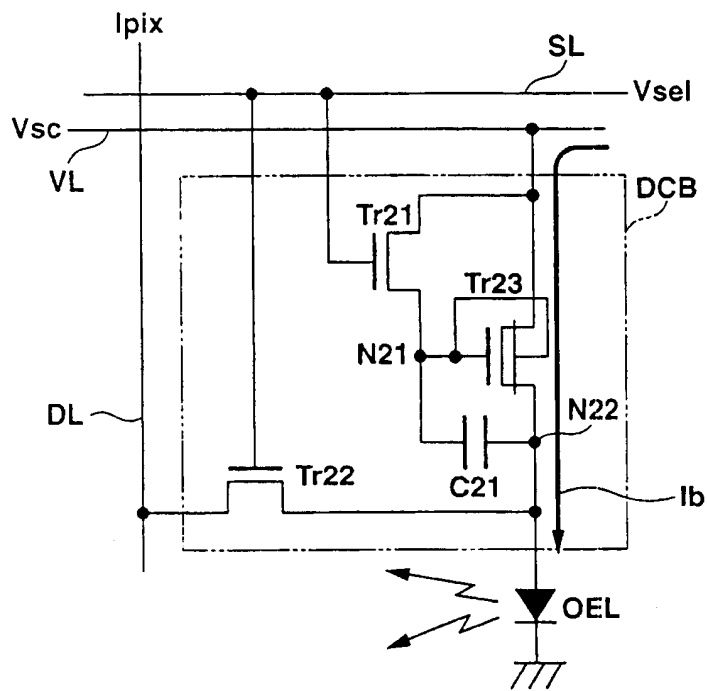


图4B

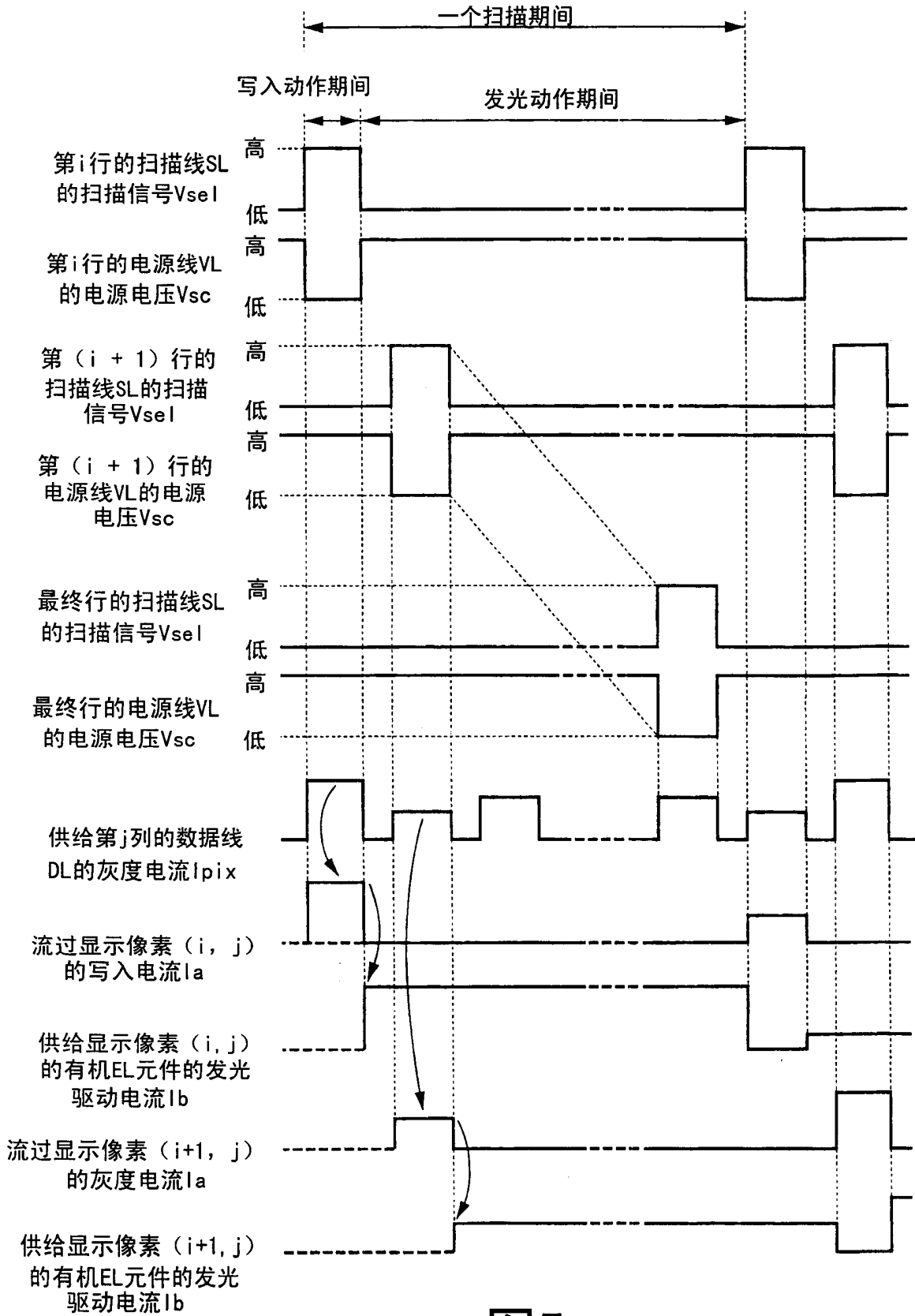


图5

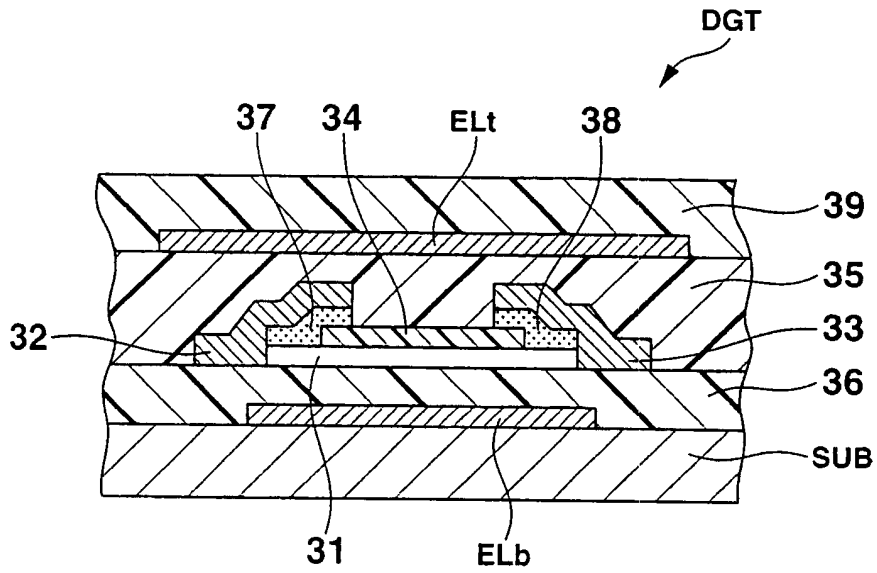


图6A

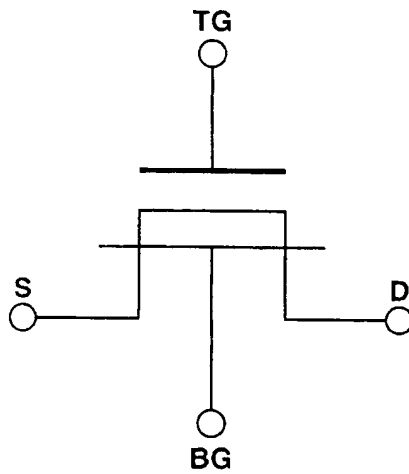


图6B

图8A

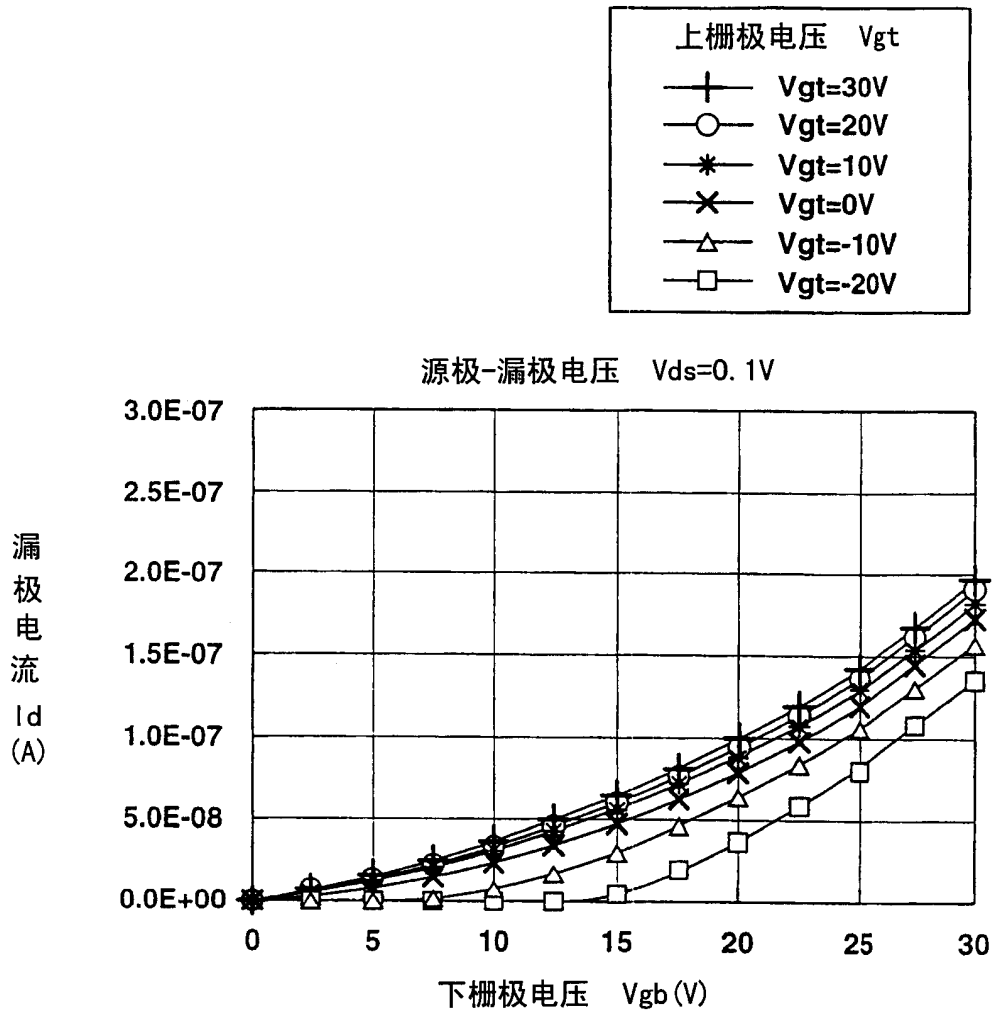


图8B

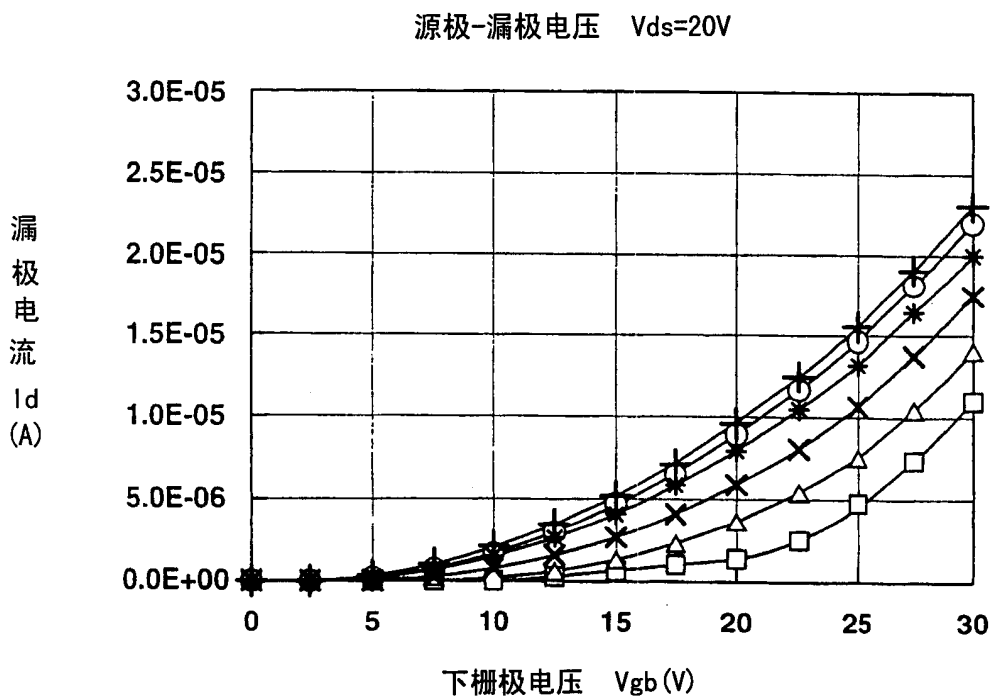


图9A

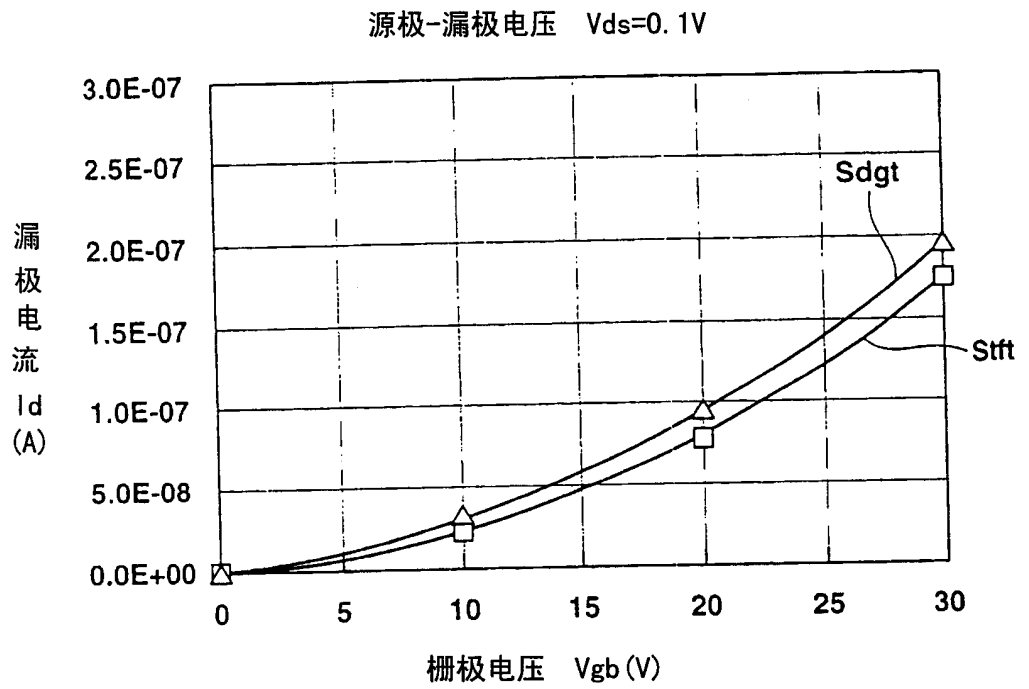
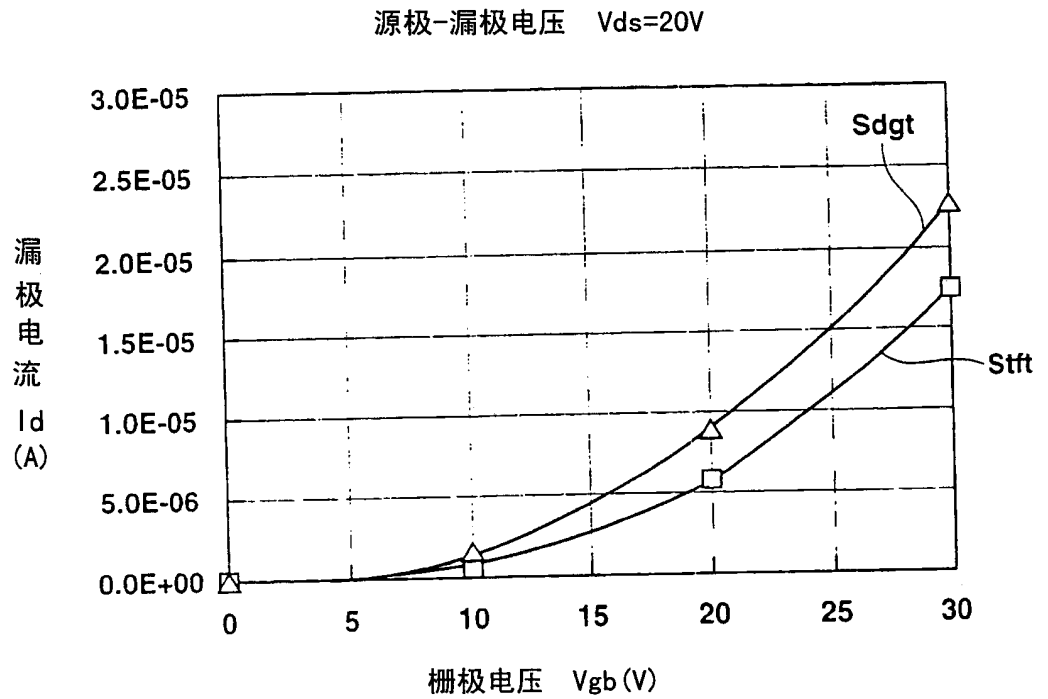


图9B



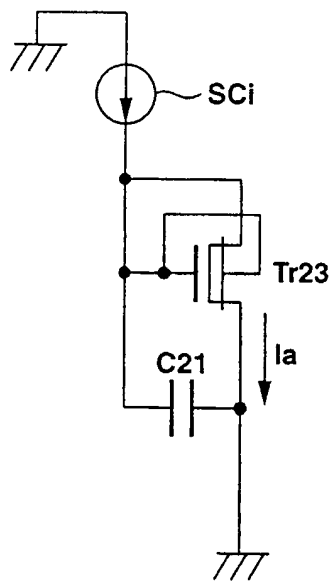


图10A

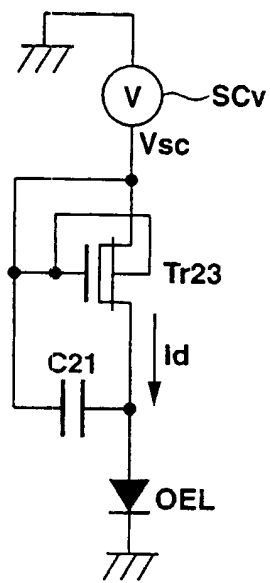


图10B

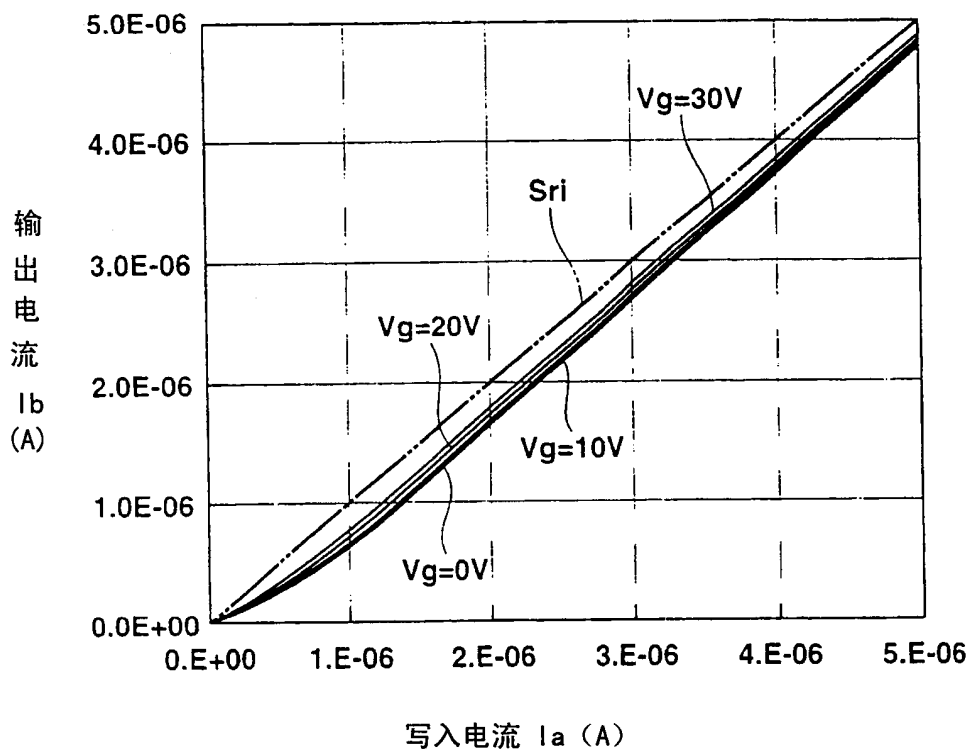


图11

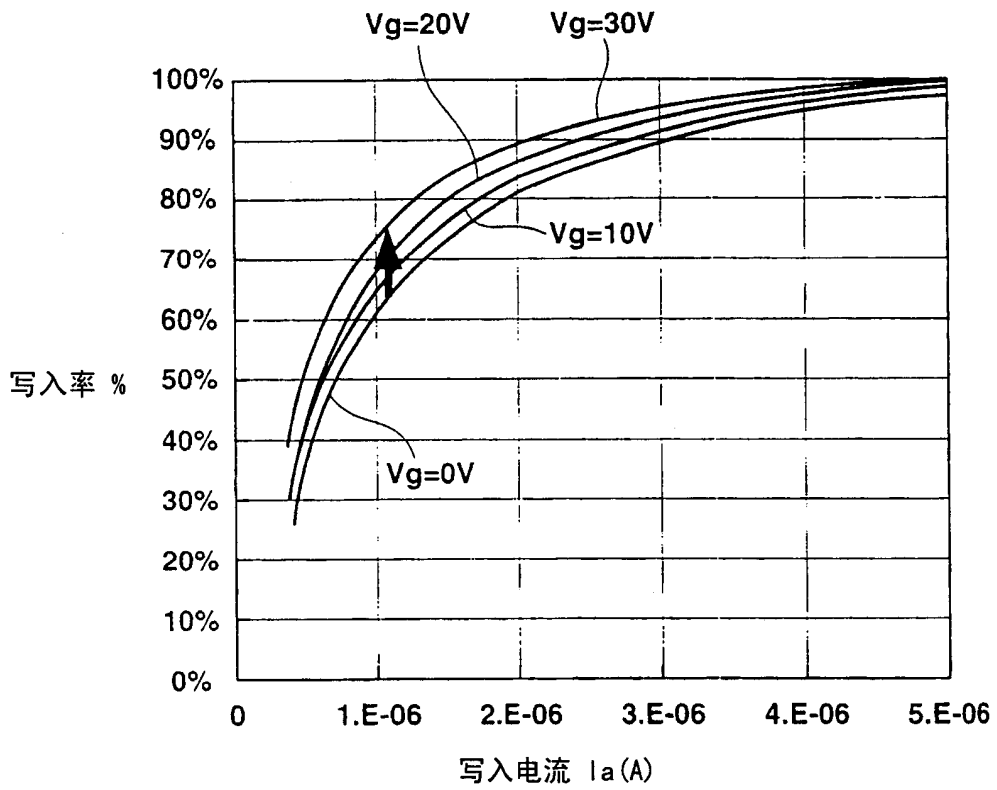


图12

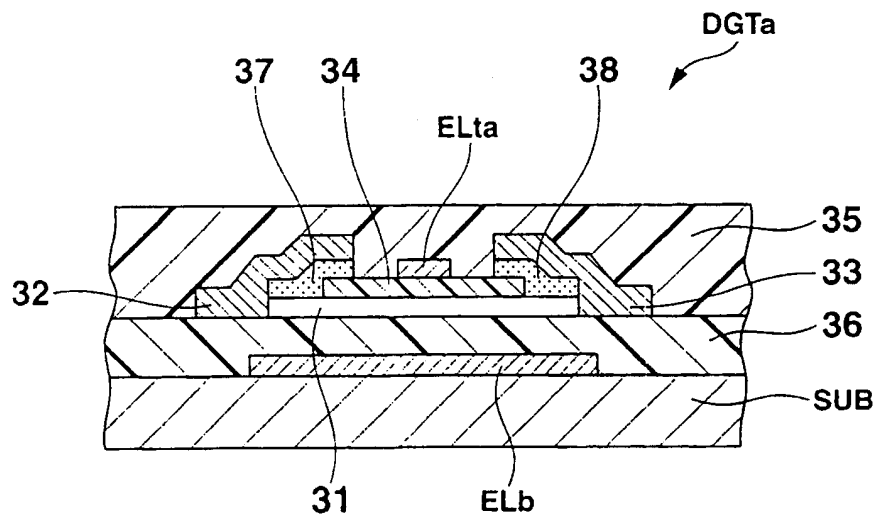


图13

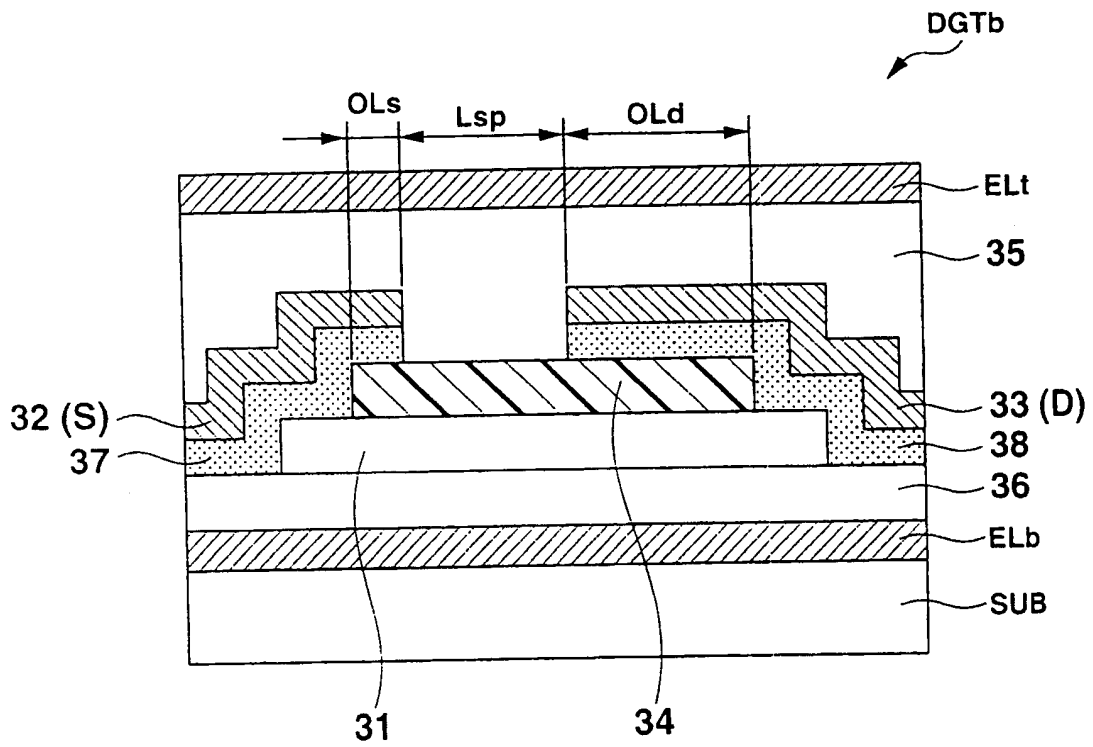


图14A

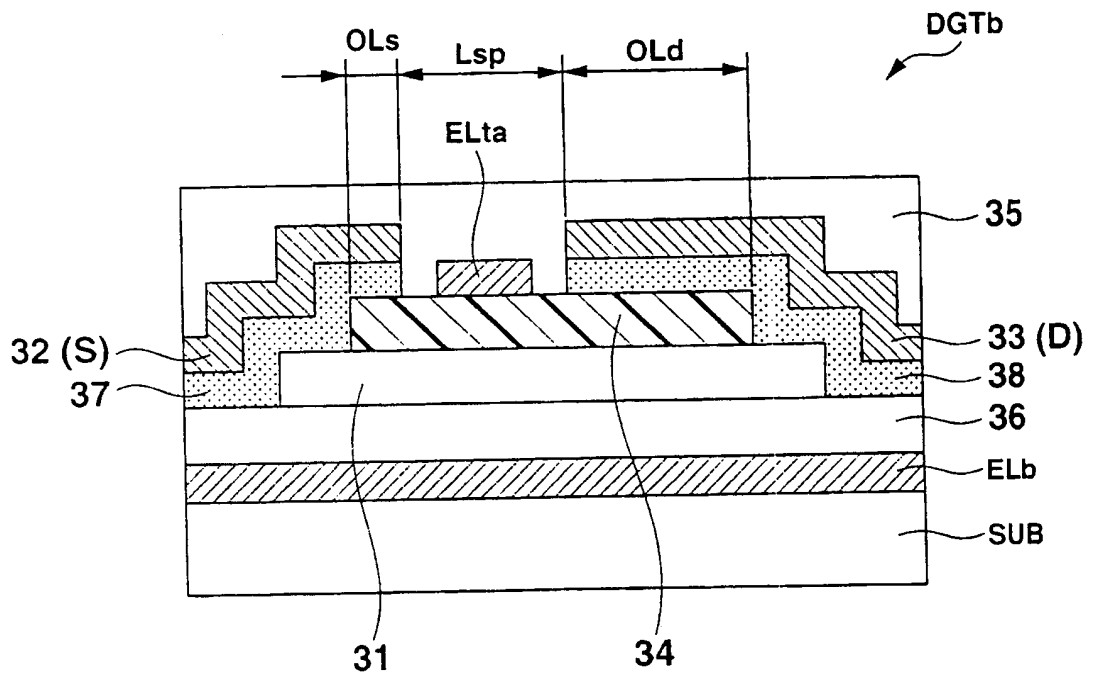


图14B

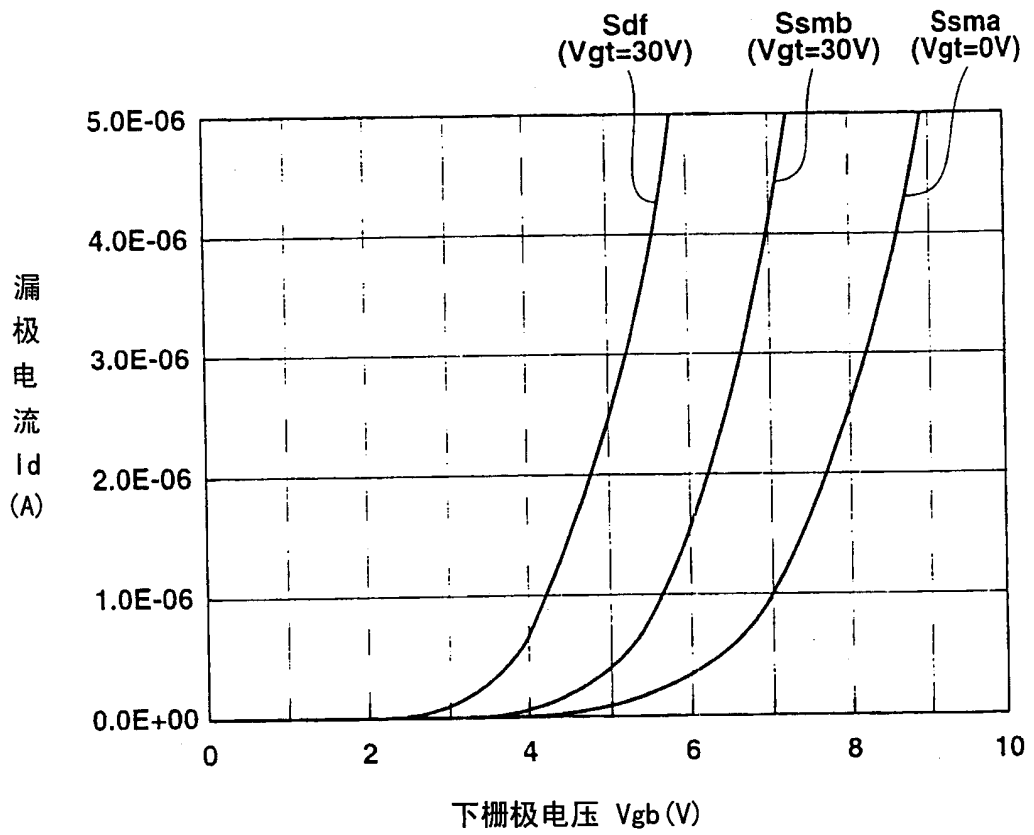


图15

图16A

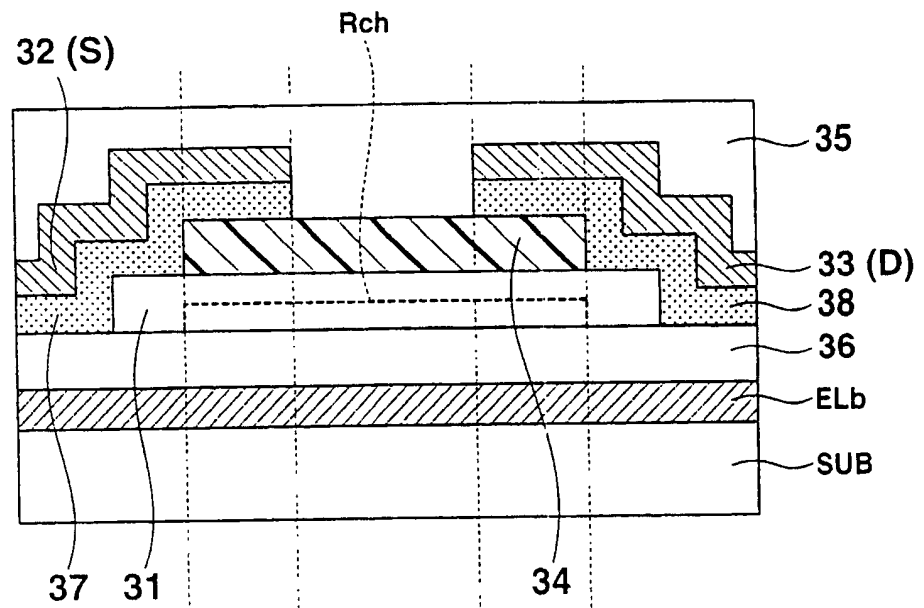
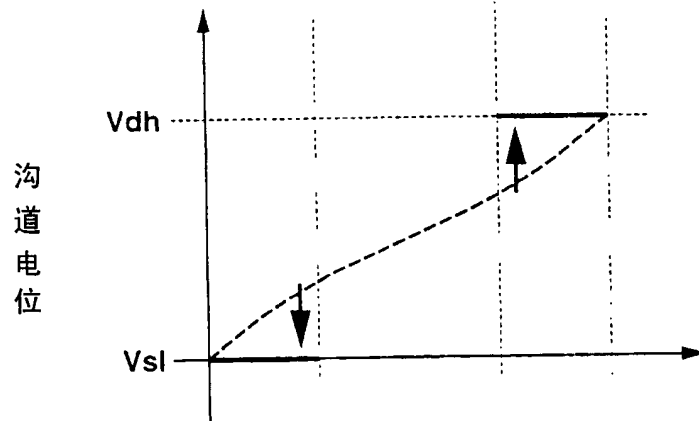


图16B



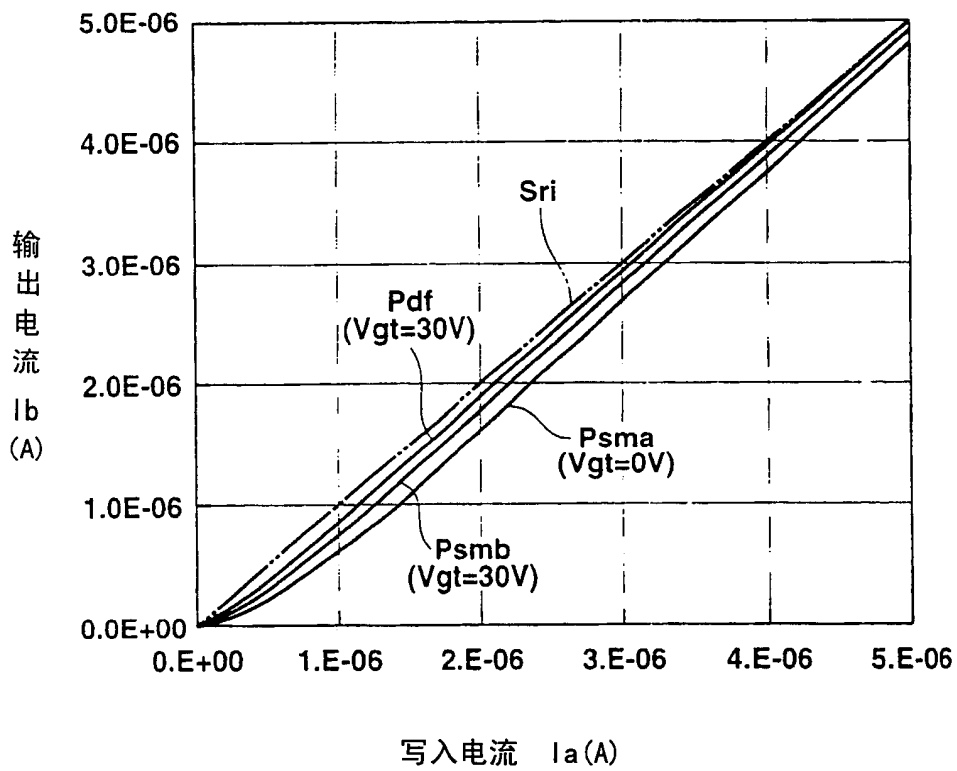


图17

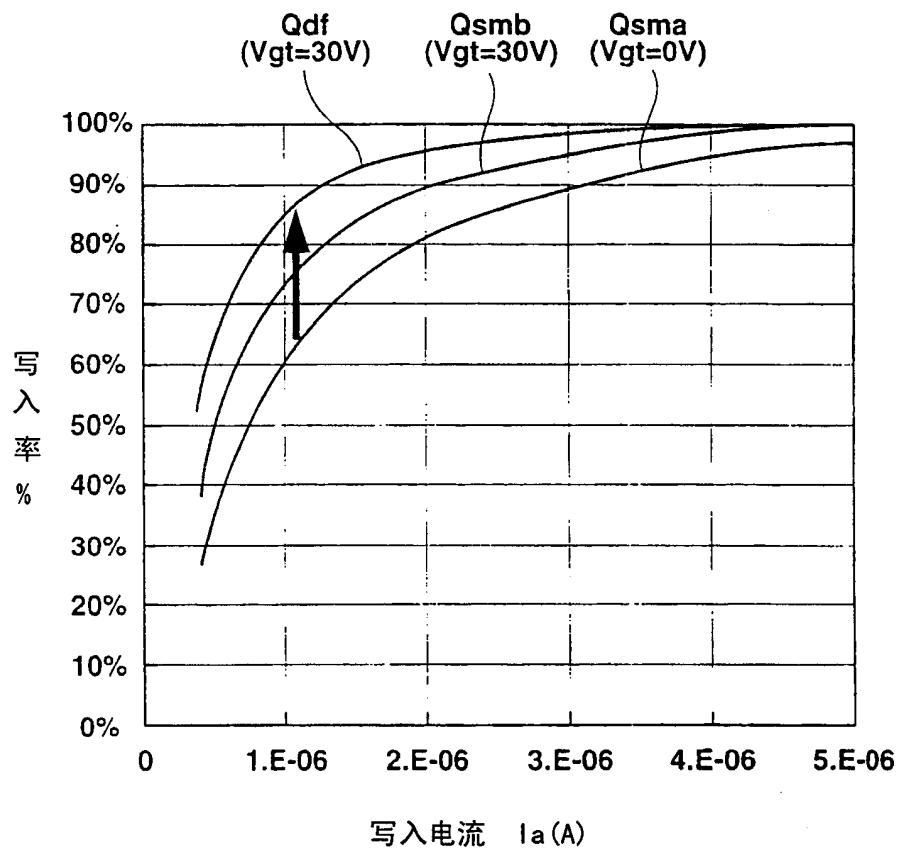


图18

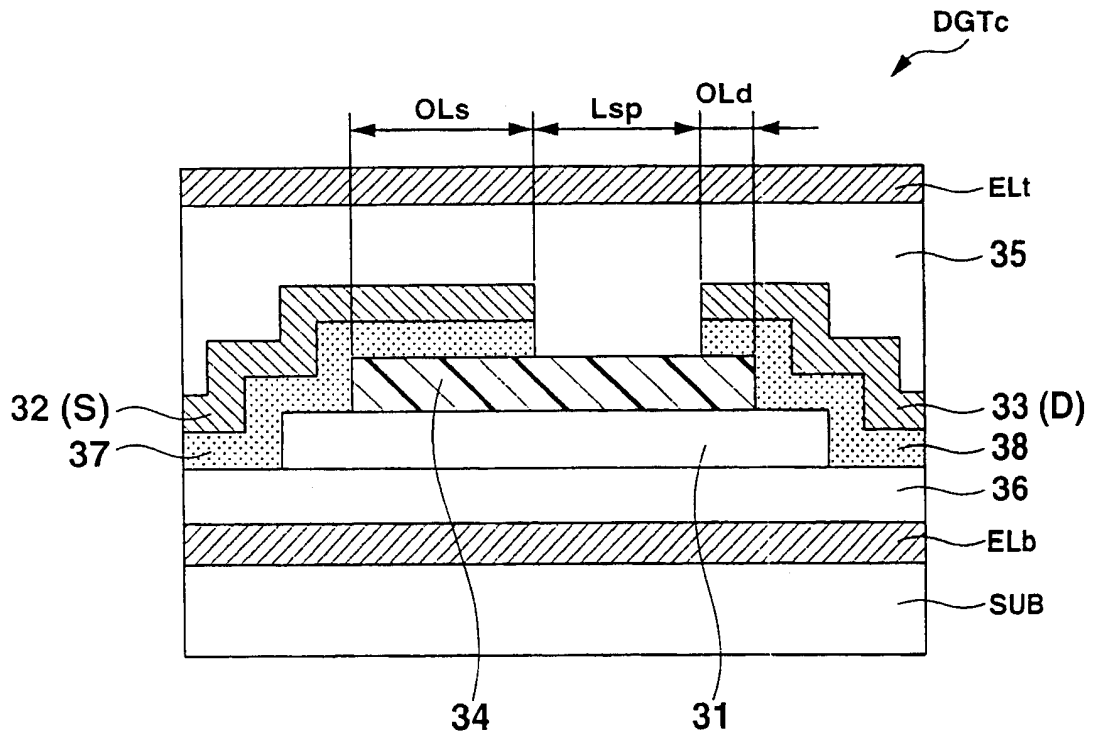


图19A

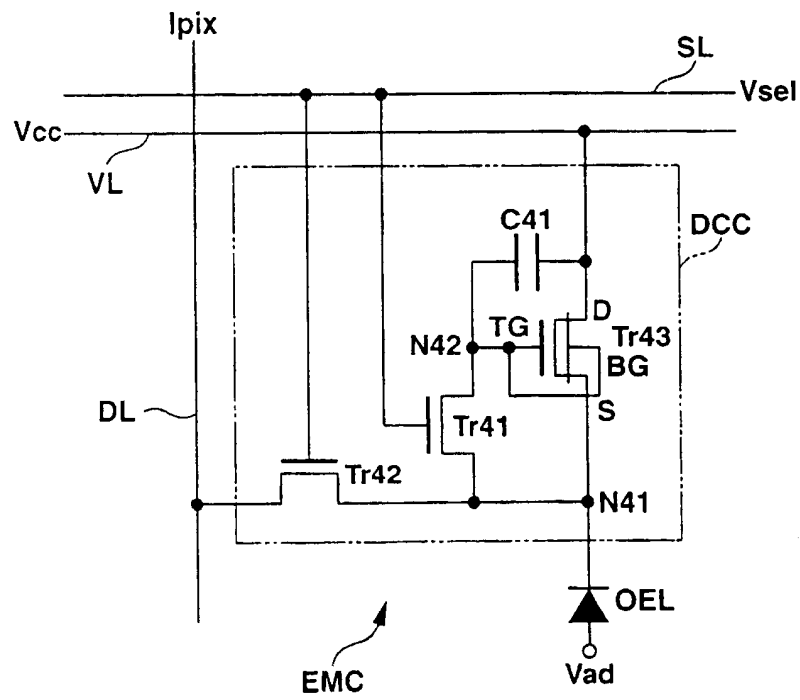


图19B

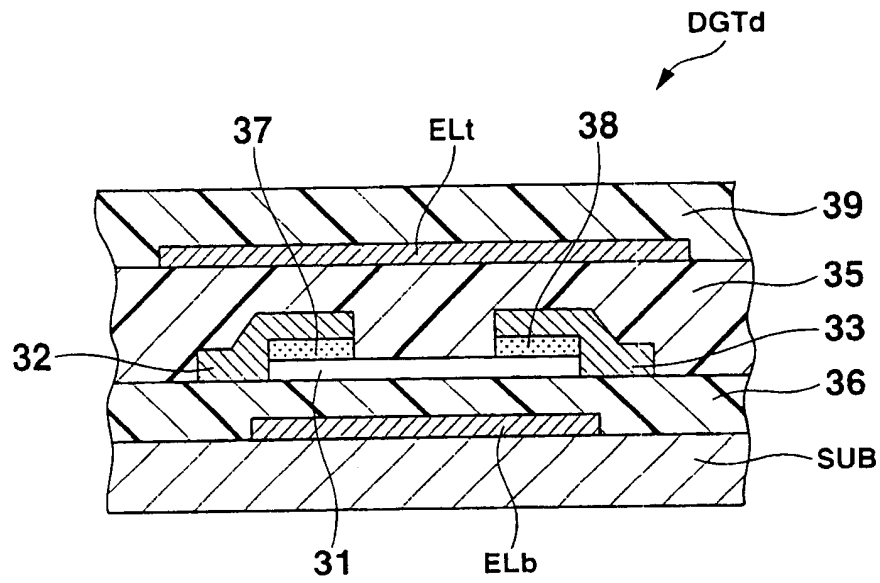


图20A

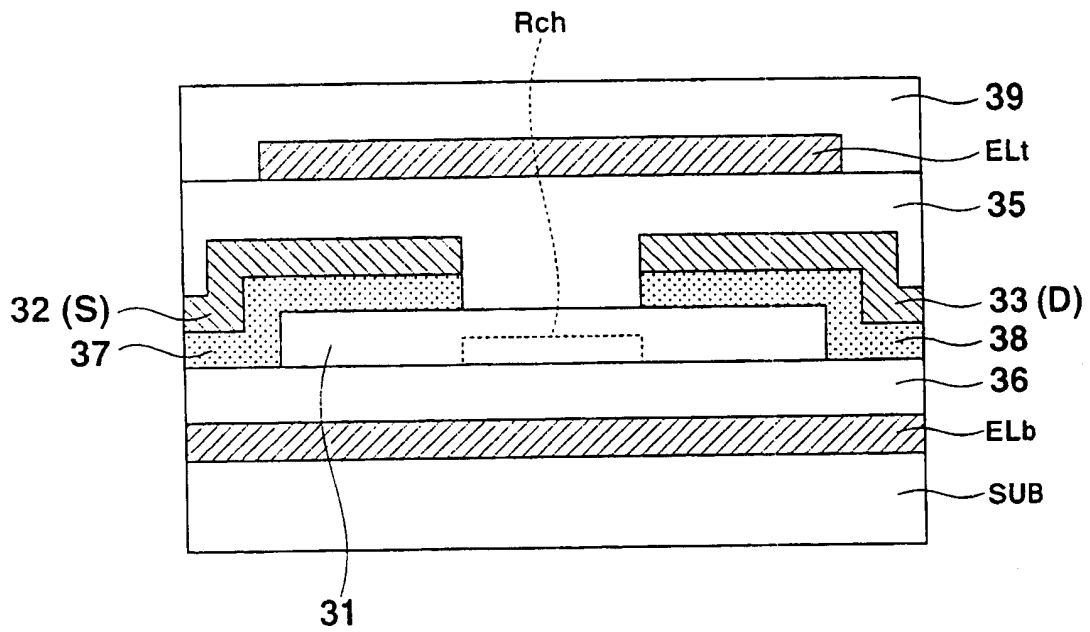


图20B

图21A

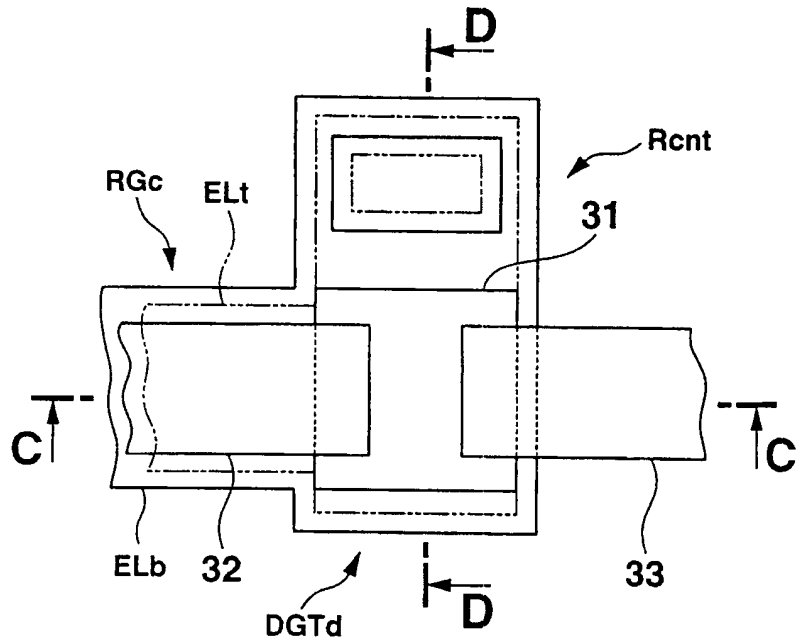


图21B

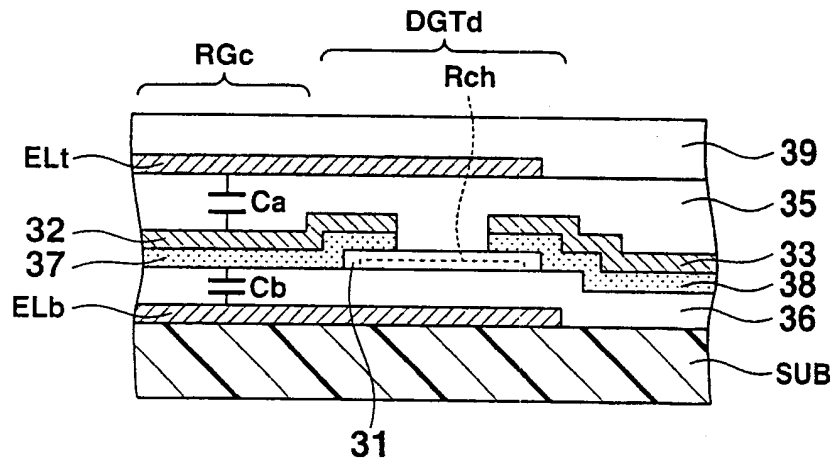


图21C

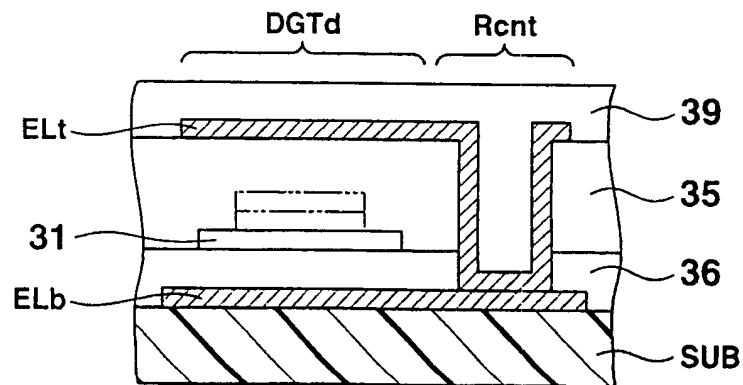


图 22A

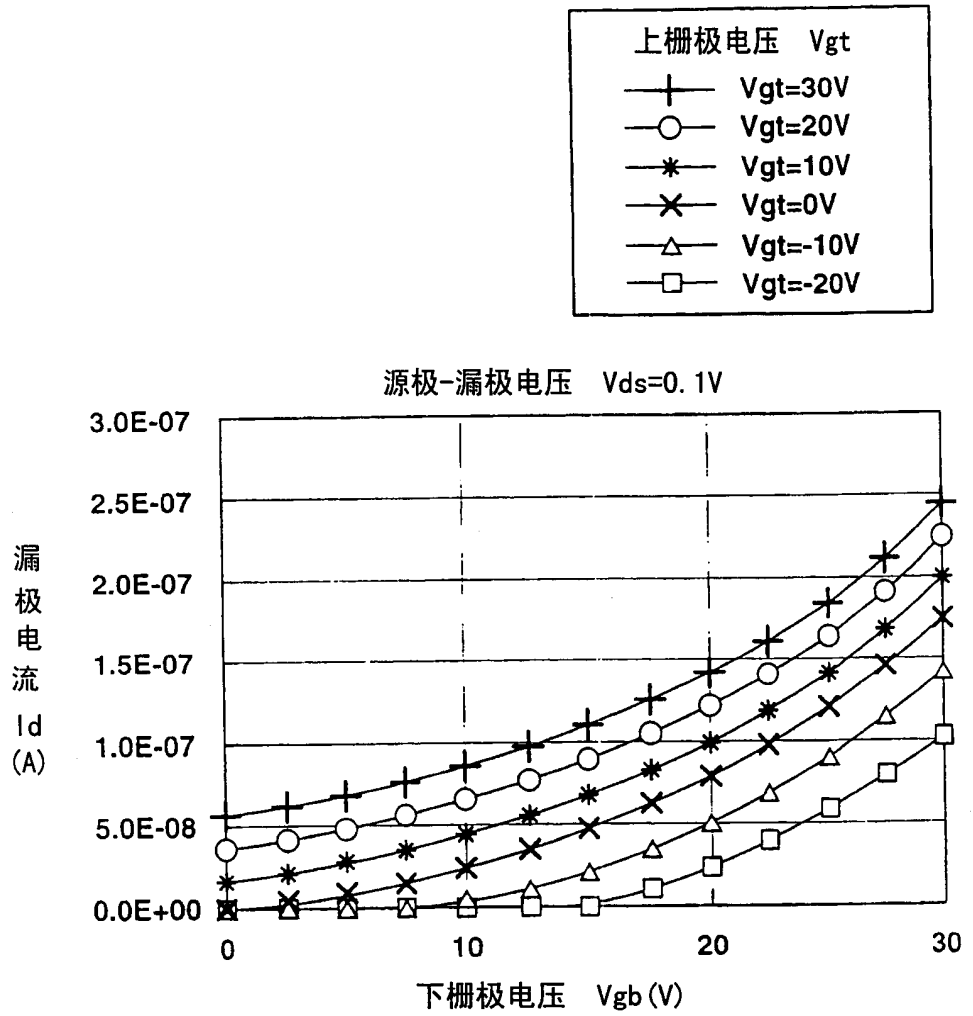
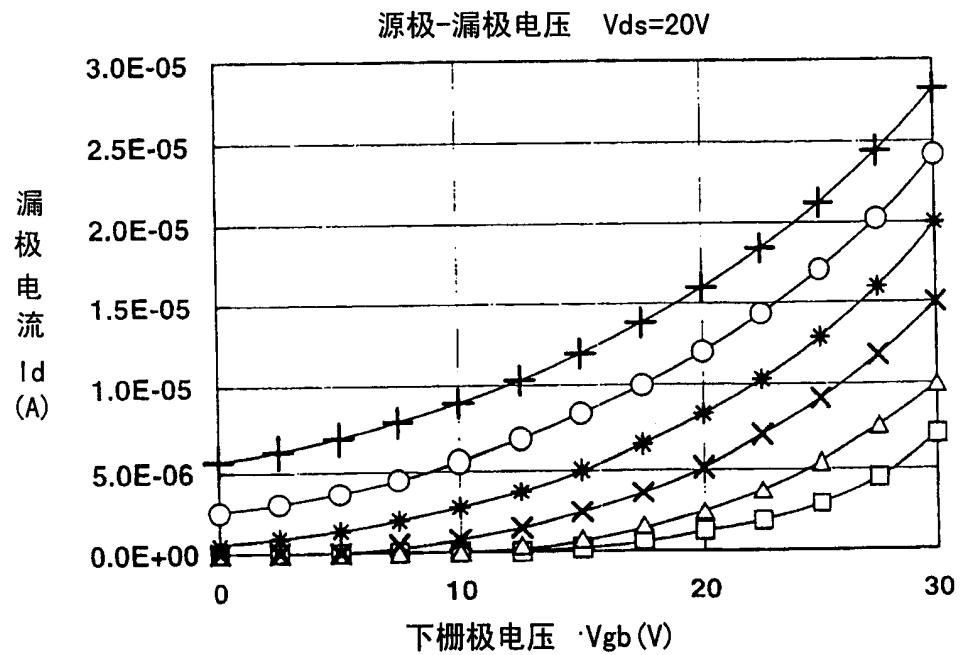


图 22B



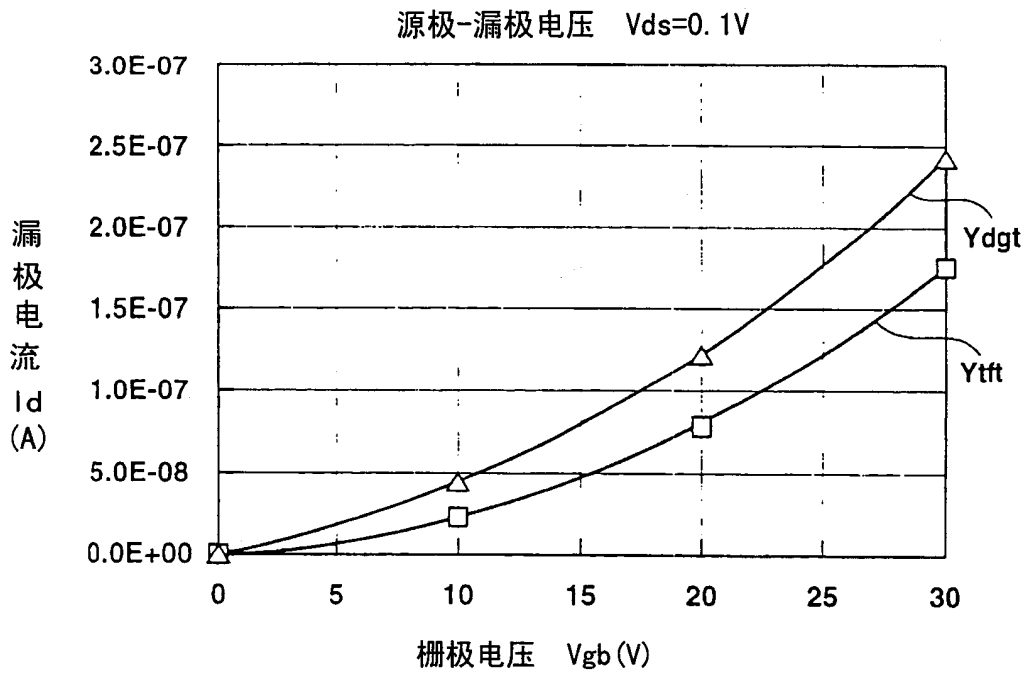


图23A

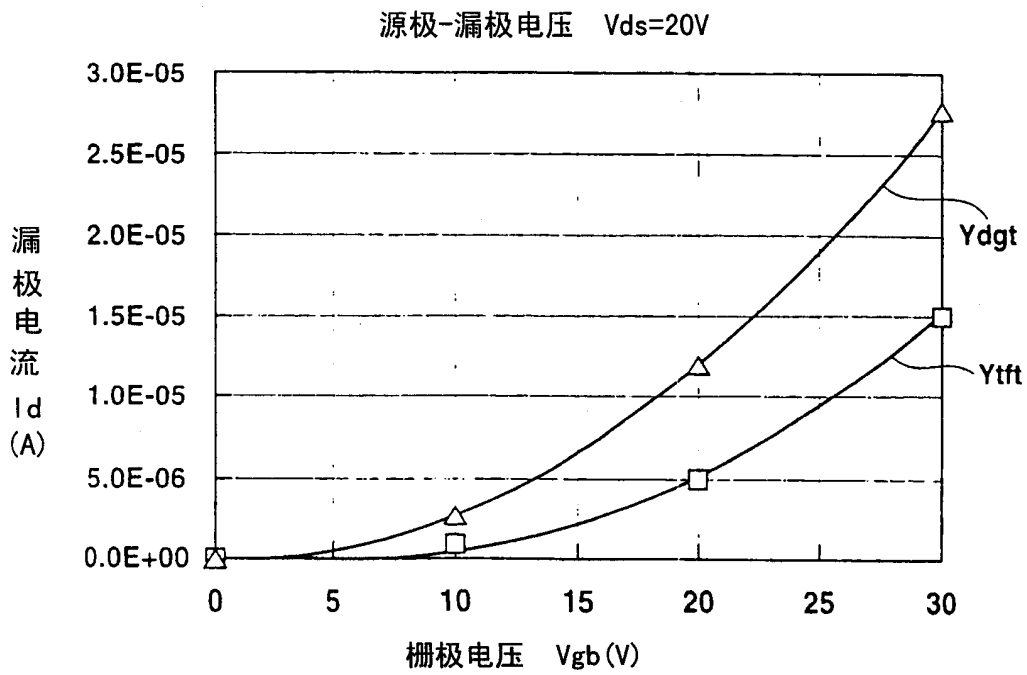


图23B

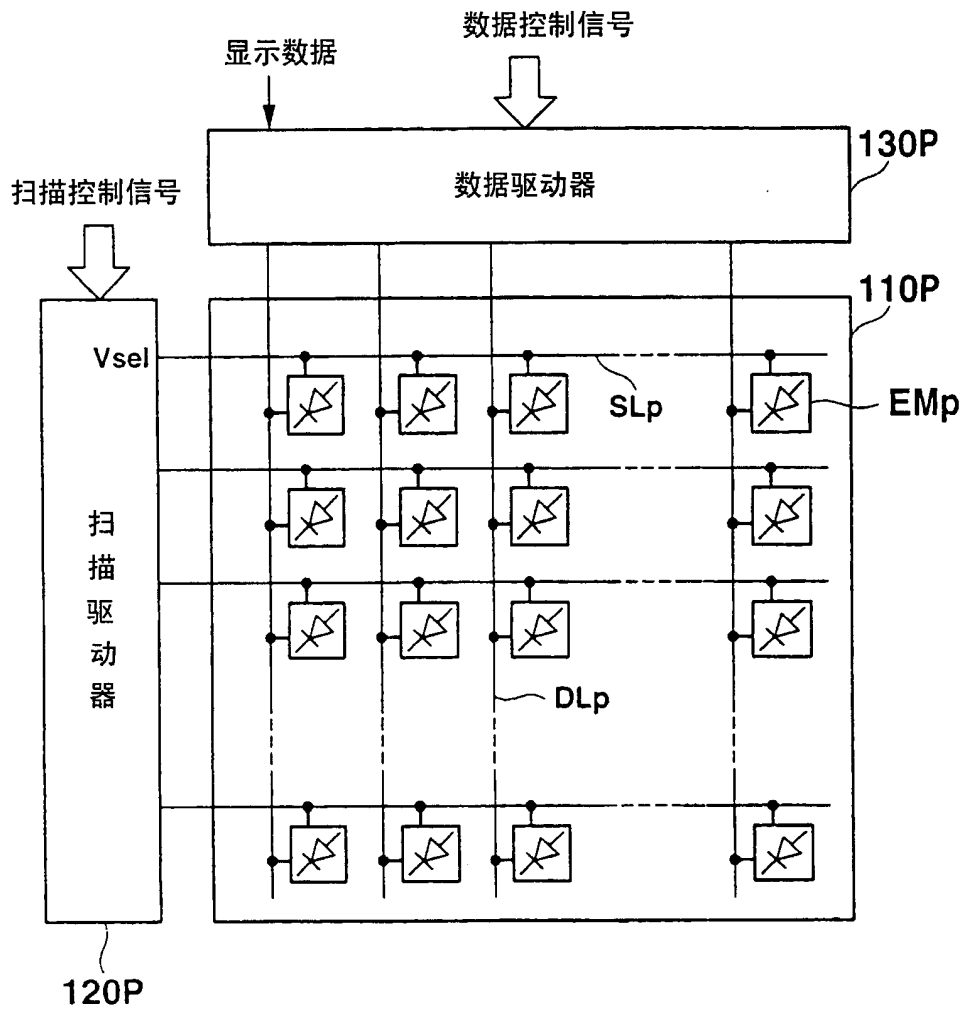


图24

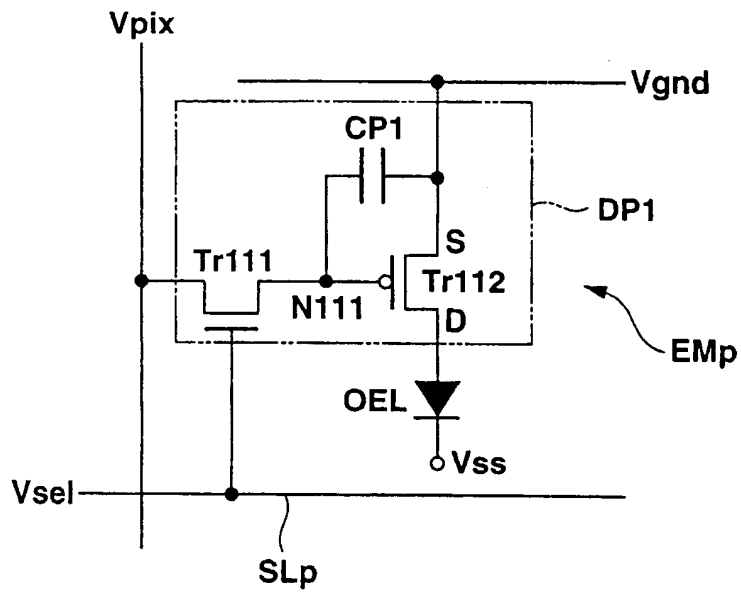


图25A

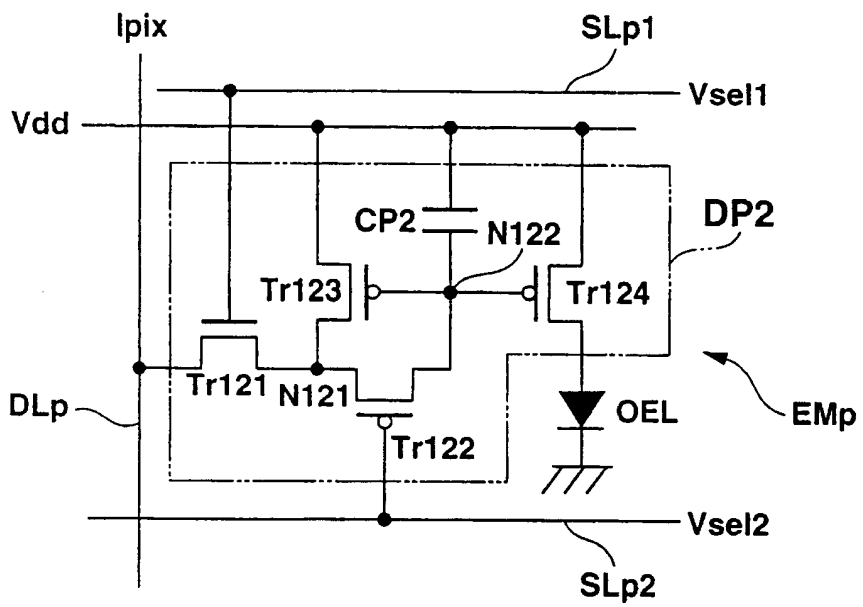


图25B